

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/1343 (2006.01)

(11) 공개번호

10-2006-0082136

(43) 공개일자

2006년07월18일

(21) 출원번호 10-2005-0002105

(22) 출원일자 2005년01월10일

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자
임도기
충청남도 천안시 쌍용동 2045번지 현대홈타운아이파크 114동 303호

(74) 대리인
유미특허법인

심사청구 : 없음

(54) 박막 트랜지스터 표시판

요약

본 발명의 실시예에 따른 박막 트랜지스터 표시판은 절연 기판 상부에 형성되어 있으며 게이트 전극을 가지는 게이트선, 게이트선을 덮는 게이트 절연막, 게이트 전극의 게이트 절연막 상부에 형성되어 있는 반도체층, 적어도 일부는 반도체층 상부에 위치하는 소스 전극을 가지는 데이터선, 게이트 전극을 중심으로 소스 전극과 마주하며, 적어도 일부는 상기 반도체층 상부에 위치하는 드레인 전극, 드러난 반도체층을 덮는 보호막, 보호막 상부에 형성되어 있으며 드레인 전극과 연결되는 화소 전극, 그리고 서로 이웃하는 화소 전극 사이에 형성되어 있으며, 게이트선 및 데이터선 중 하나와 중첩하여 뻗은 차폐 전극을 포함한다.

대표도

도 1

색인어

액정층, 화소전극, 선잔상, 교류, 직류

명세서**도면의 간단한 설명**

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 구조를 도시한 배치도이고,

도 3은 도 1 및 도 2의 표시판을 포함하는 본 발명의 일 실시예에 따른 액정 표시 장치의 구조를 도시한 배치도이고,

도 4는 도 3의 액정 표시 장치를 IV-IV'선을 따라 잘라 도시한 단면도이고,

도 5는 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,

도 6 및 도 7 각각은 도 5에 도시한 박막 트랜지스터 표시판을 VI-VI' 선 및 VII-VII' 선을 따라 잘라 도시한 단면도이다.

<도면의 주요부분에 대한 부호의 설명>

110 : 기판 121, 129 : 게이트선

124 : 게이트 전극 140 ; 게이트 절연막

151, 154 : 반도체 161, 163, 165 : 저항성 접촉 부재

171, 179 : 데이터선 173 : 소스 전극

175 : 드레인 전극 180 : 보호막

181, 182, 185 : 접촉 구멍 190 : 화소 전극

81, 82 : 접촉 보조 부재 86, 87 : 차폐 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 표시판에 관한 것으로, 더욱 상세하게는 액정 표시 장치의 한 기판으로 사용하는 박막 트랜지스터 표시판에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 전계 생성 전극이 두 표시판에 각각 구비되어 있는 것이다. 이중에서도 한 표시판에는 복수의 화소 전극이 행렬의 형태로 배열되어 있고 다른 표시판에는 하나의 공통 전극이 표시판 전면을 덮고 있는 구조의 액정 표시 장치가 주류이다. 이 액정 표시 장치에서의 화상의 표시는 각 화소 전극에 별도의 전압을 인가함으로써 이루어진다. 이를 위해서 화소 전극에 인가되는 전압을 스위칭하기 위한 삼단자 소자인 박막 트랜지스터를 각 화소 전극에 연결하고 이 박막 트랜지스터를 제어하기 위한 신호를 전달하는 게이트선과 화소 전극에 인가될 전압을 전달하는 데이터선을 표시판에 설치한다.

하지만, 이와 같은 액정 표시 장치에서 화상을 표시할 때 서로 이웃하는 화소 전극 사이에 오랜 시간 동안 거의 동일한 전위 차가 형성될 때에는 이웃하는 두 화소 전극 사이의 액정층에 불순물이 축적되며, 이로 인하여 화소 전극 사이에 선 잔상으로 나타나 표시 특성을 저하시키게 된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 우수한 표시 특성을 확보할 수 있는 박막 트랜지스터 표시판을 제공하는 것이다.

발명의 구성 및 작용

이러한 문제점을 해결하기 위하여 본 발명의 실시예에서는 서로 이웃하는 화소 전극 사이에 차폐 전극을 배치한다.

본 발명의 실시예에 따른 박막 트랜지스터 표시판은 절연 기판 상부에 형성되어 있으며 게이트 전극을 가지는 게이트선, 게이트선을 덮는 게이트 절연막, 게이트 전극의 게이트 절연막 상부에 형성되어 있는 반도체층, 적어도 일부는 반도체층 상부에 위치하는 소스 전극을 가지는 데이터선, 게이트 전극을 중심으로 소스 전극과 마주하며, 적어도 일부는 상기 반도체층 상부에 위치하는 드레인 전극, 드러난 반도체층을 덮는 보호막, 보호막 상부에 형성되어 있으며 드레인 전극과 연결되는 화소 전극, 그리고 서로 이웃하는 화소 전극 사이에 형성되어 있으며, 게이트선 및 데이터선 중 하나와 중첩하여 뻗은 차폐 전극을 포함한다.

차폐 전극은 데이터선을 따라 뻗어 있으며, 게이트선과 중첩하는 분지를 가지거나, 게이트선을 따라 뻗어 있으며, 데이터선과 중첩하는 분지를 가지는 것이 바람직하다.

차폐 전극에는 임의의 전압이 인가되거나 차폐 전극에는 교류 또는 직류 전압이 전달되는 것이 바람직하다.

차폐 전극은 게이트선 및 데이터선보다 좁은 폭을 가지는 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

우선, 본 발명의 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치의 구조에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 대향 표시판의 구조를 도시한 배치도이고, 도 3은 본 발명의 도 1 및 도 2의 표시판을 정렬하여 완성한 한 실시예에 따른 액정 표시 장치의 구조를 도시한 배치도이고, 도 4는 도 3의 액정 표시 장치를 IV-IV'선을 따라 잘라 도시한 단면도이다.

본 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100)과 이와 마주보고 있는 공통 전극 표시판(200), 그리고 이들 사이에 삽입되어 있으며 두 표시판(100, 200)의 표면에 대하여 거의 수직으로 배향되어 있는 액정 분자(310)를 포함하는 액정층으로 이루어진다.

먼저, 도 1과 도 3 및 도 4를 참고로 하여 박막 트랜지스터 표시판에 대하여 상세하게 설명한다.

투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(121)과 복수의 유지 전극선(131)이 형성되어 있다

게이트선(121)은 주로 가로 방향으로 뻗어 있고, 서로 분리되어 있으며 게이트 신호를 전달한다. 각 게이트선(121)은 게이트 전극(124)을 이루는 복수의 돌출부(projection)를 가지며, 다른 층 또는 외부 장치의 접속을 위한 면적이 넓은 끝 부분을 가진다.

각 유지 전극선(131)은 주로 가로 방향으로 뻗어 있고 제1 내지 제5 유지 전극(133a, 133b, 133c, 133d, 133e)을 이루는 복수 별의 가지 집합을 포함한다. 제1 유지 전극(133a)과 제2 유지 전극(133b)은 세로 방향으로 뻗어 있고, 제3 및 제4 유지 전극(133c, 133d)은 사선 방향으로 뻗어 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결하고 있다. 제1 유지 전극(133a)은 유지 전극선(131)에 연결되는 돌출부를 가지고 있으며, 제5 유지 전극(133e)은 사로 방향으로 뻗어 제1 및 제2 유지 전극(133a, 133b)을 서로 연결한다. 제3 및 제4 유지 전극(133c, 133d)은 인접한 두 게이트선(121)의 중앙선에 대하여 대칭을 이룬다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(270)에 인가되는 공통 전압 등 소정의 전압이 인가된다. 각 유지 전극선(131)은 가로 방향으로 뻗은 한 쌍의 줄기선을 포함할 수 있다.

게이트선(121) 및 유지 전극선(131)은 Al, Al 합금, Ag, Ag 합금, Cr, Ti, Ta, Mo, Cu 등의 금속 따위로 만들어진다. 도 2에 나타난 바와 같이, 본 실시예에서는 게이트선(121)은 물리적 성질이 다른 두 개의 막, 즉 하부막(121p)과 그 위의 상부막(121q)을 포함한다. 하부막(121p)은 게이트 신호의 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열의 금속으로 이루어지며, 1,000~3,000Å 범위의 두께를 가진다. 이와는 달리 상부막(121q)은 다른 물질, 특히 IZO(indium zinc oxide) 또는 ITO(indium tin oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴(Mo), 몰리브덴 합금[보기: 몰리브덴-텅스텐(MoW) 합금], 크롬(Cr) 등으로 이루어지며, 100~1,000Å 범위의 두께를 가진다. 하부막(121p)과 상부막(121q)의 조합의 예로는 순순 알루미늄 또는 알루미늄-네오디뮴(Nd) 합금/몰리브덴을 들 수 있으며, 위치가 서로 바뀔 수도 있다. 도 4에서 게이트 전극(124)의 하부막과 상부막은 각각 도면 부호 124p, 124q로, 유지 전극선(131)의 하부막과 상부막은 각각 도면 부호 131p, 131q로 나타내었다.

또한 게이트선(121)과 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 20~80°이다.

게이트선(121)과 유지 전극선(131) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소 또는 다결정 규소 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 돌출부(154)가 게이트 전극(124)을 향하여 뻗어 나와 있다.

반도체(151)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 섬형 저항성 접촉 부재(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 위치한다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 경사각은 30~80°이다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(171)과 이로부터 분리되어 있는 복수의 드레인 전극(175) 및 복수의 고립된 금속편(metal piece)(178)이 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압을 전달한다. 각 데이터선(171)은 다른 층 또는 외부 장치와의 접속을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 각 데이터선(171)에서 드레인 전극(175)을 향하여 뻗은 복수의 가지가 소스 전극(173)을 이룬다.

각 드레인 전극(175)의 한쪽 끝 부분은 다른 층과의 접속을 위하여 면적이 넓으며, 다른 쪽 끝 부분은 휘어진 소스 전극(173)으로 일부분 둘러싸여 있다. 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 박막 트랜지스터를 이루며, 박막 트랜지스터의 채널은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

금속편(178)은 유지 전극(133a)의 끝 부분 부근의 게이트선(121) 위에 위치한다.

데이터선(171)과 드레인 전극(175) 및 금속편(177)은 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 몰리브덴, 몰리브덴 합금, 크롬 따위의 하부막(도시하지 않음)과 그 위에 위치한 알루미늄 계열 금속인 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다.

데이터선(171)과 드레인 전극(175)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30~80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171) 및 드레인 전극(175)과 이들로 덮이지 않고 노출된 반도체(151) 부분의 위에는 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 플라스마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질, 또는 무기 물질인 질화규소나 산화규소 따위로 이루어진 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 반도체(151)의 채널부가 유기물과 직접 닿지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179) 및 드레인 전극(175)의 일부를 각각 드러내는 복수의 접촉 구멍(181, 185)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(129), 유지 전극선(131)에서 제1 유지 전극(133a)에 가까운 부분 및 제1 유지 전극(133a)의 돌출부를 각각 노출하는 접촉 구멍(182, 183a, 183b)이 형성되어 있다. 여기서, 접촉 구멍(181, 182, 183a, 183b, 185)은 다각형 또는 원형일 수 있으며, 그 측벽은 비스듬하다.

보호막(180) 위에는 ITO 또는 IZO로 이루어진 복수의 화소 전극(190), 복수의 차폐 전극(87), 복수의 접촉 보조 부재(81, 82) 및 복수의 유지 전극선 연결 다리(overpass)(83)가 형성되어 있다.

화소 전극(190)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.

데이터 전압이 인가된 화소 전극(190)은 공통 전압(common voltage)을 인가 받는 다른 표시판(도시하지 않음)의 공통 전극(도시하지 않음)과 함께 전기장을 생성함으로써 액정층의 액정 분자들을 재배열시킨다.

화소 전극(190)과 공통 전극은 축전기[이하 “액정 축전기(liquid crystal capacitor)”라 함]을 이루어 박막 트랜지스터가 된 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 다른 축전기를 두며 이를 “유지 축전기(storage electrode)”라 한다. 유지 축전기는 화소 전극(190)과 이와 이웃하는 게이트선(121) [이를 “전단 게이트선(previous gate line)”이라 함] 또는 유지 전극선(131)의 중첩 등으로 만들어진다.

각 화소 전극(190)은 왼쪽 모퉁이에서 모따기되어 있으며, 모따기된 빗면은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

화소 전극(190)은 중앙 절개부(91), 하부 절개부(92a) 및 상부 절개부(92b)를 가지며, 화소 전극(190)은 이들 절개부(91, 92a, 92b)에 의하여 복수의 영역으로 분할된다. 절개부(91, 92a, 92b)는 화소 전극(190)의 가로 중심선에 대하여 거의 반전 대칭을 이루고 있다.

하부 및 상부 절개부(92a, 92b)는 대략 화소 전극(190)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며, 가로 중심선으로 나뉘는 화소 전극(190)의 하반면과 상반면에 각각 위치하고 있다. 하부 및 상부 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뻗어 있다.

중앙 절개부(91)는 가로 방향으로 뻗으며 화소 전극(190)의 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗면을 가지고 있다.

따라서, 화소 전극(190)의 하반면은 하부 절개부(92a)에 의하여 두 개의 영역으로 나누어지고, 상반면 또한 상부 절개부(92b)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라진다.

차폐 전극(87)은 데이터선(171)을 따라 뻗어 있으며, 게이트선(121)을 따라 뻗은 가지를 가진다. 차폐 전극(88)에는 임의 전압이 인가할 수 있으며, 교류 전압 또는 직류 전압을 인가할 수도 있다. 이를 위하여 보호막(180) 및 게이트 절연막(140)의 접촉 구멍(도시하지 않음)을 통하여 구동 접적 회로의 출력단에 연결된다. 이때, 차폐 전극(88)의 경계선은 게이트선(121) 또는 데이터선(171) 경계 안에 위치할 수 있으며, 그렇지 않을 수도 있다.

접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 데이터선(171) 및 게이트선(121)의 끝 부분(129, 179)과 각각 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121) 및 데이터선(171)의 끝 부분(129, 179)과 외부 장치와의 접착성을 보완하고 이들을 보호하는 역할을 한다.

유지 전극선 연결 다리(83)는 게이트선(121)을 가로지르며, 접촉구(183a, 183b)를 통하여 게이트선(121)을 사이에 두고 인접하는 유지 전극선(131)의 노출된 부분과 제1 유지 전극(133a)의 돌출부에 연결되어 있다. 유지 전극선 연결 다리(83)는 금속편(178)과 중첩하고 있으며, 이들은 서로 전기적으로 연결될 수도 있다. 유지 전극(133a-133e)을 비롯한 유지 전극선(131)은 유지 전극선 연결 다리(83) 및 금속편(178)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는 데 사용할 수 있다. 게이트선(121)을 수리할 때에는 게이트선(121)과 유지 전극선 연결 다리(83)의 교차점을 레이저 조사하여 게이트선(121)과 유지 전극선 연결 다리(83)를 전기적으로 연결함으로써 게이트선(121)과 유지 전극선(131)을 전기적으로 연결시킨다. 이 때 다리부 금속편(178)은 게이트선(121)과 유지 전극선 연결 다리(83)의 전기적 연결을 강화하기 위하여 형성한다.

다음, 도 2 내지 도 4를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기판(210) 위에 차광 부재(220)가 형성되어 있으며 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부(225)를 가지고 있다. 이와는 달리 차광 부재(220)는 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수도 있다.

기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있으며 차광 부재(230)로 둘러싸인 영역 내에 대부분 위치한다. 색필터(230)는 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.

색필터(230)의 위에는 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 벌의 절개부(71, 72a, 72b) 집합을 가진다.

한 벌의 절개부(71, 72a, 72b)는 하나의 화소 전극(190)과 마주 보며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71, 72a, 72b) 각각은 화소 전극(190)의 인접 절개부(91, 92a, 92b) 사이 또는 절개부(92a, 92b)와 화소 전극(190)의 빗변 사이에 배치되어 있다. 또한, 각 절개부(71, 72a, 72b)는 화소 전극(190)의 하부 절개부(92a) 또는 상부 절개부(92b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다.

하부 및 상부 절개부(72a, 72b) 각각은 대략 화소 전극(190)의 왼쪽 변에서 위쪽 또는 아래쪽 변을 향하여 뻗은 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 가로부 및 세로부를 포함한다.

중앙 절개부(71)는 대략 화소 전극(190)의 왼쪽 변에서부터 가로 방향으로 뻗은 중앙 가로부, 이 중앙 가로부의 끝에서 중앙 가로부와 빗각을 이루며 화소 전극(190)의 오른쪽 변을 향하여 뻗은 한 쌍의 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 종단 세로부를 포함한다.

절개부(71, 72a, 72b)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71, 72a, 72b)와 중첩하여 절개부(71, 72a, 72b) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 수직 배향막(11, 21)이 도포되어 있고, 바깥쪽 면에는 편광판(12, 22)이 구비되어 있다. 두 편광판의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.

액정 표시 장치는 액정층(3)의 위상 지연을 보상하기 위한 적어도 하나의 지연 필름을 포함할 수 있다.

액정층(3)의 액정 분자는 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있고, 액정층(3)은 음의 유전율 이방성을 가진다.

절개부(91, 92a, 92b, 71, 72a, 72b)는 액정층(3)의 액정 분자가 기울어지는 방향을 제어한다. 즉 인접하는 절개부(91, 92a, 92b, 71, 72a, 72b)에 의하여 정의되거나 절개부(72a, 72b)와 화소 전극(190)의 빗변에 의하여 정의되는 각 도메인 내에 있는 액정 분자는 절개부(91, 92a, 92b, 71, 72a, 72b)의 길이 방향에 대하여 수직을 이루는 방향으로 기울어진다. 각 도메인의 가장 긴 변 2개는 거의 나란하고 게이트선(121)과 약 45도를 이룬다.

절개부(91, 92a, 92b, 71, 72a, 72b)의 너비는 약 9 μm 내지 약 12 μm 인 것이 바람직하다.

적어도 하나의 절개부(91, 92a, 92b, 71, 72a, 72b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전계 생성 전극(190, 270)의 위 또는 아래에 배치될 수 있으며 그 너비는 약 5 μm 내지 약 10 μm 인 것이 바람직하다.

절개부(91, 92a, 92b, 71, 72a, 72b)의 모양 및 배치는 변형될 수 있다.

한편, 액정 분자(310)들의 경사 방향과 편광자(12, 22)의 투과축이 45도를 이루면 최고 휘도를 얻을 수 있는데, 본 실시예의 경우 모든 도메인에서 액정 분자(310)들의 경사 방향이 게이트선(121)과 45°의 각을 이루며 게이트선(121)은 표시판(100, 200)의 가장자리와 수직 또는 수평이다. 따라서 본 실시예의 경우 편광자(12, 22)의 투과축을 표시판(100, 200)의 가장자리에 대하여 수직 또는 평행이 되도록 부착하면 최고 휘도를 얻을 수 있을 뿐 아니라 편광자(12, 22)를 저렴하게 제조할 수 있다.

본 발명의 실시예에 따른 액정 표시 장치는 두 화소 전극(190)의 전위차가 크더라도 서로 이웃하는 화소 전극(190) 사이의 보호막(180) 위에 임의 전압이 인가되는 차폐 전극(87)이 배치되어 있어, 두 화소 전극(190)의 전위차가 분산되어 감소한다. 따라서, 두 화소 전극(190) 사이의 액정층(3)에 축적되는 불순물이 감소하며, 이를 통하여 선 잔상이 발생하는 것을 방지하여 표시 특성을 향상시킬 수 있다.

도 5 내지 도 7을 참고로 하여 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 단위 화소 구조에 대하여 상세히 설명한다.

도 5는 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 6 및 도 7 각각은 도 5에 도시한 박막 트랜지스터 표시판을 VI-VI' 선 및 VII-VII' 선을 따라 잘라 도시한 단면도이다.

도 5 내지 도 7에서 보는 바와 같이, 본 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 층상 구조는 대개 도 1, 도 3 및 도 4에 도시한 액정 표시 장치용 박막 트랜지스터 표시판의 층상 구조와 동일하다. 즉, 기판(110) 위에 복수의 게이트 전극(124)을 포함하는 복수의 게이트선(121)이 형성되어 있고, 그 위에 게이트 절연막(140), 복수의 돌출부(154)를 포함하는 복수의 선형 반도체(151), 복수의 돌출부(163)를 각각 포함하는 복수의 선형 저항성 접촉 부재(161) 및 복수의 섬형 저항성 접촉 부재(165)가 차례로 형성되어 있다. 저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 소스 전극(173)을 포함하는 복수의 데이터선(171) 및 복수의 드레인 전극(175)이 형성되어 있고 그 위에 보호막(180)이 형성되어 있다. 보호막(180) 및/또는 게이트 절연막(140)에는 복수의 접촉 구멍(182, 185, 181)이 형성되어 있으며, 보호막(180) 위에는 복수의 화소 전극(190), 복수의 접촉 보조 부재(81, 82) 및 차폐 전극(86)이 형성되어 있다.

그러나, 도 1, 도 3 및 도 4에 도시한 박막 트랜지스터 표시판과 달리, 복수의 데이터선(171) 및 드레인 전극(175)은 몰리브덴을 포함하는 하부막(171p, 175p)과 알루미늄을 포함하는 중간막(171q, 175q)과 몰리브덴을 포함하는 상부막(171r, 175r)으로 이루어져 있으며, 측벽 경사각을 가지는 테이퍼 구조를 가진다.

또한, 화소 전극(190)은 화소를 분할하는 도메인 분할 수단을 가지지 않으며, 이에 따라 유지 전극선(131)에는 가지 모양의 유지 전극이 별도로 연결되어 있지 않다.

또한, 반도체(151)는 박막 트랜지스터가 위치하는 돌출부(154)를 제외하면 데이터선(171), 드레인 전극(175) 및 그 하부의 저항성 접촉 부재(161, 165)와 실질적으로 동일한 평면 형태를 가지고 있다. 구체적으로는, 선형 반도체(151)는 데이터선(171) 및 드레인 전극(175)과 그 하부의 저항성 접촉 부재(161, 165)의 아래에 존재하는 부분 외에도 소스 전극(173)과 드레인 전극(175) 사이에 이들에 가리지 않고 노출된 부분을 가지고 있다.

또한, 차폐 전극(86)은 게이트선(121)을 따라 뻗어 있으며, 데이터선(171)을 따라 뻗은 분지를 가지고 있다.

발명의 효과

이와 같이, 본 발명의 실시예에서는 서로 이웃하는 화소 전극 사이에 차폐 전극을 배치함으로써 서로 이웃하는 화소 전극 사이의 액정층에 불순물이 축적되는 것을 최소화할 수 있으며, 이를 통하여 선 잔상을 제거하여 우수한 표시 특성을 확보할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

절연 기판 상부에 형성되어 있으며, 게이트 전극을 가지는 게이트선,

상기 게이트선을 덮는 게이트 절연막,

상기 게이트 전극의 상기 게이트 절연막 상부에 형성되어 있는 반도체층,

적어도 일부는 상기 반도체층 상부에 위치하는 소스 전극을 가지는 데이터선,

상기 게이트 전극을 중심으로 상기 소스 전극과 마주하며, 적어도 일부는 상기 반도체층 상부에 위치하는 드레인 전극,

드러난 상기 반도체층을 덮는 보호막,

상기 보호막 상부에 형성되어 있으며, 상기 드레인 전극과 연결되는 화소 전극, 그리고

서로 이웃하는 상기 화소 전극 사이에 형성되어 있으며, 상기 게이트선 및 상기 데이터선 중 하나와 중첩하여 뻗은 차폐 전극

을 포함하는 박막 트랜지스터 표시판.

청구항 2.

제1항에서,

상기 차폐 전극은 데이터선을 따라 뻗어 있으며, 상기 게이트선과 중첩하는 분지를 가지는 박막 트랜지스터 표시판.

청구항 3.

제1항에서,

상기 차폐 전극은 상기 게이트선을 따라 뻗어 있으며, 상기 데이터선과 중첩하는 분지를 가지는 박막 트랜지스터 표시판.

청구항 4.

제1항에서,

상기 차폐 전극에는 임의의 전압이 인가되는 박막 트랜지스터 표시판.

청구항 5.

제4항에서,

상기 차폐 전극에는 교류 또는 직류 전압이 전달되는 박막 트랜지스터 표시판.

청구항 6.

제1항에서,

상기 차폐 전극은 상기 게이트선 및 상기 데이터선보다 좁은 폭을 가지는 박막 트랜지스터 표시판.

청구항 7.

제1항에서,

상기 화소 전극을 복수의 도메인으로 분할하는 도메인 분할 수단을 더 포함하는 박막 트랜지스터 표시판.

청구항 8.

제7항에서,

상기 도메인 분할 수단은 상기 화소 전극의 상하 이등분선에 대하여 거울상 대칭을 이루는 박막 트랜지스터 표시판.

청구항 9.

제8항에서,

상기 도메인 분할 수단은 상기 화소 전극의 절개부인 박막 트랜지스터 표시판.

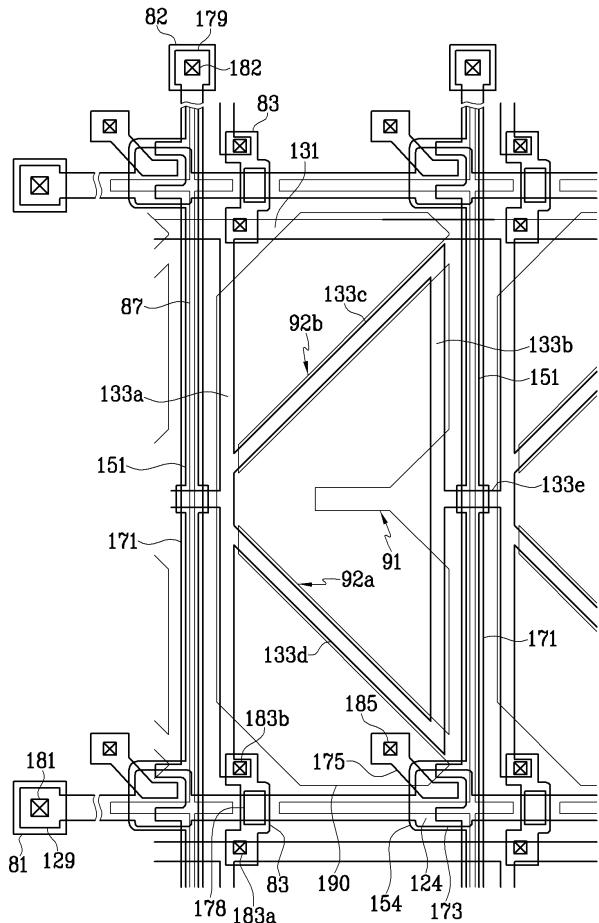
청구항 10.

제8항에서,

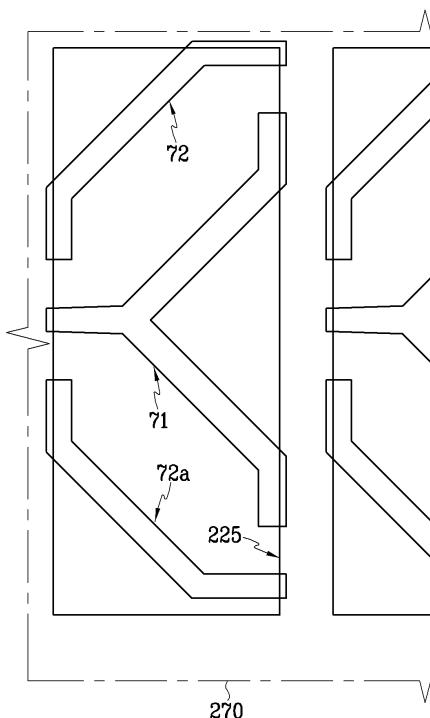
상기 도메인 분할 수단은 상기 게이트선에 대하여 45° 를 이루는 박막 트랜지스터 표시판.

도면

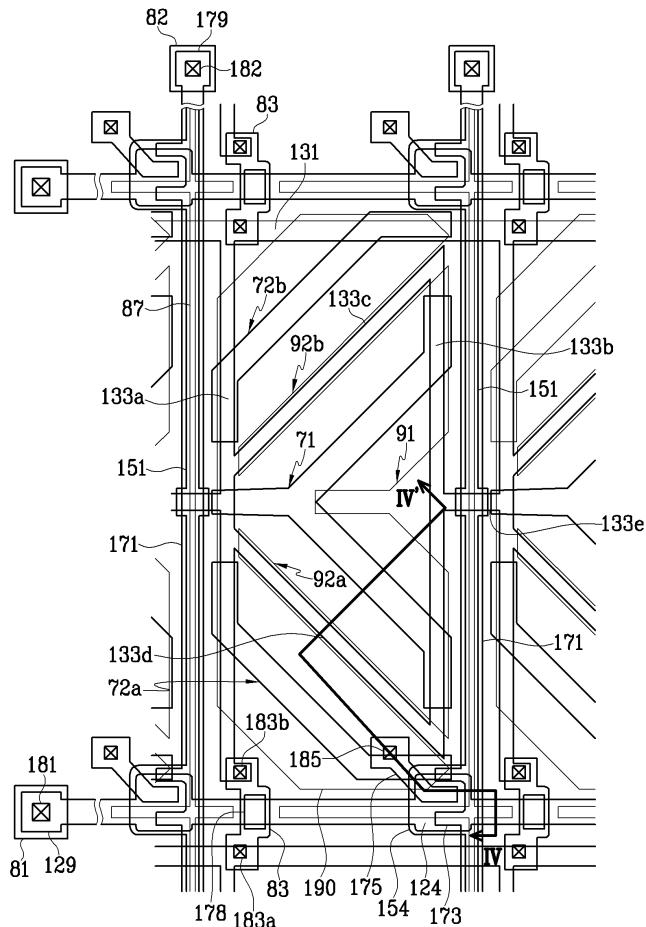
도면1



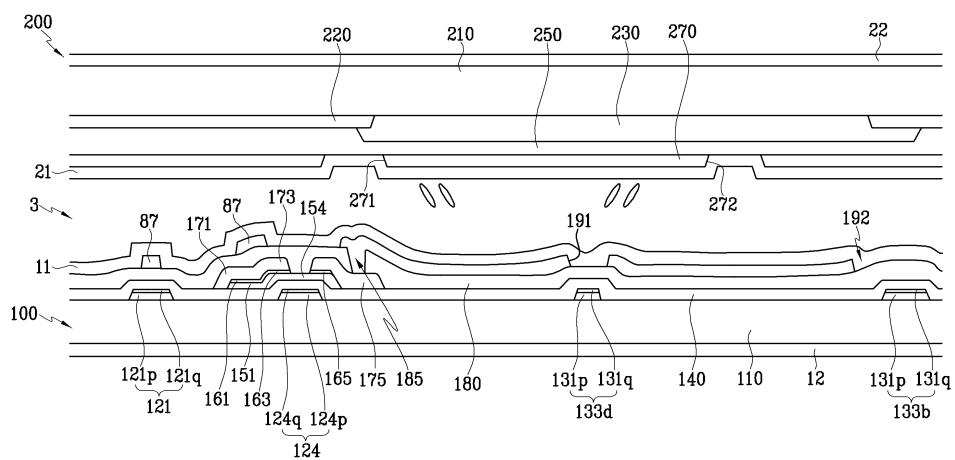
도면2



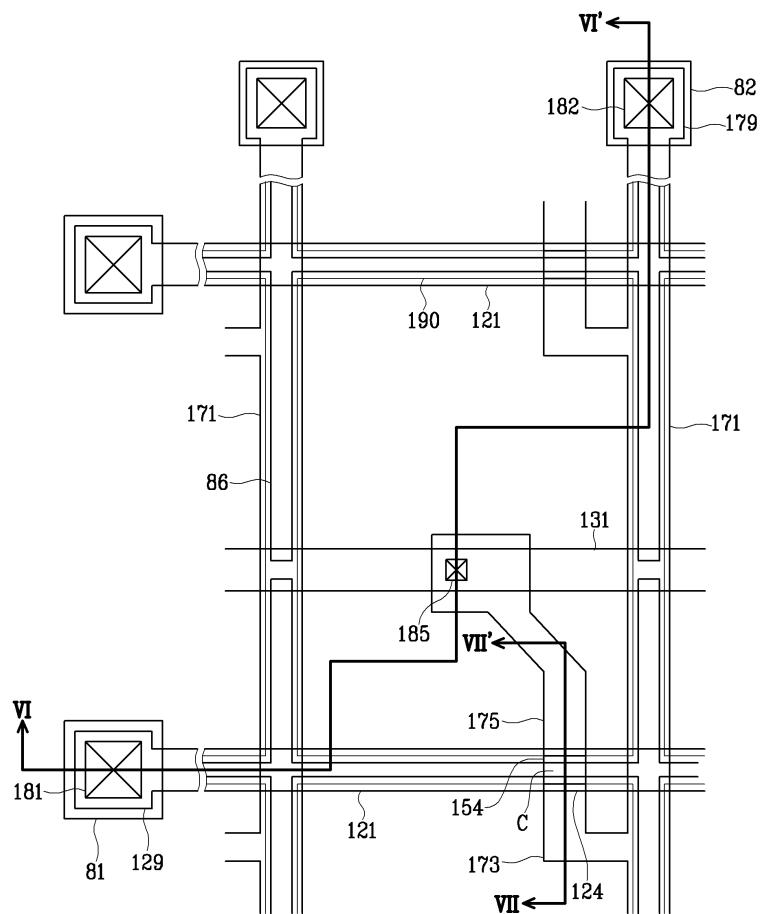
도면3



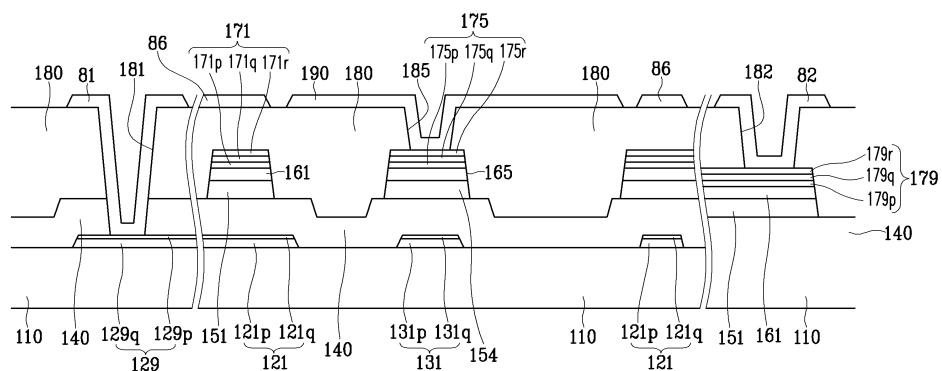
도면4



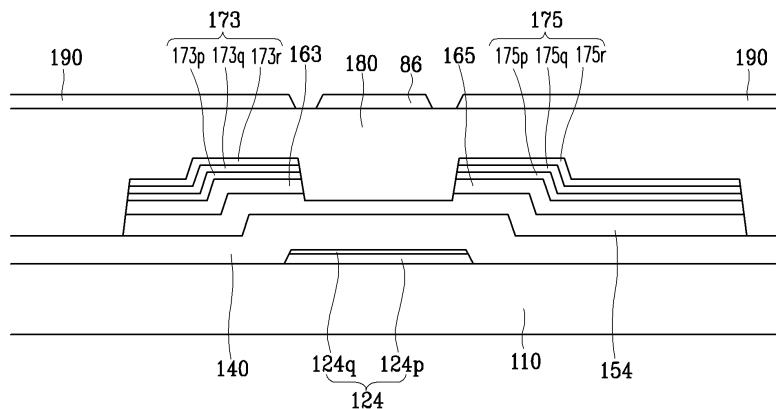
도면5



도면6



도면7



| | | | |
|----------------|----------------------------------|---------|------------|
| 专利名称(译) | 薄膜晶体管标志 | | |
| 公开(公告)号 | KR1020060082136A | 公开(公告)日 | 2006-07-18 |
| 申请号 | KR1020050002105 | 申请日 | 2005-01-10 |
| [标]申请(专利权)人(译) | 三星电子株式会社 | | |
| 申请(专利权)人(译) | 三星电子有限公司 | | |
| 当前申请(专利权)人(译) | 三星电子有限公司 | | |
| [标]发明人 | LIM DOGI | | |
| 发明人 | LIM,DOGI | | |
| IPC分类号 | G02F1/1343 | | |
| CPC分类号 | A44C7/003 | | |
| 外部链接 | Espacenet | | |

摘要(译)

根据本发明实施例的薄膜晶体管基板包括栅极线，栅极线形成在绝缘电路的上部，栅极绝缘层覆盖栅极线，屏蔽电极方向相反在栅极的栅极绝缘层的上部形成有半导体层的数据线周围的源极电极，以及至少一部分位于半导体层的顶部的源极电极，栅极电极和保护层薄膜上部形成有漏电极，其中连接的像素电极和像素电极之间彼此相邻，同时形成在漏电极中，其中至少一部分位于半导体层的顶部，覆盖找到的保护膜半导体层和保护膜上部分别与栅极线和数据线重叠并扩散。液晶层，像素电极，线图像残留，交流电，直流电。

