

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2006-0066326
(43) 공개일자 2006년06월16일

(21) 출원번호 10-2004-0104891
(22) 출원일자 2004년12월13일

(71) 출원인 삼성전자주식회사
 경기도 수원시 영통구 매탄동 416

(72) 발명자 오준학
 서울 관악구 신림9동 현대아파트 105동 205호
 서종현
 서울 서초구 잠원동 70 신반포4차아파트 210-1105
 채종철
 서울 마포구 염리동 LG자이아파트 106-1902

(74) 대리인 허성원
 윤창일

심사청구 : 없음

(54) 액정표시장치

요약

본 발명은 액정표시장치에 관한 것으로서, 기판 소재와, 상기 기판 소재 상에 형성되어 있는 공통전극선과, 절개패턴이 형성되어 있는 공통전극부를 포함하는 것을 특징으로 한다. 이에 의하여 공통전극부의 들뜸(lift-off) 현상이 감소된 액정표시장치를 제공할 수 있다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본발명의 제1실시예에 따른 박막트랜지스터 기판의 배치도이고,

도 2는 도 1의 II-II를 따른 단면도이고,

도 3은 도 1의 III-III를 따른 단면도이고,

도 4a 내지 도 7b는 본발명의 제1실시예에 따른 박막트랜지스터 기판의 제조과정을 나타낸 단면도이고,

도 8은 본 발명의 제2실시예에 따른 박막트랜지스터 기판의 배치도이다.

* 도면의 주요부분의 부호에 대한 설명 *

11 : 기판 소재 21 : 게이트선

22 : 게이트 전극 23 : 공통전극선

24 : 게이트 패드 25 : 공통전극부

26 : 공통전극 패드 27 : 절개패턴

31 : 게이트 절연막 32 : 반도체층

33 : 저항접촉층 34 : 보호막

41 : 데이터선 42 : 소스 전극

43 : 드레인 전극 44 : 공통전극 연결선

51 내지 55 : 투명전극층 61 내지 67 : 접촉구

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정표시장치에 관한 것으로서, 보다 상세하게는 플라스틱을 기판으로 사용하여 공통전극부의 들뜸 현상이 방지된 액정표시장치에 관한 것이다.

액정표시장치는 박막트랜지스터가 형성되어 있는 박막트랜지스터 기판과 컬러 필터층이 형성되어 있는 컬러 필터 기판, 그리고 이들 사이에 액정층이 위치하고 있는 액정패널을 포함한다. 액정패널은 비발광소자이기 때문에 박막트랜지스터 기판의 후면에는 빛을 조사하기 위한 백라이트 유닛이 위치할 수 있다. 백라이트 유닛에서 조사된 빛은 액정층의 배열상태에 따라 투과량이 조절된다.

액정표시장치는 이외에 표시영역에 화면을 형성하기 위해 박막트랜지스터 기판에 형성되어 있는 게이트선과 데이터선에 구동신호를 인가하는 구동회로를 포함한다. 구동회로는 게이트 구동칩 및 데이터 구동칩, 그리고 타이밍 컨트롤러(timing controller)와 구동전압 발생부 등이 형성되어 있는 연성인쇄회로기판(FPC) 등을 포함한다.

각 기판에 사용되는 기판 소재로는 유리가 많이 사용되고 있으나, 가볍고 유연한 특성을 가지는 플라스틱을 기판 소재로 사용하려는 연구가 많이 이루어지고 있다. 플라스틱 기판으로는 주로 폴리카본(polycarbon), 폴리 아미드(polyimide), PES, PAR, PEN, PET 등이 사용된다.

플라스틱 기판 상에 박막트랜지스터 기판을 제조하는 공정의 특징은, 공정온도를 플라스틱 기판의 열적 허용범위인 150 내지 200°C 내로 유지해야 하는 점이다. 또한 플라스틱은 유리에 비하여 열에 의한 수축, 팽창이 심하기 때문에 상부에 형성되어 있는 금속층 등이 스트레스를 받는다. 공정 중에서 온도가 높게 올라가는 화학기상증착(CVD)과정 중 또는 후에 스트레스를 많이 받으며, 특히 금속층 가운데 넓이가 큰 공통전극부는 일부가 플라스틱 기판에서 떨어지는(lift-off) 현상까지 발생한다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 공통전극부의 들뜸 현상이 방지된 액정표시장치를 제공하는 것이다.

발명의 구성 및 작용

상기의 목적은, 액정표시장치에 있어서, 기판 소재와, 상기 기판 소재 상에 형성되어 있는 공통전극선과, 절개패턴이 형성되어 있는 공통전극부를 포함하는 것에 의하여 달성될 수 있다.

상기 기판 소재는 플라스틱 기판 소재인 것이 바람직하다.

상기 공통전극부는 구동회로로부터 공통전극 신호를 받아 상기 공통전극선에 공통전극 신호를 인가하는 것이 바람직하다.

상기 절개패턴은 상기 공통전극부의 전영역에 형성되어 있는 것이 바람직하다.

상기 절개패턴은 서로 평행한 복수개로 형성되어 있는 것이 바람직하다.

상기 절개패턴은 슬릿마스크를 사용하여 형성된 것이 바람직하다.

상기 공통전극부는 상기 기판 소재와 접하고 있는 것이 바람직하다.

케이트선과, 상기 케이트선과 직교하는 데이터선을 더 포함하며, 상기 공통전극선은 상기 케이트선과 동일한 물질로 이루어지며, 상기 케이트선과 평행한 것이 바람직하다.

표시영역 밖에서 상기 데이터선과 평행하게 형성된 공통전극 연결선을 더 포함하며, 상기 공통전극선은 상기 공통전극 연결선과 투명전극층으로 브릿지 연결되어 있는 것이 바람직하다.

표시영역 밖에서 상기 데이터선과 평행하게 형성된 공통전극 연결선을 더 포함하며, 상기 공통전극부는 상기 공통전극 연결선과 투명전극층으로 브릿지 연결되어 있는 것이 바람직하다.

상기 외부회로와 접촉하며 상기 공통전극부와 연결되어 있는 공통전극 패드부를 더 포함하는 것이 바람직하다.

상기 공통전극선에는 폭이 확장되어 있는 확장부가 형성되어 있으며, 상기 확장부에는 별도의 절개패턴이 형성되어 있는 것이 바람직하다.

이하 첨부된 도면을 참조로 하여 본발명을 더욱 상세히 설명하겠다. 이하에서 어떤 막(층)이 다른 막(층)의 '상부에' 형성되어(위치하고) 있다는 것은, 두 막(층)이 접해 있는 경우뿐 아니라 두 막(층) 사이에 다른 막(층)이 존재하는 경우도 포함한다.

도 1은 본발명의 제1실시예에 따른 박막트랜지스터 기판의 배치도, 도 2는 도 1의 II-II를 따른 단면도, 도 3은 도 1의 III-III을 따른 단면도이다.

플라스틱 기판(11)은 폴리카본(polycarbon), 폴리 아미드(polyimide), PES, PAR, PEN, PET 중 어느 하나일 수 있다.

플라스틱 기판(11)위에 케이트 배선(21, 22, 23, 24, 25, 26)이 형성되어 있다. 케이트 배선(21, 22, 23, 24, 25, 26)은 가로 방향으로 서로 평행하게 뻗어 있는 케이트선(21), 케이트선(21)에 연결되어 있는 박막 트랜지스터의 케이트 전극(22), 케이트선(21)과 평행하게 배치되어 있는 공통전극선(23), 케이트선(21)에 연결되어 있으며 외부회로와 연결되어 구동신호를 받는 케이트 패드부(24), 공통전극 신호를 복수의 공통전극선(23)에 전달하는 공통전극부(25), 외부회로와 연결되어 공통전극 신호를 받으며 받은 공통전극 신호를 공통전극부(25)에 전달하는 공통전극 패드부(26)를 포함한다. 케이트 배선(21, 22, 23, 24, 25, 26)중 케이트 패드부(24), 공통전극부(25), 공통전극 패드부(26)는 비표시영역에 위치한다. 또한 케이트 패드부(24)와 공통전극 패드부(26)는 외부회로와 같이 연결되기 위하여 인접하게 배치되어 있다. 외부회로와의 연결방식은 COF(chip on film), TCP(tape carrier package), COG(chip on glass) 등이 있다.

공통전극선(23)은 화소의 중간부분을 지나고 있으며, 화소전극층(51)과 유지용량을 형성한다. 즉 제1실시예에서 유지용량은 독립배선방식으로 형성되어 있다. 공통전극선(23)과 공통전극부(25)는 각각 공통전극 연결선(44)에 전기적으로 연결되어 있으며, 구체적인 연결 구조에 대하여는 후술하겠다. 이에 의해, 공통전극부(25)의 공통전극 신호는 공통전극선(23)에 인가될 수 있다.

공통전극부(25)는 플라스틱 기판(11)에 접하고 있으며, 다른 배선에 비하여 넓은 면적을 가지고 있다. 따라서 제조과정 중 플라스틱 기판(11)의 수축, 팽창에 의하여 스트레스를 많이 받게 된다. 공통전극부(25)가 넓은 면적을 가지는 것은 하나의 공통전극부(25)를 통해 공통전극 신호를 받는 공통전극선(23)이 다수개 존재하기 때문이다.

공통전극부(25)에는 도시한 바와 같이 서로 평행한 복수의 절개패턴(27)이 존재한다. 절개패턴(27)은 공통전극부(25)의 전체에 균일하게 분포하고 있으며, 공통전극부(25)가 모두 전기적으로 연결되어 있도록 형성되어 있다. 절개패턴(27)은 플라스틱 기판(11)의 수축, 팽창에 대하여 벼파 역할을 한다. 즉 플라스틱 기판(11)이 수축, 팽창하는 과정에서 각 공통전극부(25) 역시 수축, 팽창하게 되는데 플라스틱 기판(11)과 공통전극부(25)의 수축율, 팽창율이 달라 문제된다. 절개패턴(27)은 이러한 수축율과 팽창율의 차이에서 오는 스트레스를 수용해 주는 것이다. 따라서 절개패턴(27)에 의해 공통전극부(25)의 들뜸은 감소되어 플라스틱(11)과 밀착된 상태를 유지한다.

제1기판소재(11)와 게이트 배선(21, 22, 23, 24, 25, 26) 위에는 질화규소(SiNx) 등으로 이루어진 게이트 절연막(31)이 형성되어 있다.

게이트 전극(22)의 게이트 절연막(31) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(32)이 형성되어 있으며, 반도체층(32)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n⁺ 수소화 비정질 규소 등의 물질로 만들어진 저항 접촉층(33)이 형성되어 있다. 반도체층(32)은 게이트 전극(22)상부에 섬과 같이 형성되어 있으며, 저항 접촉층(33)은 게이트 전극(22)을 중심으로 2부분으로 나누어져 있다.

저항 접촉층(33) 및 게이트 절연막(31) 위에는 데이터 배선(41, 42, 43, 44)이 형성되어 있다. 데이터 배선(41, 42, 43, 44)은 세로방향으로 형성되어 게이트선(21)과 교차하여 화소를 정의하는 데이터선(41), 데이터선(41)의 분지이며 저항 접촉층(33)의 상부까지 연장되어 있는 소스 전극(42), 소스전극(42)과 분리되어 있으며 게이트 전극(42)을 중심으로 소스전극(32)의 반대쪽에 형성되어 있는 드레인 전극(43), 그리고 비표시영역에 위치하며 데이터선(41)과 평행하게 형성되어 있는 공통전극 연결선(44)을 포함한다. 공통전극 연결선(44)은 공통전극선(23)과 공통전극부(25)를 연결한다.

데이터 배선(41, 42, 43, 44) 및 이들이 가리지 않는 반도체층(32)의 상부에는 질화규소, PECVD 방법에 의하여 증착된 a-Si:C:O 막 또는 a-Si:O:F막 및 아크릴계 유기절연막 등으로 이루어진 보호막(34)이 형성되어 있다. 보호막(34)에는 접촉구(61, 62, 63, 64, 65, 66, 67)가 형성되어 있다. 접촉구(61)는 드레인 전극(63)을, 접촉구(62)는 공통전극선(23)의 단부를, 접촉구(63, 64)는 공통전극 연결선(44)을, 접촉구(65)는 공통전극부(25)를, 접촉구(66)은 공통전극 패드부(26)을, 접촉구(67)는 게이트 패드부(26)를 각각 드러낸다. 공통전극 연결선(44)에 형성된 접촉구(63, 64) 중, 접촉구(63)은 공통전극선(23)을 드러내는 접촉구(62)와 인접하게, 접촉구(64)는 공통전극부(25)를 드러내는 접촉구(65)와 인접하게 형성되어 있다. 이중 일부 접촉구(61, 62, 65, 66, 67)는 보호막(34)과 게이트 절연막(31)이 같이 제거되어 있다.

보호막(34)의 상부에는 투명전극층(51, 52, 53, 54)이 형성되어 있다. 투명전극층(51, 52, 53, 54, 55)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등으로 이루어져 있다. 투명전극층(51, 52, 53, 54, 55)은 접촉구(61)를 통해 드레인 전극(43)과 전기적으로 접촉하고 있는 화소전극층(51), 접촉구(62, 63)를 통해 공통전극선(23)과 공통전극 연결선(44)을 연결하는 공통전극선 브릿지(52), 접촉구(64, 65)를 통해 공통전극 연결선(44)과 공통전극부(25)를 연결하는 공통전극부 브릿지(53), 접촉구(66, 67)를 통해 각각 공통전극 패드부(26)와 게이트 패드부(24)를 덮고 있는 패드부 보호층(54, 55)을 포함한다.

이하에서는 본 발명의 실시예에 따른 박막트랜지스터 기판(1)의 제조방법에 대하여 설명하겠다.

도 4a 내지 도 7b는 본발명의 제1실시예에 따른 박막트랜지스터 기판의 제조과정을 나타낸 단면도이다. 이중 도 4a, 5a, 6a, 7a는 도 1의 II-II'를 따른 단면을 나타내며, 도 4b, 5b, 6b, 7b는 도 1의 III-III'을 따른 단면을 나타낸다.

먼저 도 4a 및 도 4b에서와 같이, 플라스틱 기판(11)상에 게이트 배선물질을 증착한 후 패터닝하여 게이트 전극(22), 공통전극선(23), 공통전극부(25), 공통전극 패드부(26)를 형성한다. 패터닝 과정을 자세히 설명하면 다음과 같다. 게이트 배선물질의 증착은 스퍼터링으로 이루어지며, 공정온도는 50°C 정도로 유지된다. 증착된 게이트 배선물질의 상부에 감광막을 코팅하고 노광 현상하여 감광막 패턴을 형성한다. 감광막 패턴 형성과정에서 남겨진 게이트 배선물질을 제외한 부분의 상부에 형성되어 있는 감광막은 제거된다. 이후 식각을 통해 감광막에 의해 가려지지 않은 게이트 배선물질을 식각 제거한다. 이때 공통전극부(25)의 상부에 형성되어 있는 감광막 패턴에는 절개 부가 형성되어 있어 식각을 통해 공통전극부(25)에 절개 패턴(27)이 형성된다. 이러한 감광막 패턴의 형성 시에는 슬릿 패턴이 형성되어 있는 마스크를 사용할 수 있다.

이 후 도 5a 및 도 5b에서와 같이, 게이트 배선(22, 23, 25, 26)이 형성된 기판 전면에 게이트 절연막(31), 반도체층(32), 저항 접촉층(33)의 삼층막을 연속하여 적층한다. 삼층막의 적층은 화학기상증착(CVD)을 통해 이루어지는데 공정온도가 130°C정도가 된다. 이러한 높은 온도로 인해 화학기상증착 중 또는 후에 플라스틱 기판(11)은 공통전극부(25)에 비하여 많이 수축 또는 팽창된다. 플라스틱 기판(11)과 공통전극부(25)간의 수축율 그리고/또는 팽창율의 차이로 인해 공통전극부(25)는 스트레스를 받는다. 그런데 공통전극부(25)에는 절개 패턴(27)이 형성되어 있어 이러한 스트레스를 흡수하게 된다. 따라서 공통전극부(25)가 플라스틱 기판(11)에서 들뜨는 불량이 감소된다. 절개 패턴(27)은 삼층막 증착과정 뿐 아니라 이후의 고온공정에서도 공통전극부(25)가 안정적으로 유지되도록 버퍼 역할을 한다.

이후 도 6a 및 도 6b에서와 같이 반도체층(32)과 저항 접촉층(33)을 사진 식각하여 게이트 전극(22) 상부의 게이트 절연막(31) 위에 섬 모양의 반도체층(32)과 저항 접촉층(33)을 형성한다. 이후 데이터 배선물질을 증착하고 패터닝하여 게이트선(21)과 교차하는 데이터선(41), 데이터선(41)과 연결되어 게이트 전극(22)의 상부까지 연장되어 있는 소스 전극(42)과, 이에 마주하는 드레인 전극(43), 비표시영역에 위치하며 데이터선(41)에 평행한 공통전극 연결선(44)을 형성한다. 이어 데이터 배선(41, 42, 43, 44)으로 가리지 않은 저항 접촉층(33)을 식각하여 게이트 전극(22)을 중심으로 양쪽으로 분리시키는 한편, 반도체층(32)을 노출시킨다. 이어 노출된 반도체층(32)의 표면을 안정화시키기 위하여 산소 플라즈마를 실시하는 것이 바람직하다.

이후 도 7a 와 도 7b와 같이 보호막(34)을 증착하고 패터닝하여 접촉구(61, 62, 63, 64, 65, 66)를 형성한다. 일부 접촉구(61, 62, 65, 66)는 보호막(34)과 게이트 절연막(31)이 같이 제거되어 있다.

이후 투명전극층(51, 52, 53, 54)을 증착하고 패터닝하여 화소전극층(51), 공통전극선 브릿지(52), 공통전극부 브릿지(53), 패드부 보호층(54)을 형성하면 도 2 및 도 3과 같은 박막트랜지스터 기판(1)이 완성된다.

이하에서는 본발명의 제2실시예를 도 8을 참조하여 설명하겠다.

제2실시예가 제1실시예와 다른 부분은 공통전극선(23)과 공통전극부(25)이므로 이에 대하여만 설명한다.

공통전극선(23)은 게이트선(21)와 평행하게 배치되면서 각 꼭셀을 지나간다. 공통전극선(23)은 꼭셀의 가운데 부분에서 폭이 다소 넓은 확장부(A)를 갖는다. 또한 확장부(A)에는 절개 패턴(B)이 형성되어 있다. 확장부(A)는 유지 용량을 크게 하기 위해 넓게 만든 것이다. 확장부(A)는 공통전극부(25)에 비하여는 작지만 다른 배선부분에 비하여는 넓이가 크기 때문에 플라스틱 기판(11)의 수축, 팽창에 의해 스트레스를 많이 받는다.

공통전극부(25)에도 별도의 절개패턴(C)이 형성되어 있는데, 제1실시예와 달리 직선이 아니고 꺽인 선 형태로 마련되어 있다.

본 발명의 실시예는 다양하게 변형될 수 있다. 특히 절개패턴은 공통전극부의 들뜸을 방지할 수 있다면 어떠한 형태도 가능하다. 또한 공통전극부와 공통전극선과의 연결구조 역시 실시예에 한정되지 않고 다양하게 변형될 수 있다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면, 기판소재로 플라스틱을 사용하면서도 공통전극부의 들뜸 현상이 방지된 액정표시장치가 제공된다.

(57) 청구의 범위

청구항 1.

액정표시장치에 있어서,

기판 소재와;

상기 기판 소재 상에 형성되어 있는 공통전극선과;

절개패턴이 형성되어 있는 공통전극부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 기판 소재는 플라스틱 기판 소재인 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1항에 있어서,

상기 공통전극부는 구동회로로부터 공통전극 신호를 받아 상기 공통전극선에 공통전극 신호를 인가하는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1항에 있어서,

상기 절개패턴은 상기 공통전극부의 전영역에 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1항에 있어서,

상기 절개패턴은 서로 평행한 복수개로 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 1항에 있어서,

상기 절개패턴은 슬릿마스크를 사용하여 형성된 것을 특징으로 하는 액정표시장치.

청구항 7.

제 1항에 있어서,

상기 공통전극부는 상기 기판 소재와 접하고 있는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 1항에 있어서,

게이트선과;

상기 게이트선과 직교하는 데이터선을 더 포함하며,

상기 공통전극선은 상기 게이트선과 동일한 물질로 이루어지며, 상기 게이트선과 평행한 것을 특징으로 하는 액정표시장치.

청구항 9.

제 8항에 있어서,

표시영역 밖에서 상기 데이터선과 평행하게 형성된 공통전극 연결선을 더 포함하며,

상기 공통전극선은 상기 공통전극 연결선과 투명전극층으로 브릿지 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 10.

제 8항에 있어서,

표시영역 밖에서 상기 데이터선과 평행하게 형성된 공통전극 연결선을 더 포함하며,

상기 공통전극부는 상기 공통전극 연결선과 투명전극층으로 브릿지 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 11.

제 1항에 있어서,

상기 외부회로와 접촉하며 상기 공통전극부와 연결되어 있는 공통전극 패드부를 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 12.

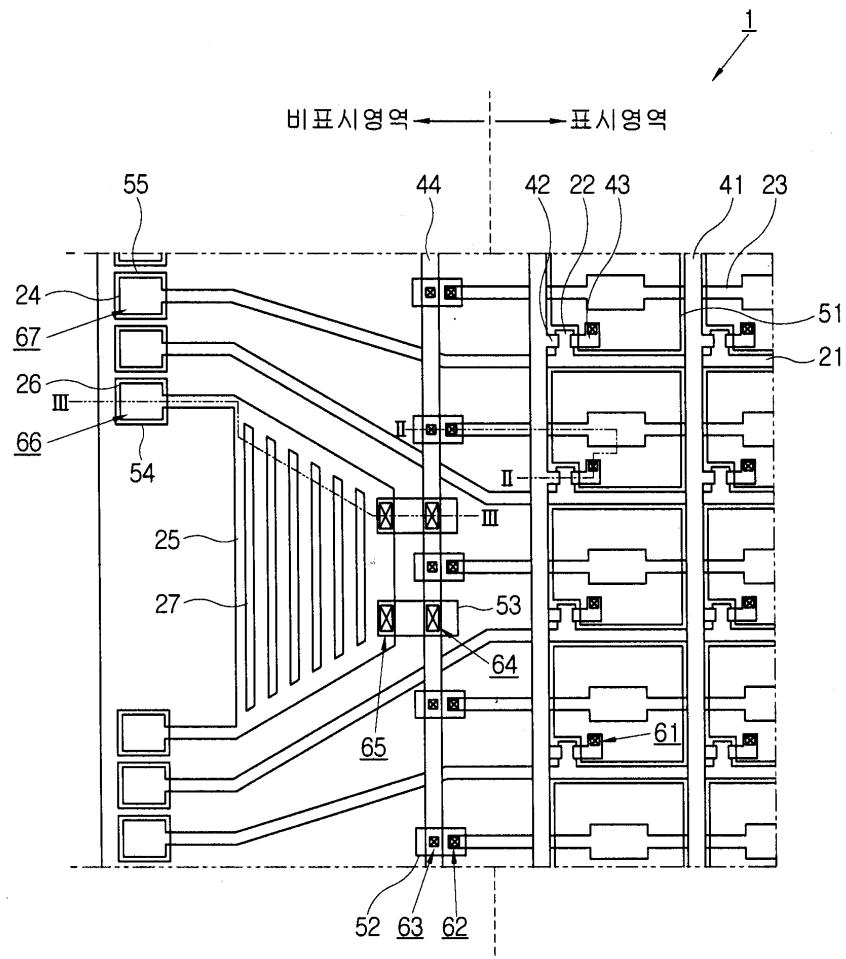
제 1항에 있어서,

상기 공통전극선에는 폭이 확장되어 있는 확장부가 형성되어 있으며,

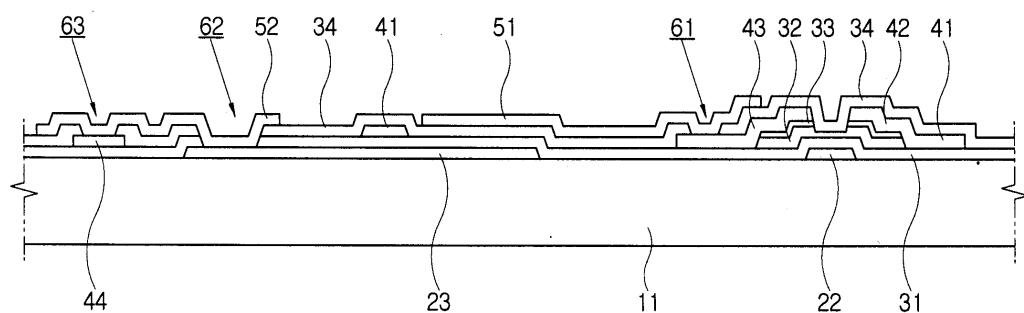
상기 확장부에는 별도의 절개패턴이 형성되어 있는 것을 특징으로 하는 액정표시장치.

도면

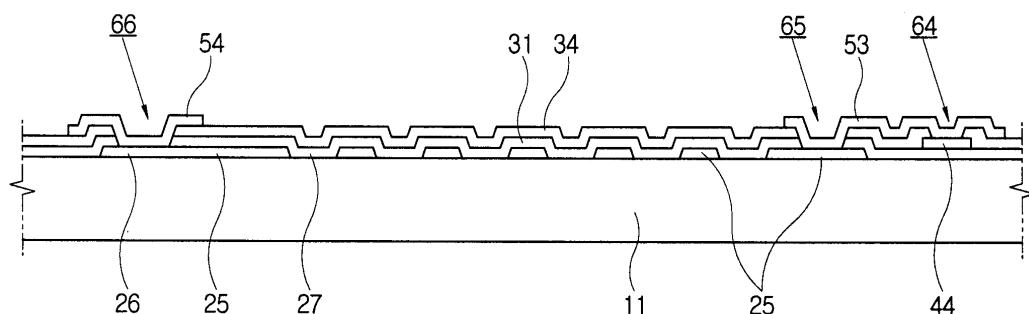
도면1



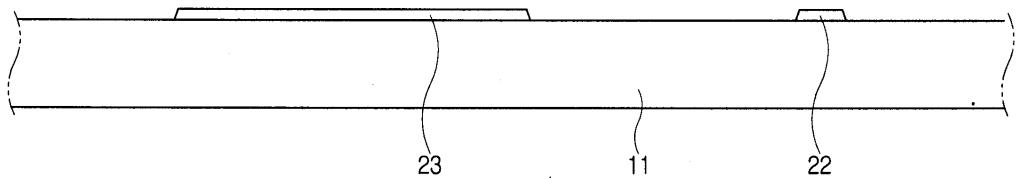
도면2



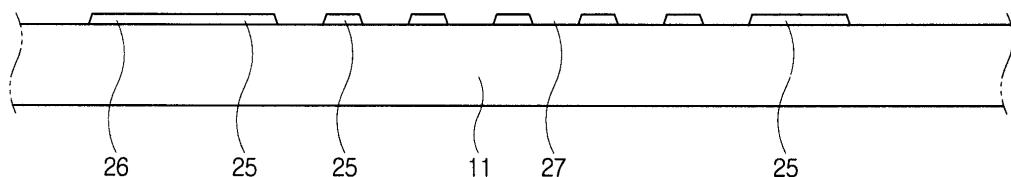
도면3



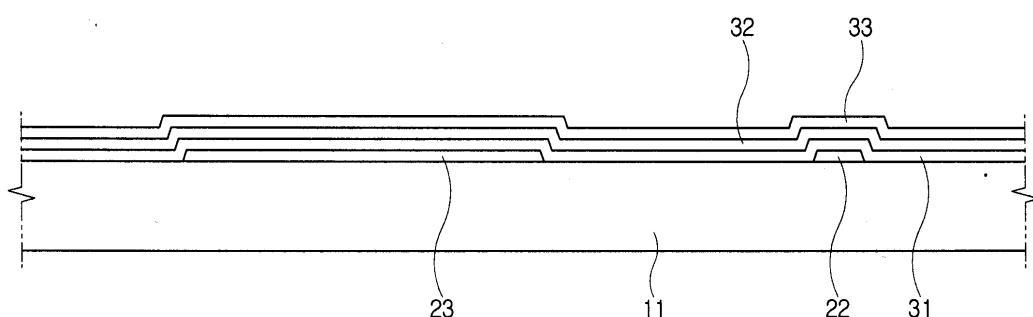
도면4a



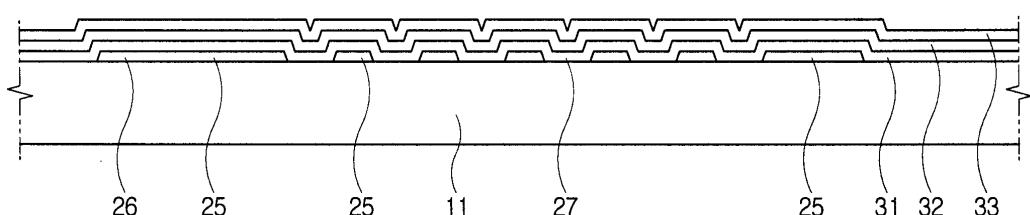
도면4b



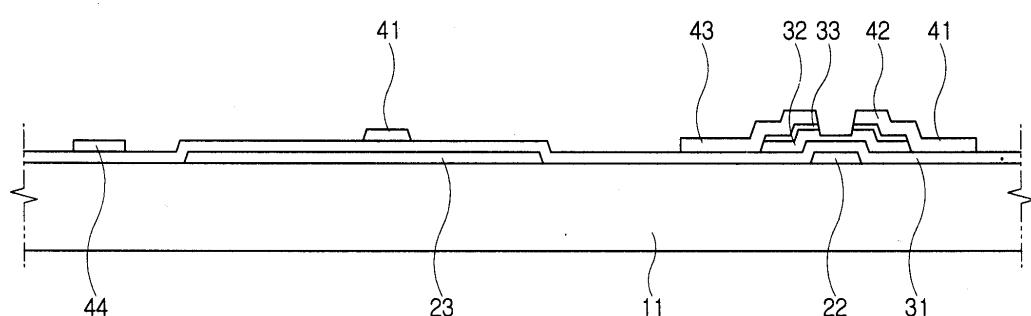
도면5a



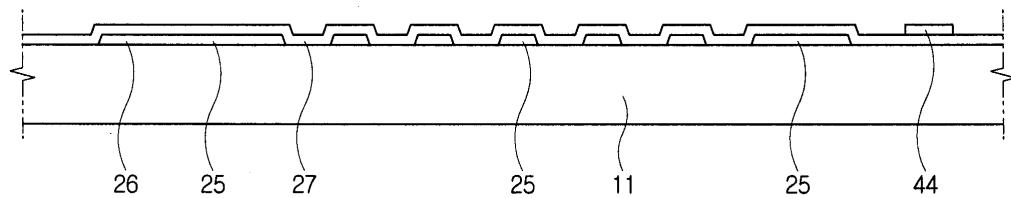
도면5b



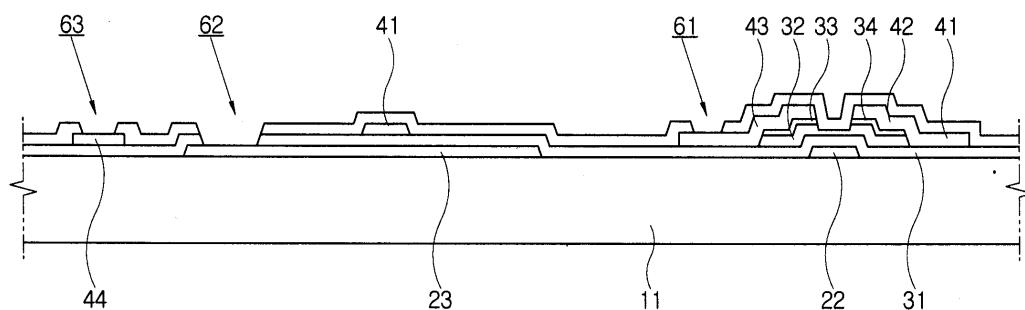
도면6a



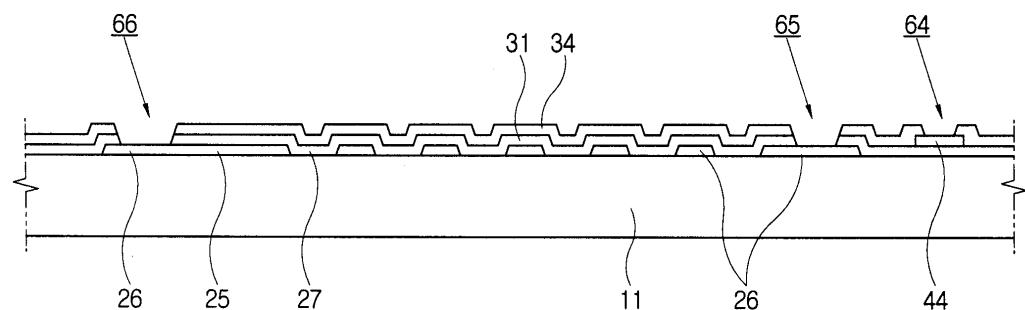
도면6b



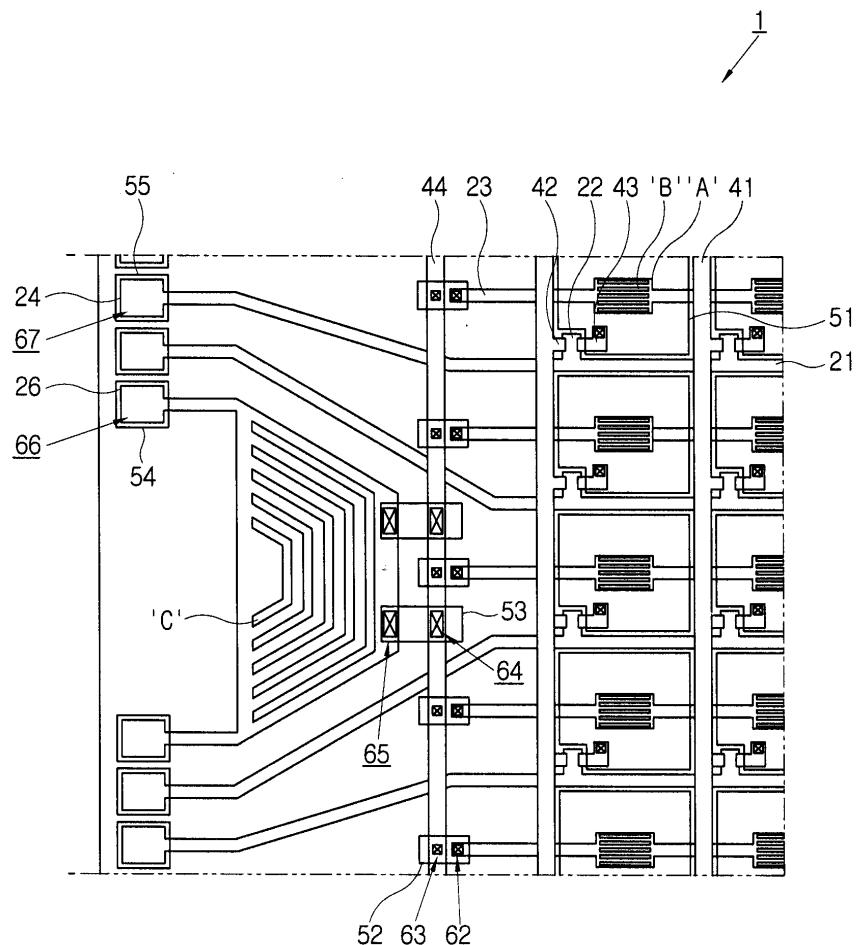
도면7a



도면7b



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060066326A	公开(公告)日	2006-06-16
申请号	KR1020040104891	申请日	2004-12-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	OH JOONHAK 오준학 SEO JONGHYUN 서종현 CHAI CHONGCHUL 채종철		
发明人	오준학 서종현 채종철		
IPC分类号	G02F1/136		
CPC分类号	G02F1/134309 G02F1/133305 G02F1/13458 G02F2001/134318		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。并且它包括形成在基板材料上的基板材料和公共电极线以及形成有切口图案的公共电极部分。因此，可以提供公共电极部分的黄色和膨胀(剥离)可以提供现象减少的液晶显示器。

