

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/36

(11) 공개번호 10-2005-0045445
(43) 공개일자 2005년05월17일

(21) 출원번호 10-2003-0079519
(22) 출원일자 2003년11월11일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 강필성
경상북도구미시구평동453부영아파트308/105

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시장치의 구동회로

요약

본 발명은 액정패널의 종류에 관계없이 TFT 구동에 필요한 전압만 선택적으로 인가하여 작업자 별로 공용화가 가능하도록 한 액정표시장치의 구동회로에 관한 것으로서, 복수개의 게이트 라인들과 데이터 라인들이 서로 수직한 방향으로 배열되어 교차점마다 화소영역을 갖는 액정패널과, 상기 액정패널의 게이트 라인들을 순차적으로 구동하기 위한 게이트 드라이버와, 상기 액정패널의 데이터 라인들에 비디오 데이터를 공급하기 위한 데이터 드라이버와, 상기 게이트 드라이버의 출력단에 구성되고 상기 게이트 드라이버의 게이트 구동 펄스 신호에 따라 외부로부터 입력되는 서로 다른 제 1, 제 2 전압 중 어느 하나를 게이트 라인에 출력하는 스위칭부를 포함하여 구성됨을 특징으로 한다.

대표도

도 5

색인어

박막트랜지스터, 게이트 드라이버, 스위칭부, 게이트 구동 펄스

명세서

도면의 간단한 설명

- 도 1은 일반적인 액정표시장치의 일부를 나타낸 분해 사시도
 - 도 2는 일반적인 액정표시장치의 구동회로를 나타낸 개략적인 구성도
 - 도 3은 종래의 액정표시장치의 구동회로를 나타낸 개략적인 구성도
 - 도 4는 도 3의 게이트 드라이버에서 출력되는 게이트 구동 펄스 신호를 나타낸 타이밍도
 - 도 5는 본 발명에 의한 액정표시장치의 구동회로를 나타낸 개략적인 구성도
 - 도 6은 게이트 드라이버에서 출력되는 게이트 구동 펄스 신호에 따른 스위칭부의 구동을 설명하기 위한 파형도
- 도면의 주요 부분에 대한 부호의 설명
- 51 : 액정패널 52 : 게이트 드라이버
53 : 스위칭부 54 : 데이터 드라이버

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 구동회로에 관한 것으로, 특히 작업자 별로 공용화가 가능하도록 한 액정표시장치의 구동회로에 관한 것이다.

통상적으로, 액정표시장치(Liquid Crystal Display device)는 비디오신호에 따라 액정 셀들의 광투과율을 조절하여 화상을 표시하게 된다.

액정표시장치 중 액정 셀별로 스위칭소자가 마련된 액티브 매트릭스(Active Matrix) 타입은 동영상 표시하기에 적합하다. 액티브 매트릭스 타입의 액정표시장치에서 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 'TFT'라 함)가 이용되고 있다.

이하, 첨부된 도면을 참고하여 종래 기술에 의한 액정표시장치의 구동회로를 설명하면 다음과 같다.

도 1은 일반적인 액정표시장치의 일부를 나타낸 분해 사시도이다.

도 1에 도시한 바와 같이, 일정 공간을 갖고 합착된 하부기판(1) 및 상부기판(2)과, 상기 하부기판(1)과 상부기판(2) 사이에 주입된 액정층(3)으로 구성되어 있다.

보다 구체적으로 설명하면, 상기 하부기판(1)은 화소영역(P)을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 배선(4)이 배열되고, 상기 게이트 배선(4)에 수직인 방향으로 일정한 간격을 갖고 복수개의 데이터 배선(5)이 배열되며, 상기 게이트 배선(4)과 데이터 배선(5)이 교차하는 각 화소영역(P)에는 화소전극(6)이 형성되고, 상기 각 게이트 배선(4)과 데이터 배선(5)이 교차하는 부분에 박막트랜지스터(T)가 형성되어 있다.

그리고 상기 상부기판(2)은 상기 화소영역(P)을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층(7)과, 컬러 색상을 표현하기 위한 R,G,B 컬러 필터층(8)과, 화상을 구현하기 위한 공통전극(9)이 형성되어 있다.

여기서, 상기 박막 트랜지스터(T)는 상기 게이트 배선(4)으로부터 돌출된 게이트 전극과, 전면에 형성된 게이트 절연막(도면에는 도시되지 않음)과 상기 게이트 전극 상층의 게이트 절연막위에 형성된 액티브층과, 상기 데이터 배선(5)으로부터 돌출된 소오스 전극과, 상기 소오스 전극에 대향되도록 드레인 전극을 구비하여 구성된다.

상기 화소전극(6)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성 금속을 사용한다.

진술한 바와 같이 구성되는 액정표시장치는 상기 화소전극(6)상에 위치한 액정층(3)이 상기 박막트랜지스터(T)로부터 인가된 신호에 의해 배향되고, 상기 액정층(3)의 배향 정도에 따라 액정층(3)을 투과하는 빛의 양을 조절하는 방식으로 화상을 표현할 수 있다.

진술한 바와 같은 액정패널은 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하며, 상부기판(2)의 공통전극(9)이 접지역할을 하게 되어 정전기로 인한 액정 셀의 파괴를 방지할 수 있다.

도 2는 일반적인 액정표시장치의 구동회로를 나타낸 개략적인 구성도이다.

도 2에 도시한 바와 같이, 복수개의 게이트 라인(G)과 데이터 라인(D)이 서로 수직인 방향으로 배열되어 매트릭스 형태의 화소영역을 갖는 액정패널(21)과, 상기 액정패널(21)에 구동 신호와 데이터 신호를 공급하는 구동회로부(22)와, 상기 액정패널(21)에 일정한 광원을 제공하는 백 라이트(28)로 구분된다.

여기서, 상기 구동회로부(22)는, 상기 액정패널(21)의 각 데이터 라인(D)에 데이터 신호를 입력하는 데이터 드라이버(21b)와 상기 액정패널(21)의 각 게이트 라인(G)에 게이트 구동 펄스 신호를 인가하는 게이트 드라이버(21a)와, 액정패널의 구동 시스템(27)으로부터 입력되는 디스플레이 데이터(R, G, B)와 수직 및 수평동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호를 입력받아 상기 액정패널(21)의 각 데이터 드라이버(21b)와 게이트 드라이버(21a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호를 포맷하여 출력하는 타이밍 컨트롤러(23)와, 상기 액정패널(21) 및 각부에 필요한 전압을 공급하는 전원 공급부(24)와, 상기 전원 공급부(24)로부터 전원을 인가 받아 상기 데이터 드라이버(21b)에서 입력되는 디지털 데이터를 아날로그 데이터로 변환할 때 필요한 기준전압을 공급하는 감마 기준전압부(25)와, 상기 전원 공급부(24)로부터 출력된 전압을 이용하여 액정패널(21)에 사용되는 정전압(VDD), 게이트 고전압(VGH), 게이트 저전압(VGL), 기준전압(Vref) 및 공통전압(Vcom) 등을 출력하는 DC/DC 변환부(26)와, 상기 백 라이트(28)를 구동하는 인버터(29)를 구비하여 구성된다.

이와 같이 구성된 종래 액정표시장치의 구동회로의 동작은 다음과 같다.

즉, 타이밍 컨트롤러(23)가 액정패널의 구동 시스템(27)으로부터 입력되는 디스플레이 데이터(R, G, B)와 수직 및 수평 동기신호(Vsync, Hsync) 그리고 클럭신호(DCLK) 등 제어신호를 입력받아 상기 액정패널(21)의 각 데이터 드라이버

(21b)와 게이트 드라이버(21a)가 화면을 재생하기에 적합한 타이밍으로 각 디스플레이 데이터와 클럭 및 제어신호를 제공하므로, 상기 게이트 드라이버(21a)가 상기 액정패널(21)의 각 게이트 라인(G)에 게이트 구동 펄스 신호를 인가하고 이에 동기되어 상기 데이터 드라이버(21b)가 상기 액정패널(21)의 각 데이터 라인(D)에 데이터 신호를 입력하여 입력된 영상신호를 디스플레이 한다.

이 때, 백 라이트(28)는 입력되는 영상신호의 휘도에 관계없이 일정한 밝기의 백 라이트를 제공한다.

도 3은 종래의 액정표시장치의 구동회로를 나타낸 개략적인 구성도이고, 도 4는 도 3의 게이트 드라이버에서 출력되는 게이트 구동 펄스 신호를 나타낸 타이밍도이다.

도 3에 도시한 바와 같이, 복수개의 게이트 라인(GL)들과 데이터 라인(DL)들의 교차점에 복수의 화소영역을 갖는 액정패널(31)과, 상기 액정패널(31)의 데이터 라인(DL)을 통하여 각각의 화소영역에 영상신호를 제공하는 데이터 드라이버(32)와, 상기 액정패널(31)의 게이트 라인(GL)을 선택하여 순차적으로 구동시키는 게이트 드라이버(33)로 구성된다.

여기서, 상기 화소영역은 게이트 단자가 게이트 라인(GL)과 연결되고 소오스 단자가 데이터 라인(DL)에 연결된 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 드레인 단자와 각각 병렬 연결된 저장 캐패시터(Cst) 및 액정 캐패시터(Cls)로 구성된다.

상기와 같이 구성된 종래의 액정표시장치의 구동회로의 동작을 설명하면 다음과 같다.

먼저, 상기 데이터 드라이버(32)로부터 출력된 데이터 값들이 데이터 라인(#D1,#D2,...,#Dn)에 모두 인가되면, 상기 게이트 드라이버(33)로부터 게이트 구동 펄스 신호가 각 게이트 라인(#G1,#G2,...,#Gn)에 1라인씩 순차적으로 높은 전압(VGH)이 인가된다.

이때 상기 높은 전압(VGH)이 인가되지 않는 게이트 라인에는 낮은 전압(VGL)이 인가되고, 상기 게이트 라인에 게이트 단자가 연결된 박막트랜지스터가 동작하지 않아 상기 데이터 라인에 인가된 데이터가 출력되지 않는다.

즉, 상기 데이터 드라이버(32)는 순차적으로 한 화소씩의 비디오신호를 인가받아 데이터 라인에 해당되는 비디오신호를 출력한다. 상기 게이트 드라이버(33)는 게이트 구동 펄스 신호를 출력하여 복수의 게이트 라인 중에서 하나의 게이트 라인을 순차 선택한다.

이어, 선택된 게이트 라인에 연결된 복수의 박막트랜지스터(T)가 턴-온되어 데이터 드라이버(32)로부터 저장된 비디오신호가 박막트랜지스터(T)의 드레인 단자에 인가됨으로써 비디오신호가 액정패널(31)에 표시된다. 이후, 상기와 같은 동작이 반복되어 비디오신호가 액정패널(31)에 표시된다.

한편, 상기 게이트 드라이버(33)의 출력전압은 상기 액정패널(31)의 게이트 라인(GL)에 입력되는 전압과 동일하다.

여기서, 상기 게이트 드라이버(33)에서 출력되는 게이트 구동 펄스 신호의 높은 전압(VGH)은 약 15~20V이며, 낮은 전압(VGL)은 -5V를 사용한다. 이는 액정패널(31)의 특성에 따라 다르며, 또한 회로 제작자에 따라서도 약간씩은 다르다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래의 액정표시장치의 구동회로에 있어서 다음과 같은 문제점이 있었다.

즉, 게이트 구동회로의 출력전압은 액정패널의 게이트 라인의 입력전압과 동일하기 때문에 액정패널의 특성 및 각종 회로의 제작자(maker)에 따라서 액정패널의 TFT를 구동하는 전압이 약간씩 달라져 공용화가 불가능하다. 이때 게이트 구동회로의 게이트 하이 전압(VGH)은 약 15~20V정도이며, 게이트 로우 전압(VGL)은 -5V를 사용한다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 게이트 구동회로의 외부에서 액정패널의 박막트랜지스터(TFT)를 구동하기 위한 전압을 인가함으로써 액정패널의 종류에 관계없이 TFT 구동에 필요한 전압만 선택적으로 인가하여 작업자 별로 공용화가 가능하도록 한 액정표시장치의 구동회로를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정표시장치의 구동회로는 복수개의 게이트 라인들과 데이터 라인들이 서로 수직인 방향으로 배열되어 교차점마다 화소영역을 갖는 액정패널과, 상기 액정패널의 게이트 라인들을 순차적으로 구동하기 위한 게이트 드라이버와, 상기 액정패널의 데이터 라인들에 비디오 데이터를 공급하기 위한 데이터 드라이버와, 상기 게이트 드라이버의 출력단에 구성되고 상기 게이트 드라이버의 게이트 구동 펄스 신호에 따라 외부로부터 입력되는 서로 다른 제 1, 제 2 전압 중 어느 하나를 게이트 라인에 출력하는 스위칭부를 포함하여 구성됨을 특징으로 한다.

이하, 첨부된 도면을 참고하여 본 발명에 의한 액정표시장치의 구동회로를 설명하면 다음과 같다.

도 5는 본 발명에 의한 액정표시장치의 구동회로를 나타낸 개략적인 구성도이다.

도 5에 도시한 바와 같이, 복수개의 게이트 라인(GL)들과 데이터 라인(DL)들이 서로 수직인 방향으로 배열되어 교차점마다 화소영역을 갖는 액정패널(51)과, 상기 액정패널(51)의 각 게이트 라인(GL)에 외부로부터 제어신호를 받아 순차적으

로 게이트 구동 펄스 신호를 출력하는 게이트 드라이버(52)와, 상기 게이트 드라이버(52)의 출력단과 각 게이트 라인(GL) 사이에 구성되어 외부로터 입력되는 서로 다른 제 1, 제 2 전압 중 어느 하나를 상기 게이트 구동 펄스 신호에 따라 상기 게이트 라인(GL)에 인가하는 스위칭부(53)를 포함하여 구성되어 있다.

여기서, 상기 스위칭부(53)는 상기 게이트 드라이버(52)에서 출력된 게이트 구동 펄스 신호에 공통으로 게이트 단자가 연결되고, 소오스 단자가 공통으로 연결되며 각 드레인 단자에 서로 다른 제 1 전압(포지티브 전압)(VGH)과 제 2 전압(네거티브 전압)(VGL)이 인가되는 PMOS 트랜지스터(53a)와 NMOS 트랜지스터(53b)로 구성되어 있다.

또한, 상기 PMOS 트랜지스터(53a)의 드레인 단자는 제 2 전압(VGL)에 연결되고, 상기 NMOS 트랜지스터(53b)의 드레인 단자는 제 1 전압(VGH)에 연결되어 있다.

여기서, 상기 액정패널(51)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 게이트 라인(GL)과 데이터 라인(DL)이 서로 직교되도록 형성되어 있다. 상기 게이트 라인(GL)과 데이터 라인(DL)의 교차부에는 데이터 라인(DL)으로부터 입력되는 영상을 스토리지 캐패시터(Cst) 및 액정 캐패시터(Clc)에 선택적으로 공급하기 위한 박막트랜지스터(T)가 형성된다.

한편, 미설명된 데이터 드라이버(54)는 상기 액정패널(51)의 데이터 라인(DL)들에 비디오 데이터를 공급하기 위한 것으로서, 디지털 비디오 데이터를 아날로그 데이터로 변환하여 1 라인분씩 데이터 라인(DL)에 공급하게 된다.

상기와 같이 구성된 본 발명에 의한 액정표시장치의 구동회로는 게이트 구동펄스 신호에 따라 PMOS 트랜지스터(53a)가 ON되어 상기 게이트 라인(GL)에 네거티브 전압(VGL)을 출력하고, NMOS 트랜지스터(53b)가 ON되어 상기 게이트 라인(GL)에 포지티브 전압(VGH)을 인가한다.

도 6은 게이트 드라이버에서 출력되는 게이트 구동 펄스 신호에 따른 스위칭부의 구동을 설명하기 위한 파형도이다.

도 6에 도시한 바와 같이, 스위칭부(53)를 구성하는 PMOS 트랜지스터(53a)와 NMOS 트랜지스터(53b)를 통해 외부로부터 입력되는 포지티브 전압(VGH)과 네거티브 전압(VGL)만을 선택적으로 각 게이트 라인(GL)에 연결된 박막트랜지스터(T)의 게이트 단자에 인가한다.

먼저, 상기 게이트 드라이버(52)의 게이트 구동 펄스 신호(#G1)가 하이(high)이면 상기 PMOS 트랜지스터(53a)는 OFF 되고 상기 NMOS 트랜지스터(53b)가 ON되어 포지티브 전압인 제 1 전압(VGH)이 게이트 라인(GL)에 인가된다.

반대로, 상기 게이트 드라이버(52)의 게이트 구동 펄스 신호(#G1)가 로우(low)이면 상기 NMOS 트랜지스터(53b)가 OFF되고 상기 PMOS 트랜지스터(53a)가 ON되어 네거티브 전압인 제 2 전압(VGL)이 게이트 라인(GL)에 인가된다.

계속해서 상기 게이트 드라이버(52)의 다음 게이트 구동 펄스 신호(#G2)가 인가되면 상기 NMOS 트랜지스터(53b)와 PMOS 트랜지스터(53a)는 선택적으로 ON되어 포지티브 전압인 제 1 전압(VGL)과 네거티브 전압인 제 2 전압(VGL)을 게이트 라인(GL)에 인가하게 된다.

그러므로 각 게이트 라인(GL)에 인가되는 전압과 방식은 종래와 동일하지만, 게이트 드라이버(52)에서 출력되는 게이트 구동 펄스 신호(#G1, #G2, ..., #Gn)의 출력은 박막트랜지스터를 온/오프시킬 수 있는 레벨(level)만 필요하여 IC 제조를 단순화시킬 수 있고, 또 공용으로 사용할 수 있다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어 나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 의한 액정표시장치의 구동회로는 다음과 같은 효과가 있다.

첫째, 게이트 구동회로의 출력전압을 단순히 포지티브(positive), 네거티브(negative) 구동전압만 출력함으로써 액정패널의 특성 및 회로의 제작자(maker)에 따라 달라지는 전압을 공용화할 수 있다.

둘째, TFT를 구동하기 위해 고압을 사용하지 않음으로써 구동회로의 제조공정을 단순하게 할 수 있다.

셋째, 회로 제작자 별로 게이트 구동회로의 공용화가 가능하기 때문에 구동회로의 단가를 낮출 수 있다.

(57) 청구의 범위

청구항 1.

복수개의 게이트 라인들과 데이터 라인들이 서로 수직한 방향으로 배열되어 교차점마다 화소영역을 갖는 액정패널과, 상기 액정패널의 게이트 라인들을 순차적으로 구동하기 위한 게이트 드라이버와,

상기 액정패널의 데이터 라인들에 비디오 데이터를 공급하기 위한 데이터 드라이버와,

상기 게이트 드라이버의 출력단에 구성되고 상기 게이트 드라이버의 게이트 구동 펄스 신호에 따라 외부로부터 입력되는 서로 다른 제 1, 제 2 전압 중 어느 하나를 게이트 라인에 출력하는 스위칭부를 포함하여 구성됨을 특징으로 하는 액정표시장치의 구동회로.

청구항 2.

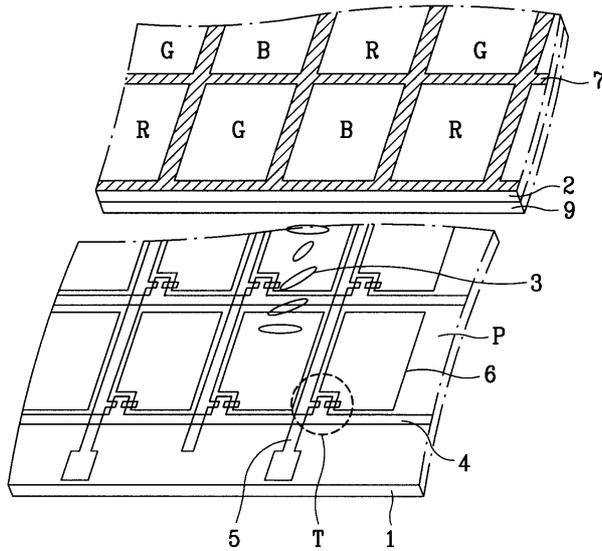
제 1 항에 있어서, 상기 스위칭부는 상기 게이트 구동 펄스 신호에 공통으로 게이트 단자가 연결되고 소오스 단자를 공통의 출력단으로 하며 각 드레인 단자가 제 1 전압 및 제 2 전압에 연결된 PMOS 트랜지스터와 NMOS 트랜지스터로 이루어짐을 특징으로 하는 액정표시장치의 구동회로.

청구항 3.

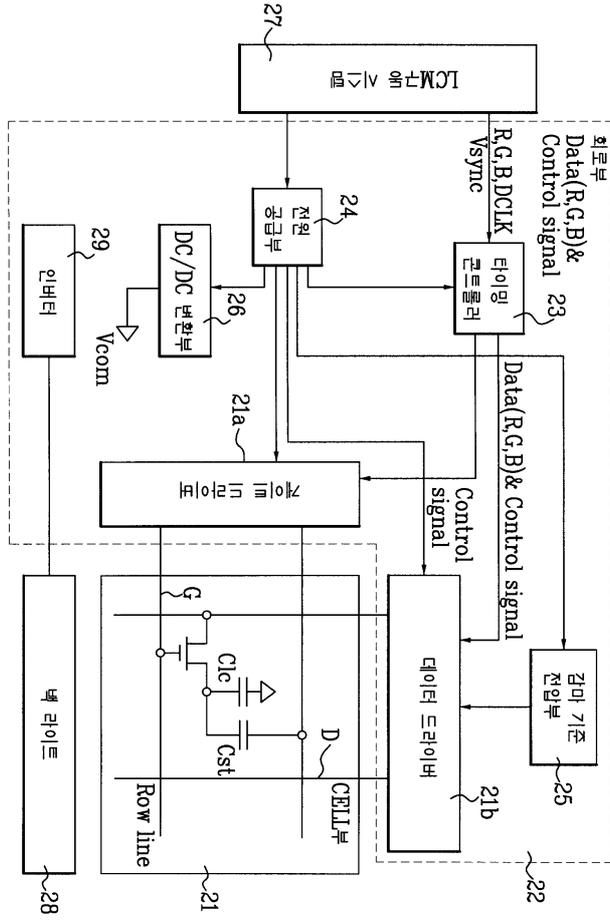
제 1 항 또는 제 2 항에 있어서, 상기 PMOS 트랜지스터의 드레인 단자는 제 2 전압에 연결되고, 상기 NMOS 트랜지스터의 드레인 단자는 제 1 전압에 연결되어 있는 것을 특징으로 하는 액정표시장치의 구동회로.

도면

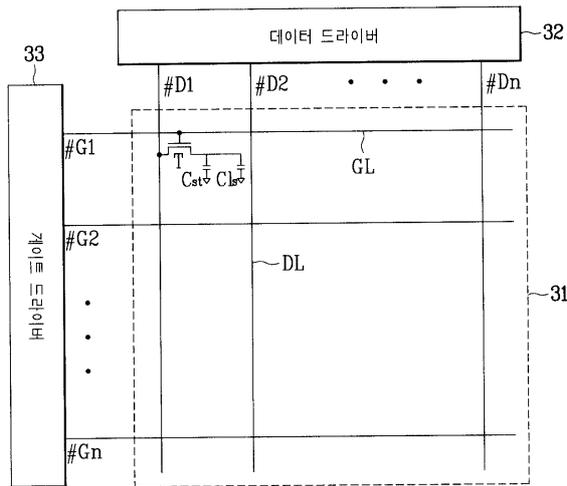
도면1



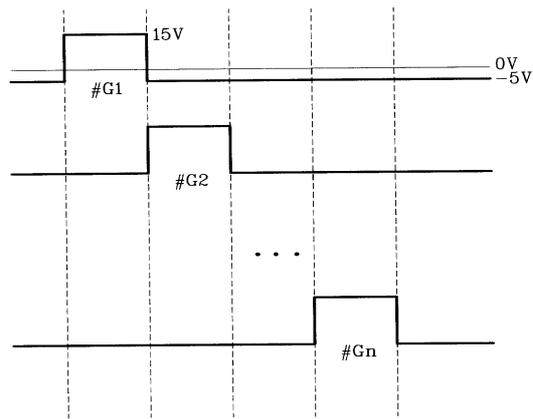
도면2



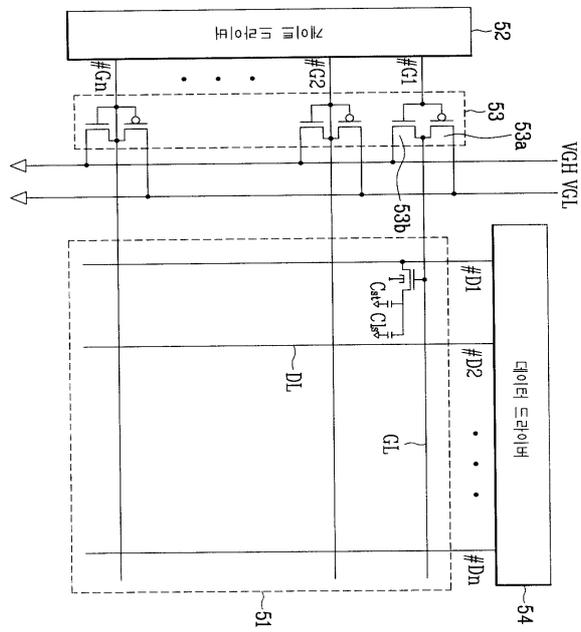
도면3



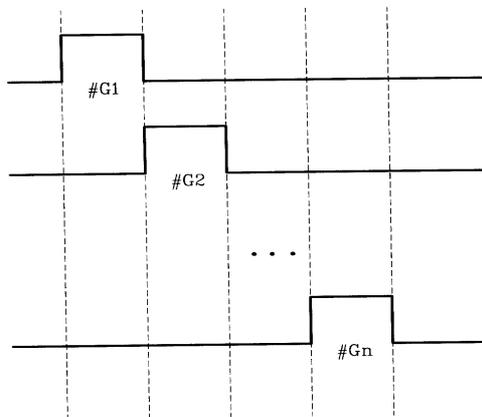
도면4



도면5



도면6



专利名称(译)	一种液晶显示器的驱动电路		
公开(公告)号	KR1020050045445A	公开(公告)日	2005-05-17
申请号	KR1020030079519	申请日	2003-11-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KANG PILSUNG		
发明人	KANG,PILSUNG		
IPC分类号	G09G3/36		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置的驱动电路，该液晶显示装置的驱动电路能够由操作者，特别是共用它选择性地仅授权TFT驱动所需的电压，而不管液晶面板的种类如何。并且它包括在来自外部的不同的第一输入中，并且切换单元将来自第二电压的任何一个输出到栅极线和来自外部的不同的第一输入，并且切换单元将任何一个第二电压输出到栅极线。根据栅极驱动器的栅极驱动脉冲信号构成。薄膜晶体管，栅极驱动器，开关单元，栅极驱动脉冲。

