(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0024359
(43) 공개일자 2008년03월18일

(51) Int. Cl.
G09G 3/36 (2006.01) *G02F 1/133* (2006.01)
H04B 3/54 (2006.01)
(21) 출원번호 10-2006-0088619
(22) 출원일자 2006년09월13일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
김태훈
서울 양천구 신정5동 939-17 201호
(74) 대리인
조희원

전체 청구항 수 : 총 9 항

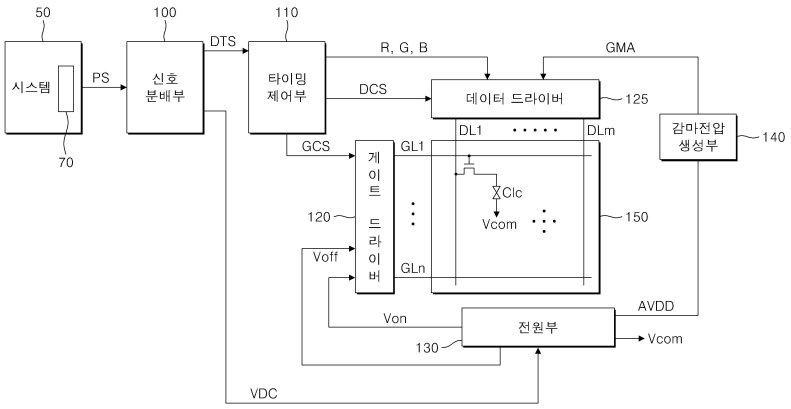
(54) 액정표시장치 및 이의 구동 방법

(57) 요 약

본 발명은 하나의 전력선으로 데이터 송신 신호 및 송신 전원 신호를 액정표시장치에 공급하는 액정표시장치 및 이의 구동 방법에 관한 것이다.

본 발명에 따른 액정표시장치는 함께 전송된 데이터 송신 신호와 송신 전원 신호를 분리하는 신호 분배부 및 시스템에 발생된 데이터 송신 신호 및 송신 전원 신호를 상기 신호 분배부에 공급하는 전원선과, 상기 신호 분배부에서 분리되어 공급받은 데이터 송신 신호를 처리하는 타이밍 제어부와, 상기 신호 분배부에서 분리되어 공급받은 송신 전원 신호를 처리하는 전원부와, 상기 타이밍 제어부에서 공급받은 게이트 신호를 처리하는 게이트 드라이버와, 상기 타이밍 제어부에서 공급받은 데이터 신호를 처리하는 데이터 드라이버와, 상기 게이트 드라이버 및 데이터 드라이버를 통해 신호를 공급받아 화상을 표시하는 액정 표시 패널을 포함하는 것을 특징으로 한다.

대표도 - 도1



특허청구의 범위

청구항 1

함께 전송된 데이터 송신 신호와 송신 전원 신호를 분리하는 신호 분배부; 및

시스템에 발생된 데이터 송신 신호 및 송신 전원 신호를 상기 신호 분배부에 공급하는 전원선과;

상기 신호 분배부에서 분리되어 공급받은 데이터 송신 신호를 처리하는 타이밍 제어부와;

상기 신호 분배부에서 분리되어 공급받은 송신 전원 신호를 처리하는 전원부와;

상기 타이밍 제어부에서 공급받은 게이트 신호를 처리하는 게이트 드라이버와;

상기 타이밍 제어부에서 공급받은 데이터 신호를 처리하는 데이터 드라이버와;

상기 게이트 드라이버 및 데이터 드라이버를 통해 신호를 공급받아 화상을 표시하는 액정 표시 패널을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1항에 있어서,

상기 시스템에 마련되며 송신 전원 신호에 데이터 송신 신호를 전원선에 실어서 보내는 제 1 변환부를 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2항에 있어서,

상기 제 1 변환부는 직류 전압을 교류 전압으로 변환하여 송신 전원 신호를 생성하는 것을 특징으로 하는 액정표시장치.

청구항 4

제 3항에 있어서,

상기 신호 분배부는

상기 전원선을 통해 들어오는 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 필터부와;

상기 필터부로부터의 송신 전원 신호를 교류 전압에서 직류 전압로 변환하는 제 2 변환부를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 4항에 있어서,

상기 신호 분배부는 상기 타이밍 제어부에 내장되는 것을 특징으로 하는 액정표시장치.

청구항 6

데이터 송신 신호와 송신 전원 신호를 하나의 전원선을 통해 신호 분배부에 공급하는 단계와;

상기 신호 분배부에 공급된 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 단계와;

상기 분리된 데이터 송신 신호를 타이밍 제어부에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 7

제 6항에 있어서,

상기 데이터 송신 신호와 송신 전원 신호를 하나의 전원선을 통해 신호 분배부에 공급하는 단계는 상기 송신 전원 신호에 상기 데이터 송신 신호를 실어 상기 신호 분배부에 공급하는 것을 특징으로 하는 액정표시장치의

구동 방법.

청구항 8

제 7항에 있어서,

상기 송신 전원 신호는 교류 전압인 것을 특징으로 하는 액정표시장치의 구동 방법.

청구항 9

상기 7항에 있어서,

상기 신호 분배부에 공급된 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 단계는

상기 데이터 송신 신호와 송신 전원 신호를 분리하는 단계와;

상기 송신 전원 신호를 교류 전압에서 직류 전압로 변환하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 액정표시장치 및 이의 구동 방법에 관한 것으로, 특히 하나의 전원선으로 데이터 송신 신호 및 송신 전원 신호를 액정표시장치에 공급하는 액정표시장치 및 이의 구동 방법에 관한 것이다.

<12> 현재 대표적인 표시장치로는 CRT(Cathode Ray Tube)가 있다. 그러나, CRT는 경박단소화에 어려움이 있기 때문에 이의 대체수단으로 액정표시장치(Liquid Crystal Display, LCD), 플라즈마디스플레이패널(Plasma Display Panel, PDP), 유기발광다이오드(Organic Light Emitting Diodes, OLED) 등과 같은 평판표시장치(Flat Panel Display, FPD)가 개발되어 사용되고 있다.

<13> 그 중 고해상도를 가지며 대면적화가 가능한 액정표시장치가 최근에 가장 널리 사용되고 있는 추세이다. 따라서, 이하에서는 액정표시장치를 예로 들어 설명한다.

<14> 액정표시장치는 두 기판 사이에 주입된 이방성 유전율을 갖는 액정 물질에 전계를 인가하고, 이 전계의 세기를 조절하여 기판에 투과하는 빛의 양을 조절함으로써 원하는 화상을 표시한다. 이러한 액정표시장치는 화상을 표시하는 액정표시패널과, 액정패널을 구동하는 게이트 드라이버 및 데이터 드라이버와, 게이트 드라이버 및 데이터 드라이버에 신호를 공급하는 타이밍 제어부와, 타이밍 제어부에 구동 전압을 공급하는 전원부를 포함한다.

<15> 또한, 액정표시장치를 구동하기 위한 데이터 송신 신호는 LVDS(Low Voltage Differential Signal : 이하 LVDS) 방식으로 액정표시장치의 타이밍 제어부로 전송된다.

<16> LVDS 방식은 한 채널의 경우 총 4 쌍의 라인으로 형성되며 한 쌍은 7bit로 형성된다. 1 쌍의 라인은 클럭 신호가 들어오고 3 쌍의 라인은 데이터 송신 신호가 들어온다. 그러나, LVDS 방식은 각 데이터 라인별로 임피던스(Impedance) 차이 및 지터(Jitter) 현상의 의한 잡음(Noise) 현상이 발생한다.

<17> 그리고, LVDS 방식은 하나의 입력 커넥터로 데이터 송신 신호가 본체에서 액정표시장치로 공급하는 방식이다. 따라서, LVDS 방식은 하나의 입력 커넥터의 핀 수가 상대적으로 많아 핀들 간의 간격이 좁아 인쇄회로기판에 실장할 때 잘못 실장하여 핀들 간의 쇼트 현상이 발생한다. 그리고, LVDS 방식은 고해상도에서 여러 데이터 신호를 전송할 경우 많은 데이터 라인이 필요하여 재료비가 증가한다.

발명이 이루고자 하는 기술적 과제

<18> 따라서 본 발명은 본 발명은 종래의 문제점을 해결하기 위한 것으로, 특히 하나의 전원선으로 데이터 송신 신호 및 송신 전원 신호를 액정표시장치에 공급하는 액정표시장치 및 이의 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

<19> 본 발명의 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정표시장치는 함께 전송된 데이터 송신 신호와 송신 전원 신호를 분리하는 신호 분배부 및 시스템에 발생된 데이터 송신 신호 및 송신 전원 신호를 상기 신호 분배부에 공급하는 전원선과, 상기 신호 분배부에서 분리되어 공급받은 데이터 송신 신호를 처리하는 타이밍 제어부와, 상기 신호 분배부에서 분리되어 공급받은 송신 전원 신호를 처리하는 전원부와, 상기 타이밍 제어부에서 공급받은 게이트 신호를 처리하는 게이트 드라이버와, 상기 타이밍 제어부에서 공급받은 데이터 신호를 처리하는 데이터 드라이버와, 상기 게이트 드라이버 및 데이터 드라이버를 통해 신호를 공급받아 화상을 표시하는 액정 표시 패널을 포함하는 것을 특징으로 한다.

<20> 그리고, 상기 시스템에 마련되며 송신 전원 신호에 데이터 송신 신호를 전원선에 실어서 보내는 제 1 변환부를 더 포함하는 것을 특징으로 한다.

<21> 또한, 상기 제 1 변환부는 직류 전압을 교류 전압으로 변환하여 송신 전원 신호를 생성하는 것을 특징으로 한다.

<22> 한편, 상기 신호 분배부는 상기 전원선을 통해 들어오는 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 필터부와, 상기 필터부로부터의 송신 전원 신호를 교류 전압에서 직류 전압로 변환하는 제 2 변환부를 구비하는 것을 특징으로 한다.

<23> 이러한 상기 신호 분배부는 상기 타이밍 제어부에 내장되는 것을 특징으로 한다.

<24> 본 발명의 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정표시장치의 구동 방법은 데이터 송신 신호와 송신 전원 신호를 하나의 전원선을 통해 신호 분배부에 공급하는 단계와, 상기 신호 분배부에 공급된 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 단계와, 상기 분리된 데이터 송신 신호를 타이밍 제어부에 공급하는 단계를 포함하는 것을 특징으로 한다.

<25> 그리고, 상기 데이터 송신 신호와 송신 전원 신호를 하나의 전원선을 통해 신호 분배부에 공급하는 단계는 상기 송신 전원 신호에 상기 데이터 송신 신호를 실어 상기 신호 분배부에 공급하는 것을 특징으로 한다.

<26> 이러한 상기 송신 전원 신호는 교류 전압인 것을 특징으로 한다.

<27> 또한, 상기 신호 분배부에 공급된 신호를 데이터 송신 신호와 송신 전원 신호로 분리하는 단계는 상기 데이터 송신 신호와 송신 전원 신호를 분리하는 단계와, 상기 송신 전원 신호를 교류 전압에서 직류 전압로 변환하는 단계를 포함하는 것을 특징으로 한다.

<28> 상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<29> 이하, 본 발명의 바람직한 실시 예들을 도 1 내지 도 3을 참조하여 상세하게 설명하기로 한다.

<30> 도 1은 본 발명의 제 1 실시 예를 따른 시스템과 액정표시장치를 도시한 블록도이다.

<31> 도 1을 참조하면, 액정표시장치는 제 1 변환부(70)와, 신호 분배부(100)와, 전원선과, 타이밍 제어부(110)와, 전원부(130)를 포함한다.

<32> 제 1 변환부(70)는 시스템(50)에서 생성된 직류 전압(Vdc)을 송신 전원 신호인 교류 전압(Vac)으로 변환한다. 송신 전원 신호에 데이터 송신 신호(DTS)를 실어서 보내는 신호를 전원 신호(PS)이라고 한다. 제 1 변환부(70)는 변환된 전원 신호(PS)를 신호 분배부(100)로 공급한다. 시스템(50) 내에서는 직류 전압(Vac)을 사용하나 데이터 송신 신호(DTS)를 전원선으로 신호 분배부(100)에 공급하기 위해 직류 전압(Vdc)을 교류 전압(Vac)으로 변환시켜 준다. 그리고, 제 1 변환부(70)는 시스템(50)에 형성된다.

<33> 데이터 송신 신호(Data Transmission Signal : DTS)는 화소 데이터(R, G, B) 신호와, 외부로부터 데이터 구간을 알리는 데이터 이네이블(Data Enable : DE) 신호와, 수평 동기(Hsync) 신호 및 수직 동기(Vsync) 신호를 포함한다. 또한, 데이터 송신 신호(DTS)는 화소 데이터(R, G, B), 데이터 이네이블(DE), 수평 동기(Hsync), 수직 동기(Vsync) 신호의 전송 타이밍을 결정하는 클럭(clock) 신호를 포함한다.

<34> 전원선은 시스템(50)과 신호 분배부(100)를 연결한다. 이러한 전원선은 액정표시장치를 구동하는 송신 전원 신호뿐만 아니라 액정 표시 패널(150)을 제어하는 데이터 송신 신호(DTS)를 동시에 하나의 전원선으로 전원 신호

(PS)를 신호 분배부(100)에 전달한다.

<35> 신호 분배부(100)는 도 2에 도시된 바와 같이 하나의 전원선을 통해 들어오는 전원 신호(PS)를 데이터 송신 신호(DTS) 및 송신 전원 신호로 분리하는 필터부(80)와, 필터부(80)로부터의 송신 전원 신호를 교류 전압(Vdc)에서 직류 전압(Vac)로 변환하는 제 2 변환부(90)를 포함한다.

<36> 필터부(80)는 시스템(50)으로부터 하나의 전원선을 통해 들어오는 전원 신호(PS)를 데이터 송신 신호(DTS)와 송신 전원 신호로 분리한다. 이렇게 분리된 송신 전원 신호는 제 2 변환부(90)로 공급되고, 데이터 송신 신호(DTS)는 타이밍 제어부(110)에 공급된다.

<37> 제 2 변환부(90)는 송신 전원 신호를 교류 전압(Vac)에서 직류 전압(Vda)으로 변환한다. 교류 전원(Vdc)은 전원선을 통해 액정표시장치로 들어오기 위해서 필요하다. 그러나 액정표시장치 내에서는 직류 전압(Vdc)을 사용하기 때문에 교류 전압(Vac)을 직류 전압(Vdc)으로 제 2 변환부(90)에서 변환시킨다. 변환된 직류 전압(Vdc)은 전원부(130)로 공급하며 공급된 직류 전압(Vdc)은 타이밍 제어부(110)와 게이트 드라이버(120) 및 데이터 드라이버(125)에 공급된다.

<38> 전원부(130)에는 신호 분배부(100)로부터 직류 전압(Vdc)이 공급되고, 이 직류 전압(Vdc)은 디지털 회로를 포함하는 타이밍 제어부(110)와 데이터 드라이버(125) 및 게이트 드라이버(120)에 디지털 구동 전압으로 공급된다. 전원부(130)는 신호 분배부(100)로부터 직류 전압(Vdc)을 이용하여 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 각각 생성하여 게이트 드라이버(120)로 공급하고, 공통 전압(Vcom)을 생성하여 액정 표시 패널(150)에 공급한다.

<39> 타이밍 제어부(110)는 신호 분배부(100)로부터 데이터 송신 신호(DTS)가 공급된다. 타이밍 제어부(110)는 신호 분배부(100)에서 일렬로 들어온 데이터 송신 신호(DTS)를 화소 데이터(R, G, B) 신호, 데이터 이네이블(DE) 신호, 수평 동기(Hsync) 신호, 수직 동기(Vsync) 신호로 분리하여 게이트 드라이버(120) 및 데이터 드라이버(125)에 신호를 공급한다. 분리된 데이터 송신 신호(DTS)를 이용하여 다수의 게이트 제어 신호(GSP, GSC, GOE) 및 데이터 제어 신호(SSP, SSC, SOE, POL)를 생성하고 해당 제어 신호를 게이트 드라이버(120)와 데이터 드라이버(125)로 공급한다. 그리고, 타이밍 제어부(110)는 신호 분배부(100)를 통해 입력된 데이터 송신 신호(DTS)를 정렬하여 데이터 드라이버(125)로 공급한다.

<40> 이러한 신호 분배부(100)와, 전원부(130)와, 타이밍 제어부(110)가 포함된 액정표시장치는 화상을 표시하는 액정 표시 패널(150)과, 액정 표시 패널(150)을 구동하는 게이트 드라이버(120) 및 데이터 드라이버(125)와, 데이터 드라이버(125)에 감마 전압(GMA)을 공급하는 감마 전압 생성부(140)를 더 포함한다.

<41> 액정 표시 패널(150)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다. 화소들 각각은 화소 신호에 따라 광 투과량을 조절하는 액정 셀(Clc)과, 액정 셀(Clc)을 구동하기 위한 박막 트랜지스터(TFT)들을 구비한다.

<42> 박막 트랜지스터(TFT)는 게이트 라인(GL)에 제1 및 제2 게이트 온 전압(Von1, Von2) 중 어느 하나에 공급되는 경우 턴-온(turn-on)되어 데이터 라인 (DL)으로부터의 화소 신호를 액정셀(Clc)에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)에 게이트-오프 전압(VGL)이 공급되는 경우 턴-오프(turn-off)되어 액정셀(Clc)에 충전된 화소 신호가 유지되게 한다.

<43> 액정셀(Clc)은 등가적으로 캐패시터로 표현되며, 액정을 사이에 두고 대면하는 공통 전극과 박막 트랜지스터(TFT)에 접속된 화소 전극으로 구성된다. 그리고, 액정셀(Clc)은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 캐패시터(도시하지 않음)를 더 구비한다. 이러한 액정셀(Clc)은 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.

<44> 게이트 드라이버(120)는 타이밍 제어부(110)로부터의 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜 게이트 라인들(GL1 내지 GLm)에 순차적으로 전원부(130)로부터의 게이트 온 전압(VGH)의 스캔 펄스를 공급한다. 이때, 게이트 드라이버(120)는 액정 표시 패널(150)에 게이트 온 전압(Von)의 스캔 펄스를 게이트 라인(GL)들에 공급한다.

<45> 그리고, 게이트 드라이버(120)는 게이트 라인들(GL)에 게이트 온 전압(VGH)의 스캔 펄스가 공급되지 않는 나머지 기간에서는 전원부(130)로부터의 게이트-오프 전압(VGL)을 공급하게 된다.

<46> 또한, 게이트 드라이버(120)는 스캔 펄스의 펄스 폭을 타이밍 제어부(110)로부터의 게이트 출력 이네이블(Gate

Output Enable; GOE) 신호에 따라 제어하게 된다.

<47> 데이터 드라이버(125)는 타이밍 제어부(110)로부터의 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트시켜 샘플링 신호를 발생한다. 그리고, 데이터 드라이버(125)는 SSC에 따라 입력되는 화소 데이터(R, G, B)를 상기 샘플링 신호에 따라 래치한 후 소스 출력 이네이블(Source Output Enable; SOE) 신호에 응답하여 라인 단위로 공급한다.

<48> 이어서, 데이터 드라이버(125)는 라인 단위로 공급되는 화소 데이터(R, G, B)를 감마 전압 생성부(140)로부터의 감마 전압을 아날로그 화소 신호로 변환하여 데이터 라인들(DL)에 공급한다. 여기서, 데이터 드라이버(125)는 화소 데이터를 화소 신호로 변환할 때 타이밍 제어부(110)로부터의 극성 제어(POL) 신호에 응답하여 그 화소 신호의 극성을 결정하게 된다.

<49> 그리고, 데이터 드라이버(125)는 상기 소스 출력 이네이블(SOE) 신호에 응답하여 상기 화소 신호가 데이터 라인들(DL)에 공급되는 기간을 결정한다.

<50> 감마 전압 생성부(140)는 전원부(130)로부터 감마 구동 전압(AVDD)을 분압하여 다수의 계조에 따른 다수의 감마 전압(GMA)을 생성하고 생성된 다수의 감마 전압(GMA)을 데이터 드라이버(125)로 공급한다.

<51> 도 3은 본 발명의 제 2 실시 예를 따른 시스템과 액정표시장치를 도시한 블록도이다.

<52> 도 3에 도시된 액정표시장치는 도 1에 도시된 액정표시장치와 대비하여 신호 분배부(100)와 타이밍 제어부(110)가 형성되는 것을 제외하고는 동일한 구성 요소를 구비한다. 이에 따라, 동일한 구성 요소에 대한 상세한 설명은 생략하기로 한다.

<53> 신호 분배부(100)는 타이밍 제어부(110)에 내장된다. 따라서 전력선을 통해 들어오는 전원 신호(PS)는 타이밍 제어부(110)에 내장된 신호 분배부(100)로 공급된다.

<54> 신호 분배부(100)는 하나의 전원선을 통해 들어오는 전원 신호(PS)를 데이터 송신 신호(DTS) 및 송신 전원 신호로 분리하는 필터부(80)와, 필터부(80)로부터의 송신 전원 신호를 교류 전압(Vdc)에서 직류 전압(Vac)로 변환하는 제 2 변환부(90)를 포함한다.

<55> 필터부(80)는 시스템(50)으로부터 하나의 전원선을 통해 들어오는 전원 신호(PS)를 데이터 송신 신호(DTS)와 송신 전원 신호를 분리한다. 이렇게 분리된 송신 전원 신호는 제 2 변환부(90)로 공급되고, 데이터 송신 신호(DTS)는 타이밍 제어부(110)에 공급된다.

<56> 제 2 변환부(90)는 송신 전원 신호를 교류 전압(Vac)에서 직류 전압(Vda)으로 변환한다. 교류 전원(Vdc)은 전원선을 통해 액정표시장치로 들어오기 위해서 필요하다. 그러나 액정표시장치 내에서는 직류 전압(Vdc)을 사용하기 변환된 직류 전압(Vdc)은 타이밍 제어부(110)를 거쳐 전원부(130)로 공급된다.

<57> 타이밍 제어부(110)는 신호 분배부(100)로부터 공급받은 데이터 송신 신호(DTS)를 이용하여 게이트 드라이버(120) 및 데이터 드라이버(125)에 신호를 공급한다.

<58> 시스템(50)에서 액정표시장치로 신호를 전달하는 단계를 설명하면, 시스템(50)에서 생성된 직류 전압(Vdc)을 송신 전원 신호인 교류 전압(Vac)으로 변환하고 변환된 송신 전원 신호에 데이터 송신 신호(DTS)를 실어서 신호 분배부(100)에 공급한다. 이 때 송신 전원 신호에 데이터 송신 신호(DTS)를 실어서 보내는 신호를 전원 신호(PS)라 한다. 전원 신호(PS)는 하나의 전원선을 통해 신호 분배부(100)로 공급된다. 신호 분배부(100)는 공급된 전원 신호(PS)를 데이터 송신 신호(DTS)와 송신 전원 신호로 분리한다. 분리된 송신 전원 신호를 교류 전압(Vac)에서 직류 전압(Vdc)으로 변환하여 변환된 직류 전압(Vdc)을 전원부(130)로 공급한다. 또한, 분리된 데이터 송신 신호(DTS)는 타이밍 제어부로 공급된다. 타이밍 제어부는 공급된 데이터 송신 신호(DTS)를 화소 데이터(R, G, B), 데이터 이네이블(DE), 수평 동기(Hsync), 수직 동기(Vsync) 신호 및 클럭(clock) 신호로 분리한다. 타이밍 제어부(110)는 분리한 데이터 송신 신호(DTS)를 게이트 드라이버(120) 및 데이터 드라이버(125)로 공급한다.

<59> 데이터 송신 신호(DTS)와 송신 전원 신호를 하나의 전원선으로 보내는 액정표시장치는 시스템(50)과 액정표시장치 간의 통신이 전력선으로 이루어져서 구조가 단순해진다.

발명의 효과

<60> 상술한 바와 같이, 액정표시장치는 데이터 송신 신호와 송신 전원 신호를 시스템에서 하나의 전원선으로 액정표

시장치에 공급된다. 이에 따라, 시스템과 액정표시장치 간의 통신이 전력선으로 이루어져서 구조가 단순해지고, 각 데이터 라인 별 임피던스 차이 및 지퍼 등에 의한 잡음 발생을 방지할 수 있다.

<61> 또한, 데이터 송신 신호를 전력선으로 액정표시장치에 공급하기 때문에 입력 커넥터의 핀 수가 상대적으로 많이 줄어들어 인쇄회로기판에 실장할 때 쇼트 현상을 방지 할 수 있다.

<62> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술 될 특허청구범위에 기재된 본 발명의 사상 및 기술영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

<63> 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정해져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명의 제 1 실시 예를 따른 시스템과 액정표시장치를 도시한 블록도이다.

<2> 도 2는 도 1에 도시된 시스템과 신호 분배도를 도시한 블록도이다.

<3> 도 3은 본 발명의 제 2 실시 예를 따른 시스템과 액정표시장치를 도시한 블록도이다.

<4> <도면의 주요 부분에 대한 부호 설명>

<5> 50 : 시스템 70 : 제 1 변환부

<6> 80 : 필터부 90 : 제 2 변환부

<7> 100 : 신호 분배부 110 : 타이밍 제어부

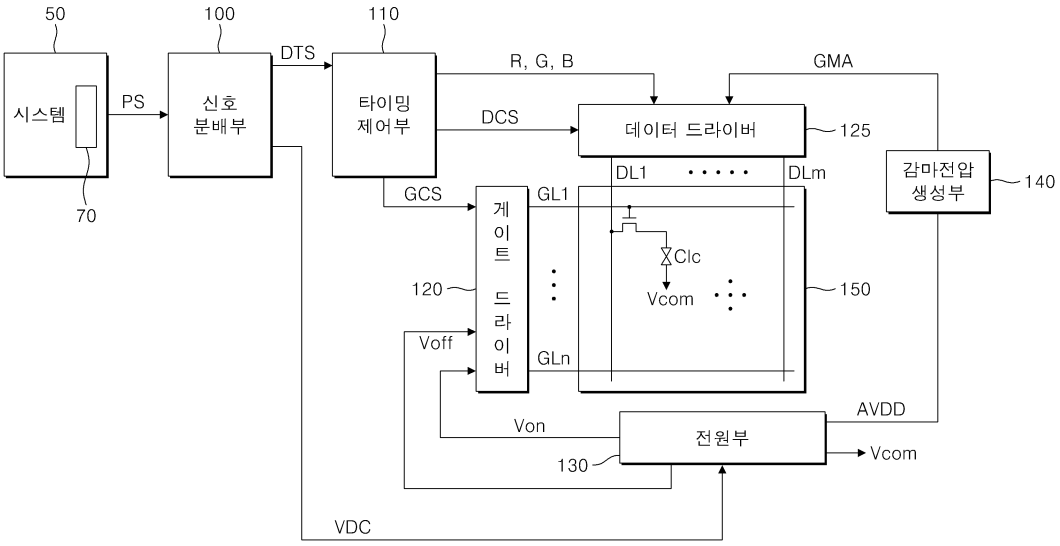
<8> 120 : 게이트 드라이버 125 : 데이터 드라이버

<9> 130 : 전원부 140 : 감마 전압 생성부

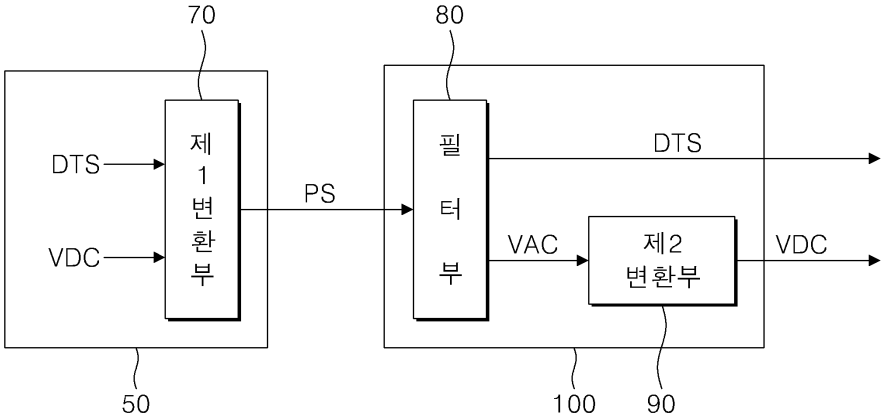
<10> 150 : 액정 표시 패널

도면

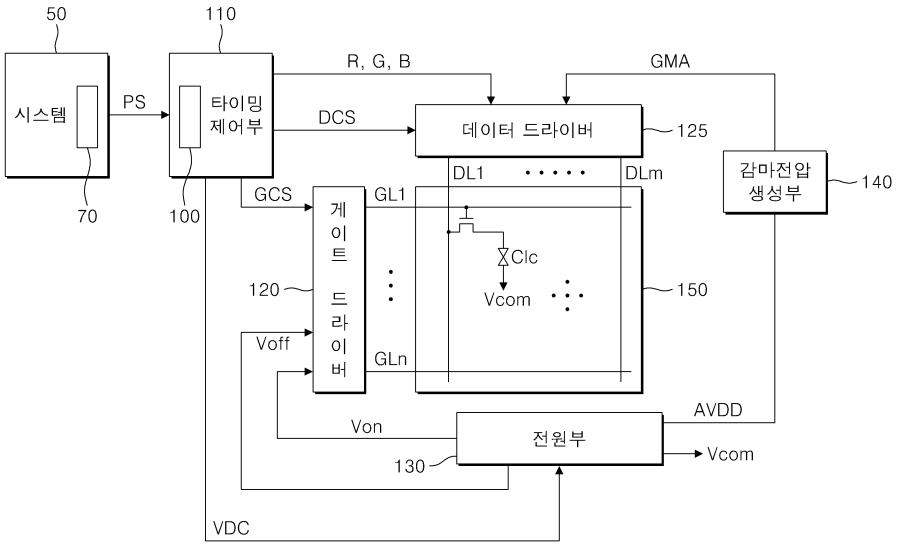
도면1



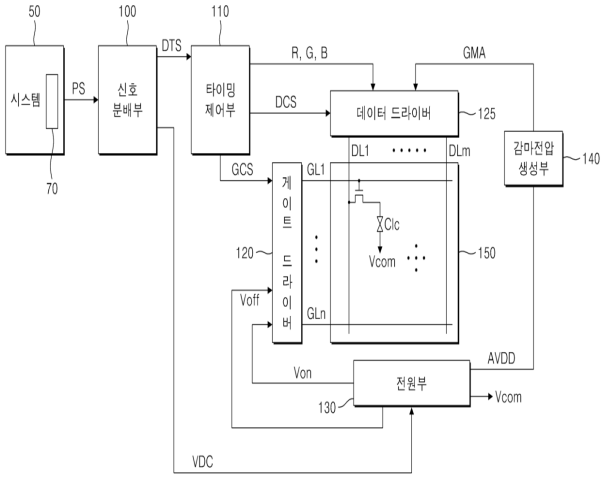
도면2


70
80
DTS
VDC
제1변환부
PS
필터부
DTS
VAC
제2변환부
VDC
50
100
90

도면3


50
110
시스템
PS
타이밍 제어부
R, G, B
GMA
DCS
데이터 드라이버
125
감마전압 생성부
140
DL1
DLm
GCS
GL1
게이트 드라이버
Clc
Vcom
120
150
Voff
GLn
AVDD
Von
전원부
Vcom
130
VDC
70
100

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020080024359A	公开(公告)日	2008-03-18
申请号	KR1020060088619	申请日	2006-09-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM TAE HOON		
发明人	KIM, TAE HOON		
IPC分类号	G09G3/36 G02F1/133 H04B3/54		
CPC分类号	G09G3/3696 G09G3/2096 H02M7/00 H04B2203/5429		
代理人(译)	SE JUN OH KWON，HYUK SOO 宋，云何		
外部链接	Espacenet		

摘要(译)

本发明涉及一种电力线数据发送信号和液晶显示器及其驱动方法，用于向液晶显示器提供发送功率信号。根据本发明的液晶显示器包括：LCD面板，其通过一起传输的数据发送信号提供信号;以及信号分割单元，分离在系统中产生的传输功率信号和数据发送信号以及提供传输的电力线。信号分配单元和定时控制单元的功率信号，处理数据发送信号，该信号与信号分离单元分开并与其一起提供，并处理与信号分离单元分离的发送功率信号和所提供的栅极驱动器和栅极驱动器，处理在定时控制单元和数据驱动器中提供的栅极信号，处理在定时控制单元和栅极驱动器和数据驱动器中提供的数据信号并指示图像。电源线，数据发送信号，发送功率信号，信号分割单元。