

# (19)대한민국특허청(KR)

## (12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2006-0072434  
*G02F 1/136* (2006.01) (43) 공개일자 2006년06월28일

(21) 출원번호 10-2004-0111072

(22) 출원일자 2004년12월23일

(71) 출원인 삼성전자주식회사  
 경기도 수원시 영통구 매탄동 416

(72) 발명자 김도형  
 경기도 수원시 팔달구 인계동 1009번지 3층  
 이동호  
 경기도 용인시 기흥읍 보라리 553번지 민속마을 쌍용아파트 106동  
 1803호

(74) 대리인 유미특허법인

심사청구 : 없음

### (54) 박막 트랜지스터 표시판

#### 요약

본 발명은 박막 트랜지스터 표시판에 관한 것으로, 이 박막 트랜지스터 표시판은, 기판, 기판 위에 형성되어 있는 게이트선, 기판 위에 형성되어 있으며, 게이트선과 분리되어 있는 보조 전극, 게이트선 및 보조 전극 위에 형성되어 있는 제1 절연막, 제1 절연막 위에 형성되어 있는 반도체층, 적어도 일부분이 반도체층 상부에 형성되어 있는 데이터선, 적어도 일부분이 반도체층 상부에 형성되어 있으며 보조 전극과 중첩하는 드레인 전극, 데이터선 및 드레인 전극 위에 형성되어 있는 제2 절연막, 제2 절연막 상부에 형성되어 있으며 드레인 전극과 연결되어 있는 투명 전극, 그리고 투명 전극과 분리되어 있으며 보조 전극과 연결되어 있는 반사 전극을 포함한다.

#### 대표도

도 3

#### 색인어

박막 트랜지스터 표시판, 반투과, 투과 영역, 반사 영역, 액정 축전기, 보조 축전기

#### 명세서

#### 도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 구비한 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 2는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 구비한 액정 표시 장치의 한 화소에 대한 개략도이다.

도 3은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 배치도이다.

도 4 내지 도 6은 각각 도 3에 도시한 박막 트랜지스터 표시판을 IV-IV' 선, V-V' 선 및 VI-VI' 선을 따라 잘라 도시한 단면도이다.

도 7 및 도 8은 각각 도 3에 도시한 박막 트랜지스터 표시판을 IV-IV' 선 및 V-V' 선을 따라 잘라 도시한 단면도의 다른 예이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 표시판에 관한 것으로서, 특히 반투과형(transflective) 박막 트랜지스터 표시판에 관한 것이다.

일반적으로 액정 표시 장치는 전계 생성 전극과 편광판이 구비된 한 쌍의 표시판 사이에 위치한 액정층을 포함한다. 전계 생성 전극은 액정층에 전계를 생성하고 이러한 전계의 세기가 변화함에 따라 액정 분자들의 배열이 변화한다. 예를 들면, 전계가 인가된 상태에서 액정층의 액정 분자들은 그 배열을 변화시켜 액정층을 지나는 빛의 편광을 변화시킨다. 편광판은 편광된 빛을 적절하게 차단 또는 투과시켜 밝고 어두운 영역을 만들어냄으로써 원하는 영상을 표시한다.

액정 표시 장치는 스스로 발광하지 못하는 수광형 표시 장치이므로 별개로 구비된 후광 장치(backlight unit)의 램프에서 나오는 빛을 액정층을 통과시키거나 자연광 등 외부에서 들어오는 빛을 액정층을 일단 통과시켰다가 다시 반사하여 액정층을 다시 통과시킨다. 전자의 경우를 투과형(transmissive) 액정 표시 장치라 하고 후자의 경우를 반사형(reflective) 액정 표시 장치라 하는데, 후자의 경우는 주로 증소형 표시 장치에 사용된다. 또한 환경에 따라 후광 장치를 사용하기도 하고 외부광을 사용하기도 하는 반투과형 또는 반사-투과형 액정 표시 장치가 개발되어 주로 증소형 표시 장치에 적용되고 있다.

반투과형 액정 표시 장치의 경우 각 화소에 투과 영역과 반사 영역을 두는데, 투과 영역에서는 빛이 액정층을 한 번만 통과하고 반사 영역에서는 두 번 통과하므로 액정층을 통과하는 빛의 편광 상태가 서로 달라 하나의 단위 셀에서 균일한 화질을 얻기 어렵다.

따라서, 이를 해소하기 위하여 투과 영역과 반사 영역의 액정층 두께, 즉 셀 간격(cell gap)을 다르게 하는 방식, 소위 이중 셀갭 방식을 사용한다.

그런데, 이중 셀갭 방식에서는 반사 영역의 셀 간격이 대략 투과 영역의 셀 간격의 반이 되도록 두꺼운 막을 형성하는 공정이 필요하고, 이에 따라 공정이 복잡해진다. 또한 투과 영역과 반사 영역의 경계에서 큰 단차를 가지므로 액정 배향이 제대로 되지 않고(disclination), 잔상이 발생할 수도 있다.

#### 발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 셀 간격이 실질적으로 동일하면서도 하나의 단위 셀에서 균일한 화질을 얻을 수 있는 박막 트랜지스터 표시판을 제공하는 것이다.

### 발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판은, 기판, 상기 기판 위에 형성되어 있는 게이트선, 상기 기판 위에 형성되어 있으며, 상기 게이트선과 분리되어 있는 보조 전극, 상기 게이트선 및 상기 보조 전극 위에 형성되어 있는 제1 절연막, 상기 제1 절연막 위에 형성되어 있는 반도체층, 적어도 일부분이 상기 반도체층 상부에 형성되어 있는 데이터선, 적어도 일부분이 상기 반도체층 상부에 형성되어 있으며 상기 보조 전극과 중첩하는 드레인

전극, 상기 데이터선 및 상기 드레인 전극 위에 형성되어 있는 제2 절연막, 상기 제2 절연막 상부에 형성되어 있으며 상기 드레인 전극과 연결되어 있는 투명 전극, 그리고 상기 투명 전극과 분리되어 있으며 상기 보조 전극과 연결되어 있는 반사 전극을 포함한다.

상기 제1 및 제2 절연막은 상기 보조 전극을 드러내는 제1 접촉 구멍을 가지고, 상기 반사 전극은 상기 제1 접촉 구멍을 통하여 상기 보조 전극과 연결될 수 있다.

상기 제2 절연막은 상기 드레인 전극을 드러내는 제2 접촉 구멍을 가지고, 상기 투명 전극은 상기 제2 접촉 구멍을 통하여 상기 드레인 전극과 연결될 수 있다.

상기 투명 전극과 상기 반사 전극의 높이는 실질적으로 동일한 것이 바람직하다.

상기 기판 위에 형성되어 있으며 유지 전극을 가지는 유지 전극선을 더 포함할 수 있다.

상기 유지 전극은 상기 드레인 전극과 중첩할 수 있다.

상기 유지 전극선은 상기 투명 전극과 상기 반사 전극 사이에 형성될 수 있다.

상기 제2 절연막은 보호막 및 상기 보호막 위에 형성되어 있는 유기 절연막을 포함할 수 있다.

상기 유기 절연막은 요철 패턴을 가질 수 있다.

상기 반사 전극은 투명 도전체 및 상기 투명 도전체 위에 형성되어 있는 반사 도전체를 포함할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판에 대하여 도면을 참고로 하여 상세하게 설명한다.

우선 본 발명의 실시예에 따른 박막 트랜지스터 표시판이 구비되어 있는 액정 표시 장치의 화소에 대하여 도 1 및 도 2를 참고로 하여 설명한다.

도 1은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 구비한 액정 표시 장치의 한 화소에 대한 등가 회로도이고, 도 2는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 구비한 액정 표시 장치의 한 화소에 대한 개략도이다.

본 발명의 한 실시예에 따른 박막 트랜지스터 표시판을 구비한 액정 표시 장치는 등가 회로로 볼 때 복수의 표시 신호선과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다. 도 1 및 도 2에 도시한 구조로 볼 때, 액정 표시 장치는 박막 트랜지스터 표시판(100), 이와 마주보고 있는 공통 전극 표시판(200) 및 이들 사이에 들어 있는 액정층(3)을 포함한다. 표시 신호선은 박막 트랜지스터 표시판(100)에 구비되어 있으며, 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(GL)과 데이터 신호를 전달하는 데이터선(DL)을 포함한다. 게이트선(GL)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(DL)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

도 1에 도시한 바와 같이, 각 화소는 게이트선(GL) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Q)와 이에 연결된 투과형 액정 축전기(liquid crystal capacitor)( $C_{LCT}$ ), 보조 축전기( $C_{AUX}$ ) 및 유지 축전기(storage capacitor)( $C_{ST}$ )와 보조 축전기(auxiliary capacitor)( $C_{AUX}$ )에 연결되어 있는 반사형 액정 축전기( $C_{LCR}$ )를 포함한다. 유지 축전기( $C_{ST}$ )는 필요에 따라 생략할 수 있다.

스위칭 소자(Q)는 박막 트랜지스터 표시판(100)에 구비되어 있는 박막 트랜지스터 등으로 이루어지며, 각각 게이트선(GL)에 연결되어 있는 제어 단자, 데이터선(DL)에 연결되어 있는 입력 단자, 그리고 투과형 액정 축전기( $C_{LCT}$ ), 보조 축전기( $C_{AUX}$ ) 및 유지 축전기( $C_{ST}$ )에 연결되어 있는 출력 단자를 가지는 삼단자 소자이다.

도 2에 도시한 바와 같이, 투과형 액정 축전기( $C_{LCT}$ )는 박막 트랜지스터 표시판(100)의 투명 전극(190)과 공통 전극 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 투명 전극(190)은 스위칭 소자(Q)에 연결되어 있으며 공통 전극(270)은 공통 전극 표시판(200)의 전면에 형성되어 있고 공통 전압( $V_{com}$ )을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 박막 트랜지스터 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

반사형 액정 축전기( $C_{LCR}$ )는 박막 트랜지스터 표시판(100)의 반사 전극(192)과 공통 전극 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(192, 270) 사이의 액정층(3)은 유전체로서 기능한다. 반사 전극(192)은 보조 축전기( $C_{AUX}$ )에 연결되어 있으나 투명 전극(190) 및 유지 축전기( $C_{ST}$ )와는 분리되어 있다.

보조 축전기( $C_{AUX}$ )는 반사 전극(192)과 연결된 도체(도시하지 않음)가 투명 전극(190)과 연결된 도체(도시하지 않음)와 중첩하여 이루어지며 이 둘 사이에는 절연체가 개재되어 있다. 보조 축전기( $C_{AUX}$ )는 반사형 액정 축전기( $C_{LCR}$ )와 함께 스위칭 소자(Q)로부터의 전압을 분압하며, 이에 따라 반사형 액정 축전기( $C_{LCR}$ ) 양단에 걸리는 전압이 투과형 액정 축전기( $C_{LCT}$ ) 양단에 걸리는 전압보다 작게 된다.

투명 전극(190)에 의하여 정의되는 투과 영역(TA)에서는 박막 트랜지스터 표시판(100) 아래에 위치하는 후광 장치(도시하지 않음)의 램프에서 나오는 빛을 액정층(3)을 통과시켜 화상을 표시한다. 반사 전극(192)에 의하여 정의되는 반사 영역(RA)에서는 자연광 등 외부에서 공통 전극 표시판(200)을 통하여 들어오는 빛을 액정층(3)을 일단 통과시켰다가 반사 전극(192)에 의하여 반사하여 액정층(3)을 다시 통과시켜 화상을 표시한다.

액정 축전기( $C_{LCT}$ ,  $C_{LCR}$ )의 보조적인 역할을 하는 유지 축전기( $C_{ST}$ )는 박막 트랜지스터 표시판(100)에 구비된 유지 전극(도시하지 않음)과 투명 전극(190)에 연결된 도체(도시하지 않음)가 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극에는 공통 전압( $V_{com}$ ) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기( $C_{ST}$ )는 투명 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

그러면, 본 발명의 실시예에 따른 박막 트랜지스터 표시판의 구조에 대하여 도 3 내지 도 6을 참고로 하여 상세하게 설명한다.

도 3은 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 배치도이고, 도 4 내지 도 6은 각각 도 3에 도시한 박막 트랜지스터 표시판을 IV-IV' 선, V-V' 선 및 VI-VI' 선을 따라 잘라 도시한 단면도이다.

본 실시예에 따른 박막 트랜지스터 표시판(100)에는, 도 3 내지 도 6에 보이는 바와 같이, 투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrode line)(131) 및 복수의 보조 전극(126)이 형성되어 있다.

게이트선(121)은 주로 가로 방향으로 뻗어 있고, 서로 분리되어 있으며 게이트 신호를 전달한다. 각 게이트선(121)은 게이트 전극(124)을 이루는 복수의 돌기를 가지며, 게이트선(121)의 한쪽 끝의 확장부(129)는 외부 회로와의 연결을 위하여 면적이 넓다.

유지 전극선(131)은 투명 전극(190)과 반사 전극(192) 사이에 형성되어 있고, 주로 가로 방향으로 뻗어 있으며, 유지 전극(133)을 이루는 복수의 돌출부를 포함한다. 유지 전극선(131)에는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)에 인가되는 공통 전압(common voltage) 따위의 미리 정해진 전압을 인가받는다.

각 보조 전극(126)은 게이트선(121)과 유지 전극선(131) 사이에 형성되어 있으며 게이트선(121) 및 유지 전극선(131)과 소정 간격으로 이격되어 있다.

게이트선(121)과 유지 전극선(131) 및 보조 전극(126)은 알루미늄과 알루미늄 합금 등 알루미늄 계열의 금속, 은과 은 합금 등 은 계열의 금속, 구리와 구리 합금 등 구리 계열의 금속, 몰리브덴과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬, 티타늄, 탄탈륨 따위로 이루어지는 것이 바람직하다. 게이트선(121)과 유지 전극선(131) 및 보조 전극(126)은 물리적 성질이 다른 두 개의 막, 즉 하부막(도시하지 않음)과 그 위의 상부막(도시하지 않음)을 포함할 수 있다. 상부막은 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열의 금속으로 이루어진다. 이와는 달리, 하부막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr) 등으로 이루어진다. 하부막과 상부막의 조합의 예로는 크롬/알루미늄-네오디뮴(Nd) 합금을 들 수 있다.

게이트선(121)과 유지 전극선(131) 및 보조 전극(126)은 단일막 구조를 가지거나 세 층 이상을 포함할 수 있다.

또한 게이트선(121)과 유지 전극선(131) 및 보조 전극(126)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 20-80°이다.

게이트선(121)과 유지 전극선(131) 및 보조 전극(126) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 돌출부(extension)(154)가 게이트 전극(124)을 향하여 뻗어 나와 있다. 또한 선형 반도체(151)는 게이트선(121) 및 유지 전극선(131)과 만나는 지점 부근에서 폭이 커져서 게이트선(121) 및 유지 전극선(131)의 넓은 면적을 덮고 있다.

반도체(151)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 위치한다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 경사각은 30-80°이다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 이로부터 분리되어 있는 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압을 전달한다. 데이터선(171)은 다른 층 또는 외부 장치와의 접속을 위하여 면적이 넓은 한쪽 끝의 확장부(179)를 포함한다.

각 드레인 전극(175)은 하나의 유지 전극(133) 및 하나의 보조 전극(126)과 중첩하는 확장부(177)를 포함하며, 확장부(177)로부터 돌출한 돌출부(178)를 포함한다.

각 데이터선(171)에서 드레인 전극(175)에 대향하도록 뻗은 가지가 소스 전극(source electrode)(173)을 이룬다. 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

데이터선(171) 및 드레인 전극(175)은 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr) 따위의 하부막(도시하지 않음)과 그 위에 위치한 알루미늄 계열 금속인 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다.

데이터선(171)과 드레인 전극(175)도 게이트선(121), 유지 전극선(131) 및 보조 전극(126)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분의 위에는 무기 물질인 질화 규소나 산화 규소 따위로 이루어진 보호막(passivation layer)(180)이 형성되어 있다.

보호막(180)에는 데이터선(171)의 확장부(179)를 드러내는 접촉 구멍(contact hole)(182)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 확장부(129)를 드러내는 접촉 구멍(181)이 형성되어 있다. 또한 보호막(180)에는 드레인 전극(175)의 돌출부(178)를 드러내는 접촉 구멍(185)이 형성되어 있으며, 게이트 절연막(140)과 함께 보조 전극(126)을 드러내는 접촉 구멍(186)이 형성되어 있다. 접촉 구멍(181, 182, 185, 186)은 다각형 또는 원 모양 등 다양한 모양으로 만들어질 수 있으며, 측벽은 30-85°의 각도로 기울어져 있거나 계단형이다.

보호막(180) 위에는 유지 전극선(131)을 사이에 두고 서로 분리되어 있는 복수의 투명 전극(190) 및 복수의 반사 전극(192)이 형성되어 있다.

투명 전극(190)은 투명한 도전 물질인 ITO, IZO 또는 도전성 폴리머(polymer)로 이루어져 있으며, 반사 전극(192)은 불투명하며 반사도를 가지는 알루미늄 또는 알루미늄 합금, 은 또는 은 합금 등으로 이루어진다.

반사 전극(192)은 투명 도전체(도시하지 않음) 및 그 위에 형성되어 있는 반사 도전체(도시하지 않음)를 포함할 수 있다. 투명 도전체와 반사 도전체 사이에는 몰리브덴 또는 몰리브덴 합금, 크롬, 티타늄 또는 탄탈륨 등으로 이루어진 접촉 보조층(도시하지 않음)이 더 형성될 수 있다. 접촉 보조층은 투명 도전체와 반사 도전체의 접촉 특성을 좋게 하며, 투명 도전체가 반사 도전체를 산화시키지 못하도록 하는 역할을 한다.

하나의 화소는 투과 영역(TA)과 반사 영역(RA)으로 구분된다. 투과 영역(TA)은 투명 전극(190)이 존재하는 영역이고, 반사 영역(RA)은 반사 전극(192)이 존재하는 영역이다. 투과 영역(TA)과 반사 영역(RA)에서의 셀 간격은 실질적으로 동일하다.

투명 전극(190)은 접촉 구멍(185)을 통하여 드레인 전극(175)의 돌출부(178)와 물리적·전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가받는다. 데이터 전압이 인가된 투명 전극(190)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 사이의 액정층(3)의 액정 분자들을 재배열시킨다. 투명 전극(190)과 공통 전극(270)은 투과형 액정 축전기( $C_{LCT}$ )를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기( $C_{LCT}$ )와 병렬로 연결된 유지 축전기( $C_{ST}$ )를 둔다. 유지 축전기( $C_{ST}$ )는 드레인 전극(175)의 확장부(177)와 유지 전극(133)이 중첩하여 만들어진 것이다. 유지 축전기( $C_{ST}$ )는 투명 전극(190) 및 이와 이웃하는 게이트선(121)의 중첩 등으로 만들어질 수도 있으며, 이때 유지 전극선(131)은 생략할 수 있다.

보조 축전기( $C_{AUX}$ )는 드레인 전극(175)의 확장부(177)와 보조 전극(126)이 중첩하여 이루어지며, 드레인 전극(175)으로부터 데이터 전압보다 낮은 전압을 반사 전극(192)에 인가한다. 균일한 화질을 얻기 위하여 필요한 낮은 전압은 보조 축전기( $C_{AUX}$ )의 용량을 조절함으로써 얻을 수 있으며, 보조 전극(126)과 드레인 전극(175)의 확장부(177)가 중첩되는 면적과 게이트 절연막(140)의 두께를 조절함으로써 필요한 용량을 만들어 낼 수 있다.

반사 전극(192)은 접촉 구멍(186)을 통하여 보조 전극(126)과 물리적·전기적으로 연결되어 보조 전극(126)으로부터 데이터 전압보다 낮은 전압을 인가받는다. 이러한 전압이 인가된 반사 전극(192)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 사이의 액정층(3)의 액정 분자들을 재배열시킨다. 반사 전극(192)과 공통 전극(270)은 반사형 액정 축전기( $C_{LCR}$ )를 이루며, 반사형 액정 축전기( $C_{LCR}$ )는 보조 축전기( $C_{AUX}$ )와 직렬로 연결된다.

투명 전극(190) 및 반사 전극(192)은 게이트선(121) 및 데이터선(171)과 중첩되어 있지 않으나 각각 개구율 및 반사율을 높이기 위하여 중첩될 수도 있다.

보호막(180) 위에는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 확장부(129) 및 데이터선(171)의 확장부(179)와 연결되어 있는 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 접촉 보조 부재(81, 82)는 게이트선(121) 및 데이터선(171)의 확장부(129, 179)와 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 하는 것으로 필수적인 것은 아니며, 이들의 적용 여부는 선택적이다.

이와 같이 보조 축전기( $C_{AUX}$ )를 두어 반사 영역(RA)의 액정층(3)과 투과 영역(TA)의 액정층(3)에 서로 다른 전기장을 가함으로써 반사 영역(RA)과 투과 영역(TA)에서의 광의 편광 상태를 일치시킬 수 있으며, 이에 따라 하나의 단위 셀에서 균일한 화질을 얻을 수 있다. 또한 투명 전극(190)과 반사 전극(192)의 높이는 실질적으로 동일하므로 공정을 단순화할 수 있으며, 두 전극(190, 192) 사이의 액정 배향도 제대로 되며 잔상도 발생하지 않는다.

그러면, 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 구조에 대하여 도 7 및 도 8을 도 3 및 도 6과 함께 참고로 하여 상세하게 설명한다.

도 7 및 도 8은 각각 도 3에 도시한 박막 트랜지스터 표시판을 IV-IV' 선 및 V-V' 선을 따라 잘라 도시한 단면도의 다른 예이다.

이하 본 실시예에서는 앞선 실시예에서와 동일한 부분에 대하여는 상세한 설명은 생략한다.

본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판(100)에는, 복수의 게이트 전극(124)을 포함하는 복수의 게이트선(121)과 복수의 유지 전극(133)을 포함하는 복수의 유지 전극선(131) 및 복수의 보조 전극(126)이 기판(110) 위에 형성되어 있다.

게이트선(121), 유지 전극선(131) 및 보조 전극(126) 위에 게이트 절연막(140), 복수의 돌출부(154)를 포함하는 복수의 선형 반도체(151), 복수의 돌출부(163)를 포함하는 복수의 선형 저항성 접촉 부재(161) 및 복수의 섬형 저항성 접촉 부재(165)가 차례로 형성되어 있다.

복수의 소스 전극(173)을 가지는 복수의 데이터선(171)과 확장부(177) 및 돌출부(178)를 가지는 복수의 드레인 전극(175)이 저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에 형성되어 있다.

데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분의 위에는 보호막(180)이 형성되어 있으며, 보호막(180) 상부에는 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질로 이루어진 유기 절연막(187)이 형성되어 있다. 이때, 유기 절연막(187)의 표면은 요철 패턴을 가지고, 유기 절연막(187) 위에 형성되는 반사 전극(192)에 요철 패턴을 유도하여 반사 전극(192)의 반사 효율을 극대화한다. 게이트선(121)의 확장부(129) 및 데이터선(171)의 확장부(179)가 형성되어 있는 패드부에는 유기 절연막(187)이 제거되어 있으며 보호막(180)만 남아 있다.

보호막(180)에는 데이터선(171)의 확장부(179)를 드러내는 접촉 구멍(182)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 확장부(129)를 드러내는 접촉 구멍(181)이 형성되어 있다. 또한 보호막(180) 및 유기 절연막(187)에는 드레인 전극(175)의 돌출부(178)를 드러내는 접촉 구멍(185)이 형성되어 있으며, 게이트 절연막(140)과 함께 보조 전극(126)을 드러내는 접촉 구멍(186)이 형성되어 있다. 접촉 구멍(181, 182, 185, 186)은 다각형 또는 원 모양 등 다양한 모양으로 만들어질 수 있으며, 측벽은 30-85°의 각도로 기울어져 있거나 계단형이다.

유기 절연막(187) 위에는 유지 전극선(131)을 사이에 두고 서로 분리되어 있는 복수의 투명 전극(190) 및 반사 전극(192)이 각각 형성되어 있다.

하나의 화소는 투과 영역(TA)과 반사 영역(RA)으로 구분된다. 투과 영역(TA)은 투명 전극(190)이 존재하는 영역이고, 반사 영역(RA)은 반사 전극(192)이 존재하는 영역이다. 유기 절연막(187)이 보호막(180) 상부를 평탄화하므로 투과 영역(TA)과 반사 영역(RA)에서의 셀 간격은 동일하다.

투명 전극(190)과 공통 전극(270)은 투과형 액정 축전기( $C_{LCT}$ )를 이루고, 드레인 전극(175)의 확장부(177)와 보조 전극(126)은 보조 축전기( $C_{AUX}$ )를 이루며, 반사 전극(192)과 공통 전극(270)은 반사형 액정 축전기( $C_{LCR}$ )를 이룬다. 반사형 액정 축전기( $C_{LCR}$ )는 보조 축전기( $C_{AUX}$ )와 직렬로 연결된다.

패드부의 보호막(180) 위에는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 확장부(129) 및 데이터선(171)의 확장부(179)와 연결되어 있는 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 이들은 투명 전극(192, 193) 또는 반사 전극(194, 196)과 동일한 층으로 형성될 수도 있다.

### 발명의 효과

본 발명에 의하면, 반사 영역과 투과 영역에서 서로 다른 전압을 인가함으로써 반사 영역과 투과 영역에서의 광의 편광 상태를 동일하게 수 있으며, 이에 따라 하나의 단위 셀에서 균일한 화질을 얻을 수 있다. 또한 투과 영역과 반사 영역의 셀 간격을 실질적으로 동일하게 함으로써 공정을 단순화할 수 있으며, 투명 전극과 반사 전극 사이의 액정 배향도 제대로 할 수 있으며, 잔상도 발생하지 않는다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

### (57) 청구의 범위

#### 청구항 1.

기관,

상기 기관 위에 형성되어 있는 게이트선,

상기 기관 위에 형성되어 있으며, 상기 게이트선과 분리되어 있는 보조 전극,

상기 게이트선 및 상기 보조 전극 위에 형성되어 있는 제1 절연막,

상기 제1 절연막 위에 형성되어 있는 반도체층,

적어도 일부분이 상기 반도체층 상부에 형성되어 있는 데이터선,

적어도 일부분이 상기 반도체층 상부에 형성되어 있으며 상기 보조 전극과 중첩하는 드레인 전극,

상기 데이터선 및 상기 드레인 전극 위에 형성되어 있는 제2 절연막,

상기 제2 절연막 상부에 형성되어 있으며 상기 드레인 전극과 연결되어 있는 투명 전극, 그리고

상기 투명 전극과 분리되어 있으며 상기 보조 전극과 연결되어 있는 반사 전극

을 포함하는 박막 트랜지스터 표시판.

#### 청구항 2.

제1항에서,

상기 제1 및 제2 절연막은 상기 보조 전극을 드러내는 제1 접촉 구멍을 가지고, 상기 반사 전극은 상기 제1 접촉 구멍을 통하여 상기 보조 전극과 연결되어 있는 박막 트랜지스터 표시판.

#### 청구항 3.



제2항에서,

상기 제2 절연막은 상기 드레인 전극을 드러내는 제2 접촉 구멍을 가지고, 상기 투명 전극은 상기 제2 접촉 구멍을 통하여 상기 드레인 전극과 연결되어 있는 박막 트랜지스터 표시판.

#### 청구항 4.

제3항에서,

상기 투명 전극과 상기 반사 전극의 높이는 실질적으로 동일한 박막 트랜지스터 표시판.

#### 청구항 5.

제1항 내지 제4항 중 어느 한 항에서,

상기 기판 위에 형성되어 있으며 유지 전극을 가지는 유지 전극선을 더 포함하는 박막 트랜지스터 표시판.

#### 청구항 6.

제5항에서,

상기 유지 전극은 상기 드레인 전극과 중첩하는 박막 트랜지스터 표시판.

#### 청구항 7.

제6항에서,

상기 유지 전극선은 상기 투명 전극과 상기 반사 전극 사이에 형성되어 있는 박막 트랜지스터 표시판.

#### 청구항 8.

제1항 내지 제4항 중 어느 한 항에서,

상기 제2 절연막은 보호막 및 상기 보호막 위에 형성되어 있는 유기 절연막을 포함하는 박막 트랜지스터 표시판.

#### 청구항 9.

제8항에서,

상기 유기 절연막은 요철 패턴을 가지는 박막 트랜지스터 표시판.

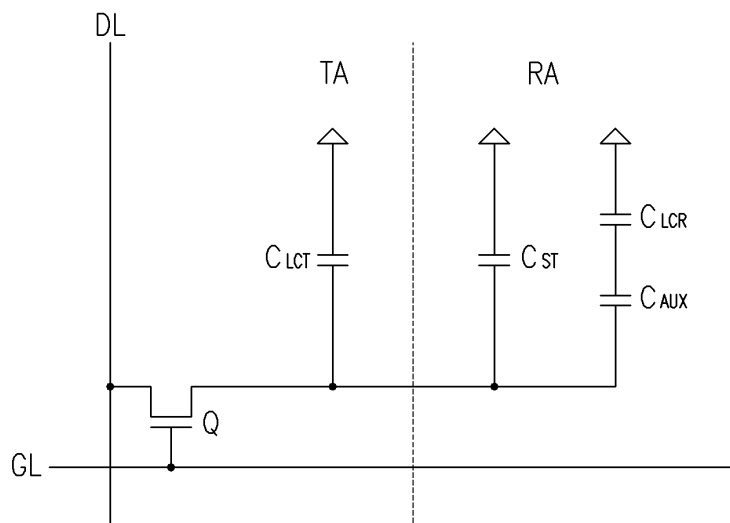
#### 청구항 10.

제8항에서,

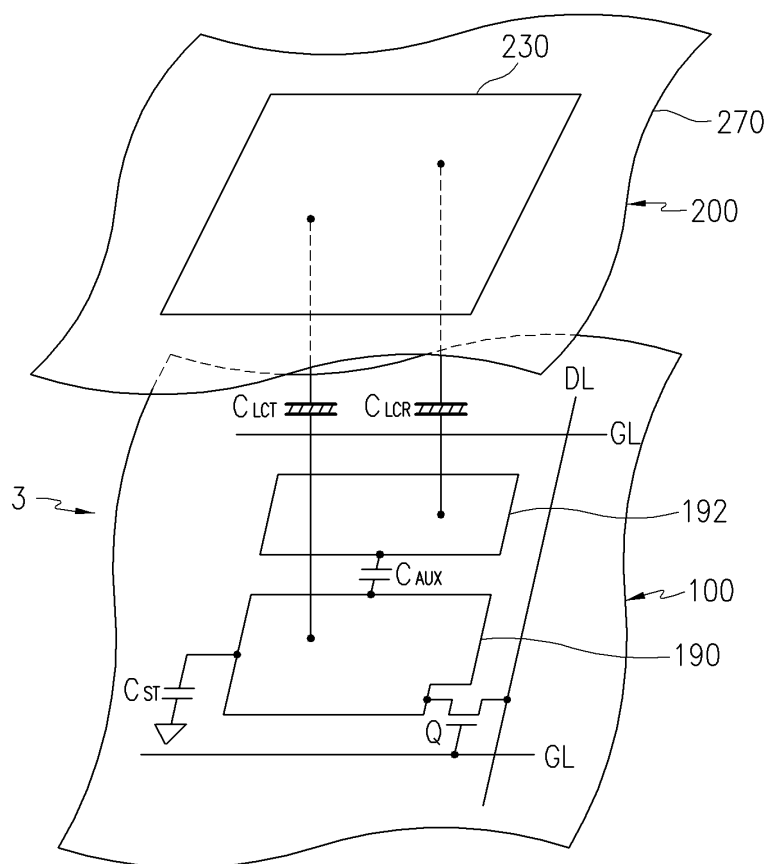
상기 반사 전극은 투명 도전체 및 상기 투명 도전체 위에 형성되어 있는 반사 도전체를 포함하는 박막 트랜지스터 표시판.

도면

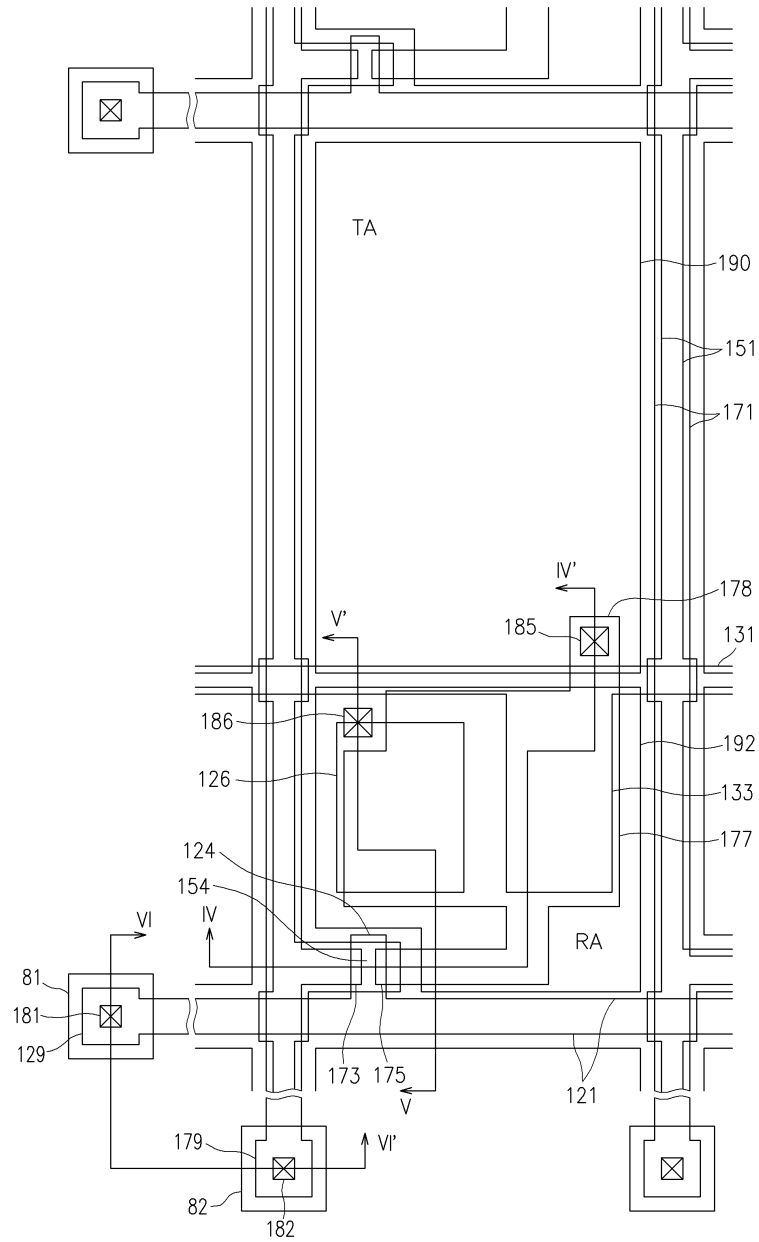
도면1



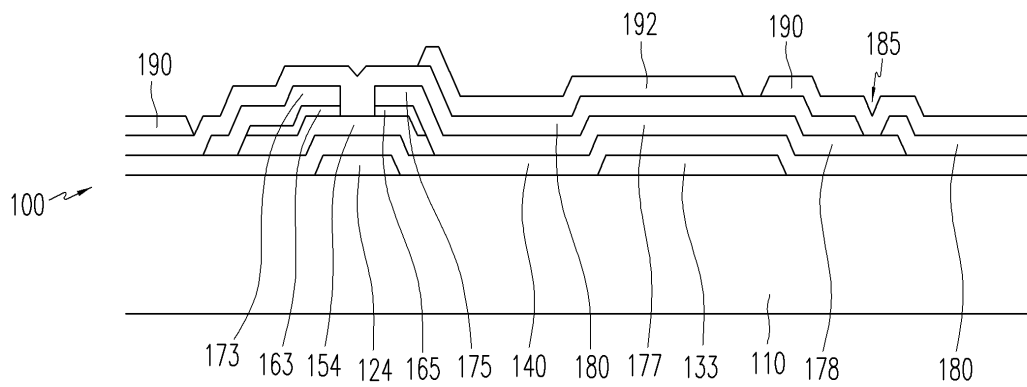
도면2



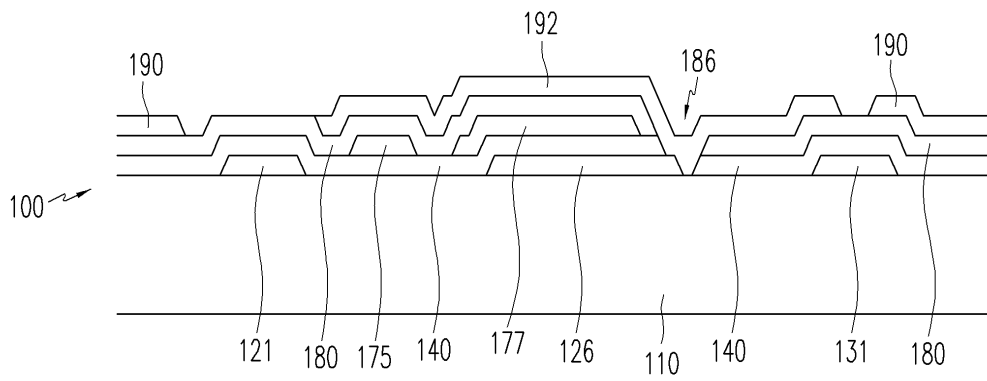
도면3



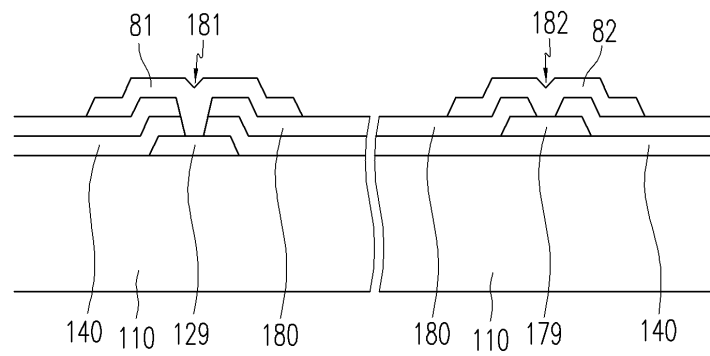
도면4



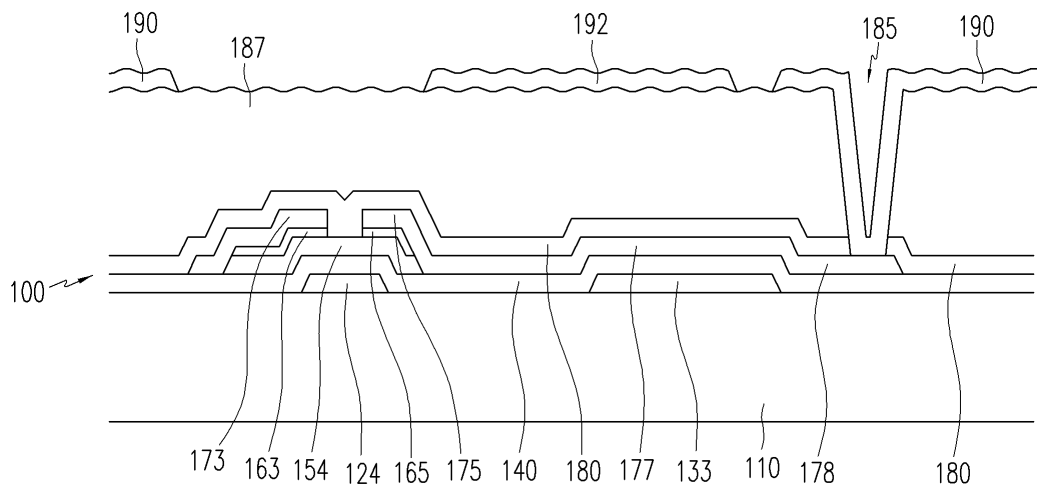
도면5



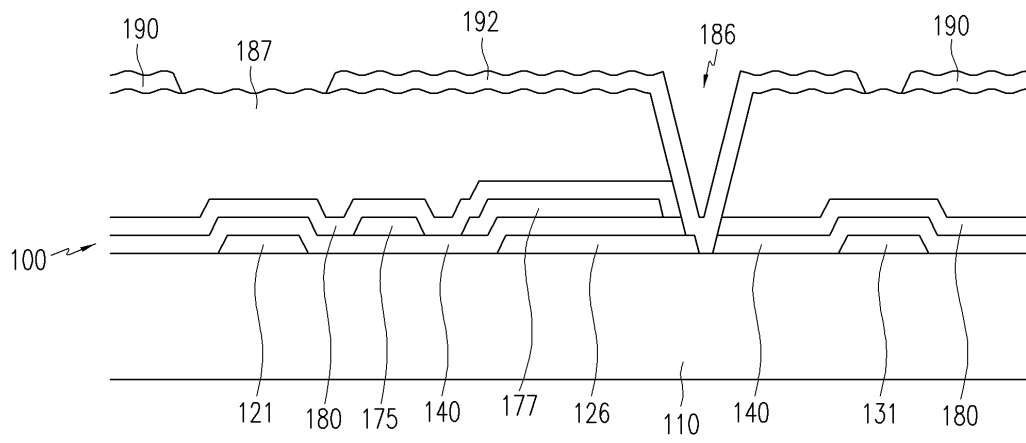
도면6



도면7



도면8



专利名称(译)	薄膜晶体管标志		
公开(公告)号	<a href="#">KR1020060072434A</a>	公开(公告)日	2006-06-28
申请号	KR1020040111072	申请日	2004-12-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DOHYUNG 김도형 LEE DONGHO 이동호		
发明人	김도형 이동호		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136227 G02F1/133553 G02F1/136213 H01L27/1248		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

薄膜晶体管显示面板技术领域本发明涉及一种薄膜晶体管显示面板，包括基板，形成在基板上的栅极线，以及形成在基板上并与栅极线分离的辅助电极，形成在第一绝缘膜上的半导体层;至少部分地形成在半导体层上的数据线;形成在半导体层上并与辅助电极重叠的漏电极，数据线和漏电极透明电极形成在第二绝缘膜上并连接到漏电极，反射电极与透明电极分离并连接到辅助电极。3 指数方面 薄膜晶体管显示面板，半透射，透射区域，反射区域，液晶电容器，辅助电容器

