



(19) 대한민국특허청(KR)  
 (12) 공개특허공보(A)

(51) Int. Cl.  
 G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0071079  
 (43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0134248  
 (22) 출원일자 2005년12월29일  
 심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사  
 서울 영등포구 여의도동 20번지

(72) 발명자 이석우  
 경기 안양시 동안구 비산동 1102 관악APT 127-1207

(74) 대리인 이수웅

전체 청구항 수 : 총 10 항

(54) 액정 표시 장치용 박막 트랜지스터 소자 및 그의 제조 방법

(57) 요약

액정 표시 장치용 박막 트랜지스터 소자 및 그의 제조 방법이 제공된다. 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 바디 영역, 소스 영역, 소스 카운터 도핑 영역, 채널 영역 및 드레인 영역을 구비하는 액티브층, 게이트 절연막, 게이트 전극, 드레인 전극 및 소스 전극을 포함하며, 소스 영역 및 드레인 영역은 제 1 불순물로 도핑되어 형성되며, 바디 영역 및 소스 카운터 도핑 영역은 제 2 불순물로 도핑되어 형성된다. 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 소스 영역, 채널 영역 및 드레인 영역을 형성하는 단계, 바디 영역을 형성하고, 소스 카운터 도핑 영역을 형성하는 단계, 게이트 절연막을 형성하는 단계, 게이트 전극을 형성하는 단계 및 드레인 전극을 형성하고, 소스 전극을 형성하는 단계를 포함한다.

대표도

도 4

**특허청구의 범위**

**청구항 1.**

투명 절연 기판 상에 형성되고, 바디 영역, 소스 영역, 소스 카운터 도핑 영역, 채널 영역 및 드레인 영역을 구비하는 액티브층;

상기 액티브층 상에 형성된 게이트 절연막;

상기 게이트 절연막 상에 상기 채널 영역에 대향하여 형성된 게이트 전극;

상기 드레인 영역 상에 상기 게이트 전극에 절연되며, 상기 드레인 영역에 접촉되어 형성된 드레인 전극; 및

상기 바디 영역 및 상기 소스 영역 상에 상기 게이트 전극에 절연되며, 상기 바디 영역 및 상기 소스 영역에 접촉되어 형성된 소스 전극을 포함하며,

상기 채널 영역은 상기 소스 영역과 상기 드레인 영역의 사이에 형성되고, 상기 바디 영역은 상기 소스 영역에 인접하여 형성되며, 상기 소스 카운터 도핑 영역은 상기 소스 영역의 하부에 상기 바디 영역과 인접하여 형성되고, 상기 소스 영역 및 상기 드레인 영역은 제 1 불순물로 도핑되어 형성되며, 상기 바디 영역 및 상기 소스 카운터 도핑 영역은 제 2 불순물로 도핑되어 형성된 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자.

## 청구항 2.

제1항에 있어서,

상기 소스 영역의 면적 및 상기 바디 영역의 면적의 합은 상기 드레인 영역의 면적과 실질적으로 동일한 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자.

## 청구항 3.

제1항에 있어서,

상기 소스 카운터 도핑 영역의 두께는 상기 소스 영역의 두께의 1/10 ~ 10/10인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자.

## 청구항 4.

제1항에 있어서,

상기 제 1 불순물은 n형 불순물이고, 상기 제 2 불순물은 p형 불순물인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자.

## 청구항 5.

제1항에 있어서,

상기 제 1 불순물은 p형 불순물이고, 상기 제 2 불순물은 n형 불순물인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자.

## 청구항 6.

특명 절연 기판 상에 소스 영역, 채널 영역 및 드레인 영역을 형성하되, 상기 채널 영역은 상기 소스 영역과 상기 드레인 영역의 사이에 형성하고, 상기 소스 영역 및 상기 드레인 영역은 제 1 불순물로 도핑하여 형성하는 단계;

상기 소스 영역에 인접하며 제 2 불순물로 도핑하여 바디 영역을 형성하고, 상기 소스 영역의 하부에 상기 바디 영역과 인접하며 제 2 불순물로 도핑하여 소스 카운터 도핑 영역을 형성하는 단계;

상기 바디 영역, 소스 영역, 채널 영역 및 드레인 영역 상에 게이트 절연막을 형성하는 단계;

상기 게이트 절연막 상에 상기 채널 영역에 대향하여 게이트 전극을 형성하는 단계; 및

상기 드레인 영역 상에 상기 게이트 전극에 절연되며, 상기 드레인 영역에 접촉되는 드레인 전극을 형성하고, 상기 소스 영역 및 상기 바디 영역 상에 상기 게이트 전극에 절연되며, 상기 소스 영역 및 상기 바디 영역에 접촉되는 소스 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법.

### 청구항 7.

제6항에 있어서,

상기 소스 영역의 면적 및 상기 바디 영역의 면적의 합은 상기 드레인 영역의 면적과 실질적으로 동일한 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법.

### 청구항 8.

제6항에 있어서,

상기 소스 카운터 도핑 영역의 두께는 상기 소스 영역의 두께의 1/10 ~ 10/10인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법.

### 청구항 9.

제6항에 있어서,

상기 제 1 불순물은 n형 불순물이고, 상기 제 2 불순물은 p형 불순물인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법.

### 청구항 10.

제6항에 있어서,

상기 제 1 불순물은 p형 불순물이고, 상기 제 2 불순물은 n형 불순물인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법.

**명세서**

### **발명의 상세한 설명**

#### **발명의 목적**

#### **발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 소자 및 그의 제조 방법에 관한 것으로, 보다 상세하게는 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon; LTPS)을 이용하여 액티브층을 형성하는 액정 표시 장치용 박막 트랜지스터 소자에서 소스 영역과 인접한 바디 영역을 형성하고, 소스 영역의 하부에 바디 영역과 인접한 소스 카운터 도핑 영역을 형성함으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도 킹크(kink) 효과를 효과적으로 억제할 수 있는 액정 표시 장치용 박막 트랜지스터 소자 및 그의 제조 방법에 관한 것이다.

오늘날과 같은 정보화 사회에 있어서 전자 표시 장치의 역할은 매우 중요해지고 있으며, 각종의 전자 표시 장치가 다양한 산업 분야에 광범위하게 사용되고 있다. 이러한 전자 표시 장치 분야는 발전을 거듭하여 다양화하는 정보화 사회의 요구에 적합한 새로운 기능을 갖는 전자 표시 장치가 계속 개발되고 있다. 일반적으로 전자 표시 장치란 다양한 정보를 통하여 인간에게 전달하는 장치를 말한다. 즉, 전자 표시 장치란 각종의 전자 기기로부터 출력되는 전자적 정보 신호를 인간의 시각으로 인식할 수 있는 광 정보 신호로 변화하는 전자 장치를 말하며, 인간과 전자 기기를 연결하는 가교적인 역할을 담당하는 장치라고 할 수 있다.

이러한 전자 표시 장치에 있어서, 광 정보 신호가 발광 현상에 의해서 표시되는 경우에는 발광형 표시 장치로 일컬어지며, 반사, 산란, 간섭 현상 등에 의하여 광 변조로 표시되는 경우에는 수광형 표시 장치로 일컬어진다. 능동형 표시 장치로도 불리는 발광형 표시 장치로는 음극선관 표시 장치(Cathode Ray Tube; CRT), 플라즈마 표시 장치(Plasma Display Panel; PDP), 유기 이엘 표시 장치(Organic ElectroLuminiscent Display; OELD), 발광 다이오드(Light Emitting Diode; LED) 등을 들 수 있다. 그리고 수동형 표시 장치로 불리는 수광형 표시 장치로는 액정 표시 장치(LCD), 전자 영동 표시 장치(ElectroPhoretic Image Display; EPID) 등을 들 수 있다.

텔레비전이나 컴퓨터 모니터 등에 사용되고 있으며, 가장 오랜 역사를 갖는 표시 장치인 음극선관 표시 장치는 경제성 등의 면에서 가장 높은 시장 점유율을 차지하고 있으나, 무거운 중량, 큰 부피 및 높은 소비 전력 등과 같은 단점을 많이 가지고 있다.

최근에, 반도체 기술의 급속한 진보에 의하여 각종 전자 장치의 저전압화 및 저전력화와 함께 전자 기기의 소형화, 박형화 및 경량화의 추세에 따라 새로운 환경에 적합한 전자 표시 장치로서 평판 패널형 표시 장치에 대한 요구가 급격히 증대되고 있다. 이에 따라 액정 표시 장치(LCD), 플라즈마 표시 장치(PDP), 유기 이엘 표시 장치(OELD) 등과 같은 평판 패널형 표시 장치가 개발되고 있으며, 이러한 평판 패널형 표시 장치 중에서 소형화, 경량화 및 박형화가 용이하며, 낮은 소비 전력 및 낮은 구동 전압을 갖는 액정 표시 장치가 특히 주목 받고 있다.

액정 표시 장치는 공통 전극, 컬러 필터, 블랙 매트릭스 등이 형성되어 있는 상부 투명 절연 기판과 스위칭 소자, 화소 전극 등이 형성되어 있는 하부 투명 절연 기판 사이에 이방성 유전율을 갖는 액정 물질을 주입해 놓고, 화소 전극과 공통 전극에서 서로 다른 전위를 인가함으로써 액정 물질에 형성되는 전계의 세기를 조정하여 액정 물질의 문자 배열을 변경시키고, 이를 통하여 투명 절연 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다. 이러한 액정 표시 장치는 박막 트랜지스터(Thin Film Transistor; TFT) 소자를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.

일반적으로, 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon; LTPS)을 이용하여 액티브층을 형성하는 액정 표시 장치용 박막 트랜지스터 소자는 액티브층이 섬형태로 플로팅되어 있는 플로팅 바디(floating body) 박막 트랜지스터 소자이다. 플로팅 바디 박막 트랜지스터 소자는 소자의 크기가 축소됨에 따라 드레인 영역에서의 강한 횡방향 전계에 의한 항복 전압 및 문턱 전압이 변동되는 등의 킹크 효과(kink effect)가 발생되는 문제점이 있었다. 즉, 플로팅 바디 박막 트랜지스터 소자는 액티브층이 섬형태의 구조를 가지므로, 드레인 영역에 강한 횡방향 전계에 의해 야기된 원하지 않은 핫캐리어(hot carrier), 예를 들어 정공을 방전시켜 주기 위한 통로가 없어 킹크 효과가 발생되었다. 이러한 킹크 효과를 억제하기 위하여 저온 폴리 실리콘을 이용하는 종래의 액정 표시 장치용 박막 트랜지스터 소자는 별도의 바디 영역을 구비하였다.

도 1 및 도 2를 참조하여, 종래의 액정 표시 장치용 박막 트랜지스터 소자에 대해서 설명한다. 도 1은 종래의 액정 표시 장치용 박막 트랜지스터 소자의 레이아웃 도면이다. 도 2는 도 1의 2A-2A'선에 따른 단면 구조를 도시한 단면도이다.

종래의 액정 표시 장치용 박막 트랜지스터 소자는 투명 절연 기판(10) 상의 베퍼층(20) 상부에 액티브층(30), 게이트 전극(50), 드레인 전극(73) 및 소스 전극(71)을 구비한다. 액티브층(30)은 채널 영역(35)을 사이에 두고 형성된 소스 영역(31) 및 드레인 영역(33)과, 소스 영역(31) 및 드레인 영역(33)과 분리되어 형성된 별도의 바디 영역(37)을 구비한다.

게이트 전극(50)은 게이트 절연막(40) 상에 채널 영역(35)에 대향하여 형성된다. 소스 전극(71)은 층간 절연막(60) 상에 소스 영역(31)에 대향하여 형성되어, 소스 콘택(61)을 통해서 소스 영역(31)과 접촉되어 연결된다. 드레인 전극(73)은 층간 절연막(60) 상에 드레인 영역(33)에 대향하여 형성되어, 드레인 콘택(63)을 통해서 드레인 영역(33)과 접촉되어 연결된다. 한편, 바디 영역(37)에 대향하여 콘택 배선(77)이 형성되는데, 콘택 배선(77)은 바디 영역 콘택(67)을 통해서 바디 영역(37)과 접촉되어 연결되며, 또한 소스 전극(71)과 연결된다.

그런데 종래의 액정 표시 장치용 박막 트랜지스터 소자는 바디 영역(37)을 형성하기 위해서, 소스 영역(31) 및 드레인 영역(33)과 분리하여 별도로 형성하였고, 바디 영역(37)과 연결되는 콘택 배선(77)도 별도로 형성하였다. 이러한 바디 영역(37) 및 콘택 배선(77)으로 인하여 박막 트랜지스터 소자의 면적이 현저히 증가되었다.

### 발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon; LTPS)을 이용하여 액티브층을 형성하는 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 소자에서 소스 영역과 인접한 바디 영역을 형성하고, 소스 영역의 하부에 바디 영역과 인접한 소스 카운터 도핑 영역을 형성함으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도 킹크(kink) 효과를 효과적으로 억제할 수 있는 액정 표시 장치용 박막 트랜지스터 소자를 제공하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 상기 액정 표시 장치(Liquid Crystal Display; LCD)용 박막 트랜지스터(Thin Film Transistor; TFT) 소자의 제조 방법을 제공하고자 하는 것이다.

본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

### 발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 투명 절연 기판 상에 형성되고, 바디 영역, 소스 영역, 소스 카운터 도핑 영역, 채널 영역 및 드레인 영역을 구비하는 액티브층, 상기 액티브층 상에 형성된 게이트 절연막, 상기 게이트 절연막 상에 상기 채널 영역에 대향하여 형성된 게이트 전극, 상기 드레인 영역 상에 상기 게이트 전극에 절연되며, 상기 드레인 영역에 접촉되어 형성된 드레인 전극 및 상기 바디 영역 및 상기 소스 영역 상에 상기 게이트 전극에 절연되며, 상기 바디 영역 및 상기 소스 영역에 접촉되어 형성된 소스 전극을 포함하며, 상기 채널 영역은 상기 소스 영역과 상기 드레인 영역의 사이에 형성되고, 상기 바디 영역은 상기 소스 영역에 인접하여 형성되며, 상기 소스 카운터 도핑 영역은 상기 소스 영역의 하부에 상기 바디 영역과 인접하여 형성되고, 상기 소스 영역 및 상기 드레인 영역은 제 1 불순물로 도핑되어 형성되며, 상기 바디 영역 및 상기 소스 카운터 도핑 영역은 제 2 불순물로 도핑되어 형성된다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 상기 소스 영역의 면적 및 상기 바디 영역의 면적의 합이 상기 드레인 영역의 면적과 실질적으로 동일한 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 상기 소스 카운터 도핑 영역의 두께가 상기 소스 영역의 두께의 1/10 ~ 10/10인 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 상기 제 1 불순물이 n형 불순물이고, 상기 제 2 불순물이 p형 불순물인 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 상기 제 1 불순물이 p형 불순물이고, 상기 제 2 불순물이 n형 불순물인 것이 바람직하다.

상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 투명 절연 기판 상에 소스 영역, 채널 영역 및 드레인 영역을 형성하되, 상기 채널 영역은 상기 소스 영역과 상기 드레인 영역의 사이에 형성하고, 상기 소스 영역 및 상기 드레인 영역은 제 1 불순물로 도핑하여 형성하는 단계, 상기 소스 영역에 인접하여 제 2 불순물로 도핑하여 바디 영역을 형성하고, 상기 소스 영역의 하부에 상기 바디 영역과 인접하여 제 2 불순물로 도핑하여 소스 카운터 도핑 영역을 형성하는 단계, 상기 바디 영역, 소스 영역, 채널 영역 및 드레인 영역 상에 게이트 절연막을 형성하는 단계, 상기 게이트 절연막 상에 상기 채널 영역에 대향하여 게이트 전극을 형성하는 단계 및 상기 드레인 영역 상에 상기 게이트 전극에 절연되며, 상기 드레인 영역에 접촉되는 드레인 전극을 형성하고, 상기 소스 영역 및 상기 바디 영역 상에 상기 게이트 전극에 절연되며, 상기 소스 영역 및 상기 바디 영역에 접촉되는 소스 전극을 형성하는 단계를 포함한다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 상기 소스 영역의 면적 및 상기 바디 영역의 면적의 합이 상기 드레인 영역의 면적과 실질적으로 동일한 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 상기 소스 카운터 도핑 영역의 두께가 상기 소스 영역의 두께의 1/10 ~ 10/10인 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 상기 제 1 불순물이 n형 불순물이고, 상기 제 2 불순물이 p형 불순물인 것이 바람직하다.

또한, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 상기 제 1 불순물이 p형 불순물이고, 상기 제 2 불순물이 n형 불순물인 것이 바람직하다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

도 3 및 도 4를 참조하여, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자에 대해서 설명한다. 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 레이아웃 도면이다. 도 4는 도 3의 4A-4A' 선에 따른 단면 구조를 도시한 단면도이다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 액티브층(300), 게이트 절연막(400), 게이트 전극(500), 드레인 전극(730) 및 소스 전극(710)을 포함한다.

액티브층(300)은 채널 영역(350), 소스 영역(310), 바디 영역(370), 소스 카운터 도핑 영역(315) 및 드레인 영역(330)을 구비하며, 채널 영역(350)은 소스 영역(310)과 드레인 영역(330)의 사이에 형성되고, 바디 영역(370)은 소스 영역(310)에 인접하여 형성되며, 소스 카운터 도핑 영역(315)은 소스 영역(310)의 하부에 바디 영역(370)과 인접하여 형성되고, 소스 영역(310) 및 드레인 영역(330)은 제 1 불순물로 도핑되어 형성되며, 바디 영역(370) 및 소스 카운터 도핑 영역(315)은 제 2 불순물로 도핑되어 형성되고, 채널 영역(350)은 제 1 불순물 또는 제 2 불순물이 도핑되지 않은 진성 영역이다. 이러한 액티브층(300)은 비정질 실리콘(amorphous silicon)을 증착한 다음 결정화한 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon; LTPS)막으로 형성된다.

여기에서, 소스 영역(310) 및 드레인 영역(330)과 바디 영역(370) 및 소스 카운터 도핑 영역(315)은 서로 다른 불순물로 도핑되어 형성된다. 즉, 박막 트랜지스터 소자가 n 채널 박막 트랜지스터 소자인 경우에는 제 1 불순물은 n형 불순물이고, 제 2 불순물은 p형 불순물이며, 박막 트랜지스터 소자가 p 채널 박막 트랜지스터 소자인 경우에는 제 1 불순물은 p형 불순물이고, 제 2 불순물은 n형 불순물이다.

한편, 소스 영역(310)의 면적 및 바디 영역(370)의 면적의 합은 드레인 영역(330)의 면적과 실질적으로 동일하게 형성되며, 소스 카운터 도핑 영역(315)의 두께(D2)는 소스 영역(310)의 두께(D1)의 1/10 ~ 10/10으로 형성된다. 그럼으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도, 소스 영역(310)과 서로 다른 불순물로 도핑된 소스 카운터 도핑 영역(315)을 소스 영역(310)의 하부에 용이하게 형성할 수 있다.

게이트 절연막(400)은 액티브층(300) 상에 형성되며, 게이트 전극(500)은 게이트 절연막(400) 상에 채널 영역(350)에 대향하여 형성된다. 드레인 전극(730)은 드레인 영역(330)의 상부에 게이트 전극(500)과 절연되며, 드레인 콘택(630)을 통해서 드레인 영역(330)에 접촉되어 형성되고, 소스 전극(710)은 소스 영역(310) 및 바디 영역(370)의 상부에 게이트 전극(500)과 절연되며, 소스 콘택(610)을 통해서 소스 영역(310) 및 바디 영역(370)에 접촉되어 형성된다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 동작 중에 드레인 영역(330)의 횡방향 전계에 의해 채널 영역(350)에서 핫캐리어(hot carrier)가 발생되더라도, 소스 영역(310)의 하부에 형성된 소스 카운터 도핑 영역(315) 및 바디 영역(370)을 통해 빠져 나갈 수 있으므로, 킹크 효과(kink effect)를 효과적으로 억제할 수 있다.

예를 들면, 박막 트랜지스터 소자가 n 채널 박막 트랜지스터 소자인 경우에는 채널 영역(350)에서 핫캐리어(hot carrier)가 발생되더라도, 전자는 n 형 불순물로 도핑된 드레인 영역(330)을 통해서 드레인 전극(730)으로 빠져 나갈 수 있고, 정공은 p 형 불순물로 도핑된 소스 카운터 도핑 영역(315) 및 바디 영역(370)을 통해서 소스 전극(710)으로 빠져 나갈 수 있으므로, 정공이 소스 영역(310)으로 이동하는 것을 효과적으로 억제할 수 있다.

또한, 박막 트랜지스터 소자가 p 채널 박막 트랜지스터 소자인 경우에는 채널 영역(350)에서 핫캐리어(hot carrier)가 발생되더라도, 정공은 p 형 불순물로 도핑된 드레인 영역(330)을 통해서 드레인 전극(730)으로 빠져 나갈 수 있고, 전자는 n 형 불순물로 도핑된 소스 카운터 도핑 영역(315) 및 바디 영역(370)을 통해서 소스 전극(710)으로 빠져 나갈 수 있으므로, 전자가 소스 영역(310)으로 이동하는 것을 효과적으로 억제할 수 있다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자는 종래의 액정 표시 장치용 박막 트랜지스터 소자와는 달리, 바디 영역(370)이 소스 영역(310)에 인접하여 형성되고, 소스 영역(310)의 하부에 바디 영역(370)과 인접한 소스 카운터 도핑 영역(315)이 형성됨으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도 킹크(kink) 효과를 효과적으로 억제할 수 있다.

이하, 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법에 대하여 도 4를 참조하여 상세히 설명한다.

먼저, 투명 절연 기판(100) 상에 베퍼층(200)을 형성하며, 베퍼층(200)상에 비정질 실리콘(amorphous silicon)을 증착한 다음 결정화한 저온 폴리 실리콘(Low Temperature Polycrystalline Silicon; LTPS)막으로 형성하고, 상기 폴리 실리콘 막을 패터닝하여 액티브층(300)을 형성한다. 여기에서, 액티브층(300)은 채널 영역(350), 소스 영역(310), 바디 영역(370), 소스 카운터 도핑 영역(315) 및 드레인 영역(330)을 구비한다.

채널 영역(350)은 소스 영역(310)과 드레인 영역(330)의 사이에 형성되며, 소스 영역(310) 및 드레인 영역(330)은 제 1 불순물로 도핑되어 형성된다. 채널 영역(350)은 불순물이 도핑되지 않은 진성 영역이다.

소스 영역(310)에 인접하며, 제 2 불순물로 도핑하여 바디 영역(370)이 형성되며, 소스 영역(310)의 하부에 제 2 불순물을 도핑하여 소스 카운터 도핑 영역(315)이 형성된다. 여기에서, 소스 카운터 도핑 영역(315)은 고에너지로 제 2 불순물을 도핑함으로써, 소스 영역(310)의 하부에 형성될 수 있고, 바디 영역(370)과 동시에 형성될 수도 있고, 바디 영역(370)이 형성된 후에, 추가적으로 형성될 수 있다.

한편, 소스 영역(310)의 면적 및 바디 영역(370)의 면적의 합은 드레인 영역(330)의 면적과 실질적으로 동일하게 형성되며, 소스 카운터 도핑 영역(315)의 두께(D2)는 소스 영역(310)의 두께(D1)의 1/10 ~ 10/10으로 형성된다.

박막 트랜지스터 소자가 n 채널 박막 트랜지스터인 경우에는 제 1 불순물은 n형 불순물이고, 제 2 불순물은 p형 불순물이며, 박막 트랜지스터 소자가 p 채널 박막 트랜지스터인 경우에는 제 1 불순물은 p형 불순물이고, 제 2 불순물은 n형 불순물이다.

다음으로, 바디 영역(370), 소스 영역(310), 채널 영역(350) 및 드레인 영역(330) 상에 게이트 절연막(400)을 형성하고, 게이트 절연막(400) 상에 금속 물질을 증착한 후에, 상기 금속 물질을 패터닝하여 채널 영역(350)과 대향하여 게이트 전극(500)을 형성한다.

다음으로, 결과물 전면에 층간 절연막(600)을 증착한 후에, 층간 절연막(600)과 게이트 절연막(400)을 식각하여, 소스 영역(310) 및 바디 영역(370)을 노출시키는 소스 콘택(610)과, 드레인 영역(330)을 노출시키는 드레인 콘택(630)을 형성한다.

다음으로, 결과물 전면에 금속 물질을 증착한 후에, 상기 금속 물질을 패터닝하여, 드레인 영역(330)의 상부에 게이트 전극(500)과 절연되며, 드레인 콘택(630)을 통해서 드레인 영역(330)과 접촉되는 드레인 전극(730)을 형성하고, 소스 영역(310) 및 바디 영역(370)의 상부에 게이트 전극(500)과 절연되며, 소스 콘택(610)을 통해서 소스 영역(310) 및 바디 영역(370)에 접촉되는 소스 전극(710)을 형성한다.

본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 제조 방법은 소스 영역(310)과 인접한 바디 영역(370)을 형성하고, 소스 영역(310)의 하부에 바디 영역(370)과 인접한 소스 카운터 도핑 영역(315)을 형성함으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도 킹크(kink) 효과를 효과적으로 억제할 수 있는 액정 표시 장치용 박막 트랜지스터 소자를 용이하게 제조 할 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명의 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 따라서 이상에서 기술한 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

### 발명의 효과

상기한 바와 같이 이루어진 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자 및 그의 제조 방법은 종래의 액정 표시 장치용 박막 트랜지스터 소자와는 달리, 바디 영역이 소스 영역에 인접하여 형성되고, 소스 영역의 하부에 바디 영역과 인접한 소스 카운터 도핑 영역이 형성됨으로써, 박막 트랜지스터 소자의 면적을 증가시키지 않으면서도 킹크(kink) 효과를 효과적으로 억제할 수 있다.

### 도면의 간단한 설명

도 1은 종래의 액정 표시 장치용 박막 트랜지스터 소자의 레이아웃 도면이다.

도 2는 도 1의 2A-2A'선에 따른 단면 구조를 도시한 단면도이다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치용 박막 트랜지스터 소자의 레이아웃 도면이다.

도 4는 도 3의 4A-4A'선에 따른 단면 구조를 도시한 단면도이다.

(도면의 주요부분에 대한 부호의 설명)

100: 투명 절연 기판 200: 버퍼층

300: 액티브층 310: 소스 영역

315: 소스 카운터 도핑 영역 330: 드레인 영역

350: 채널 영역 370: 바디 영역

400: 게이트 절연막 500: 게이트 전극

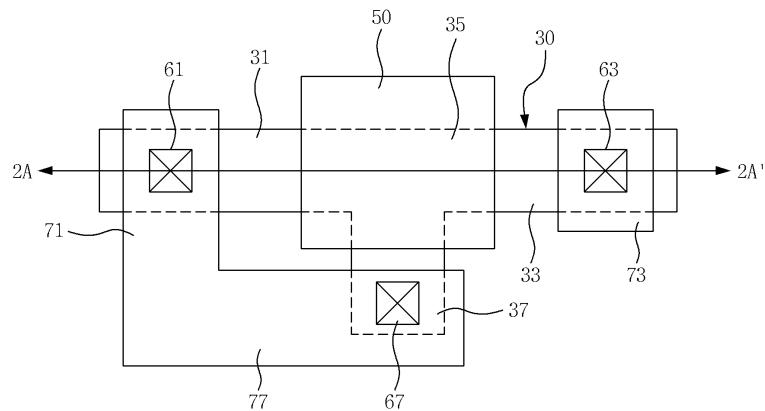
600: 충간 절연막 610: 소스 콘택

630: 드레인 콘택 710: 소스 전극

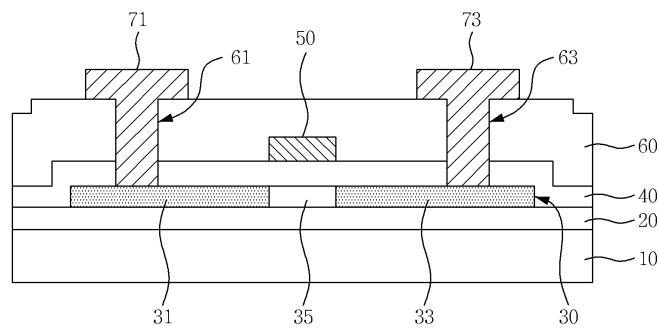
730: 드레인 전극

### 도면

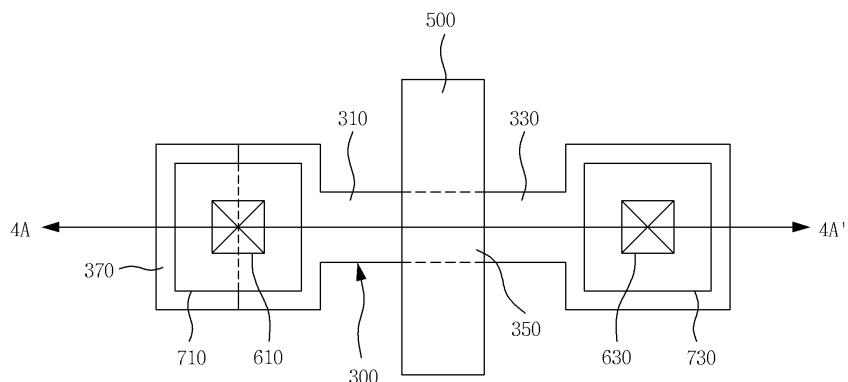
도면1



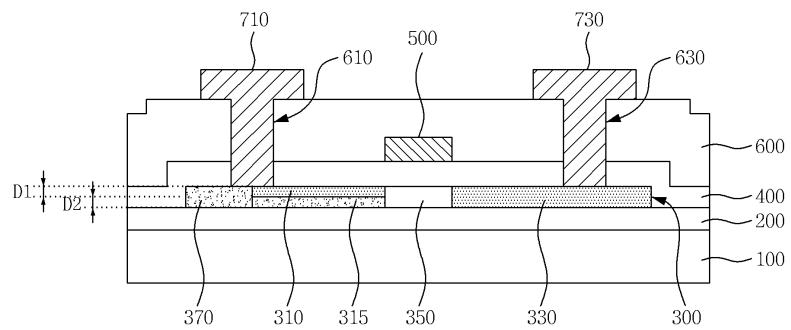
도면2



도면3



## 도면4



专利名称(译)	用于液晶显示装置的薄膜晶体管器件及其制造方法		
公开(公告)号	<a href="#">KR1020070071079A</a>	公开(公告)日	2007-07-04
申请号	KR1020050134248	申请日	2005-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SEOK WOO		
发明人	LEE, SEOK WOO		
IPC分类号	G02F1/136		
CPC分类号	G02F1/1368 G02F1/13458 G02F1/136277 G02F2201/12		
代理人(译)	李 , SOO WOONG		
外部链接	<a href="#">Espacenet</a>		

## 摘要(译)

本发明提供一种用于液晶显示装置的薄膜晶体管及其制造方法。根据本发明优选实施例的用于LCD装置的薄膜晶体管包括有源层，该有源层包括体区，面源，源计数掺杂区，沟道区和漏区，栅绝缘层，栅电极，漏电极和源电极。并且掺杂到第一杂质并形成区域 - 源极和漏极区域。并且将体区和源极反掺杂区掺杂到第二杂质，并形成区 - 源和漏区。根据本发明优选实施例的用于液晶显示装置的薄膜晶体管的制造方法包括形成源电极的步骤，形成区域源的步骤，以及沟道区和漏区，形成步骤形成体区的源极计数器掺杂区，形成栅极绝缘层的步骤，形成栅电极和漏电极的步骤。液晶显示器，薄膜晶体管和低温多晶硅。

