(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0034546
(43) 공개일자 2008년04월22일

(51) Int. Cl.
G02F 1/1343 (2006.01)
(21) 출원번호 10-2006-0100596
(22) 출원일자 2006년10월17일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
이홍석
경기 용인시 기흥구 신갈동 도현현대아파트 201동 1505호
김형준
경기 성남시 분당구 분당동 샛별마을우방아파트 310-303
(뒷면에 계속)
(74) 대리인
조희원

전체 청구항 수 : 총 10 항

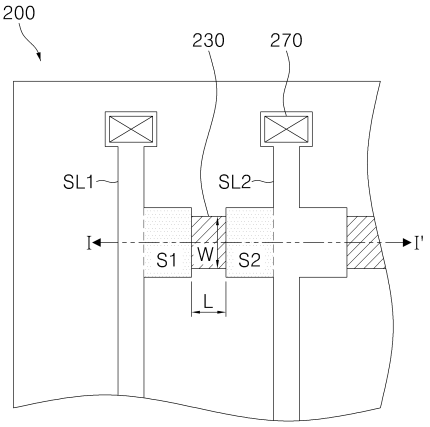
(54) 브리지형 정전기 분산구조를 가지는 액정 표시 장치

(57) 요 약

본 발명은 액정 표시 장치에 관한 것으로서, 특히 브리지형 정전기 분산 구조를 가지는 액정 표시 장치에 관한 것이다.

본 발명에 따른 액정 표시 장치는, 박막 트랜지스터 기판, 박막 트랜지스터 기판에 형성된 복수의 정전기 방전 보호부 및 정전기 방전 보호부의 양단에 각각 오버랩되는 오버랩부가 형성된 신호 라인을 포함하고, 정전기 방전 보호부는 신호 라인에 의해 양단에 인가되는 전압이 문턱 전압보다 큰 전압이 인가되면 인접한 신호 라인을 전기적으로 연결시키며, 문턱 전압은 오버랩부의 면적 또는 형상에 의해 조절된다.

대표도 - 도2



(72) 발명자

홍성수

서울 양천구 신월7동 954-14 산장빌라 1호

김형석

서울 서초구 서초3동 현대슈퍼빌 B동 2703호

특허청구의 범위

청구항 1

오버랩부가 형성된 복수의 신호 라인;

상기 복수의 신호 라인 사이에 각각 형성되며, 양단이 각각 인접한 상기 신호 라인의 오버랩부에 오버랩되도록 형성되어 상기 양단에 문턱 전압보다 큰 전압이 인가되면 상기 인접한 신호 라인을 전기적으로 연결시키는 정전기 방전 보호부;

를 포함하는 액정 표시 장치.

청구항 2

제 1 항에 있어서, 상기 신호 라인은 구동 회로와 박막 트랜지스터에 연결되어 상기 구동 회로의 구동 신호를 상기 박막 트랜지스터로 인가하는 게이트 라인 또는 소오스 라인인 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1 항에 있어서, 상기 정전기 방전 보호부의 문턱 전압은 상기 오버랩부의 면적에 의해 조절되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1 항에 있어서, 상기 정전기 방전 보호부의 문턱 전압은 상기 오버랩부에 의해 정의되는 정전기 방전 보호부의 폭 대 길이 비에 의해 조절되는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 3 항 또는 제 4 항에 있어서, 상기 정전기 방전 보호부는 비정질 실리콘을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

사각형 형상의 오버랩부가 형성된 복수의 신호 라인;

상기 복수의 신호 라인 사이에 각각 형성되며, 양단이 각각 서로 인접한 상기 신호 라인의 오버랩부에 오버랩되도록 형성되어 상기 양단에 문턱 전압보다 큰 전압이 인가되면 상기 인접한 신호 라인을 전기적으로 연결시키는 정전기 방전 보호부;를 포함하며,

상기 정전기 방전 보호부의 문턱 전압은 상기 인접한 신호 라인의 오버랩부의 면적에 의해 조절되는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제 6 항에 있어서, 상기 오버랩부는 사다리꼴 형상을 가지며,

상기 정전기 방전 보호부의 문턱 전압은 상기 인접한 신호 라인의 오버랩부에 의해 정의되는 정전기 방전 보호부의 폭 대 길이 비에 의해 조절되는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 6 항에 있어서, 상기 오버랩부는 상기 인접한 신호 라인의 오버랩부를 향하여 뾰족하게 돌출되어 형성된 정전기 유도부를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 9

제 6 항에 있어서, 상기 복수의 신호 라인은 구동 회로에 전기적으로 연결되는 본딩 패드를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 10

박막 트랜지스터 기판; 상기 박막 트랜지스터 기판에 형성된 복수의 정전기 방전 보호부; 및 상기 정전기 방전 보호부 양단에 각각 오버랩되는 오버랩부가 형성된 신호 라인을 포함하고,

상기 정전기 방전 보호부는 상기 신호 라인에 의해 양단에 인가되는 전압이 문턱 전압보다 큰 전압이 인가되면 인접한 상기 신호 라인을 전기적으로 연결시키며, 상기 문턱 전압은 상기 오버랩부의 면적 또는 형상에 의해 조절되는 것을 특징으로 하는 액정 표시 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<11> 본 발명은 액정 표시 장치에 관한 것으로서, 특히 브리지형 정전기 분산 구조를 가지는 액정 표시 장치에 관한 것이다.

<12> 일반적으로 액정 표시 장치는 전계 생성 전극이 각각 형성된 박막 트랜지스터 기판과 컬러 필터 기판을 전극이 형성된 면이 마주 대하도록 배치하고 두 기판 사이에 액정을 주입한 후, 전극에 전압을 인가하여 생성되는 전기장에 의해 액정을 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

<13> 이러한 액정 표시 장치는 실리콘 기판을 사용하는 반도체 소자와는 달리 절연체인 유리 기판을 사용하기 때문에 반도체 소자를 제작하는 경우보다 정전기에 더 민감한 제조공정을 통하여 제작된다. 특히, 박막 트랜지스터 기판에 박막 트랜지스터 어레이를 형성하는 스핀 드라이(Spin Dry) 등과 같은 공정에서 유도된 정전기가 유리 기판에 대전되어 존재하게 되면, 먼지 등이 쉽게 부착되어 공정 불량을 유발한다. 또한 박막 트랜지스터 소자의 게이트 절연막은 정전기에 매우 취약하여 정전기에 의해 쉽게 파괴될 수 있기 때문에 제조 공정에 있어 정전기 방전 손상(Electrostatic Discharge Damage)에 대한 대책이 마련되어야 한다.

<14> 도 1은 종래 액정 표시 장치의 정전기 분산 구조를 도시한 도면이다. 도 1을 참조하면, 종래 액정 표시 장치의 정전기 분산 구조는 박막 트랜지스터 기판(100)에 형성된 복수의 소오스 라인(SL1, SL2)와 복수의 게이트 라인(GL1, GL2)이 박막 트랜지스터 기판(100)의 가장 자리 부분에서 전기적으로 연결되는 구조를 가진다.

<15> 보다 구체적으로, 소오스 라인(SL1, SL2)이 연결된 소오스 라인 패드(110)와 게이트 라인(GL1, GL2)이 연결된 게이트 라인 패드(120)를 모두 쇼팅 라인(Shorting Bar)(130)을 이용하여 전기적으로 연결한다. 여기서 미설명 부호 140은 유리 기판 커트(Cut) 라인을 표시한다.

<16> 따라서, 정전기가 발생 되더라도 소오스 라인과 게이트 라인은 등전위가 되기 때문에 절연막을 사이에 두고 서로 교차하는 소오스 라인과 게이트 라인 사이에 정전기 유도에 의한 고저전압이 인가되는 것을 방지할 수 있다.

<17> 그러나 종래 액정 표시 장치의 정전기 분산 구조에 의하면, 박막 트랜지스터 어레이 공정 중 또는 박막 트랜지스터 어레이 공정 완료 후, 소오스 라인 또는 게이트 라인의 단선 유무와 박막 트랜지스터 및 화소의 동작을 전기적인 방법으로 테스트할 수 없는 문제점이 있다.

<18>

발명이 이루고자 하는 기술적 과제

<19> 본 발명이 이루고자 하는 기술적 과제는 정전기 방전 보호부에 오버랩되어 형성되는 소오스 라인의 오버랩부의 형상을 조절하여 정전기 방전 보호부의 문턱 전압을 조절할 수 있는 액정 표시 장치를 제공하는 데 있다.

발명의 구성 및 작용

<20> 상기 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치는, 오버랩부가 형성된 복수의 신호 라인, 상기 복수의 신호 라인 사이에 각각 형성되며, 양단이 각각 인접한 상기 신호 라인의 오버랩부에 오버랩되도록 형성되어 상기 양단에 문턱 전압보다 큰 전압이 인가되면 상기 인접한 신호 라인을 전기적으로 연결시키는 정전기 방전 보호부를 포함한다.

<21> 여기서, 상기 신호 라인은 구동 회로와 박막 트랜지스터에 연결되어 상기 구동 회로의 구동 신호를 상기 박막

트랜지스터로 인가하는 게이트 라인 또는 소오스 라인인 것이 바람직하다.

<22> 또한 상기 정전기 방전 보호부의 문턱 전압은 상기 오버랩부의 면적 또는 상기 오버랩부에 의해 정의되는 정전기 방전 보호부의 폭 대 길이 비에 의해 조절될 수 있다.

<23> 또한 상기 정전기 방전 보호부는 비정질 실리콘을 포함한다.

<24> 본 발명에 따른 액정 표시 장치는, 사각형 형상의 오버랩부가 형성된 복수의 신호 라인, 상기 복수의 신호 라인 사이에 각각 형성되며, 양단이 각각 서로 인접한 상기 신호 라인의 오버랩부에 오버랩되도록 형성되어 상기 양단에 문턱 전압보다 큰 전압이 인가되면 상기 인접한 신호 라인을 전기적으로 연결시키는 정전기 방전 보호부; 를 포함하며, 상기 정전기 방전 보호부의 문턱 전압은 상기 인접한 신호 라인의 오버랩부의 면적에 의해 조절될 수 있다.

<25> 또한 상기 오버랩부는 사다리꼴 형상을 가지며, 상기 정전기 방전 보호부의 문턱 전압은 상기 인접한 신호 라인의 오버랩부에 의해 정의되는 정전기 방전 보호부의 폭 대 길이 비에 의해 조절될 수 있다.

<26> 또한 상기 오버랩부는 상기 인접한 신호 라인의 오버랩부를 향하여 뾰족하게 돌출되어 형성된 정전기 유도부를 포함한다.

<27> 또한 상기 복수의 신호 라인은 구동 회로에 전기적으로 연결되는 본딩 패드를 포함한다.

<28> 본 발명에 따른 액정 표시 장치는, 박막 트랜지스터 기판; 상기 박막 트랜지스터 기판에 형성된 복수의 정전기 방전 보호부; 및 상기 정전기 방전 보호부 양단에 각각 오버랩되는 오버랩부가 형성된 신호 라인을 포함하고, 상기 정전기 방전 보호부는 상기 신호 라인에 의해 양단에 인가되는 전압이 문턱 전압보다 큰 전압이 인가되면 인접한 상기 신호 라인을 전기적으로 연결시키며, 상기 문턱 전압은 상기 오버랩부의 면적 또는 형상에 의해 조절될 수 있다.

<29> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 일 실시예에 대해 상세히 설명한다.

<30> 도 2는 본 발명의 일실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치를 도시한 도면이다.

<31> 도 2에 도시된 바와 같이, 본 발명의 일실시예에 따른 브리지형 정전기 분산구조를 가지는 액정 표시 장치는 복수의 소오스 라인(SL1, SL2)이 형성된 박막 트랜지스터 기판(200)을 포함한다. 복수의 소오스 라인(SL1, S12)은 끝단에 각각 소오스 드라이버(도시되지 않음)에 전기적으로 연결되는 본딩 패드(270)가 형성된다.

<32> 또한 각 소오스 라인(SL1,SL2)간 사이에 정전기 방전 보호부(230)가 형성된다. 여기서 각 소오스 라인(SL1,SL2)은 정전기 방전 보호부(230)에 오버랩(Overlap)되어 접촉되는 오버랩부(S1,S2)를 포함한다.

<33> 정전기 방전 보호부(230)는 소오스 라인(SL1,SL2)의 오버랩부(S1,S2)가 오버랩되어 접촉된 양단에 소정의 한계 전압보다 작은 전압이 인가되면 두 개의 소오스 라인(SL1,SL2)를 전기적으로 절연시키고, 소정의 한계 전압보다 큰 전압이 인가되면 두 개의 소오스 라인(SL1,S12)를 전기적으로 연결 시키는 기능을 수행한다.

<34> 바람직하게 정전기 방전 보호부(230)는 수소화된 비정질 실리콘(a-Si:H, Amorphous Silicon)을 포함한다. 이 경우 한계 전압은 항복(Breakdown) 전류가 흐르는 비정질 실리콘의 문턱 전압(Vo)이 된다.

<35> 여기서 문턱 전압(Vo)을 결정하는 파라미터(Parameter)는 소오스 라인(SL1,SL2)의 오버랩부(S1,S2) 면적과 정전기 방전 보호부(230)의 W/L비가 된다. W는 오버랩부(S1,S2)에 의해 정의되는 정전기 방전 보호부(230)의 폭이며, L은 소오스 라인의 오버랩부(S1,S2)에 의해 정의되는 정전기 발전 보호부(230)의 길이를 의미한다.

<36> 즉, 소오스 라인(SL1,S12)의 오버랩부(S1,S2)의 면적 또는 정전기 방전 보호부(230)의 W/L비를 크게 하면 문턱 전압(Vo)은 작아지고, 소오스 라인(SL1,SL2)의 오버랩부(S1,S2)의 면적 또는 정전기방전 보호부(230)의 W/L비를 작게 하면 문턱전압(Vo)은 커진다.

<37> 따라서, 한편 본 발명의 일실시에 따른 브리지형 정전기 분산 구조는 소오스 라인(SL1,SL2)의 오버랩부(S1,S2)의 면적과 정전기 방전 보호부(230)의 W/L비를 조절하여, 어느 정도 전압(Voltage)이 인가되면 인접된 소오스 라인으로 정전기를 분산 시키도록 할지를 조절할 수 있다.

<38> 만약 본 실시예와는 달리 소오스 라인에 오버랩부가 형성되지 않는다면, 정전기 방전 보호부의 문턱 전압(Vo)보다도 낮지만, 박막 트랜지스터의 게이트 절연막을 파괴할 수 있는 전압이 인가되는 경우 게이트 절연막이 파괴되는 취약성이 발생 된다. 그러나 본 발명의 일실시예에 따르는 경우 소오스 라인의 오버랩부와 정전기 방전 보호부의 W/L비를 조절하여 문턱 전압을 결정할 수 있기 때문에 이 경우에도 효과적으로 박막 트랜지스터의 게이

트 절연막을 보호할 수 있게 된다.

<39> 본 실시예에 따른 브리지형 정전기 분산구조에서는 복수의 소오스 라인(SL1,SL2)간 사이에 정전기 방전 보호부(230)가 형성된 경우를 예시하였지만 이에 한정되지 아니하며, 소오스 라인과 서로 교차되어 박막 트랜지스터 기판(200)에 형성되는 게이트 라인간 사이에도 적용될 수 있다.

<40> 이하 본 발명의 일실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치의 단면 구조 및 제조 방법을 아래 도 3을 참조하여 설명한다.

<41> 도 3은 도2의 액정 표시 장치의 I-I'의 부분 단면도를 도시한 도면이다. 도 3에 도시된 바와 같이, 도2의 액정 표시 장치의 박막 트랜지스터 기판(200)은 유리 기판(210)에 절연막(SiNx)(220), 정전기 방전 보호부(230)가 형성되고, 정전기 방전 보호부(230)에 오버랩되도록 소오스 라인(250)이 형성된다. 정전기 방전 보호부(230)를 보호하기 위한 보호막(260)이 더 형성될 수 있다.

<42> 정전기 방전 보호부(230)는 수소화된 비정질 실리콘(a-Si:H)층을 포함하며, 정전기 방전 보호부(230)와 소오스 라인(250)의 접촉부 사이에는 고농도 n-type으로 도핑된 비정질 실리콘(n^+ a-Si)층(240)이 더 형성되는 것이 바람직하다..

<43> 다음으로 본 발명의 일실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치의 제조 방법을 설명한다.

<44> 먼저 유리 기판에 절연막(220)과 정전기 방전 보호부(230)를 증착(Deposition), 식각(Etching) 및 세정 공정을 통하여 형성한다.

<45> 증착은 플라즈마 가속 화학 기상 증착(PECVD: Plasma Enhanced Chemical Vapor Deposion) 기술을 이용할 수 있다. PECVD 기술을 이용하는 경우 PECVD 진공 챔버(Chanber)의 진공 중단(Vacuum Break) 없이 연속적으로 증착할 수 있는 이점이 있다. 바람직하게는 절연막(SiNx)(220), 수소화된 비정질 실리콘(a-Si:H)층(230), 고농도 n-type으로 도핑된 비정질 실리콘(n^+ a-Si)층(240)은 약 4000 Å,2000 Å, 500 Å의 두께를 가진다.

<46> 증착 후, 정전기 방전 보호부(230) 패턴이 설계된 마스크를 이용하여 플라즈마 에칭(Plasma Etching), 리액티브 이온 에칭(Reactive Etching) 등 건식 식각 기술을 이용하여 절연막(220)을 남기고 선택적으로 식각한 뒤 세정한다.

<47> 다음으로 크롬(Cr), 텅스텐(W) 또는 몰리브덴(Mo) 등 금속을 증착하고 식각하여, 정전기 방전 보호부(230)에 오버랩되도록 소오스 라인(250)을 형성한다. 식각은 별도의 마스크를 사용한 사진 (Photolithography)공정을 거치지 않고, 형성된 소오스 라인(250)을 마스크로 사용하여 진행되는 것이 바람직하다. 마지막으로 실리콘 질화막(SiNx)을 증착하여 정전기 방전 보호부(230)를 보호하는 보호막(260)을 형성한다.

<48> 한편 상술한 본 실시예의 브리지형 정전기 분산 구조는 액정 표시장치의 박막 트랜지스터 어레이 제조 공정과 동시에 진행되어 형성되는 것이 바람직하다.

<49> 도 4는 본 발명의 다른 실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치를 도시한 도면이다. 도 4에 도시된 바와 같이, 본 발명의 다른 실시예의 액정 표시 장치는, 정전기 방전 보호부(230)의 W/L비를 크게하여 정전기 방전 보호부(230)의 문턱전압(Vo)을 조절할 수 있는 구조를 가진다.

<50> 보다 구체적으로, 소오스 라인(SL1,SL2)의 오버랩부(S1,S2)가 도2에 도시된 바와는 달리, 사다리꼴의 형상을 가진다. 정전기 방전 보호부(230)에 오버랩되는 오버랩부(S1,S2)의 면적이 일정하다고 가정하면, 사다리꼴 형상의 오버랩부(S1,S2)는 직사각형 형상의 오버랩부보다 정전기 방전 보호부(230)의 폭이 더 커지게 한다.

<51> 따라서 본 발명의 다른 실시예에 의하면, 소오스 라인의 오버랩부(S1,S2)의 사다리꼴 형상을 적의 적절히 선택함으로써 정전기 방전 보호부(230)의 문턱 전압(Vo)을 조절할 수 있게 된다.

<52> 도 5는 본 발명의 또 다른 실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치를 도시한 도면이다. 도 5에 도시된 바와 같이, 본 발명의 또 다른 실시예에 따른 액정 표시 장치는, 정전기 유도부(252)가 형성된 오버랩부(S1,S2)를 구비하기 때문에, 정전기 발생에 의한 전하(charge)가 정전기 방전 보호부(230)에 용이하게 집중될 수 있도록 하는 구조를 가진다.

<53> 보다 구체적으로, 소오스 라인(SL1)의 오버랩부(S1)는 인접한 소오스 라인(SL2)의 오버랩부(S2)를 향해 끝부분이 뾰족하게 돌출되어 형성된 정전기 유도부(252)를 포함한다. 전하가 뾰족한 형상의 금속에 집중되는 특성이

있음을 고려할 때, 정전기 유도부(252)가 형성된 오버랩부(S1,S2)는 보다 신속하게 문턱 전압(Vo)에 도달할 수 있도록 정전기에 의한 전하를 정전기 방전 보호부(230)에 집중시켜 정전기를 인접한 소오스 라인으로 분산되게 한다.

<54> 따라서 본 발명의 또 다른 실시예에 의하면, 오버랩부에 정전기 유도부를 형상을 적의 적절히 선택함으로써 정전기 방전 보호부(230)의 문턱전압(Vo)에 도달하는 시간을 조절할 수 있게 된다.

발명의 효과

<55> 본 발명의 액정 표시 장치는, 오버랩부가 형성된 복수의 신호 라인과 양단이 각각 인접한 상기 신호 라인의 오버랩부에 오버랩되도록 형성되는 정전기 방전 보호부를 포함하기 때문에, 양단에 문턱 전압보다 큰 전압이 인가되면 인접한 신호 라인을 전기적으로 연결시켜 발생된 정전기를 효과적으로 분산시킬 수 있다.

<56> 또한 박막 트랜지스터 어레이 공정 중 또는 박막 트랜지스터 어레이 공정 완료 후에도 신호 라인의 단선 유무와 박막 트랜지스터 및 화소의 동작을 테스트 할 수 있는 효과가 있다.

<57> 또한 본 발명에 따르면 오버랩부의 형상과 크기를 조절함으로써 정전기 방전 보호부의 문턱 전압을 조절할 수 있기 때문에 정전기 방전 보호부의 문턱 전압보다 낮지만 박막 트랜지스터의 게이트 절연막을 파괴할 수 있는 전압이 인가되는 경우에도 효과적으로 박막 트랜지스터의 게이트 절연막을 보호할 수 있는 효과가 있다.

<58> 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

<59> 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

<1> 도 1은 종래 액정 표시 장치의 정전기 분산구조를 도시한 도면,

<2> 도 2는 본 발명의 일실시예에 따른 브리지형 정전기 분산구조를 가지는 액정 표시 장치를 도시한 도면,

<3> 도 3은 도2의 액정 표시 장치의 I-I'의 부분 단면도를 도시한 도면,

<4> 도 4는 본 발명의 다른 실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치를 도시한 도면,

<5> 도 5는 본 발명의 또 다른 실시예에 따른 브리지형 정전기 분산 구조를 가지는 액정 표시 장치를 도시한 도면이다.

<6> <도면의 주요부분에 대한 부호설명>

<7> 200: 박막 트랜지스터 기판 210: 유리 기판

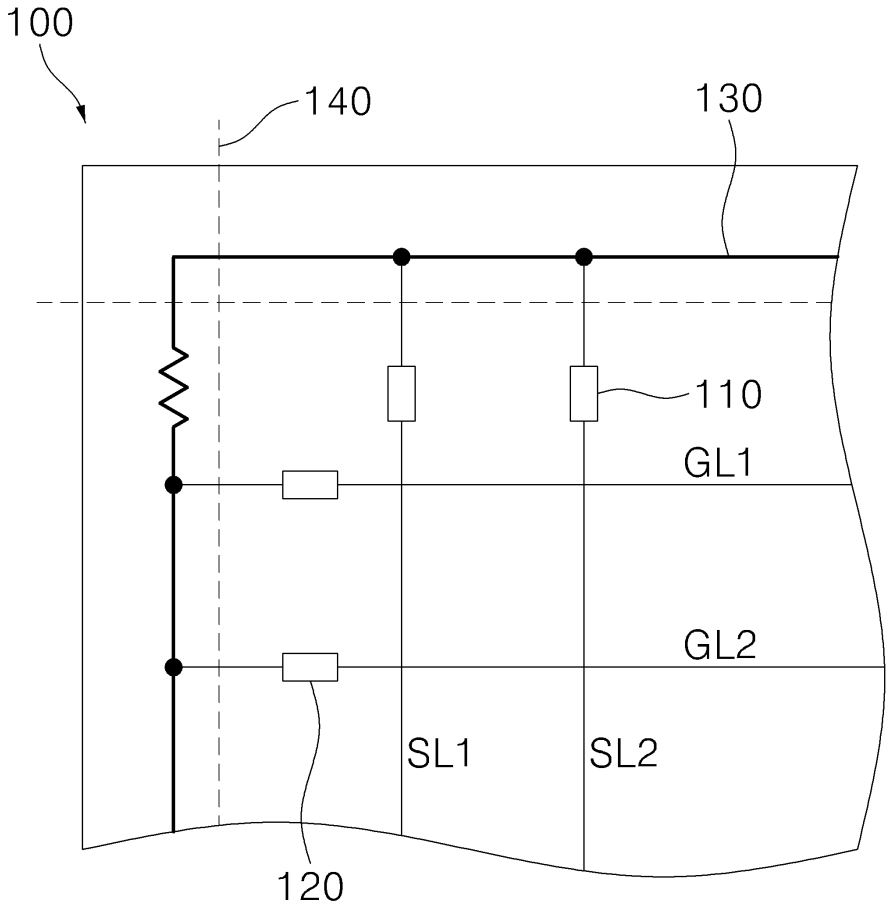
<8> 220: 절연막 230: 정전기 방전 보호부

<9> 250, SL1, S12: 소오스 라인 260: 보호막

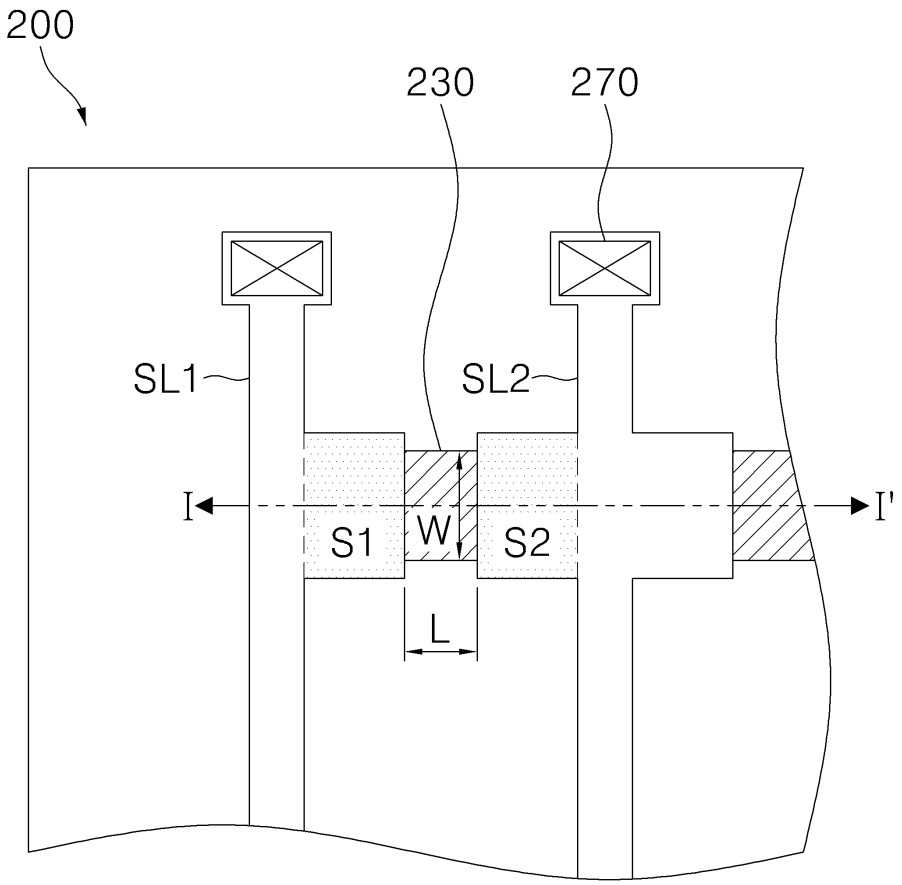
<10> GL1, GL2: 게이트 라인 S1, S2: 오버랩부

도면

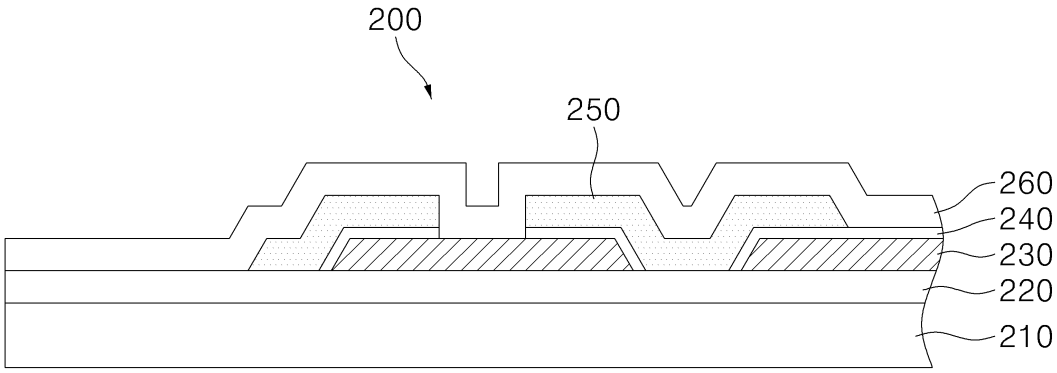
도면1



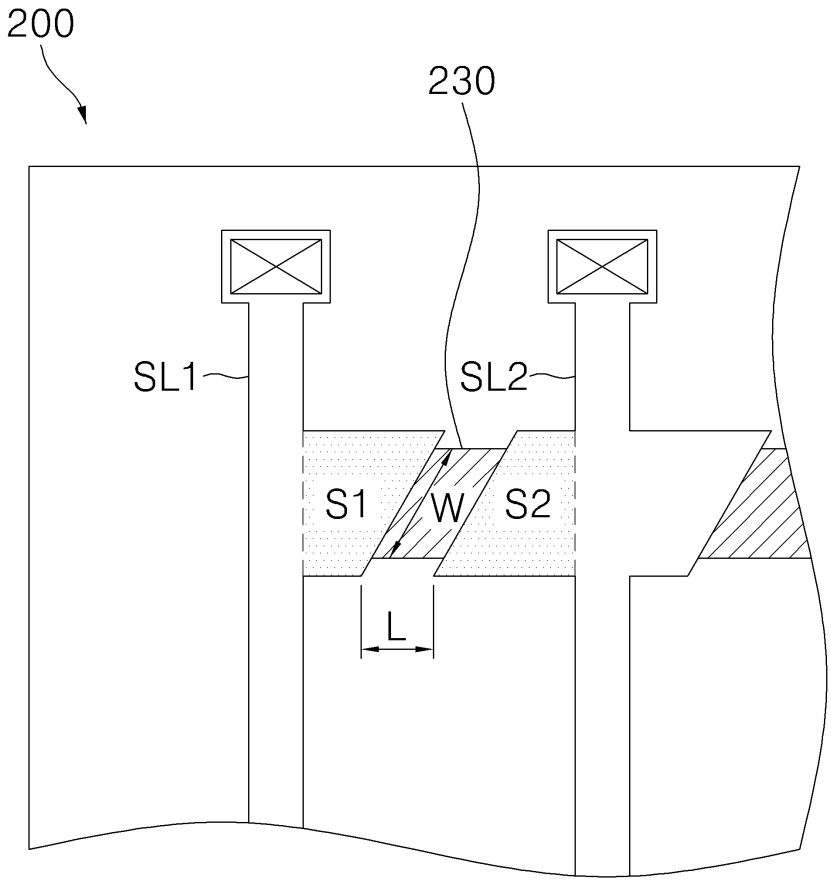
도면2



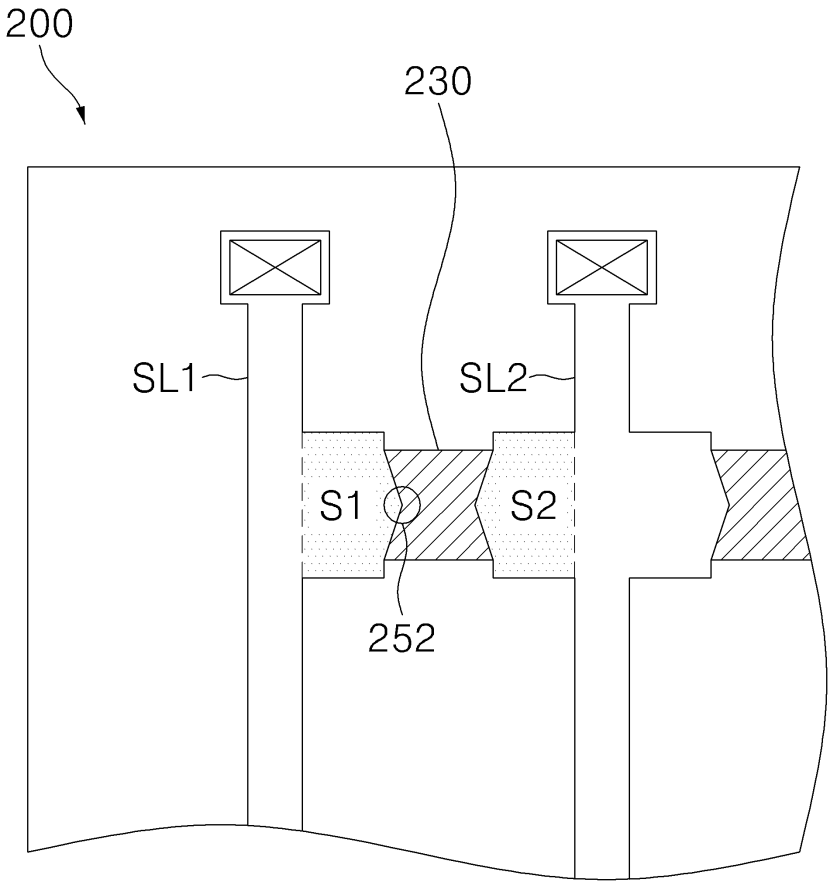
도면3



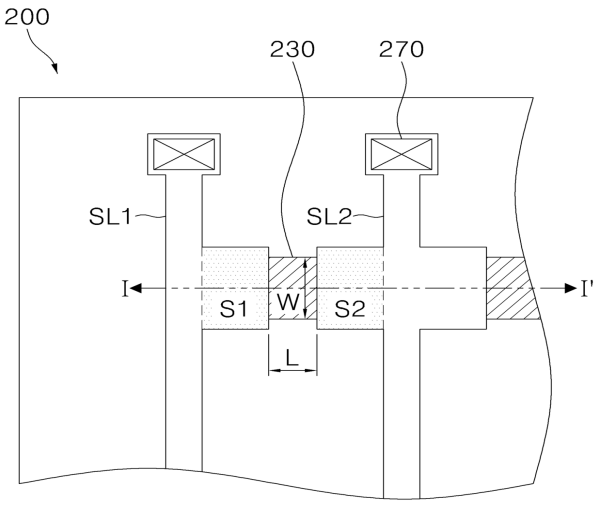
도면4



도면5



专利名称(译)	具有桥式静电分散结构的液晶显示装置		
公开(公告)号	KR1020080034546A	公开(公告)日	2008-04-22
申请号	KR1020060100596	申请日	2006-10-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE HONG SEOK 이홍석 KIM HYUNG JUN 김형준 HONG SUNG SU 홍성수 KIM HYUNG SEOK 김형석		
发明人	이홍석 김형준 홍성수 김형석		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/136286 G02F2202/22		
代理人(译)	KWON，HYUK SOO SE JUN OH 宋，云何		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器，尤其涉及一种具有桥接式静电耗散结构的液晶显示器。如果施加包括形成的信号线的电压并且其中两端的信号线施加静电放电保护部分的电压大于阈值电压，则相应的重叠的重叠部分将相邻的信号线电连接到静电放电保护部分的两端和形成在薄膜晶体管基板上的多个静电放电保护部分和薄膜晶体管基板。并且阈值电压由区域或重叠部分的形状控制。