



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2007년12월18일  
 (11) 등록번호 10-0786753  
 (24) 등록일자 2007년12월11일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2007-0037317

(22) 출원일자 2007년04월17일

심사청구일자 2007년04월17일

(56) 선행기술조사문헌

KR1020030042076 A

(73) 특허권자

주식회사 오킨스전자

경기도 의왕시 오전동 196-5 벽산선영테크노피아 6층

(72) 발명자

전진국

경기 의왕시 오전동196-5 벽산 선영 테크노피아 10층

전형일

경기 용인시 수지구 신봉동 870 신봉LG빌리지 509동 1801호

(뒷면에 계속)

(74) 대리인

조희원

전체 청구항 수 : 총 6 항

심사관 : 반성원

**(54) 평면표시장치의 화소상태 검출 장치 및 그 장치 제조 방법**

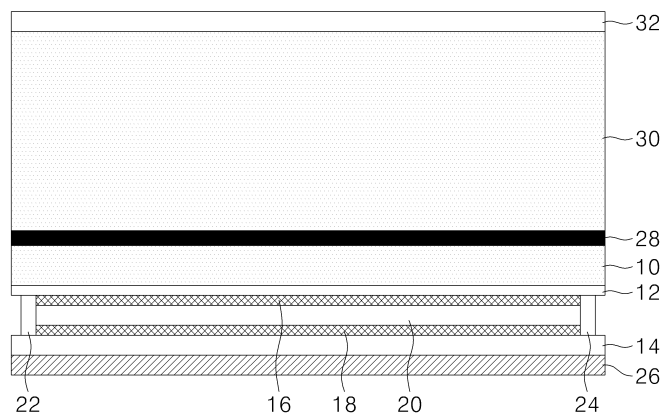
**(57) 요약**

본 발명은 능동 매트릭스형 액정표시장치의 생산 공정에서 TFT 기판 상의 각 소자의 전기적 이상 유무를 TNLC의 전기 광학적 특성을 이용해서 검출함으로써 해당 화소의 양불 여부를 검출하도록 하는 평면표시장치의 화소상태 검출 장치 및 그 장치 제조 방법에 관한 것이다.

이와 같은 본 발명은 평면표시장치의 화소상태 검출 장치에 TNLC를 사용함으로써 평면표시장치와 검출 장치 간에 형성된 전기장에 반응하는 액정의 감도가 향상된다. 따라서 평면표시장치와 검출 장치 간의 에어갭(air gap)을 증가시킬 수 있으므로 평면표시장치 위에 존재하는 파티클에 의해 검출 장치가 파손되는 것을 방지할 수 있다. 또한, 향상된 감도로 평면표시장치에 형성된 TFT 소자 간 미세한 특성 차이를 감지할 수 있고, 화소 불량 및 인접 화소 간 특성 차이에 의해 나타나는 얼룩까지 검출할 수 있다.

아울러, 파티클에 의해 검출 장치가 파손되는 것을 방지함으로써 TFT 액정표시장치 제조 라인에서 그 검출 장치 파손에 따른 교체 비용과 장비 다운 타임(down time)의 감소를 통해 생산성이 증대된다.

**대표도** - 도2



(72) 발명자

**서명기**

경기 이천시 부발읍 응암리 97 이화아파트 103동  
1409호

**김영훈**

경기 용인시 기흥구 중동 참솔마을 월드메르디앙  
104동 1301호

**박영식**

경기 이천시 갈산동 468-1 우성아파트 101동 1102  
호

**윤영룡**

경기 용인시 수지구 신봉동 LG자이2차 아파트 222  
동 204호

**특허청구의 범위**

**청구항 1**

상부 유리 이면에 투명전극과 상부 배향막이 형성되고, 하부 유리 표면에 하부 배향막이 형성되며, 상기 상부 배향막과 하부 배향막 사이에 TNLC이 형성되고, 상기 하부 유리 이면에 반사막이 형성되며, 상기 상부 유리 표면에 유리 블록 및 편광판이 차례로 형성되어 검출장치를 구성하고,

상기 검출장치의 투명 전극과 화소상태 검출대상인 평면표시장치의 공통단자를 직류 전원으로 인가되게 하여, 상기 검출장치와 상기 평면표시장치의 복수 화소 사이에 나타나는 각각의 전계 차이를 검출하도록 된 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치.

**청구항 2**

상부 유리 이면에 투명전극과 상부 배향막이 형성되고, 하부 유리 표면에 하부 배향막이 형성되며, 상기 상부 배향막과 하부 배향막 사이에 TNLC이 형성되고, 상기 하부 유리 이면에 반사막이 형성되며, 상기 상부 유리 표면에 편광판 및 유리블록이 차례로 형성되어 검출장치를 구성하고,

상기 검출장치의 투명 전극과 화소상태 검출대상인 평면표시장치의 공통단자를 직류 전원으로 인가되게 하여, 상기 검출장치와 상기 평면표시장치의 복수 화소 사이에 나타나는 각각의 전계 차이를 검출하도록 된 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치.

**청구항 3**

청구항 1 또는 청구항 2에 있어서,

상기 투명 전극은 인접한 픽셀 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상인 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치.

**청구항 4**

- (a) 상부 유리의 하측 표면에 투명 전극을 형성하는 단계;
- (b) 상기 투명 전극의 표면 및 하부 유리의 상측 표면, 양측의 일부 영역을 제외한 영역에 상부, 하부 배향막을 각각 형성하는 단계;
- (c) 상기 상부, 하부 배향막의 표면을 러빙하는 단계;
- (d) 상기 상부, 하부 유리를 상기 상부, 하부 배향막이 서로 마주보도록 합착하는 단계;
- (e) 상기 상부, 하부 배향막 사이에 TNLC를 주입하는 단계;
- (f) 상기 상부, 하부 배향막 및 상기 TNLC의 양측에 실린트를 실링하는 단계;
- (g) 상기 하부 유리를 슬리밍하는 단계;
- (h) 상기 하부 유리의 표면에 반사막을 형성하는 단계;
- (i) 상기 상부 유리의 표면에 유리 블록을 형성하는 단계;
- (j) 상기 유리 블록의 표면에 편광판을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치 제조 방법.

**청구항 5**

- (a) 상부 유리의 하측 표면에 투명 전극을 형성하는 단계;
- (b) 상기 투명 전극의 표면 및 하부 유리의 상측 표면, 양측의 일부 영역을 제외한 영역에 상부, 하부 배향막을 각각 형성하는 단계;
- (c) 상기 상부, 하부 배향막의 표면을 러빙하는 단계;

- (d) 상기 상부, 하부 유리를 상기 상부, 하부 배향막이 서로 마주보도록 합착하는 단계;
- (e) 상기 상부, 하부 배향막 사이에 TNLC를 주입하는 단계;
- (f) 상기 상부, 하부 배향막 및 상기 TNLC의 양측에 실린트를 실링하는 단계;
- (g) 상기 하부 유리를 슬리밍하는 단계;
- (h) 상기 하부 유리의 표면에 반사막을 형성하는 단계;
- (i) 상기 상부 유리의 표면에 편광판을 형성하는 단계;
- (j) 상기 편광판의 표면에 유리 블록을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치 제조 방법.

**청구항 6**

청구항 4 또는 청구항 5에 있어서,

상기 단계 (a)에서 상기 투명 전극은 인접한 픽셀 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상으로 형성된 것을 특징으로 하는 평면표시장치의 화소상태 검출 장치 제조 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <20> 본 발명은 평면표시장치(flat-panel display)의 화소(pixel)상태 검출 장치 및 그 장치 제조 방법에 관한 것으로, 특히, 능동 매트릭스형 액정표시장치(AMLCD; Active Matrix Liquid Crystal Display)의 생산 공정에서 TFT(thin film transistor, 박막 트랜지스터) 기판 상의 각 소자의 전기적 이상 유무를 검출함으로써 해당 화소의 상태를 검출하도록 하는 장치 및 그 장치를 제조하는 방법에 관한 것이다.
- <21> 미국특허 제5406213호에서 PDLC(Polymer Dispersed Liquid Crystal, 고분자 분산형 액정)를 이용하여 평면표시장치를 검사하는 장치의 동작 원리를 보면 다음과 같다.
- <22> 상기 미국특허 제5406213호에서 평면표시장치를 검사하는 장치는 반사막, 하부 ITO(indium-tin oxide, 투명 전극), PDLC층, 및 상부 ITO가 차례로 적층된 구조를 구비한다. 상기 반사막, 하부 ITO, PDLC층, 및 상부 ITO은 도면 중에 도시되지 않음.
- <23> 이와 같은 구조에서 하부, 상부 ITO에 전압을 인가하지 않을 경우 PDLC가 불균일하게 정렬된다. 따라서 상부 ITO 측으로부터 제공되는 입사광이 그 상부 ITO에서 산란된다.
- <24> 반면, 하부, 상부 ITO에 전압을 인가할 경우 PDLC가 균일하게 정렬된다. 따라서 상부 ITO 측으로부터 제공되는 입사광이 상부 ITO, PDLC층, 및 하부 ITO를 차례로 투과하고 반사막에 의해 반사된다.
- <25> 이와 같은 동작 원리를 이용하여 평면표시장치의 각 화소에 각기 대응하는 각 회로의 불량 여부를 검출할 수 있다.
- <26> 즉, 복수의 화소가 매트릭스 형태로 배열된 평면표시장치(도면 중에 도시되지 않음)의 표면에 상기 검사 장치를 그 평면표시장치의 표면과 일정 간격을 유지하도록 위치시킨다. 그 평면표시장치와 검사 장치 간에 고전압을 인가한다.
- <27> 이에 따라, 평면표시장치의 불량 화소 영역에서, 그 불량 화소에 대응하는 TFT의 전기적 특성이 좋지 않기 때문에, 불량 화소 영역의 PDLC층에 전기장이 형성되지 않는다. 따라서 불량 화소 영역의 PDLC가 균일하게 정렬되지 않으므로 결국, 불량 화소 영역에서 검사 장치의 반사율이 저하된다.
- <28> 반면, 평면표시장치의 정상 화소 영역에서, 그 정상 화소에 대응하는 TFT의 전기적 특성이 좋기 때문에, 정상 화소 영역의 PDLC층에 전기장이 양호하게 형성된다. 따라서 정상 화소 영역의 PDLC가 균일하게 정렬되므로

결국, 정상 화소 영역에서 검사 장치의 반사율이 증가된다.

- <29> 이 후, 기 설치된 CCD 카메라(charge-coupled device camera)는 그 검사 장치로부터 반사되는 빛의 세기에 대응하는 전기적인 신호를 생성한다.
- <30> 기 설치된 영상 처리기는 CCD 카메라로부터 제공되는 빛의 세기에 대응하는 전기적인 신호를 처리하여, 평면표시장치에 형성된 각 TFT 어레이 소자에 각기 대응하는 각 화소의 밝기에 따른 영상을 화면에 디스플레이(display)한다.
- <31> 그러나 이와 같은 검사 장치에 구비된 PDLC가 전기장에 반응하기 위해서는 수 마이크로미터 정도의 거리(air gap)가 필요하기 때문에, 그 검사 장치와 검사 대상인 평면표시장치 사이를 수 마이크로미터 정도로 유지시켜야 한다. 따라서 평면표시장치 위의 미세 파티클(particle)에 의해 검사 장치가 파손되는 결점이 있다.
- <32> 또한, PDLC 특성상 LC 대비 감도(Sensitivity)가 떨어지기 때문에, 평면표시장치와 검사 장치 사이에 고전압을 가해야 한다. 그 평면표시장치와 검사 장치 사이에 고전압이 가해지더라도 형성되는 전계가 작기 때문에, 검사 장치와 평면표시장치 사이의 거리가 작아야 한다. 결국, 전술된 바와 같이 검사 장치와 평면표시장치 사이의 거리가 작으므로 평면표시장치 위의 미세 파티클에 의해 검사 장치가 파손된다.
- <33> 도 1은 종래의 PDLC를 사용한 화소상태 검출 장치의 투과율을 나타낸 그래프로, PDLC는 검사 대상인 평면표시장치와 검출 장치 간의 에어 갭(air gap) 12 $\mu$ m, 바이어스 전압(bias voltage) 200V 근방에서 10au/V 감도를 갖으며, 하기에 기술될 본 발명에 따른 TNLC(twisted-nematic liquid crystal)보다 감도가 상당히 떨어지는 것을 알 수 있다.

**발명이 이루고자 하는 기술적 과제**

- <34> 본 발명은 전술한 과제를 해결하기 위하여 안출한 것으로, 능동 매트릭스형 액정표시장치의 생산 공정에서 TFT 기관 상의 각 소자의 전기적 이상 유무를 TNLC의 전기 광학적 특성을 이용해서 검출함으로써 해당 화소의 양불여부를 검출하도록 하는 평면표시장치의 화소상태 검출 장치 및 그 장치 제조 방법을 제공하는데 그 목적이 있다.

**발명의 구성 및 작용**

- <35> 이와 같은 목적을 달성하기 위하여,
- <36> 본 발명의 일 형태에 따르면, 반사막, 하부 유리, 하부 배향막, TNLC, 상부 배향막, 투명 전극, 및 상부 유리가 차례로 적층되고; 상기 상부 유리 표면에 유리 블록(glass block) 및 편광판이 차례로 적층된 것이 제공된다.
- <37> 바람직하게는 상기 투명 전극은 인접한 픽셀(pixel) 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상인 것이 좋다.
- <38> 본 발명의 다른 형태에 따르면, 반사막, 하부 유리, 하부 배향막, TNLC, 상부 배향막, 투명 전극, 및 상부 유리가 차례로 적층되고; 상기 상부 유리 표면에 편광판 및 유리 블록이 차례로 적층된 것이 제공된다.
- <39> 바람직하게는 상기 투명 전극은 인접한 픽셀 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상인 것이 좋다.
- <40> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 상세히 설명하면 다음과 같다.
- <41> 도 2는 본 발명에 따른 평면표시장치의 화소상태 검출 장치의 일 실시예를 나타낸 단면도이다.
- <42> 이와 같은 검출 장치는 반사막(26), 하부 유리(두께 80 $\mu$ m)(14), 하부 배향막(PI(Polyimide, 폴리아미드))(18), 액정(TNLC)(20), 상부 배향막(PI)(16), 투명 전극(두께가 400Å인 ITO)(12), 및 상부 유리(10)가 차례로 적층된다. 이때 하부 배향막(18), 액정(20), 및 상부 배향막(16)의 양측은 실링(sealing)된다.
- <43> 상부 유리(10) 표면에 접착층(28)에 의해 유리 블록(30)이 접착되고, 그 유리 블록(30) 위에 편광판(32)이 부착된다. 이때 편광판(32)은 유리 블록(30) 위에 부착되는 대신에 상부 유리(10) 위에 부착될 수 있다. 나머지 구조는 전술된 것과 같다.
- <44> 상기 투명 전극(12)은 인접한 픽셀 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상으로 이루어진다.

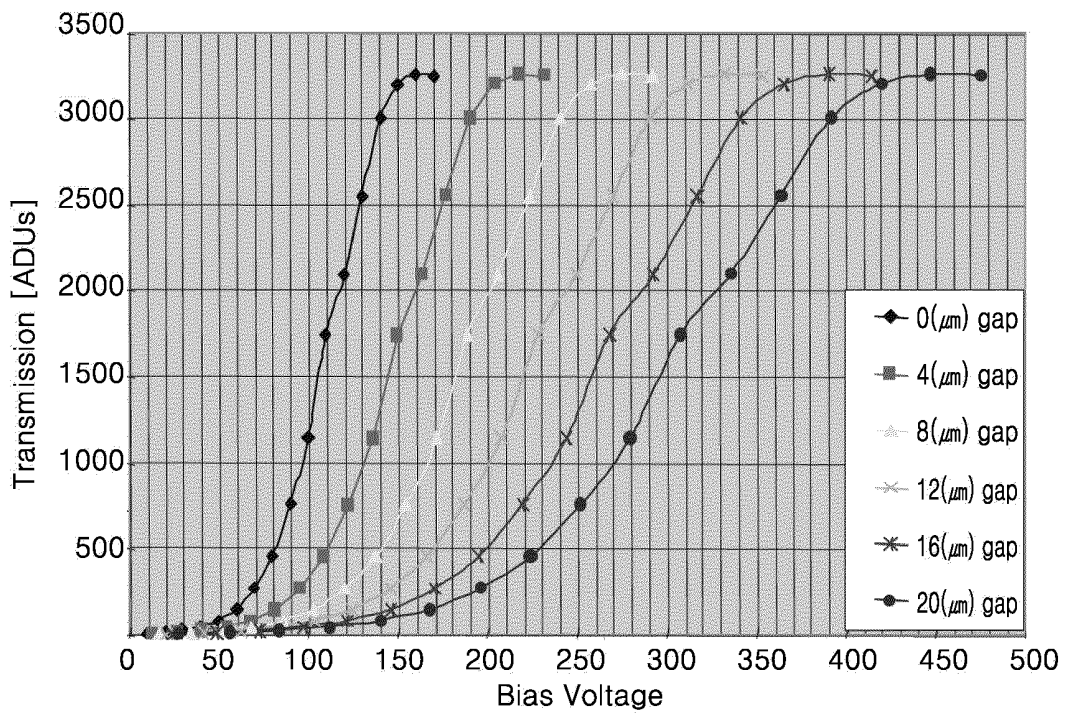
- <45> 이와 같은 평면표시장치의 화소상태 검출 장치의 제조 방법을 각 단계별로 보면 다음과 같다.
- <46> 먼저 상부 유리(코닝사 E2K 0.5t(두께 0.5mm))(10)의 하측 표면에 투명 전극(ITO)(12)을 스퍼터링 방식을 사용하여 400Å 두께로 증착한다.
- <47> 이후 도 6과 같이 투명 전극(12)을 패터닝하고 불필요한 부분을 식각(Etching)하여, 투명 전극(12)이 인접한 픽셀 간에 모서리가 서로 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상이 되도록 한다. 이와 같이 투명 전극(12)을 인접한 픽셀(pixel) 간에 모서리가 연결된 매트릭스 형태의 복수의 사각형 픽셀로 이루어진 형상으로 형성함으로써 본 발명에 따른 화소상태 검출의 분해능이 개선된다. 상기 각기의 사각형 픽셀의 크기는  $10 \times 10 \mu\text{m}$ 가 적당하고 사각형 픽셀의 간격은  $5 \mu\text{m}$ 가 적당하다. 여기서 도면 부호 122는 ITO이고 도면 부호 124는 절연체이다.
- <48> 투명 전극(12)의 표면 및 하부 유리(두께  $100 \mu\text{m}$  이하)(14)의 상측 표면, 양측의 일부 영역을 제외한 영역에 후공정의 액정(20)에 배향력을 만들어 주는 PI를 각기 코팅(coating)하여 상부, 하부 배향막(16, 18)을 각각 형성한다. 상기 양측의 일부 영역은 후에 액정(20)을 실링할 영역이다.
- <49> 광효율이 최대가 되도록 상부, 하부 배향막(16, 18)의 표면을 예로, 55도로 러빙(rubbing)한다.
- <50> 상부, 하부 유리(10, 14)를 상부, 하부 배향막(16, 18)이 서로 마주보도록 액정(20)의 셀갭  $3.9 \mu\text{m}$ 로 합착한다. 또한, 액정(20)의  $\Delta \epsilon$ 은 8.8이고  $\Delta n$ 은 0.101이다.
- <51> 상부, 하부 배향막(16, 18) 사이에 액정(20)을 주입한다. 액정(20)은 저전압으로 구동하는 TNLC를 사용한다.
- <52> 상부, 하부 배향막(16, 18) 및 액정(20)의 양측에 실런트(sealant)(22, 24)를 실링한다.
- <53> 하부 유리(14)를 두께가  $100 \mu\text{m}$  이하로 되도록 슬리밍(slimming)한다. 슬리밍 방법으로는 식각 및 폴리싱(Polishing)이 있는데, 이 중에 한가지를 사용한다. 하부 유리(14)의 슬리밍은 최대한 얇게 하는 것이 중요하지만, 그 하부 유리(14)의 파손 및 가공 편차를 감안하여, 하부 유리(14)의 두께가  $80 \mu\text{m}$ 가 되도록 슬리밍하는 것이 좋다.
- <54> 하부 유리(14)의 표면에 특정 파장 예로, 레드(red) 파장대(660nm)를 반사시키는 반사막(26)을 코팅한다.
- <55> 상부 유리(10)의 표면에 접착층(28)을 사용하여 유리 블록(30)을 접착한다.
- <56> 유리 블록(30)의 표면에 25도의 편광판(32)을 부착한다. 이때 25도의 편광판(32)을 유리 블록(30)의 표면에 부착하는 대신 상부 유리(10)의 표면에 부착할 수 있다. 나머지 공정은 전술된 것과 같다.
- <57> 이와 같은 본 발명에 따른 평면표시장치의 화소상태 검출 장치의 동작을 보면 다음과 같다.
- <58> 도 3은 도 2에 도시된 평면표시장치의 화소상태 검출 장치의 동작 원리를 나타낸 도면이다.
- <59> 먼저, 도 3의 좌측 도면은 투명 전극과 테스트용 평면표시장치 간에 직류 전압이 인가되지 않았을 경우의 액정 거동 및 광로를 나타낸 것으로, 액정은 초기 꼬임상태를 유지하게 되므로 위에서 입사된 빛이 반사막을 통해 반사되지 않은 상태를 보이고 있다. 즉, 편광판을 통해 입사된 빛이 액정층을 통과하고 반사막에 의해 반사되며, 다시 액정층을 통과하면서 90도를 유지한다. 따라서 입사된 빛이 반사막에 의해 반사되고 액정을 통과할 경우 편광판과 이루는 각도 때문에 결국, 편광판을 투과할 수 없다.
- <60> 다음, 도 3의 우측 도면은 투명 전극과 테스트용 평면표시장치 간에 직류 전압이 인가되었을 경우의 액정 거동 및 광로를 나타낸 것으로, 액정이 거동하여 광경로의 변화가 없기 때문에 결국, 입사된 빛이 반사막에 의해 그대로 반사되고 편광판을 통과하게 된다. 이와 같이 통과된 빛은 광학 장치를 거쳐 CCD 카메라에 감지된 후 이미지 처리기에 의해 이미지 처리된다. 그 이미지 처리된 신호에 대응하는 영상이 화면에 디스플레이됨으로써 사용자는 테스트용 평면표시장치에 형성된 화소 및 TFT 등의 불량 여부를 시각적으로 용이하게 확인할 수 있다.
- <61> 도 4는 도 2에 도시된 평면표시장치의 화소상태 검출 장치를 평면표시장치의 화소상태 검출 시스템에 적용한 예를 나타낸 도면이다. 이때, 검출 장치(310)는 도 2에 도시된 평면표시장치의 화소상태 검출 장치를 의미한다.
- <62> 먼저, 검출 장치(310)에 구비된 투명 전극(12) 및 검사 대상인 평면표시장치(300)에 형성된 TFT 어레이 기관의 공통(common) 단자 간에 직류 전원(바이어스 전압)(312)을 인가하고, 평면표시장치(300)에 형성된 복수의 화소(302, 304, 306)에 각기 대응하는 복수의 TFT를 구동시킨다. 이때, 검출 장치(310)는 평면표시장치(300)의 표면에 근접되어 있는 상태이다.



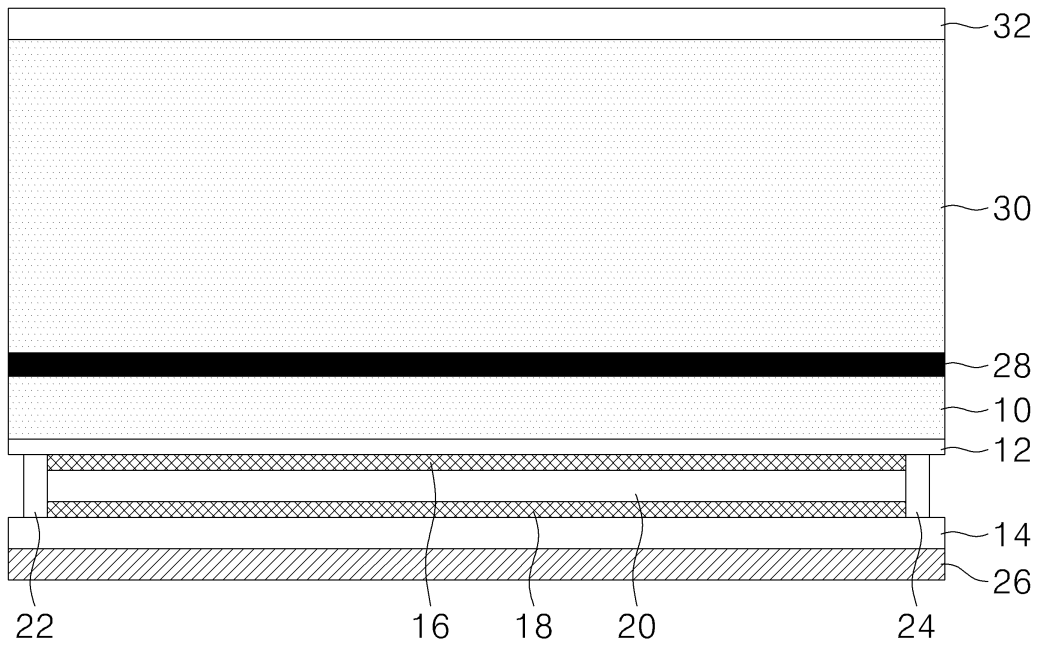
- |      |                  |                |
|------|------------------|----------------|
| <11> | 22, 24 : 실런트     | 26 : 반사막       |
| <12> | 28 : 접착층         | 30 : 유리 블록     |
| <13> | 32 : 편광판         | 122 : ITO      |
| <14> | 124 : 절연체        | 300 : 평면표시장치   |
| <15> | 302, 306 : 정상 화소 | 304 : 불량 화소    |
| <16> | 308 : 전계         | 310 : 검출 장치    |
| <17> | 312 : 직류 전원      | 314 : 광원       |
| <18> | 316 : 광분리기       | 318 : 텔레센트릭 렌즈 |
| <19> | 320 : CCD 카메라    | 322 : 영상 처리기   |

도면

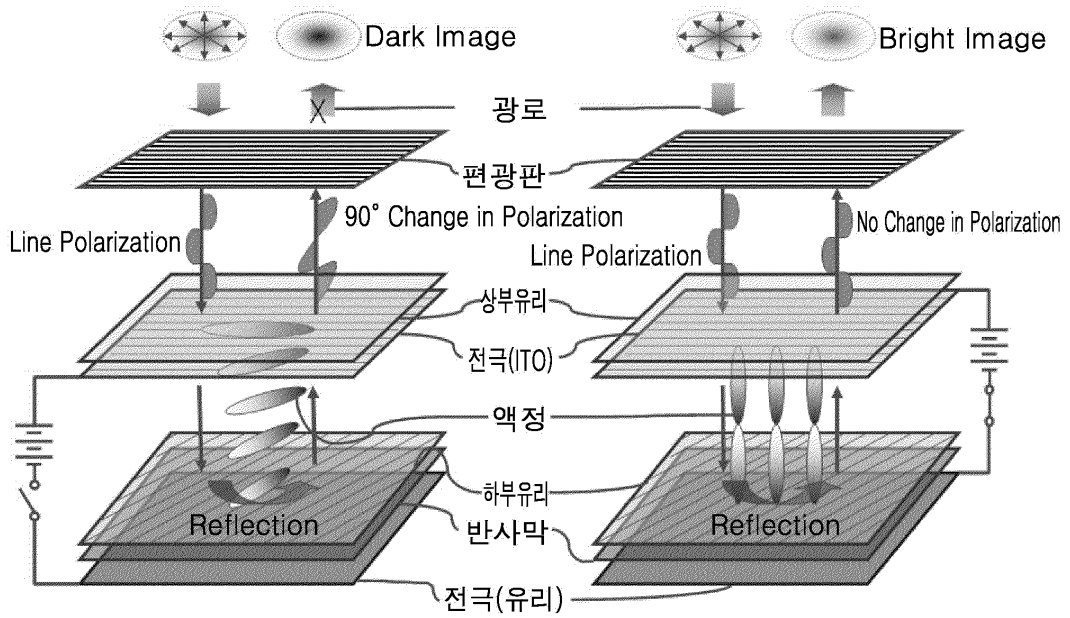
도면1



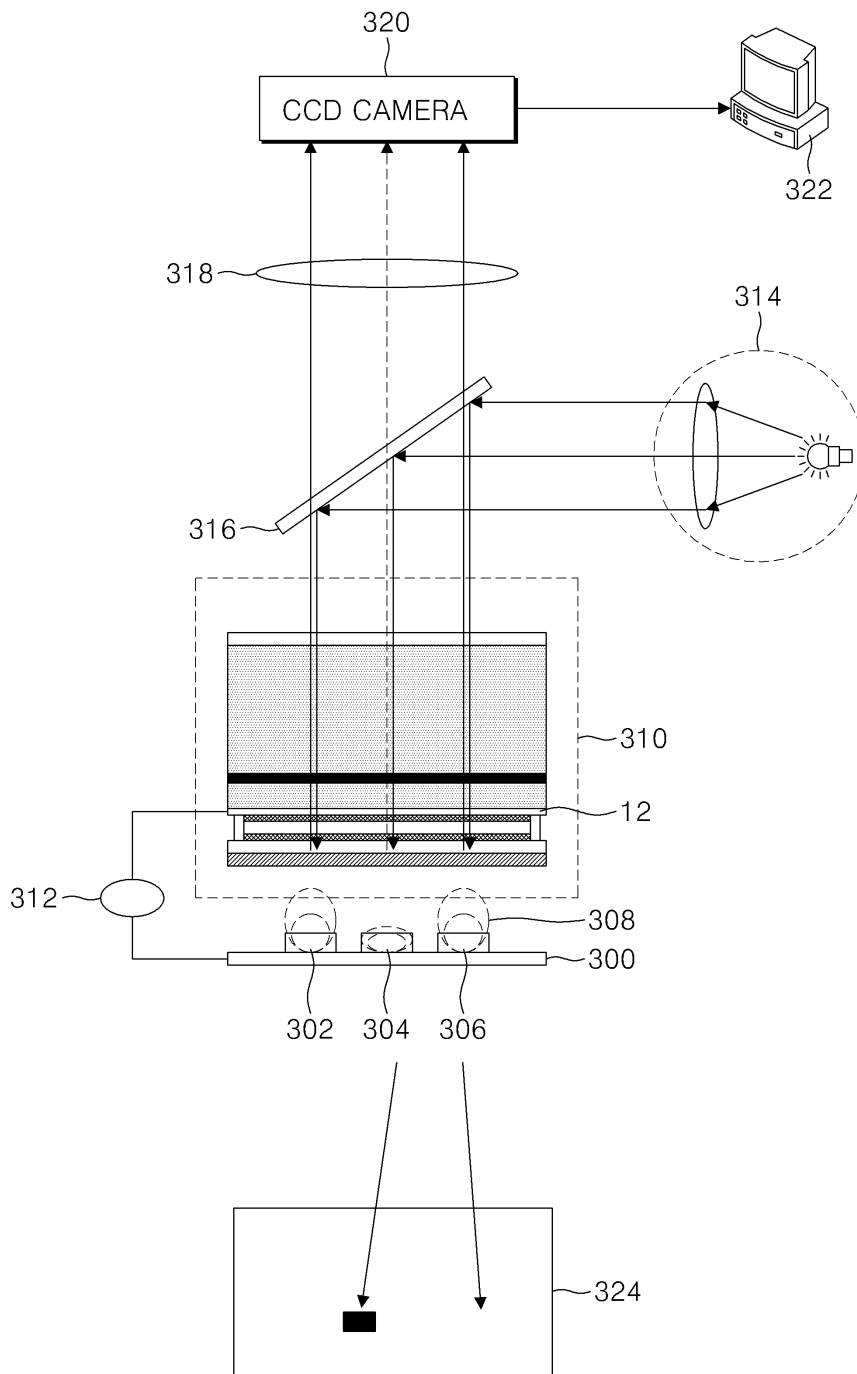
도면2



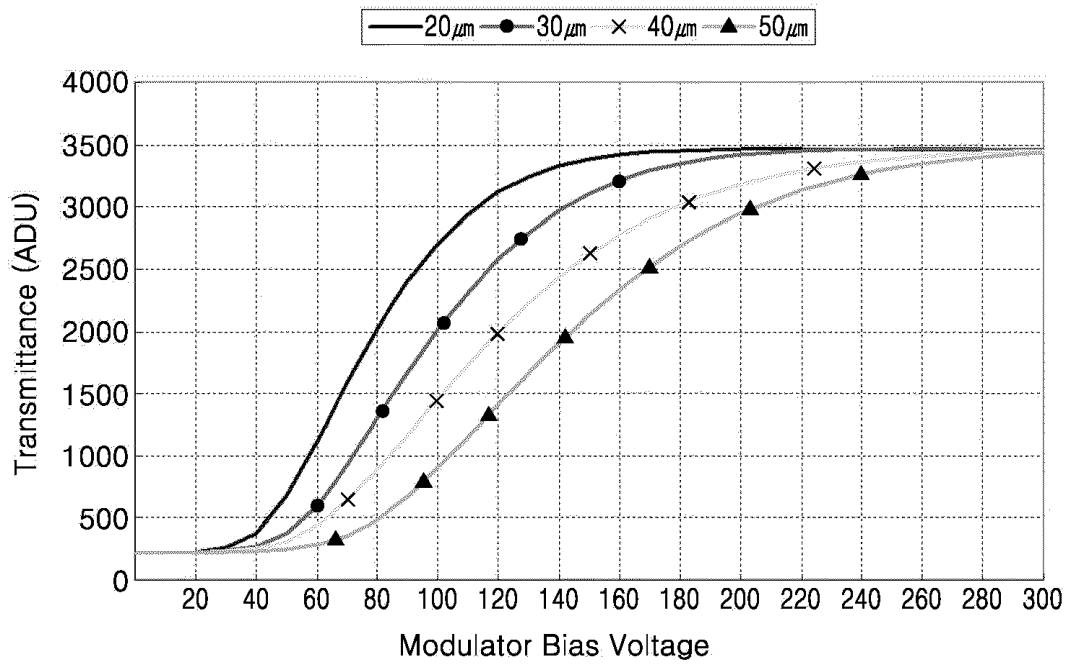
도면3



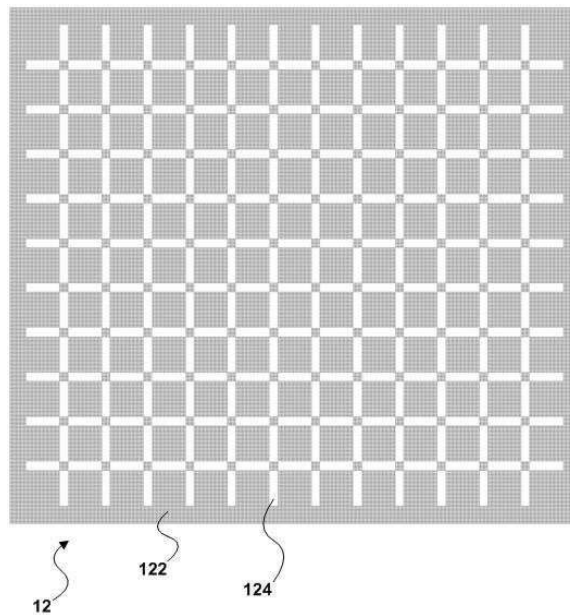
도면4



도면5



도면6



专利名称(译)	用于检测平板显示设备的像素状态的设备和方法		
公开(公告)号	<a href="#">KR100786753B1</a>	公开(公告)日	2007-12-18
申请号	KR1020070037317	申请日	2007-04-17
申请(专利权)人(译)	哦，柏电子有限公司		
当前申请(专利权)人(译)	哦，柏电子有限公司		
[标]发明人	JUN JIN KOOK 전진국 JEON HYUNG IL 전형일 SEO MYUNG GI 서명기 KIM YOUNG HOON 김영훈 PARK YOUNG SHIK 박영식 YOON YOUNG RYONG 윤영룡		
发明人	전진국 전형일 서명기 김영훈 박영식 윤영룡		
IPC分类号	G02F1/1335 G02F1/13 G02F1/1362 G09G3/00 G01N21/88		
CPC分类号	G02F1/1309 G02F1/1362 G09G3/006 G01N21/88 G02F2001/136254		
代理人(译)	Johuiwon		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

提供一种用于检测平板显示装置中的像素状态的装置和用于制造该装置的方法，以使用TNLC（扭曲向列液晶）的电光特性来检查像素的电状态以检测是否像素是有效的或有缺陷的。检测装置包括透明电极（12）和形成在上玻璃基板（10）后表面上的上取向层（16），下取向层（18）形成在下玻璃基板的表面上（14），形成在上取向层和下取向层之间的TNLC，形成在下玻璃基板的后表面上的反射层（26），以及形成的玻璃块（30）和偏振板（32）在上玻璃基板的表面上。在检测装置的透明电极和平板显示装置的公共端子之间施加DC电压，从而分别检测检测装置和平板显示装置的多个像素之间的场差。

