

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0020204
G02F 1/136 (2006.01) (43) 공개일자 2006년03월06일

(21) 출원번호 10-2004-0068993
 (22) 출원일자 2004년08월31일

(71) 출원인 삼성전자주식회사
 경기도 수원시 영통구 매탄동 416

(72) 발명자 민경선
 충남 천안시 두정동 1593번지 대우3차 푸르지오아파트 304동 704호

(74) 대리인 정상빈
 김동진

심사청구 : 없음

(54) 액정 표시 장치용 박막 트랜지스터 기판

요약

액정 표시 장치용 박막 트랜지스터 기판이 제공된다. 박막 트랜지스터 기판은, 절연 기판과, 절연 기판 위에 형성되며 투명 도전 물질로 이루어진 제1 신호선과, 제1 신호선과 절연되어 교차하며 투명 도전 물질로 이루어진 제2 신호선과, 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터와, 박막 트랜지스터 위에 형성되어 있으며, 박막 트랜지스터의 소정 전극을 노출시키는 접촉 구멍을 갖는 보호막과, 접촉 구멍을 통하여 박막 트랜지스터의 소정 전극과 연결되어 있는 화소 전극을 포함하여 이루어진다.

내표도

도 1

색인어

박막 트랜지스터, ITO, IZO, 투명 도전 물질

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이다.

도 2는 도 1의 II-II'선을 따라 잘라 도시한 단면도이다.

도 3a 내지 도 6b는 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판을 제조하는 중간 과정을 그 공정 순서에 따라 도시한 박막 트랜지스터 기판의 배치도들 및 단면도들이다.

도 7은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이다.

도 8은 도 7의 VIII-VIII'선을 따라 잘라 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 박막 트랜지스터 기판에 관한 것으로, 더욱 상세하게는 투명 배선이 형성된 액정 표시 장치용 박막 트랜지스터 기판에 관한 것이다.

액정 표시 장치는 일반적으로 공통 전극과 컬러 필터(color filter) 등이 형성되어 있는 상부 기판과 박막 트랜지스터와 화소 전극 등이 형성되어 있는 하부 기판 사이에 액정 물질을 주입해 놓고 화소 전극과 기준 전극에 서로 다른 전위를 인가함으로써 전계를 형성하여 액정 분자들의 배열을 변경시키고, 이를 통해 빛의 투과율을 조절함으로써 화상을 표현하는 장치이다.

박막 트랜지스터 기판에서, 게이트 배선, 소스/드레인 전극 및 데이터 배선으로 금속 배선이 사용되고 있다.

액정 표시 장치에서 배선은 신호가 전달되는 수단이며, 이 신호 지연을 최소화하는 것이 요구된다. 특히, 액정 표시 장치가 TV 등과 같이 대형화되고 있는 추세이므로, 신호 지연 현상을 방지하기 위하여 저저항을 갖는 배선 설계는 필수적이다.

종래에, 신호 지연을 방지하기 위하여 배선은 저저항을 가지는 금속 물질, 특히 알루미늄(Al) 또는 알루미늄 합금(Al alloy) 등과 같은 알루미늄 계열의 금속 물질을 사용하는 것이 일반적이었다.

또한, 전기 저항을 감소시키는 방법 중 하나로 금속 배선의 폭을 넓게 형성하거나, 중착되는 금속 배선의 두께를 두껍게 형성하는 방법과, 저저항 금속 배선을 사용하는 것이 전기 저항을 감소시키는 방법으로 알려져 있다.

그러나, 금속 배선의 폭을 증가시키면 액정 표시 장치의 요구 특성인 투과율이 감소하는 단점이 있고, 금속 배선의 두께를 증가시키면 단차 피복성(Step Coverage) 문제가 발생하여 배선이 오픈되는 경우가 있었다.

또, 저저항 금속을 이용한 배선의 적용은 식각액의 개발이 까다롭고 저저항 배선 금속이 용점이 낮은 특성으로 인하여 확산이 용이한 단점이 있어 하부막과의 접촉 저항 및 확산층이 문제가 될 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 저저항 배선 구조를 가지며, 패널의 투과율을 증대킬 수 있는 액정 표시 장치용 박막 트랜지스터 기판을 제공하는데 있다.

본 발명이 이루고자 하는 다른 기술적 과제는, 액정 표시 장치의 신호 배선들을 투명 도전 물질로 형성하는 액정 표시 장치용 박막 트랜지스터 기판을 제공하는데 있다.

발명의 구성 및 작용

상기한 기술적 과제들을 달성하기 위한 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판은, 절연 기판과, 상기 절연 기판 위에 형성되며, 투명 도전 물질로 이루어진 제1 신호선과, 상기 제1 신호선과 절연되어 교차하며, 투명 도전 물질로 이루어진 제2 신호선과, 상기 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터와, 상기 박막 트랜지스터 위에 형성되어 있으며, 상기 박막 트랜지스터의 소정 전극을 노출시키는 접촉 구멍을 갖는 보호막과, 상기 접촉 구멍을 통하여 상기 박막 트랜지스터의 소정 전극과 연결되어 있는 화소 전극을 포함하여 이루어진다.

이때, 상기 제1 신호선과 같은 층에 형성되며, 투명 도전 물질로 형성된 유지 용량용 배선을 더 포함할 수 있다.

또한, 상기 화소 전극의 너비는 200mm 내지 300mm이고, 상기 제1 및 제2 신호선의 선폭은 10mm 내지 100mm일 수 있다.

한편, 상기 투명 도전 물질은 ITO, IZO, ITZO 중 어느 하나인 것이 바람직하다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

먼저, 도 1 및 도 2를 참조하여, 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 설명한다.

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 2는 도 1의 II-II'선을 따라 잘라 도시한 단면도이다.

절연 기판(10) 위에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO 등의 투명 도전 물질 중 어느 하나로 이루어져 있는 게이트 배선(22, 24, 26)이 형성되어 있다. 이 때, 게이트 배선(22, 24, 26)은 신호선의 저저항 구현을 위하여 그 선폭이 충분히 넓게 형성된 것이 바람직하다. 예를 들어, 일반적인 액정 표시 장치의 화소의 너비를 200mm 내지 300mm로 가정하면, 상기 게이트 배선(22, 24, 26)의 선폭은 10mm 내지 100mm로 형성될 수 있다. 한편, 상기 ITO, IZO, ITZO는 가시 광선 범위에서 투명한 금속 산화 복합막이다.

한편, 본 실시예에서는 게이트 배선(22, 24, 26)을 형성하는 물질로 ITO, IZO, ITZO 등의 투명 도전 박막을 들고 있으나, 이외에도 ITO/IZO 또는 IZO/ITO와 같이 이중막 구조로도 형성될 수 있다.

게이트 배선(22, 24, 26)은 가로 방향으로 뻗어 있는 게이트선(22), 게이트선(22)의 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가받아 게이트선으로 전달하는 게이트 패드(24) 및 게이트선(22)에 연결되어 있는 박막 트랜지스터의 게이트 전극(26)을 포함한다.

기판(10) 위에는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(30)이 게이트 배선(22, 24, 26)을 덮고 있다.

게이트 전극(26)의 게이트 절연막(30) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(40)이 형성되어 있으며, 반도체층(40)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 등의 물질로 만들어진 저항성 접촉층(55, 56)이 각각 형성되어 있다.

저항성 접촉층(55, 56) 및 게이트 절연막(30) 위에는 게이트 배선(22, 24, 26)과 마찬가지로 ITO, IZO, ITZO 등의 투명 도전 물질 중 어느 하나로 이루어져 있는 데이터 배선(62, 65, 66, 68)이 형성되어 있다. 이 때, 데이터 배선(62, 65, 66, 68)은 신호선의 저저항 구현을 위하여 그 선폭이 충분히 넓게 형성된 것이 바람직하다. 예를 들어, 일반적인 액정 표시 장치의 화소의 너비를 200mm 내지 300mm로 가정하면, 상기 데이터 배선(62, 65, 66, 68)의 선폭은 10mm 내지 100mm로 형성될 수 있다.

한편, 본 실시예에서는 데이터 배선(62, 65, 66, 68)을 형성하는 물질로 ITO, IZO, ITZO 등의 투명 도전 박막을 들고 있으나, 이외에도 ITO/IZO 또는 IZO/ITO와 같이 이중막 구조로도 형성될 수 있다.

데이터 배선(62, 65, 66, 68)은 세로 방향으로 형성되어 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62), 데이터선(62)의 분지이며 저항성 접촉층(54)의 상부까지 연장되어 있는 소스 전극(65), 데이터선(62)의 한쪽 끝에 연결되어 있으며 외부로부터의 화상 신호를 인가받는 데이터 패드(68), 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 하여 소스 전극(65)의 반대쪽 저항성 접촉층(56) 상부에 형성되어 있는 드레인 전극(66)을 포함한다.

데이터 배선(62, 65, 66, 68) 및 이들이 덮지 않는 반도체층(40) 상부에는 질화규소(SiNx), 등의 무기 절연물이나 수지 등의 유기 절연물로 이루어진 보호막(70)이 형성되어 있다.

보호막(70)에는 드레인 전극(66) 및 데이터 패드(68)를 각각 드러내는 접촉 구멍(76, 78)이 형성되어 있으며, 게이트 절연막(30)과 함께 게이트 패드(24)를 드러내는 접촉 구멍(74)이 형성되어 있다.

보호막(70) 위에는 접촉 구멍(76)을 통하여 드레인 전극(66)과 전기적으로 연결되어 있으며 화소 영역에 위치하는 화소 전극(82)이 형성되어 있다. 또한, 보호막(70) 위에는 접촉 구멍(74, 78)을 통하여 각각 게이트 패드(24) 및 데이터 패드(68)와 연결되어 있는 보조 게이트 패드(86) 및 보조 데이터 패드(88)가 형성되어 있다. 여기서, 화소 전극(82)과 보조 게이트 패드(86) 및 보조 데이터 패드(88)는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)로 이루어져 있다.

여기서, 화소 전극(82)은 도1 및 도2에서 보는 바와 같이, 전단 게이트선(22)과 중첩되어 유지 축전기를 이루며, 유지 용량이 부족한 경우에는 게이트 배선(22, 24, 26)과 동일한 층에 유지 용량용 배선을 추가할 수도 있다.

또, 화소 전극(82)은 데이터선(62)과도 중첩하도록 형성하여 개구율을 극대화할 수 있다. 이처럼 개구율을 극대화하기 위하여 화소 전극(82)을 데이터선(62)과 중첩시켜 형성하더라도 보호막(70)을 저유전율 CVD막 등으로 형성하면 이들 사이에서 형성되는 기생 용량은 문제가 되지 않을 정도로 작게 유지할 수 있다.

상술한 바와 같이 본 발명의 제1 실시예에 따르면, ITO, IZO, ITZO와 같은 투명 도전 물질로 이루어진 상기 게이트 배선(22, 24, 26) 및 데이터 배선(62, 65, 66, 68)의 선폭이 넓게 형성되어 있다. 즉, 신호선의 선폭이 넓게 형성되어 배선 저항이 감소하고, 이에 따라 신호 지연 현상을 방지할 수 있다. 이때, 상기 게이트 배선(22, 24, 26) 및 데이터 배선(62, 65, 66, 68)은 투명 도전 물질로 형성되어 패널의 투과율을 증대시킬 수 있다.

또한, 종래의 금속 배선을 사용할 경우, 액정 패널의 투과율을 개선하기 위해 선폭을 좁게 형성하고, 배선의 두께를 두껍게 형성하므로써 발생될 수 있는 단차 피복성(step coverage)의 결함 및 다른 막과의 접착성 등이 개선될 수 있다.

그러면, 이러한 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법에 대하여 도3a 내지 도6b와 앞서의 도1 및 도2를 함께 참조하여 상세히 설명한다.

먼저, 도3a 및 3b에 도시한 바와 같이, 기판(10) 위에 투명 도전 물질인 ITO나 IZO, 또는 ITZO 박막을 증착하고, 사진 식각하여 게이트선(22), 게이트 전극(26) 및 게이트 패드(24)를 포함하는 가로 방향으로 뻗어 있는 게이트 배선(22, 24, 26)을 형성한다. 이 때, 투명 도전 박막은 스퍼터링(sputtering) 등의 방법으로 데포지션(deposition)하여 형성한다. 또한, 게이트 배선(22, 24, 26)은 신호선의 저저항 구현을 위하여 그 선폭을 충분히 넓게 한정하여 형성하는 것이 바람직하다.

다음, 도4a 및 4b에 도시한 바와 같이, 질화 규소로 이루어진 게이트 절연막(30), 비정질 규소로 이루어진 반도체층(40), 도핑된 비정질 규소층(50)의 삼층막을 연속하여 적층하고, 반도체층(40)과 도핑된 비정질 규소층(50)을 사진 식각하여 게이트 전극(24) 상부의 게이트 절연막(30) 위에 반도체층(40)과 저항성 접촉층(50)을 형성한다.

다음, 도5a 내지 5b에 도시한 바와 같이, 투명 도전 물질인 ITO나 IZO, 또는 ITZO 박막을 증착하고 사진 식각하여 게이트선(22)과 교차하는 데이터선(62), 데이터선(62)과 연결되어 게이트 전극(26) 상부까지 연장되어 있는 소스 전극(65), 데이터선(62)은 한쪽 끝에 연결되어 있는 데이터 패드(68) 및 소스 전극(64)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 마주하는 드레인 전극(66)을 포함하는 데이터 배선을 형성한다. 이 때, 투명 도전 박막은 스퍼터링(sputtering) 등의 방법으로 데포지션(deposition)하여 형성한다. 또한, 데이터 배선(62, 65, 66, 68)은 신호선의 저저항 구현을 위하여 그 선폭을 충분히 넓게 한정하여 형성하는 것이 바람직하다.

이어, 데이터 배선(62, 65, 66, 68)으로 가리지 않는 도핑된 비정질 규소층 패턴(50)을 식각하여 게이트 전극(26)을 중심으로 양쪽으로 분리시키는 한편, 양쪽의 도핑된 비정질 규소층(55, 56) 사이의 반도체층 패턴(40)을 노출시킨다.

이어, 노출된 반도체층(40)의 표면을 안정화시키기 위하여 산소 플라스마를 실시하는 것이 바람직하다.

다음으로, 도6a 및 6b에서 보는 바와 같이, 질화규소막, a-Si:C:O 막 또는 a-Si:O:F 막을 화학 기상 증착(CVD) 법에 의하여 성장시키거나 유기 절연막을 도포하여 보호막(70)을 형성한다.

이어, 사진 식각 공정으로 게이트 절연막(30)과 함께 보호막(70)을 패터닝하여, 게이트 패드(24), 드레인 전극(66) 및 데이터 패드(68)를 드러내는 접촉 구멍(74, 76, 78)을 형성한다.

다음, 마지막으로 도1 및 2에 도시한 바와 같이, ITO 또는 IZO막을 증착하고 사진 식각하여 제1 접촉 구멍(76)을 통하여 드레인 전극(66)과 연결되는 화소 전극(82)과 제2 및 제3 접촉 구멍(74, 78)을 통하여 게이트 패드(24) 및 데이터 패드(68)와 각각 연결되는 보조 게이트 패드(86) 및 보조 데이터 패드(88)를 형성한다.

이상과 같이 게이트 배선과 데이터 배선을 투명 도전 물질로 형성하고, 그 선폭을 넓게 한정하여 형성하므로써 저저항 배선을 구현함과 동시에 패널의 투과율을 증대시킬 수 있다.

다음은, 도 7 내지 도 8을 참조하여, 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 구조를 설명한다.

도 7은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 배치도이고, 도 8는 도 7의 VIII-VIII'선을 따라 잘라 도시한 단면도이다.

먼저, 절연 기판(10) 위에 제1 실시예와 동일하게 ITO, IZO, ITZO 등의 투명 도전 물질 중 어느 하나로 이루어져 있는 게이트 배선(22, 24, 26)이 형성되어 있다. 게이트 배선은 게이트선(22), 게이트 패드(24) 및 게이트 전극(26)을 포함한다.

기판(10) 위에는 게이트선(22)과 평행하게 유지 전극선(28)이 형성되어 있다. 유지 전극선(28) 역시 ITO, IZO, ITZO 등의 투명 도전 물질 중 어느 하나로 이루어져 있다. 유지 전극선(28)은 후술할 화소 전극(82)과 연결된 유지 축전기용 도전체 패턴(68)과 중첩되어 화소의 전하 보존 능력을 향상시키는 유지 축전기를 이루며, 후술할 화소 전극(82)과 게이트선(22)의 중첩으로 발생하는 유지 용량이 충분할 경우 형성하지 않을 수도 있다. 유지 전극선(28)에는 상부 기판의 공통 전극과 동일한 전압이 인가되는 것이 보통이다.

한편, 상기 게이트 배선(22, 24, 26) 및 유지 전극선(28)은 신호선의 저저항 구현을 위하여 그 선폭이 충분히 넓게 형성된 것이 바람직하다. 예를 들어, 일반적인 액정 표시 장치의 화소의 너비를 200mm 내지 300mm로 가정하면, 상기 게이트 배선(22, 24, 26) 및 유지 전극선(28)의 선폭은 10mm 내지 100mm로 형성될 수 있다.

게이트 배선(22, 24, 26) 및 유지 전극선(28) 위에는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(30)이 형성되어 게이트 배선(22, 24, 26) 및 유지 전극선(28)을 덮고 있다.

게이트 전극(24)의 게이트 절연막(30) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(40)이 형성되어 있으며, 반도체층(40)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n⁺ 수소화 비정질 규소 등의 물질로 만들어진 저항성 접촉층(55, 56)이 각각 형성되어 있다.

저항성 접촉층(55, 56) 및 게이트 절연막(30) 위에는 게이트 배선(22, 24, 26)과 마찬가지로 ITO, IZO, ITZO 등의 투명 도전 물질 중 어느 하나로 이루어져 있는 데이터 배선(62, 64, 65, 66, 68)이 형성되어 있다. 이 때, 데이터 배선(62, 65, 66, 68)은 신호선의 저저항 구현을 위하여 그 선폭이 충분히 넓게 형성된 것이 바람직하다. 예를 들어, 일반적인 액정 표시 장치의 화소의 너비를 200mm 내지 300mm로 가정하면, 상기 데이터 배선(62, 64, 65, 66, 68)의 선폭은 10mm 내지 100mm로 형성될 수 있다.

한편, 본 실시예에서는 상기 게이트 배선(22, 24, 26) 및 상기 유지 전극선(28) 및 상기 데이터 배선(62, 64, 65, 66, 68)을 형성하는 물질로 ITO, IZO, ITZO 등의 투명 도전 박막을 들고 있으나, 이외에도 ITO/IZO 또는 IZO/ITO와 같이 이중막 구조로도 형성될 수 있다.

데이터 배선(62, 64, 65, 66, 68)은 세로 방향으로 형성되어 있는 데이터선(62), 데이터선(62)의 한쪽 끝에 연결되어 외부로부터의 화상 신호를 인가받는 데이터 패드(68), 그리고 데이터선(62)의 분지인 박막 트랜지스터의 소스 전극(65)으로 이루어진 데이터선부(62, 68, 65)를 포함하며, 또한 데이터선부(62, 68, 65)와 분리되어 있으며 게이트 전극(26) 또는 박막 트랜지스터의 채널부에 대하여 소스 전극(65)의 반대쪽에 위치하는 박막 트랜지스터의 드레인 전극(66)과 유지 전극선(28) 위에 위치하고 있는 유지 축전기용 도전체 패턴(68)도 포함한다. 유지 전극선(28)을 형성하지 않을 경우 유지 축전기용 도전체 패턴(68) 또한 형성하지 않는다.

데이터 배선(62, 64, 65, 66, 68) 및 이들이 덮지 않는 반도체층(40) 상부에는 질화규소(SiNx) 등의 무기 절연물이나 수지 등의 유기 절연물로 이루어진 보호막(70)이 형성되어 있다.

보호막(70)은 드레인 전극(66), 데이터 패드(68) 및 유지 축전기용 도전체 패턴(68)을 드러내는 접촉구멍(76, 78, 72)을 가지고 있으며, 또한 게이트 절연막(30)과 함께 게이트 패드(24)를 드러내는 접촉 구멍(74)을 가지고 있다.

보호막(70) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 전극과 함께 전기장을 생성하는 화소 전극(82)이 형성되어 있다. 화소 전극(82)은 ITO 도는 IZO(indium tin oxide) 따위의 투명한 도전 물질로 만들어지며, 접촉 구멍(76)을 통하여 드레인 전극(66)과 물리적·전기적으로 연결되어 화상 신호를 전달받는다. 화소 전극(82)은 또한 이웃하는 게이트 선(22) 및 데이터선(62)과 중첩되어 개구율을 높이고 있다. 또한 화소 전극(82)은 접촉 구멍(72)을 통하여 유지 축전기용 도전체 패턴(64)과도 연결되어 도전체 패턴(64)으로 화상 신호를 전달한다. 한편, 게이트 패드(24) 및 데이터 패드(68) 위에는 접촉 구멍(74, 78)을 통하여 각각 이들과 연결되는 보조 게이트패드(86) 및 보조 데이터 패드(88)가 형성되어 있으며, 이들은 패드(24, 68)와 외부 회로 장치와의 접착성을 보완하고 패드를 보호하는 역할을 하는 것으로 필수적인 것은 아니며, 이들의 적용 여부는 선택적이다.

따라서, 본 발명의 제2 실시예에 따르면, 본 발명의 제1 실시예와 동일한 효과를 갖는다.

한편, 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판의 제조 방법은 본 발명의 제1 실시예에와 실질적으로 동일하므로 그 설명을 생략하였다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명은 상기 실시예에 한정되지 않고 본 발명의 기술적 요지를 벗어나지 않는 범위 내에서 당업자에 의해 다양하게 변형 실시될 수 있다.

발명의 효과

상술한 바와 같이 본 발명에 따르면, 액정 표시 장치의 신호 배선들을 투명 도전 물질로 형성하여, 저저항 배선 구조를 갖도록 할 수 있으며 동시에 패널의 투과율을 증대킬 수 있다.

(57) 청구의 범위

청구항 1.

절연 기판;

상기 절연 기판 위에 형성되며, 투명 도전 물질로 이루어진 제1 신호선;

상기 제1 신호선과 절연되어 교차하며, 투명 도전 물질로 이루어진 제2 신호선;

상기 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터;

상기 박막 트랜지스터 위에 형성되어 있으며, 상기 박막 트랜지스터의 소정 전극을 노출시키는 접촉 구멍을 갖는 보호막; 및

상기 접촉 구멍을 통하여 상기 박막 트랜지스터의 소정 전극과 연결되어 있는 화소 전극을 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 2.

제1항에서,

상기 제1 신호선과 같은 층에 형성되며, 투명 도전 물질로 형성된 유지 용량용 배선을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 3.

절연 기판;

상기 절연 기판 위에 형성되어 있는 제1 신호선;

상기 제1 신호선과 절연되어 교차하는 제2 신호선;

상기 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터;

상기 박막 트랜지스터 위에 형성되어 있으며, 상기 박막 트랜지스터의 소정 전극을 노출시키는 접촉 구멍을 갖는 보호막; 및

상기 접촉 구멍을 통하여 상기 박막 트랜지스터의 소정 전극과 연결되어 있는 화소 전극을 포함하고,

상기 제1 및 제2 신호선 중 적어도 어느 하나는 투명 도전 물질로 형성된 액정 표시 장치용 박막 트랜지스터 기판.

청구항 4.

제1항 내지 제3항 중 어느 한 항에서,

상기 화소 전극의 너비는 200mm 내지 300mm이고,

상기 제1 및 제2 신호선의 선폭은 10mm 내지 100mm인 액정 표시 장치용 박막 트랜지스터 기판.

청구항 5.

제1항 내지 제3항 중 어느 한 항에서,

상기 투명 도전 물질은 ITO, IZO, IZTO 중 어느 하나인 것을 특징으로 하는 액정 표시 장치용 박막 트랜지스터 기판.

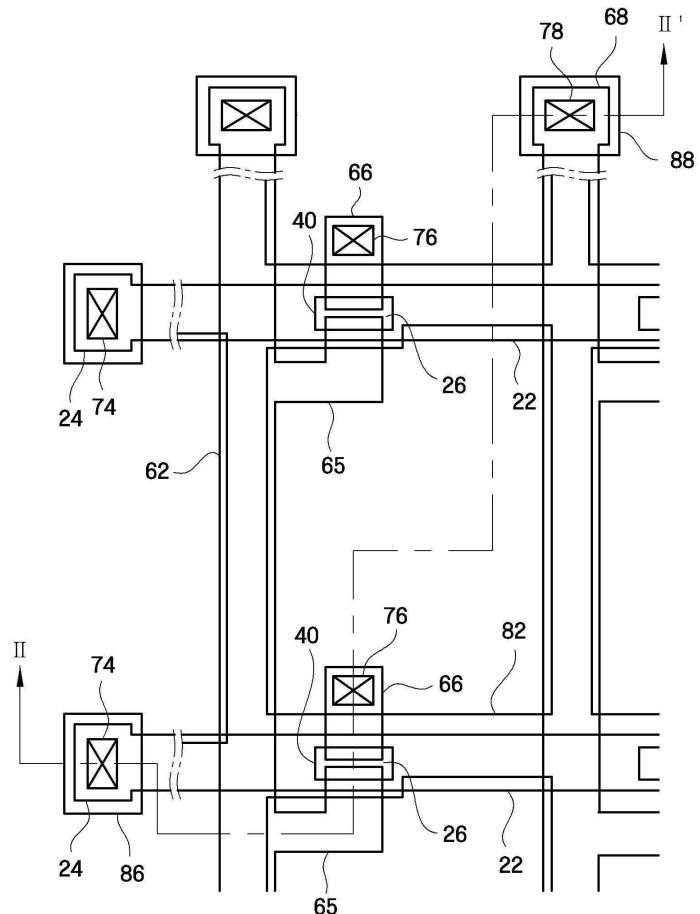
청구항 6.

제1항 내지 제3항 중 어느 한 항에서,

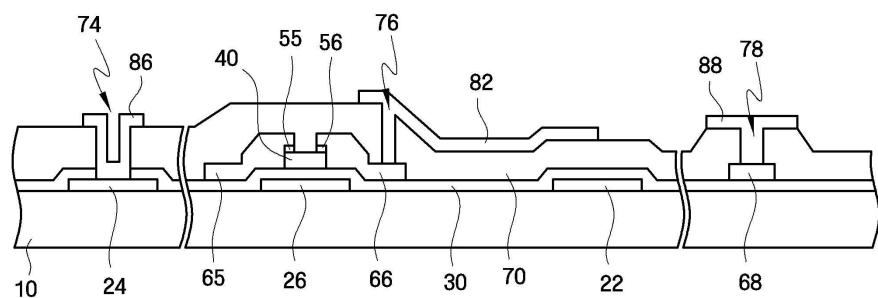
상기 제1 신호선 및/또는 상기 제2 신호선은 ITO/IZO 또는 IZO/ITO의 이중막 구조로 형성된 액정 표시 장치용 박막 트랜지스터 기판.

도면

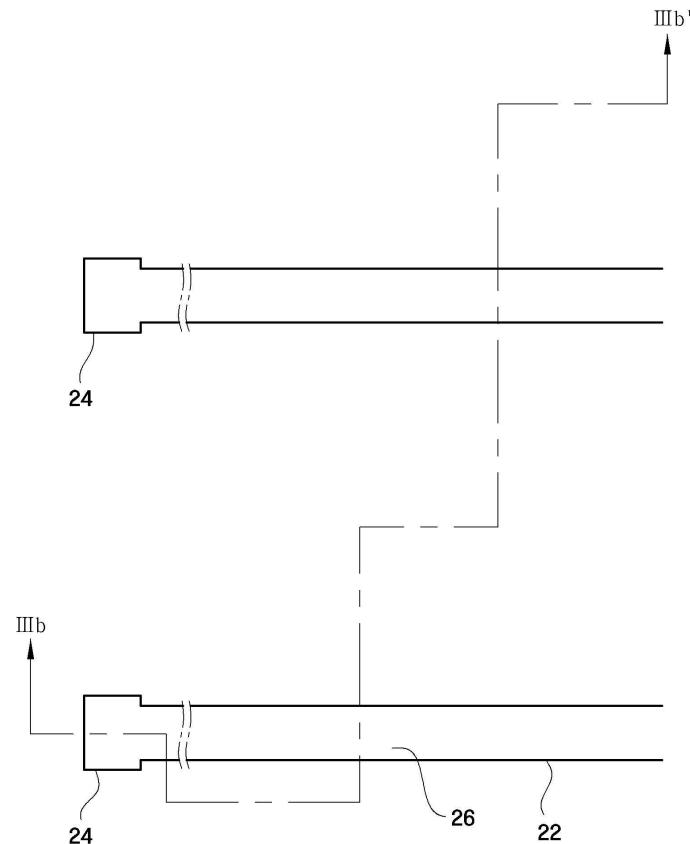
도면1



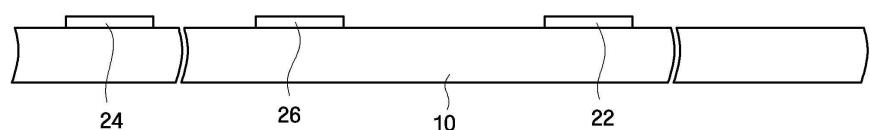
도면2



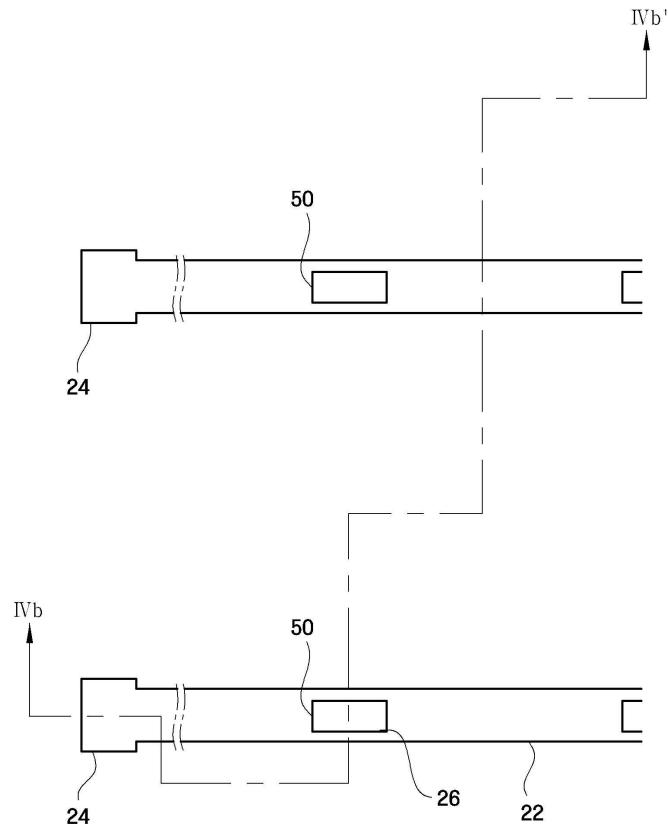
도면3a



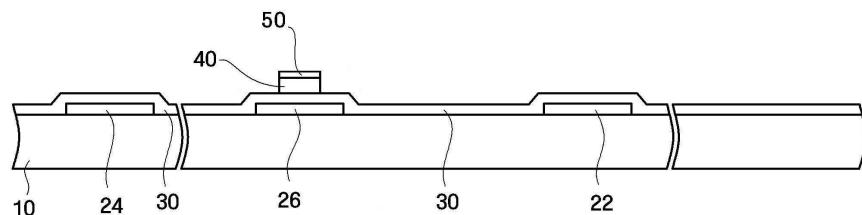
도면3b



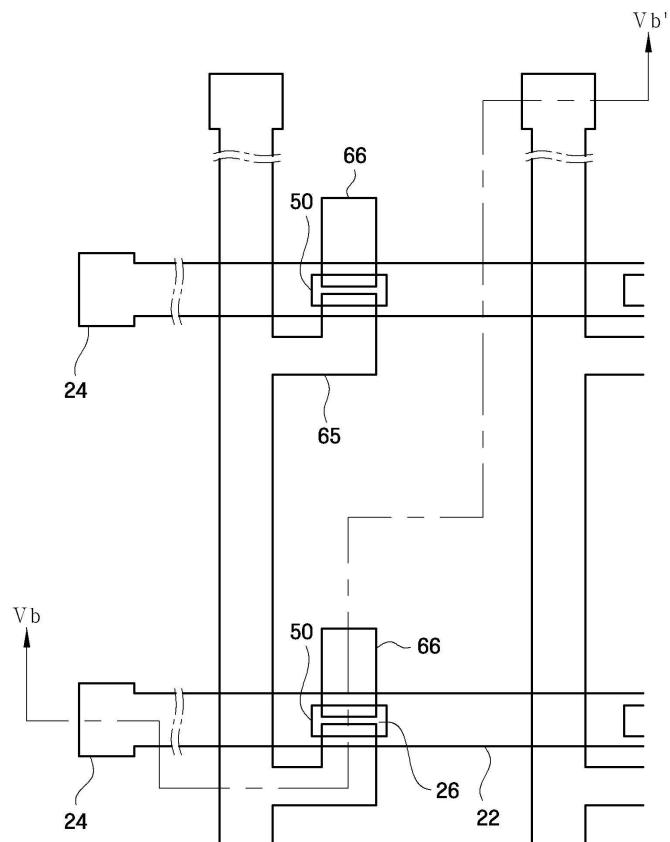
도면4a



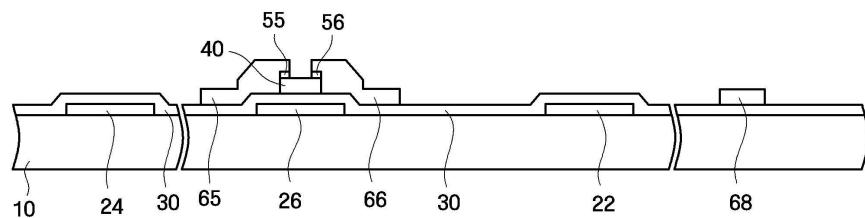
도면4b



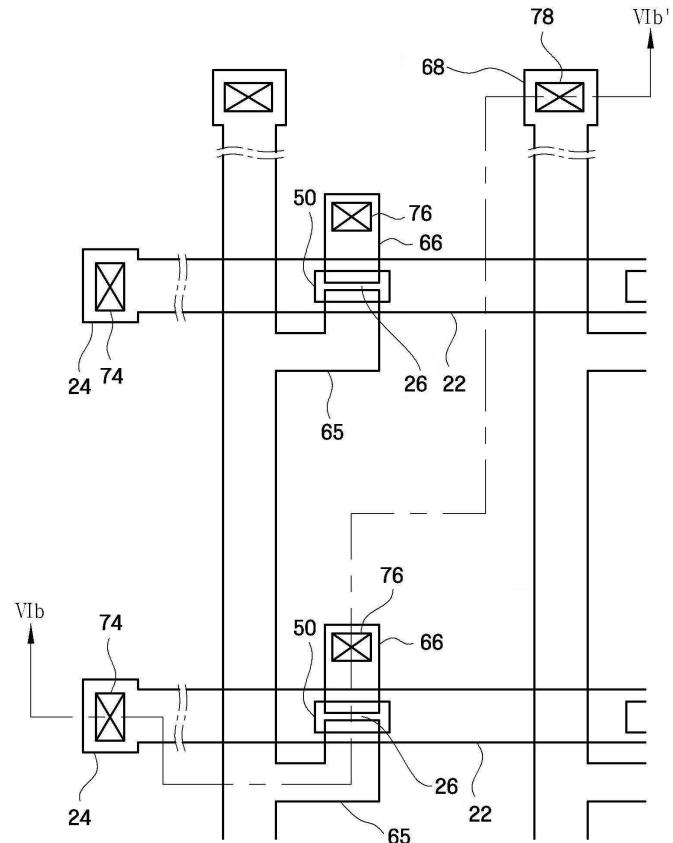
도면5a



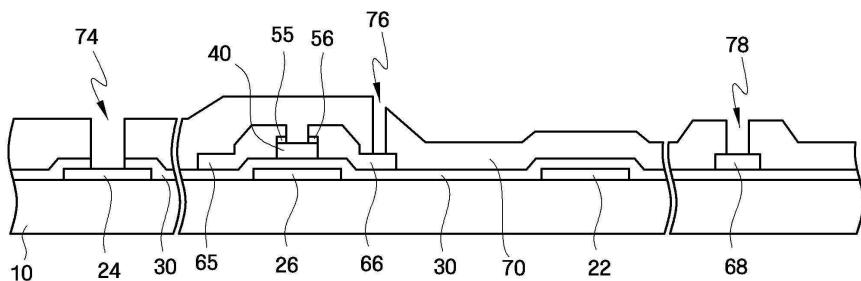
도면5b



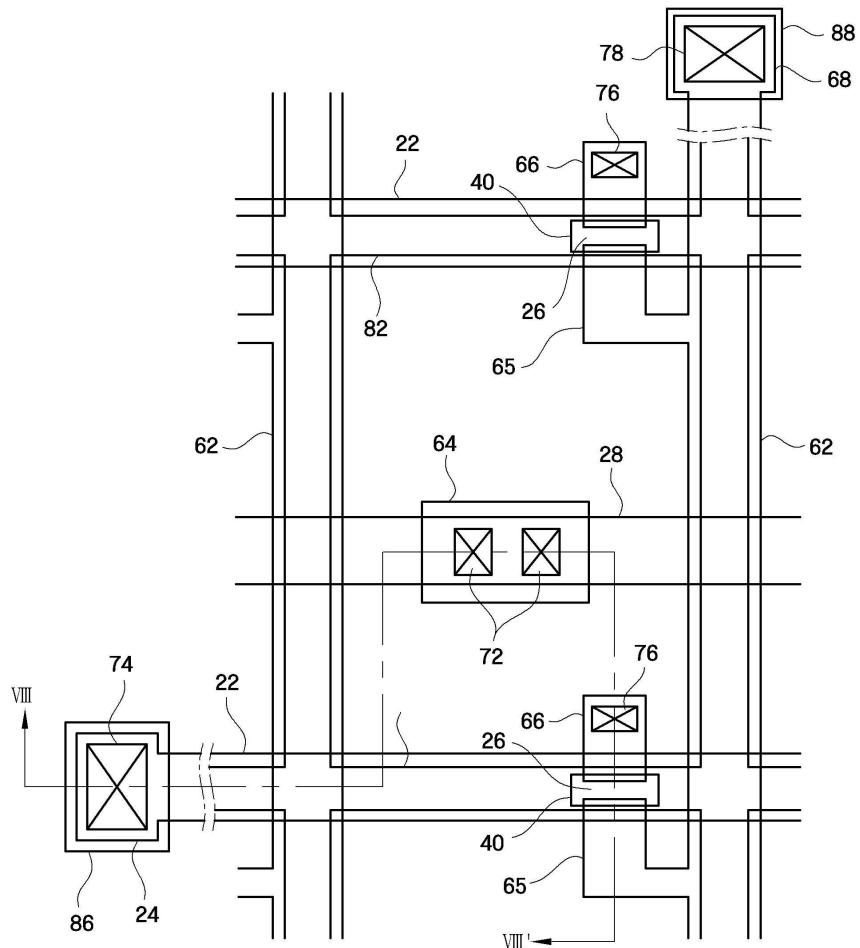
도면6a



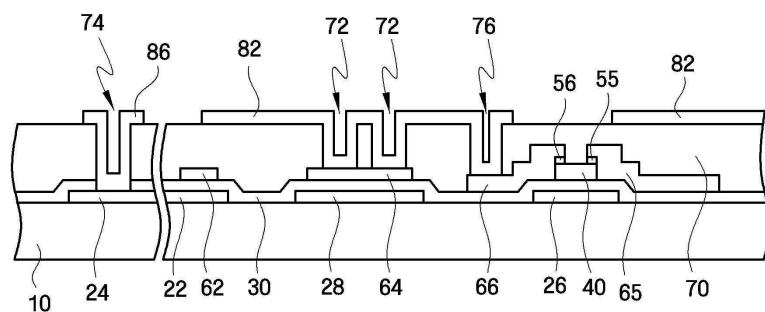
도면 6b



도면7



도면8



专利名称(译)	一种用于液晶显示器的薄膜晶体管基板		
公开(公告)号	KR1020060020204A	公开(公告)日	2006-03-06
申请号	KR1020040068993	申请日	2004-08-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MIN KYUNGSEON		
发明人	MIN,KYUNGSEON		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F1/136213 G02F1/136227 H01L27/124		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供用于lcd衬底的薄膜晶体管。薄膜晶体管基板包括保护膜，该保护膜具有暴露薄膜晶体管的固定电极的接触孔，该第一和第二信号线连接到第一和第二信号线，第二信号线连接到第二信号线，第二信号线与第一信号线绝缘。第一信号线由绝缘基板构成，透明导电材料形成在绝缘基板上并且透明导电材料与绝缘基板相交并且薄膜晶体管和像素电极连接到薄膜的固定电极晶体管通过接触孔形成在薄膜晶体管上。薄膜晶体管，ITO，IZO，透明导电材料。

