

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁸ (11) 공개번호 10-2006-0011413
G02F 1/136 (2006.01) (43) 공개일자 2006년02월03일

(21) 출원번호 10-2004-0060256
(22) 출원일자 2004년07월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 오재영
경기도 의왕시 내손1동 포일아파트 101-210
홍성진
서울특별시 관악구 봉천3동 관악현대아파트 124동 1501호
(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시소자의 제조방법

요약

본 발명은 고가의 스트리퍼를 사용하지 않고 포토레지스트를 리프트-스트립함으로써 공정 코스트를 저감하는 액정표시소자의 제조방법에 관한 것으로서, 기판 상에 제 1 투명도전층을 증착하는 단계와, 상기 제 1 투명도전층 상에 습식식각물이 보다 빠른 제 2 투명도전층을 보다 얇은 두께로 증착하는 단계와, 상기 제 2 투명도전층 상에 포토레지스트를 도포하고 패터닝하는 단계와, 상기 패터닝된 포토레지스트를 마스크로 하여 상기 제 1, 제 2 투명도전층을 일괄적으로 습식식각하는 단계와, 상기 제 2 투명도전층을 전부 습식식각하는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

대표도

도 3d

색인어

리프트-스트립, 식각선택비, 습식식각

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시소자의 단면도.

도 2a 내지 도 2d는 종래 기술에 의한 포토식각 공정단면도.

도 3a 내지 도 3e는 본 발명의 제 1 실시예에 의한 포토식각 공정단면도.

도 4a 내지 도 4e는 본 발명의 제 2 실시예에 의한 포토식각 공정단면도.

도 5a 내지 도 5g는 본 발명의 제 3 실시예에 의한 액정표시소자의 공정단면도.

*도면의 주요 부분에 대한 부호설명

111 : 절연기판 112 : 게이트 전극

113 : 게이트 절연막 114 : 반도체층

115 : 데이터 배선 115a, 115b : 소스/드레인 전극

116 : 보호막 117 : 화소전극

118 : 콘택홀 150 : 금속층

151, 160, 161 : 제 1, 제 2, 제 3 투명도전층

153, 163 : 제 1, 제 2 포토레지스트

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자(Liquid Crystal Display)에 관한 것으로 특히, 스트리퍼를 사용하지 않고 포토레지스트를 리프트-스트립함으로써 공정 코스트를 저감하는 액정표시소자의 제조방법에 관한 것이다.

근래 고품위 TV(high definition TV) 등의 새로운 첨단 영상기기가 개발됨에 따라 브라운관(CRT) 대신에 LCD(Liquid Crystal Display), ELD(electro luminescence display), VFD(vacuum fluorescence display), PDP(plasma display panel) 등과 같은 평판표시장치에 대한 연구가 활발히 진행되고 있다.

그 중에서도 LCD는 평판 표시기의 대표적인 기술로써 박형, 저가, 저소비 전력 구동 등의 특징을 가져 랩톱 컴퓨터(lap top computer)나 포켓 컴퓨터(pocket computer)의 표시 외에 차량 적재용, 칼라 TV의 화상용으로도 그 용도가 급속하게 확대되고 있다.

이러한 특성을 갖는 액정표시소자는, 도 1에 도시된 바와 같이, 상부기판인 컬러필터(color filter) 어레이 기판(1)과 하부 기판인 TFT(Thin Film Transistor) 어레이 기판(2)이 접착제 역할을 하는 시일제(16)에 의해 서로 대향합착되고, 그 사이에 유전 이방성을 갖는 액정(3)이 형성되는 구조를 가져, 화소 선택용 어드레스(address) 배선을 통해 수십 만개의 화소에 부가된 TFT를 스위칭 동작시켜 해당 화소에 전압을 인가해 주는 방식으로 구동된다.

이 때, 상기 컬러필터 어레이 기판에는 일정한 순서로 배열되어 색상을 구현하는 적색(Red), 녹색(Green), 청색(Blue)의 컬러필터층(12)과 R,G,B 셀 사이의 구분과 광차단 역할을 하는 블랙 매트릭스(11)와, 그리고 액정층(3)에 전압 인가를 위한 공통 전극(13)이 형성되어 있다.

그리고, 상기 TFT 어레이 기판(2)에는, 단위 픽셀(sub-pixel)을 정의하기 위해 게이트 배선(32)과 데이터 배선(35)이 서로 교차하여 배열되고, 상기 게이트 배선(32)과 데이터 배선(35)의 교차 부위에는 액정분자의 배열 방향을 변환시키기 위해 전압의 온/오프를 스위칭하는 박막트랜지스터(TFT)가 형성되며, 각 단위 픽셀에 상기 박막트랜지스터와 전기적으로 연결되어 액정층(3)에 전압을 인가하는 화소전극(22)이 형성되어 있다.

이처럼, 소자를 동작시키기 위해서는 복수의 다양한 패턴들이 형성되어야 하는데, 이들을 형성하기 위해서는 포토식각기술(photolithography)을 적용한다.

포토식각기술은 어떤 특정한 포토 레지스트(photo-resist)가 빛을 받으면 화학반응을 일으켜서 성질이 변화하는 원리를 이용한 것으로, 기판 상에 필름을 증착하고 그 위에 포토 레지스트를 도포하는 단계와, 자외선 파장을 이용하여 상기 포토 레지스트를 선택적으로 노광(exposure)하는 단계와, 노광된 포토 레지스트를 현상(develop)하는 단계와, 현상된 포토 레지스트를 마스크로 하여 상기 필름을 식각하여 패터닝하는 단계와, 스트리퍼(stripper)를 이용하여 상기 포토 레지스트를 막질로부터 제거하는 단계로 이루어진다.

도 2a 내지 도 2d를 참고로 구체적으로 살펴보면 다음과 같다.

먼저, 도 2a에 도시된 바와 같이, 기판(50) 상에 필름층(51)을 형성하고, 상기 필름층(51) 상면에 스핀(spin)법, 롤 코팅(roll coating)법 등으로 UV 경화성 수지(Ultraviolet curable resin)인 포토 레지스트(photo resist)(52)를 균일하게 도포한다. 이 때, 사용되는 레지스트는 감광특성을 가진 것으로 한다.

다음, 상기 포토 레지스트(52) 상부에 포토 마스크(53)를 씌우고 광선, 일반적으로 UV 또는 x-선을 조사하여 포토 마스크(53)에 형성된 패턴을 포토 레지스트(52)에 노광시킨다.

계속하여, 도 2b에 도시된 바와 같이, 노광된 포토 레지스트(52)를 현상하여 빛이 조사된 부분의 포토 레지스트(52)를 제거한다.

다음, 포토 레지스트를 고온에 노출시키거나, 이온을 주입하거나 또는 심부 UV 선으로 경화 처리하면 현상된 포토 레지스트 부분의 내용해성이 대단히 커지게 된다.

상기에서와 같이 노광된 부분이 제거되는 포토 레지스트를 포지티브(positive) 포토 레지스트라 하고, 노광되지 않은 부분이 제거되는 포토 레지스트를 네가티브(negative) 포토 레지스트라 한다.

다음, 도 2c에 도시된 바와 같이, 패터닝된 포토 레지스트(52)를 마스크로 하여 노출된 필름층(52)을 식각하여 원하는 형태로 패터닝한다. 여기서, 식각공정은 플라즈마를 이용한 건식식각방법과 화학용액을 이용한 습식식각방법이 있다.

마지막으로, 도 2d에 도시된 바와 같이, 기판(50) 상에 남아있는 포토 레지스트(52)를 스트립하면 패터닝된 필름층(51)만 남게 된다. 이 때, 포토 레지스트의 스트립핑 공정은 70℃의 온도에서 120sec동안 수행한다.

이 때, 포토 레지스트 스트리퍼는 NMP, MEA, BOG, 카르비톨, 첨가제 등이 혼합된 유기계열의 화학물질 또는 IPA(iso-propyl alcohol) 등을 사용하며 패터닝된 막질의 부식을 감소시키면서 경화된 포토 레지스트와 중합체 포토 레지스트 잔류물을 기판으로부터 제거한다.

그러나, 상기 스트리퍼는 고가의 화학물질이기 때문에 공정 코스트를 상승시키는 요인이 되고 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 스트리퍼를 사용하지 않고 포토레지스트를 리프트-스트립함으로써 공정 코스트를 저감하고자 하는 액정표시소자의 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같이 목적을 달성하기 위해 제안된 본 발명의 액정표시소자의 제조방법은 기판 상에 제 1 투명도전층을 증착하는 단계와, 상기 제 1 투명도전층 상에 습식식각물이 보다 빠른 제 2 투명도전층을 보다 얇은 두께로 증착하는 단계와, 상기 제 2 투명도전층 상에 포토레지스트를 도포하고 패터닝하는 단계와, 상기 패터닝된 포토레지스트를 마스크로 하여 상기 제 1, 제 2 투명도전층을 일괄적으로 습식식각하는 단계와, 상기 제 2 투명도전층을 전부 습식식각하는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

즉, 동종이질의 성질을 가진 제 1, 제 2 투명도전층의 식각 속도차를 이용하여 포토레지스트를 스트립하는데, 제 1 투명도전층이 패터닝되는 동안 제 2 투명도전층이 완전히 제거되는 것에 의해서 상기 제 2 투명도전층 상면에 형성된 포토레지스트가 리프트-스트립되게 하는 것을 특징으로 한다. 이 때, 상기 제 1 투명도전층은 폴리-ITO이고, 제 2 투명도전층은 아몰퍼스-ITO로 형성한다.

그리고, 본 발명의 다른 목적을 제공하기 위한 액정표시소자의 제조방법은 기판 상에 금속층을 증착하는 단계와, 상기 금속층 상에 투명도전층을 증착하는 단계와, 상기 투명도전층 상에 포토 레지스트를 도포하고 패터닝하는 단계와, 상기 패터닝된 포토레지스트를 마스크로 하여 상기 금속층 및 투명도전층을 일괄적으로 습식식각하는 단계와, 상기 포토레지스트 하부의 투명도전층을 선택적으로 습식식각하는 단계와, 상기 투명도전층이 완전히 습식식각되는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

즉, 식각선택비가 서로 다른 금속층과 투명도전층을 적층하고 일괄적으로 패터닝한 후, 상기 투명도전층만을 다시 제거함으로써 투명도전층 상면의 포토레지스트를 리프트-스트립하는 것을 특징으로 한다. 이 때, 상기 금속층은 크롬(Cr), 몰리브덴(Mo)과 같이 ITO용 에천트에 의해 영향을 받지 않는 금속으로 형성하고, 상기 투명도전층은 아몰퍼스-ITO 또는 폴리-ITO로 형성한다. 다만, 상기 아몰퍼스-ITO가 폴리-ITO보다 식각 속도가 빠르므로 보다 적합하다.

또한, 본 발명의 또다른 목적을 제공하기 위한 액정표시소자의 제조방법은 기판 상에 게이트 배선 및 데이터 배선을 수직 교차하도록 형성하고, 그 교차 지점에 박막트랜지스터를 형성하는 단계와, 상기 박막트랜지스터를 포함한 전면에 보호막을 형성하는 단계와, 상기 보호막 상에 제 1 투명도전층을 형성하는 단계와, 상기 제 1 투명도전층 상에 습식식각물이 보다 빠른 제 2 투명도전층을 보다 얇은 두께로 형성하는 단계와, 상기 제 2 투명도전층 상에 포토레지스트를 도포하고 패터닝하는 단계와, 상기 패터닝된 포토레지스트를 마스크로 하여 상기 제 1, 제 2 투명도전층을 일괄적으로 습식식각하는 단계와, 상기 제 2 투명도전층이 완전히 습식식각되는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 한다.

즉, 액정표시소자의 화소전극을 형성하는 경우, 동종이질의 성질을 가진 제 1, 제 2 투명도전층의 식각 속도차를 이용하여 제 2 투명도전층 상면에 형성되는 포토레지스트를 리프트-스트립하고, 상기 게이트 배선 또는 데이터 배선을 형성하는 경우에도, 식각선택비가 서로 다른 금속층과 투명도전층을 적층하고 일괄적으로 패터닝한 후 상기 투명도전층만을 다시 제거함으로써 투명도전층 상면의 포토레지스트를 리프트-스트립하는 것을 특징으로 한다.

이로써, 단가가 높은 스트리퍼를 사용하지 않아도 되므로 공정 코스트를 줄일 수 있고, 스트립 단계를 수행하지 않아도 되므로 공정이 간소해진다.

이하, 첨부된 도면을 참조하여 본 발명에 대해 설명하면 다음과 같다.

제 1 실시예

제 1 실시예는 동종이질의 성질을 가진 제 1, 제 2 투명도전층의 식각 속도차를 이용하여 포토레지스트를 리프트-스트립하는 것을 특징으로 한다.

도 3a 내지 도 3e는 본 발명의 제 1 실시예에 의한 포토식각 공정단면도이다.

먼저, 도 3a에 도시된 바와 같이, 절연 기판(80) 상에 폴리-ITO(Poly-Indium Tin Oxide)를 400~500Å로 증착하여 제 1 투명도전층(81)을 형성하고, 그 위에 아몰퍼스-ITO(Amorphous-Indium Tin Oxide)를 50~400Å로 증착하여 제 2 투명도전층(82)을 형성한다.

상기 폴리-ITO는 일정한 파워(power) 및 압력 하에서, 70sccm 유량의 아르곤 가스를 첨가하여 증착하고, 상기 아몰퍼스-ITO는 일정한 파워 및 압력 하에서, 70sccm의 아르곤(Ar)과 0.6sccm의 H₂O를 첨가하여 증착한다.

이 때, 상기 제 2 투명도전층(82)은 상기 제 1 투명도전층(81)에 비해 습식식각물이 보다 빠르다. 폴리-ITO가 결정을 가지는 반면, 아몰퍼스-ITO는 결정이 없어 에천트가 침투하기 쉽고 분자간 결합력도 약하기 때문이다.

구체적으로, 인산과 질산을 혼합한 에천트를 사용하여 상기 제 1, 제 2 투명도전층(81,82)을 일괄적으로 습식식각하는 경우, 폴리-ITO와 아몰퍼스-ITO의 식각선택비는 1:15로 아몰퍼스-ITO가 15배 빨리 식각된다. 그리고, 옥살산을 사용하여 상기 제 1, 제 2 투명도전층(81)을 일괄적으로 습식식각하는 경우, 폴리-ITO와 아몰퍼스-ITO의 식각선택비는 1:60으로 아몰퍼스-ITO가 60배 빨리 식각된다. 따라서, 사용할 에천트의 종류에 따라 제 1, 제 2 투명도전층(81,82)의 두께를 결정한다.

그리고, 상기 제 2 투명도전층(82) 상에 감광특성을 지닌 포토레지스트(83)를 도포하고 노광한뒤 현상함으로써 원하는 패턴으로 패터닝한다.

다음, 도 3b 및 도 3c에 도시된 바와 같이, 상기 포토 레지스트(83)를 마스크로 하여 상기 제 1, 제 2 투명도전층(81,82)을 일괄적으로 습식식각한다. 이 때, 상기 제 1, 제 2 투명도전층(81,82)은 서로 다른 속도로 습식식각되는데, 식각 속도비가 빠른 제 2 투명도전층(82)이 보다 빨리 식각된다.

이후, 계속해서 에천트를 사용하여 습식식각하면, 도 3d 및 도 3e에 도시된 바와 같이, 제 2 투명도전층(82)은 오버-식각되어 모두 제거되고, 제 1 투명도전층(81)은 원하는 크기로 패터닝된다.

이때, 상기 제 2 투명도전층(82)이 모두 제거되면, 제 2 투명도전층(82)에 의해 지지되던 포토레지스트(83)가 리프트-스트립된다. 스트립된 포토레지스트는 필터링되는 과정중에서 아세톤과 같은 저가의 용액으로 제거된다. 따라서, 스트리퍼를 사용하지 않고도 포토레지스트를 스트립할 수 있으므로 공정 코스트가 저감된다.

제 2 실시예

제 2 실시예는 식각선택비가 서로 다른 금속층과 투명도전층을 적층하고 일괄적으로 패터닝한 후, 상기 투명도전층만을 다시 제거함으로써 투명도전층 상면의 포토레지스트를 리프트-스트립하는 것을 특징으로 한다.

도 4a 내지 도 4e는 본 발명의 제 2 실시예에 의한 포토식각 공정단면도이다.

먼저, 도 4a에 도시된 바와 같이, 절연기판(90) 상에 ITO용 에천트에 의해 영향을 받지 않는 금속인 Cr, Mo 등을 3000~5000Å의 두께로 증착하여 금속층(91)을 형성하고, 그 위에 아몰퍼스-ITO 또는 폴리-ITO를 1000Å이하의 두께로 증착하여 투명도전층(92)을 형성한다. 다만, 아몰퍼스-ITO의 식각률이 폴리-ITO보다 빠르므로 아몰퍼스-ITO를 사용하는 것이 바람직하다.

상기 금속층은 단일금속층 또는 이중금속층을 불문하며, 상기 아몰퍼스-ITO는 일정한 파워 및 압력 하에서, 70sccm의 아르곤과 0.6sccm의 H₂O를 증착가스로 사용하여 증착한다.

계속해서, 상기 투명도전층(92) 상에 감광특성을 지닌 포토레지스트(93)를 도포하고 노광한뒤 현상함으로써 원하는 패턴으로 패터닝한다.

다음, 도 4b에 도시된 바와 같이, 상기 패터닝된 포토 레지스트(93)를 마스크로 하여 상기 금속층(91) 및 투명도전층(92)을 일괄적으로 습식식각한다. 이 때, 상기 금속층(91) 및 투명도전층(92)을 동시에 식각하기 위해 인산, 초산, 질산 및 첨가제를 혼합한 에천트 등을 사용할 수 있다.

그리고, 도 4c에 도시된 바와 같이, ITO만 선택적으로 식각하는 에천트를 사용하여 금속층(91)과 포토레지스트(93) 사이의 투명도전층(92)을 제거한다. 이 때, 사용하는 에천트는 금속층에는 영향을 주지 않고 투명도전층만 식각하는 것으로 옥살산 계열의 에천트를 사용할 수 있다.

이후, 도 4d에 도시된 바와 같이, 상기 투명도전층(92)이 모두 제거되면, 상기 투명도전층(92)에 의해 지지되던 포토레지스트(93)가 리프트-스트립되므로 스트리퍼를 사용하지 않고도 포토레지스트를 스트립할 수 있게 된다. 스트립된 포토레지스트는 필터링되는 과정중에서 아세톤과 같은 저가의 용액으로 제거한다.

상기 포토레지스트(93)가 제거되면, 도 4e에 도시된 바와 같이, 원하는 모양로 금속층(91)을 패터닝하게 된다.

제 3 실시예

제 3 실시예는 상기 제 1, 제 2 실시예에 의한 공정을 액정표시소자의 제조방법에 적용한 것을 특징으로 하는데, 제 1 실시예에 의한 공정은 화소전극 형성시 적용하고, 제 2 실시예에 의한 공정은 게이트 배선 또는 데이터 배선 형성시 적용할 수 있다.

도 5a 내지 도 5g는 본 발명의 제 3 실시예에 의한 액정표시소자의 공정단면도이다.

먼저, 도 5a에 도시된 바와 같이, 절연기판(111) 상에 ITO용 에천트에 의해 영향을 받지 않는 금속인 Cr, Mo 등을 3000~5000Å의 두께로 증착하여 금속층(150)을 형성하고, 그 위에 아몰퍼스-ITO 또는 폴리-ITO를 1000Å 이하의 두께로 증착하여 제 1 투명도전층(151)을 형성한다. 폴리-ITO의 식각률이 보다 낮으므로 아몰퍼스-ITO를 사용하는 것이 바람직하다.

상기 아몰퍼스-ITO는 일정한 파워 및 압력 하에서, 70sccm의 아르곤과 0.6sccm의 H₂O를 증착가스로 사용하여 증착한다.

계속해서, 상기 제 1 투명도전층(151) 상에 UV 경화성 수지(Ultraviolet curable resin)인 제 1 포토 레지스트(Photo resist, 153)를 도포한 후, 상기 제 1 포토 레지스트 상부에 소정의 패턴이 형성된 마스크를 씌워서 UV 또는 x-선 파장에 노출시켜 노광시킨 뒤, 노광된 포토 레지스트를 현상하여 패터닝한다.

다음, 도 5b에 도시된 바와 같이, 상기 패터닝된 제 1 포토레지스트(153)를 마스크로 하여 상기 금속층(150) 및 제 1 투명도전층(151)을 일괄적으로 식각하는 제 1 차 습식식각과정을 수행한다. 이 때, 상기 금속층(150) 및 제 1 투명도전층(151)을 동시에 식각할 수 있는 인산+ 초산+ 질산계 에천트 등을 사용한다.

상기 금속층(150) 및 제 1 투명도전층(151)을 제 1 포토레지스트(153)의 패턴대로 패터닝한 후에는, ITO만 선택적으로 식각하는 옥살산계 에천트 등을 사용하여 금속층(150)과 제 1 포토레지스트(153) 사이에 삽입되어 있는 제 1 투명도전층(151)을 제거하는 제 2 차 습식식각 과정을 수행한다. 이 때, 사용하는 에천트는 금속층(150)에는 영향을 주지 않고 제 1 투명도전층(151)만 식각하는 것으로 사용한다.

이후, 도 5c에 도시된 바와 같이, 상기 제 1 투명도전층(151)이 모두 제거되면, 제 1 투명도전층(151)에 의해 지지되던 제 1 포토레지스트(153)가 리프트-스트립되므로 스트리퍼를 사용하지 않고도 제 1 포토레지스트(153)를 스트립할 수 있게 된다. 스트립된 포토레지스트는 필터링되는 과정에서 아세톤과 같은 저가의 용액으로 제거한다.

상기 제 1 포토레지스트(153)가 리프트-스트립되면 원하는 모양으로 금속층(150)이 패터닝되어, 게이트 배선(도시하지 않음) 및 게이트 전극(112)이 형성된다.

계속해서, 도 5d에 도시된 바와 같이, 상기 게이트 전극(112)을 포함한 전면에 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등의 무기 절연물질을 PECVD 방법으로 증착하여 게이트 절연막(113)을 형성한다.

그리고, 상기 게이트 절연막(113) 상부의 전면에 비정질 실리콘(a-Si)(114) 및 비정질 실리콘에 불순물을 이온 주입한 n+ a-Si(도시하지 않음)을 차례로 증착하고 게이트 전극(112) 상부에 남도록 패터닝한다.

이어서, 그 위에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등의 저저항 금속층을 증착하여 포토식각기술을 사용하여 패터닝함으로써 데이터 배선(115) 및 소스/드레인 전극(115a, 115b)을 형성한다.

이로써, 상기 게이트 배선에 수직교차하는 데이터 배선(115)이 형성되어 화소가 정의되고, 상기 게이트 전극(112), 게이트 절연막(113), 반도체층(114), 소스/드레인 전극(115a, 115b)이 차례로 적층되어 박막트랜지스터가 형성된다.

한편, 상기 데이터 배선(115) 및 소스/드레인 전극(115a, 115b)도 상기 게이트 배선과 동일한 방법으로 패턴을 형성할 수 있다. 즉, 식각선택비가 서로 다른 금속층과 투명도전층을 적층하고 일괄적으로 패터닝한 후, 상기 투명도전층만을 다시 제거함으로써 투명도전층 상면의 포토레지스트를 리프트-스트립하는 과정을 통해 스트리퍼를 사용하지 않고 데이터 배선(115) 및 소스/드레인 전극(115a, 115b)을 패터닝할 수 있다.

다만, 이 경우 사용할 수 있는 금속층은 ITO용 에천트에 영향을 받지 않는 몰리브덴(Mo), 크롬(Cr) 등을 사용한다.

계속해서, 상기 데이터 배선(115)을 포함한 전면에 BCB(Benzocyclobutene), 아크릴계 수지(acryl resin) 등의 유기절연물질을 도포하여 보호막(116)을 형성하고, 상기 드레인 전극(115b)의 일부가 노출되도록 보호막(116)을 패터닝하여 콘택홀(118)을 형성한다.

이어서, 도 5e에 도시된 바와 같이, 상기 보호막(116)을 포함한 전면에 폴리-ITO를 400~500Å로 증착하여 제 2 투명도전층(160)을 형성하고, 그 위에 아몰퍼스-ITO를 50~400Å로 증착하여 제 3 투명도전층(161)을 형성한다.

상기 폴리-ITO는 일정한 파워(power) 및 압력 하에서, 70sccm의 아르곤 가스를 첨가하여 증착하고, 상기 아몰퍼스-ITO는 일정한 파워(power) 및 압력 하에서, 70sccm의 아르곤과 0.6sccm의 H₂O를 첨가하여 증착한다.

그리고, 상기 제 3 투명도전층(161) 상에 감광특성을 지닌 제 2 포토레지스트(163)를 도포하고 노광한뒤 현상함으로써 원하는 패턴으로 패터닝한다.

다음, 도 5f에 도시된 바와 같이, 상기 제 2 포토레지스트(163)를 마스크로 하여 상기 제 2, 제 3 투명도전층(160,161)을 일괄적으로 습식식각한다. 이 때, 상기 제 2, 제 3 투명도전층(160,161)은 서로 다른 속도로 습식식각되는데, 식각 속도비가 빠른 제 3 투명도전층(161)이 보다 빨리 식각된다.

구체적으로, 인산과 질산을 혼합한 에천트를 사용하여 상기 제 2, 제 3 투명도전층(160,161)을 일괄적으로 습식식각하는 경우, 폴리-ITO와 아몰퍼스-ITO의 식각선택비는 1:15로 아몰퍼스-ITO가 15배 빨리 식각된다. 그리고, 옥살산을 사용하여 상기 제 2, 제 3 투명도전층(160,161)을 일괄적으로 습식식각하는 경우, 폴리-ITO와 아몰퍼스-ITO의 식각선택비는 1:60으로 아몰퍼스-ITO가 60배 빨리 식각된다. 따라서, 사용할 에천트의 종류에 따라 제 2, 제 3 투명도전층(160,161)의 두께를 결정하여 상기 제 2 투명도전층(160)이 원하는 모양으로 패터닝되는 동안 제 3 투명도전층(161)이 완전히 식각되도록 한다.

이후, 계속해서 에천트를 사용하여 습식식각하면, 제 3 투명도전층(161)은 오버-식각되어 모두 제거되고, 제 2 투명도전층(160)은 원하는 크기로 패터닝된다.

이로써, 도 5g에 도시된 바와 같이, 화소전극(117)이 형성된다.

이때, 상기 제 3 투명도전층(161)이 모두 제거되면서, 제 3 투명도전층(161)에 의해 지지되던 제 2 포토레지스트(163)가 리프트-스트립되므로 스트리퍼 사용에 의한 공정 코스트 상승 및 공정 횟수 증가를 방지할 수 있다.

이러한 구조의 박막 어레이 기관은, 도시하지는 않았으나, 대향기관에 대향합착되고 두 기관 사이에 액정층이 구비하는데, 대향기관에는 빛의 누설을 방지하는 블랙 매트릭스와, 상기 블랙 매트릭스 사이에 R,G,B의 컬러 레지스트가 일정한 순서대로 형성된 컬러필터층과, 상기 컬러필터층 상부에 형성되어 박막 어레이 기관의 화소전극과 더불어 전계를 형성하는 공통전극이 더 구비된다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명에 의한 액정표시소자의 제조방법은 다음과 같은 효과가 있다.

동종이질의 성질을 가진 제 1, 제 2 투명도전층의 식각 속도차를 이용하거나 또는 금속층과 투명도전층을 식각선택비를 이용하여 포토레지스트를 리프트-스트립함으로써, 스트리퍼를 사용하지 않고도 포토식각공정을 수행할 수 있다.

따라서, 고가의 스트리퍼를 사용하지 않으므로 재료비가 저감되고, 스트립 단계를 수행하지 않아도 되므로 공정이 간소해지며, 스트리퍼 사용에 의한 환경처리 비용이 저감된다.

(57) 청구의 범위

청구항 1.

기관 상에 제 1 투명도전층을 증착하는 단계;

상기 제 1 투명도전층 상에 습식식각률이 보다 빠른 제 2 투명도전층을 보다 얇은 두께로 증착하는 단계;

상기 제 2 투명도전층 상에 포토레지스트를 도포하고 패터닝하는 단계;

상기 패터닝된 포토레지스트를 마스크로 하여 상기 제 1, 제 2 투명도전층을 일괄적으로 습식식각하는 단계;

상기 제 2 투명도전층을 전부 습식식각하는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 2.

제 1 항에 있어서,

상기 제 1 투명도전층은 폴리-ITO으로 형성하고, 상기 제 2 투명도전층을 아몰퍼스-ITO로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 3.

제 2 항에 있어서,

상기 폴리-ITO는 일정한 파워 및 압력하에서, 70sccm의 아르곤 가스를 첨가하여 증착하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 4.

제 2 항에 있어서,

상기 아몰퍼스-ITO는 일정한 파워 및 압력하에서, 70sccm의 아르곤과 0.6sccm의 H₂O를 첨가하여 증착하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 5.

제 1 항에 있어서,

상기 제 1 투명도전층은 400~500Å의 두께로 형성하고, 상기 제 2 투명도전층은 50~400Å의 두께로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 6.

제 1 항에 있어서,

상기 습식식각시, 인산과 질산을 혼합한 에천트를 사용하거나 또는 옥살산을 사용하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 7.

기관 상에 금속층을 증착하는 단계;

상기 금속층상에 투명도전층을 증착하는 단계;

상기 투명도전층 상에 포토 레지스트를 도포하고 패터닝하는 단계;

상기 패터닝된 포토레지스트를 마스크로 하여 상기 금속층 및 투명도전층을 일괄적으로 습식식각하는 단계;

상기 포토레지스트 하부의 투명도전층을 선택적으로 습식식각하는 단계;

상기 투명도전층이 완전히 습식식각되는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 8.

제 7 항에 있어서,

상기 투명도전층을 선택적으로 습식식각하는 단계에서,

상기 금속층은 습식식각되지 않는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 9.

제 7 항에 있어서,

상기 금속층은 크롬(Cr) 또는 몰리브덴(Mo)을 사용하여 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 10.

제 7 항에 있어서,

상기 투명도전층은 아몰퍼스-ITO 또는 폴리-ITO로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 11.

제 7 항에 있어서,

상기 금속층은 3000~5000Å의 두께로 형성하고, 상기 투명도전층은 1000Å 이하의 두께로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 12.

기관 상에 게이트 배선 및 데이터 배선을 수직 교차하도록 형성하고, 그 교차 지점에 박막트랜지스터를 형성하는 단계;

상기 박막트랜지스터를 포함한 전면에 보호막을 형성하는 단계;

상기 보호막 상에 제 1 투명도전층을 형성하는 단계;

상기 제 1 투명도전층 상에 습식식각물이 보다 빠른 제 2 투명도전층을 보다 얇은 두께로 형성하는 단계;

상기 제 2 투명도전층 상에 포토레지스트를 도포하고 패터닝하는 단계;

상기 패터닝된 포토레지스트를 마스크로 하여 상기 제 1, 제 2 투명도전층을 일괄적으로 습식식각하는 단계;

상기 제 2 투명도전층이 완전히 습식식각되는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 13.

제 12 항에 있어서,

상기 제 1 투명도전층은 폴리-ITO로 형성하고, 상기 제 2 투명도전층을 아몰퍼스-ITO로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 14.

제 13 항에 있어서,

상기 폴리-ITO는 70sccm의 아르곤 가스를 첨가하여 증착하고, 상기 아몰퍼스-ITO는 70sccm의 아르곤과 0.6sccm의 H₂O를 첨가하여 증착하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 15.

제 13 항에 있어서,

상기 폴리-ITO는 400~500Å의 두께로 형성하고, 상기 아몰퍼스-ITO는 50~400Å의 두께로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 16.

제 12 항에 있어서,

상기 게이트 배선 또는 데이터 배선을 형성하는 단계는,

기판 상에 금속층 및 투명도전층을 차례로 증착하는 단계와,

상기 투명도전층 상에 포토 레지스트를 도포하고 패터닝하는 단계와,

상기 패터닝된 포토레지스트를 마스크로 하여 상기 금속층 및 투명도전층을 일괄적으로 습식식각하는 단계와,

상기 포토레지스트 하부의 투명도전층을 선택적으로 습식식각하는 단계와,

상기 투명도전층이 완전히 습식식각되는 것에 의해 상기 포토레지스트를 리프트-스트립하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 17.

제 16 항에 있어서,

상기 투명도전층을 선택적으로 습식식각하는 단계에서,

상기 금속층은 습식식각되지 않는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 18.

제 16 항에 있어서,

상기 금속층은 크롬, 몰리브덴을 사용하여 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

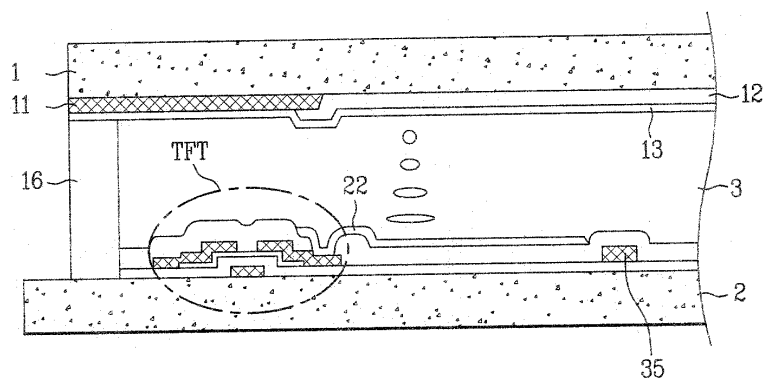
청구항 19.

제 16 항에 있어서,

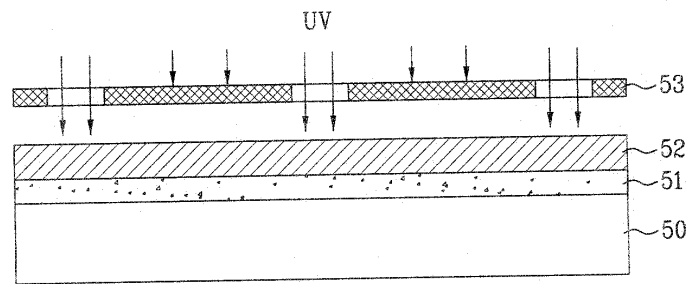
상기 투명도전층은 아몰퍼스-ITO 또는 폴리-ITO로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

도면

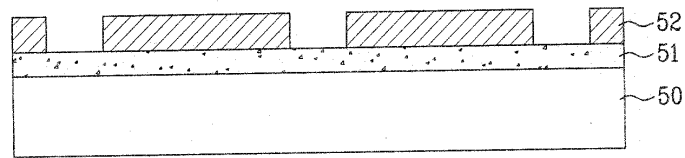
도면1



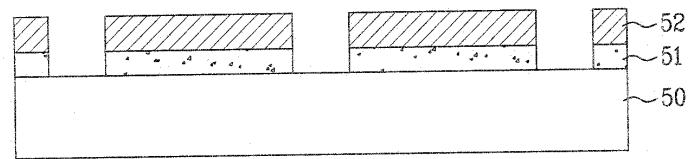
도면2a



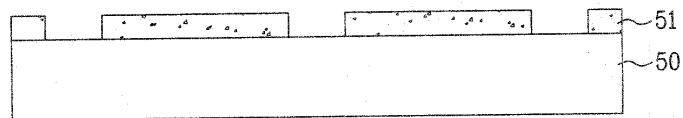
도면2b



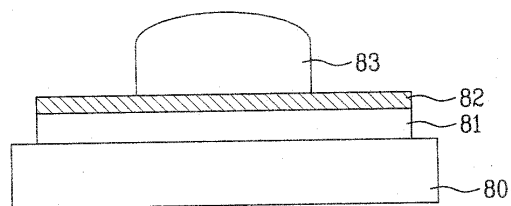
도면2c



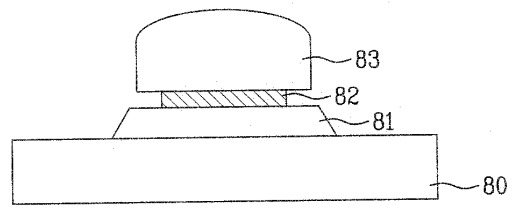
도면2d



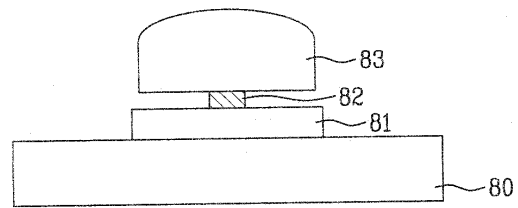
도면3a



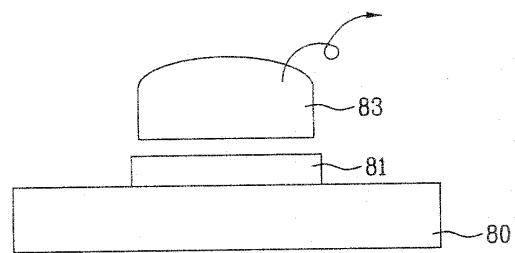
도면3b



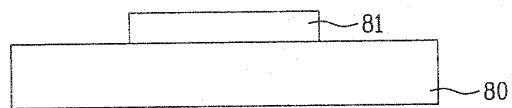
도면3c



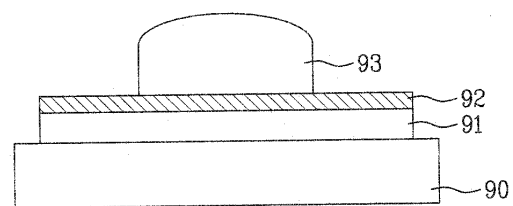
도면3d



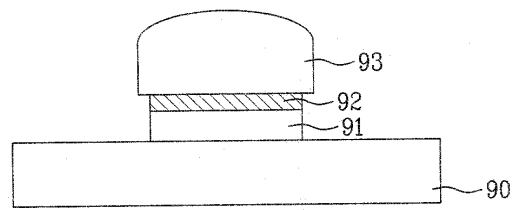
도면3e



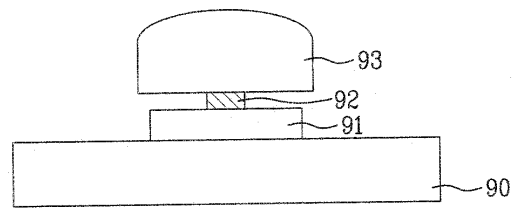
도면4a



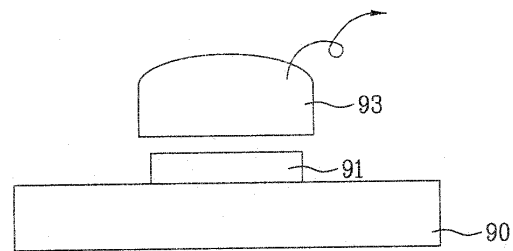
도면4b



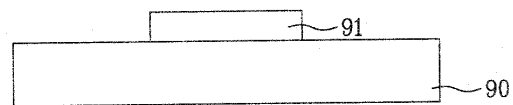
도면4c



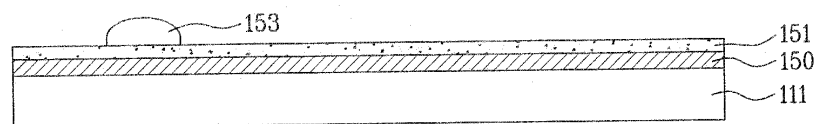
도면4d



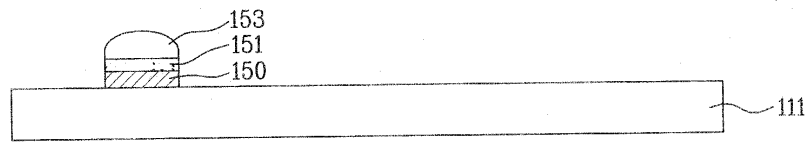
도면4e



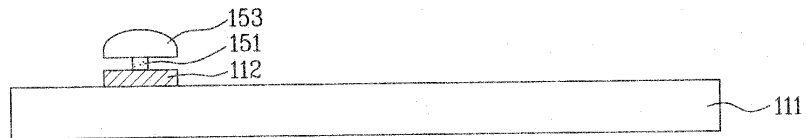
도면5a



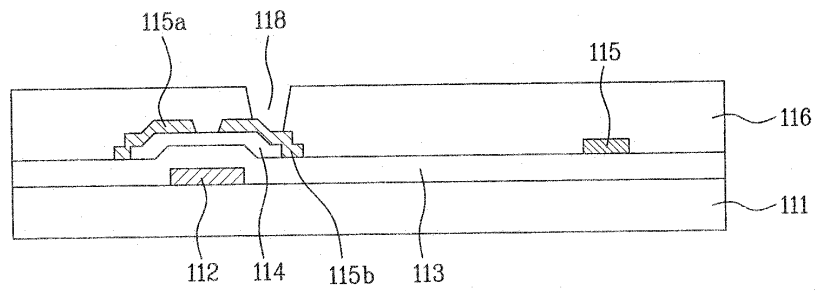
도면5b



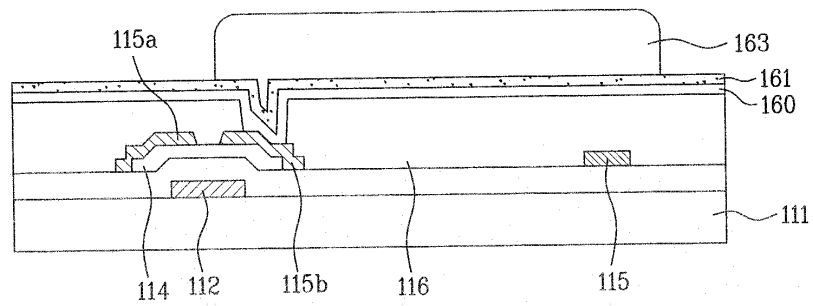
도면5c



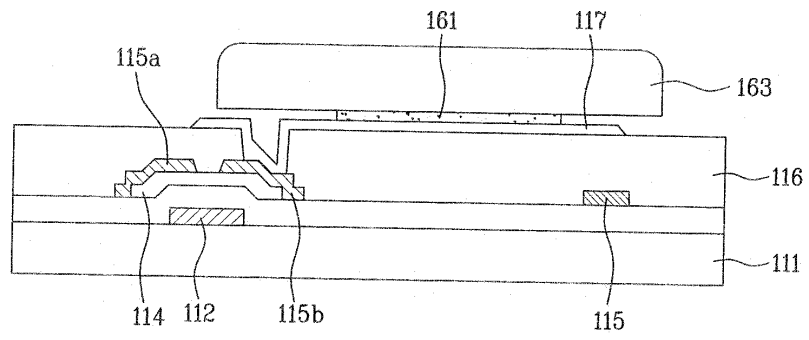
도면5d



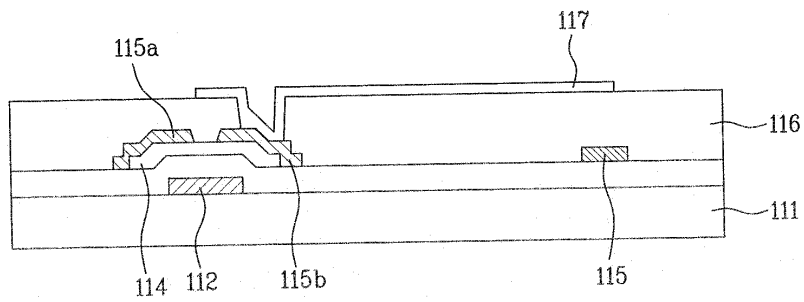
도면5e



도면5f



도면5g



专利名称(译)	液晶显示元件的制造方法		
公开(公告)号	KR1020060011413A	公开(公告)日	2006-02-03
申请号	KR1020040060256	申请日	2004-07-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH JAEYOUNG 오재영 HONG SUNGJIN 홍성진		
发明人	오재영 홍성진		
IPC分类号	G02F1/136		
CPC分类号	G02F1/1362 G02F1/134363 G02F1/136286 G02F2001/13625 H01L27/1214		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

制造液晶显示元件的方法本发明涉及一种制造液晶显示元件的方法，该方法通过在不使用昂贵的剥离器的情况下剥离光刻胶来降低工艺成本。该方法包括在基板上沉积第一透明导电层，通过施加光致抗蚀剂并在第二透明导电层上图案化第二透明导电层，在第一透明导电层上沉积湿蚀刻速率高于第一透明导电层的第二透明导电层；一次湿法蚀刻第二透明导电层，并通过完全湿法蚀刻第二透明导电层来提升剥离光刻胶。图3d 指数方面 提升带，蚀刻选择性，湿蚀刻

