

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>8</sup> (11) 공개번호 10-2006-0010936  
G02F 1/1337 (2006.01) (43) 공개일자 2006년02월03일

(21) 출원번호 10-2004-0059543  
(22) 출원일자 2004년07월29일

(71) 출원인 일진디스플레이(주)  
경기 평택시 청북면 울북리 1032

(72) 발명자 박한준  
경기도 평택시 안중읍 현화리 826-2 동신행복아파트  
이동인  
경기도 평택시 안중읍 현화리 늘푸른아파트 101동 806호  
이유진  
경기도 오산시 부산동 운암주공아파트 317동 1803호

(74) 대리인 박경훈

심사청구 : 있음

(54) 액정표시장치

요약

본 발명은 디스크리네이션이 감소되는 액정표시장치에 관한 것으로서, 이웃하는 화소전극이 상호 소정 영역을 두고 서로 이격되어 구비되고, 비전도성 재질로 소정 영역에 형성되는 블록 형상의 돌출부와 화소전극 및 돌출부 상부에 액정을 배향하기 위한 배향막이 구비되는 것을 특징으로 하는 액정표시장치를 제시함을 목적으로 한다.

본 발명에 의하여 디스크리네이션으로 인한 빛샘 현상을 방지할 수 있게 됨으로써 화면의 콘트라스트를 높일 수 있게 되었으며, 양질의 화질을 제공하는 액정 디스플레이 장치를 제공할 수 있게 되었다.

대표도

도 4

색인어

디스크리네이션, 액정표시장치

명세서

도면의 간단한 설명

도 1은 종래 액정표시장치의 하판의 레이아웃 구성도이다.

도 2는 종래 액정표시장치의 단면도로서, 도 1의 A-A` 단면도를 도시한 것이다.

도 3은 본 발명의 일 실시예에 따른 액정표시장치의 하판의 레이아웃 구성도이다.

도 4는 본 발명의 일 실시예에 따른 액정표시장치의 단면도로서, 도 3의 A-A` 단면도를 도시한 것이다.

도 5는 본 발명의 일 실시예에 따른 액정표시장치의 하부 기판의 단면도이다.

도 6a 내지 도 6d는 도 5에 제시된 액정표시장치의 하부 기판의 제조 공정도이다.

\*\*\* 도면의 주요 부호에 대한 간략한 설명 \*\*\*

11: 투명기판 120: 스토리지 캐패시터

103: 박막 트랜지스터 110: 상부 BM(Black Matrix)

104a, 104b: 화소 전극 105: 배향막

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 데이터라인(data line) 위의 화소 전극 형성용 ITO(Indium Tin Oxide)막 간에 횡전계에 의한 디스클리네이션 라인(disclination line) 현상을 줄이기 위해 이웃하는 화소전극 사이의 공간에 돌출부를 형성하고 돌출부 표면을 따라서 배향막을 형성하는 액정표시장치에 관한 것이다.

일반적으로 알려진 바와 같이 액정표시장치는 스위칭 소자가 구비되는 하판과 대향 전극을 구비하는 상판 사이에 액정을 개재시키는 구조를 갖는다. 스위칭 소자는 액정에 전원을 인가하는 소자로서 통상적으로 박막트랜지스터(Thin Film Transistor-Liquid Crystal Display)를 사용한다. 도 1은 종래 액정표시장치의 하판의 레이아웃 구성도이다. 하판의 구조는 글라스 기판(glass substrate) 상에 게이트라인(gate line, 101)과 데이터라인(data line, 102)을 서로 수직되게 교차되도록 배열하고, 상기 게이트라인(101)과 데이터라인(102)이 교차되는 부분에 스위칭 동작을 하는 박막 트랜지스터(103)를 구비하도록 한다. 게이트라인(101)과 데이터라인(102)으로 구획되어지는 영역에는 화소전극(104a,104b)이 구비되고, 화소 전극(104a,104b)을 제외한 부분에는 게이트라인(101)과 데이터라인(102) 등의 금속으로 구성된 부분에 입사된 광이 난반사되지 않도록 상부 BM(Upper Black Matrix)이 형성된다.

액정표시장치는 구동 방식에 따라 라인 단위로 인버전 전압이 인가되는 라인 인버전(line inversion) 방식과 컬럼 단위로 인버전 전압이 인가되는 컬럼 인버전(column inversion) 방식이 있다. 본 발명에서는 설명의 편의상 라인 인버전 방식을 예를 들어 설명하기로 한다. 본 발명은 컬럼 인버전 방식에서도 적용될 수 있음은 물론이다.

액정표시장치는 라인 인버전(line-inversion) 구동 방식을 채택하고, 화소간의 간격이 좁기 때문에 이웃하는 화소전극 사이의 화소간 전압차로 인한 디스클리네이션(disclination)이 심하게 발생한다. 이로 인하여 콘트라스트의 저하, 빛샘에 의한 잔상, 수평 방향의 가로줄무라(mura)가 심하게 발생되고 있다. 이러한 문제는 액정프로젝터에 사용되는 액정표시장치의 경우 더욱 더 큰 문제점으로 나타나는데 이는 화소간의 간격이 노트북 등에 사용되는 박막트랜지스터 디스플레이보다 좁고, 고휘도의 광원을 사용하기 때문이다.

도 2는 종래 액정표시장치의 단면도로서, 도 1의 A-A` 단면도를 도시한 것이다. 도 2는 종래 액정표시장치에 있어서 이웃하는 화소전극 간의 전압에 의하여 액정이 배열되는 모양을 도시한 것이다. 하부기판(10)에는 게이트라인과 데이터라인이 교차하는 영역에 스위칭 소자인 박막트랜지스터, 스토리지 캐패시터(storage capacitor), 하부 BM 및 상부 BM이 형성되고, 그 상부 영역에는 화소 전극(104a,104b)이 형성된 후 배향막(105)이 형성된다. 상부기판(20)에는 대향전극(106)과 배향막(105)이 구비된다. 설명의 편의상, 화소전극(104a)에는 +2.5V의 저압이 인가되고, 이웃하는 화소전극(104b)에는 12V의 고압이 인가되고, 대향전극(106)에는 7V의 공통 전압이 인가된 경우를 가정한다. 이때 이웃하는 화소전극(104a,

104b)간의 전압차로 인하여 화소전극(104a)에서 화소전극(104b)으로 수평전계가 형성되며, 수평전계를 따라서 액정이 배열되게 된다. 도 2에 도시된 바와 같이 화소 전극 사이에 형성되는 화살표 방향의 프린지 필드(fringe field)로 인하여 액정은 수평으로 눕게 되며, 수평으로 배열되는 액정으로 인하여 디스크리네이션이 발생하게 되는 것이다.

종래 기술에서는 이러한 디스크리네이션을 보상하기 위하여 상부 BM(Upper Black Matrix)을 이용하여 빛을 차단하는 방법이 주로 이용되나 이 방법 역시 개구율을 감소시키고, 디스크리네이션 현상을 충분히 방지하지 못하는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기 문제점을 해결하기 위한 것으로서, 화소 전극 사이의 공간에 비전도성의 볼록(convex) 형상의 돌출부를 형성함으로써 화소 전극 간의 디스크리네이션 현상을 줄이는 액정표시장치를 제시하는 것을 목적으로 한다.

본 발명의 상기 목적은 투명기관과 투명기관 상에 행방향과 열방향으로 배열된 데이터라인 및 게이트라인과, 데이터라인 및 게이트라인과 전기적으로 연결되어 액정을 스위칭하는 스위칭 소자 및 조사되는 광이 불필요한 영역으로 난반사되는 것을 방지하기 위해 패턴 형성되는 상부 BM을 구비하고, 데이터라인, 게이트라인, 스위칭 소자 및 상부 BM을 덮도록 형성되는 절연층과 절연층 상에 형성된 화소전극을 구비하는 하부 기관과 화소 전극에 대향되는 대향 전극을 구비하는 상부 기관 및 하부 기관과 상부 기관 사이에 액정을 개재시키는 액정표시장치에 있어서, 이웃하는 상기 화소전극은 상호 소정 영역을 두고 서로 이격되어 구비되고, 비전도성 재질로 상기 소정 영역에 형성되는 볼록 형상의 돌출부와 화소전극 및 돌출부 상부에 액정을 배향하기 위한 배향막이 구비되는 것을 특징으로 하는 액정표시장치에 의해서 달성 가능하다.

### 발명의 구성 및 작용

본 발명의 특징, 장점 및 바람직한 실시예 등은 첨부한 도면을 참조하여 하기에서 상세히 설명된다.

도 3은 본 발명의 일 실시예에 따른 액정표시장치의 하판의 레이아웃 구성도이다. 하판의 구조는 글라스 기관(glass substrate) 상에 게이트라인(gate line, 101)과 데이터라인(data line, 102)을 서로 수직되게 교차되도록 배열하고, 게이트라인(101)과 데이터라인(102)이 교차되는 부분에 스위칭 동작을 하는 박막 트랜지스터(103)를 구비하도록 한다. 게이트라인(101)과 데이터라인(102)으로 구획되어지는 영역에는 화소전극(104a, 104b)이 구비되고, 화소 전극(104a, 104b)을 제외한 부분에는 게이트라인(101)과 데이터라인(102) 등의 금속으로 구성된 부분이 입사된 광이 난반사되지 않도록 불투명 금속 재질 등으로 형성되는 상부 BM(Upper Black Matrix)이 형성된다. 도 3에 도시한 바와 같이 상하로 배열된 화소 전극(104a)과 화소전극(104b) 사이의 공간에는 볼록(convex) 형상의 돌출부(50)가 형성되어 있음을 알 수 있다. 돌출부(50)는 화소전극(104a, 104b)의 사이 공간에 형성되므로 비도전체로 형성하는 것이 바람직하다. 도 3에서 복수 개 화소전극 104a는 모두 하나의 게이트라인(101)에 서로 전기적으로 연결되고, 복수 개 화소전극 104b는 또 다른 하나의 게이트라인(101)에 서로 전기적으로 연결되어 있다.

도 4는 본 발명의 일 실시예에 따른 액정표시장치의 단면도로서, 도 3의 A-A' 단면도를 도시한 것이다. 도 4는 본 발명의 일 실시예에 따른 액정표시장치에 있어서 이웃하는 화소전극 간의 전압에 의하여 액정이 배열되는 모양을 도시한 것이다. 하부기관(10)에는 게이트라인과 데이터라인이 교차하는 영역에 스위칭 소자인 박막트랜지스터, 스토리지 캐패시터(storage capacitor), 하부 BM 및 상부 BM이 형성되고, 그 상부 영역에는 화소전극(104a, 104b)과 볼록 형상의 돌출부(50)가 형성된 후 배향막(105)이 형성된다. 상부기관(20)에는 대향전극(106)과 배향막(105)이 구비된다. 설명의 편의상, 화소전극(104a)에는 +2.5V의 저압이 인가되고, 이웃하는 화소전극(104b)에는 12V의 고압이 인가되고, 대향전극(106)에는 7V의 공통 전압이 인가된 경우를 가정한다. 이때 이웃하는 화소전극(104a, 104b)간의 전압차로 인하여 화소전극(104a)에서 화소전극(104b)으로 전계가 형성된다. 하지만 본 발명에 있어서는 화소전극 사이 공간에 형성된 볼록(convex) 형상의 돌출부를 따라 액정이 배향되므로 수평으로 배열되는 액정을 거의 없게 할 수 있게 된다.

노멀리 화이트 모드(normally white mode)는 상부 기관과 하부 기관에 부착되는 편광판이 서로 90도 또는 270도 등으로 회전시킨 상태로 접촉되고 액정의 배향 처리가 각 기관에 부착되는 편광판의 방향으로 배향되므로, 전압이 오프 상태에서 최대 광량이 출사(화이트 상태)되고 전압이 온 상태에서는 광이 차단(블랙 상태)되는 액정 디스플레이 동작 모드를 의미한다. 이하에서는 노멀리 화이트 모드로 동작되는 액정 디스플레이에서 화소전극 사이에 볼록 형상의 돌출부를 형성할 경우 디스크리네이션을 줄일 수 있음을 설명하며, 본 발명의 기술적 사상은 노멀리 블랙 모드(normally black mode)에도 쉽게 적용될 수 있음은 물론이다. 전술한 바와 같이 디스크리네이션이 발생하는 원인은 전압 인가 시 액정이 수직 방향으로 일어서야 하나, 이웃하는 화소전극(104a, 104b)의 전압 차이로 인하여 프린지 필드가 형성되고, 이러한 프린지 필드를 따라 액정이 일어서지 못하게 되는 현상이 발생되기 때문이다. 수학식 1은 두 개의 편광판 사이에서 광이 출사되는 방식을 기술한다.

수학식 1

$$I = \cos^2(\theta)$$

여기서 I는 조도를 나타내며,  $\theta$ 는 주 편광판의 광축 각도를 의미한다.

따라서 화소전극 사이 공간에 끝부분이 뾰족하고 대칭모양으로 형성되는 돌출부를 형성하면, 디스크리네이션 위치의 액정을 통해  $\theta$ 의 각도를 가능한 90도 방향으로 바꾸어 빛이 새는 것을 방지하게 된다.

도 5는 본 발명의 일 실시예에 따른 액정표시장치의 하부 기관의 단면도이다. 도 5는 도 3의 A-A' 방향의 단면도를 도시한 것이며, 게이트라인(101)이 상부 BM(110) 하부에 형성되나 도면에는 도시하지 않았으며, 정확한 단면도에 의하면 박막트랜지스터(103)와 스토리지 캐패시터(120)는 도시되지 않을 것이나 설명의 편의상 도시하였다. 투명 기관(11) 상부에 스위칭 소자인 박막트랜지스터(103), 스토리지 캐패시터(storage capacitor, 120) 및 상부 BM(Black Matrix)을 구비하고, 절연층(145)을 도포한다. 절연층(145) 상부에는 투명한 화소전극(104a, 104b)을 패턴 구비하고, 화소전극(104a,104b) 사이의 공간에 볼록(convex) 형상의 돌출부(50)를 구비하였다. 화소전극(104a,104b) 및 돌출부(50) 상부에 배향막(105)을 구비함으로써 디스크리네이션의 발생을 줄일 수 있는 액정표시장치가 형성된다.

도 6a 내지 도 6d는 도 5에 제시된 액정표시장치의 하부 기관 제조 공정도이다. 투명기관(11) 상에 박막트랜지스터(103)와 스토리지 캐패시터(120) 및 상부 BM(110)을 형성하고, 절연층(145)을 증착 형성한 후 평탄화한다(도 6a). 도면 상에는 도시되지 않았으나 투명기관(11)의 외측으로 출사된 광이 반사되어 재입사되는 것을 차단하기 위한 하부 BM이 추가로 구비될 수 있다. 절연층(145) 상부에 화소전극(104a,104b)을 패턴 형성한다(도 6b). 도면 상에 도시된 바와 같이 화소전극(104a,104b)은 상부 BM(110) 양쪽 끝부분을 조금씩 오버랩하면서 일정한 간격을 두고서 형성되어 있음을 알 수 있다. 다음으로 화소 전극이 형성되지 않는 공간 상에 볼록(convex) 형상의 돌출부(50)를 형성한다(도 6c). 이때 형성되는 돌출부(50)의 높이는 상부 기관과 하부 기관 사이의 거리로 정의되는 셀갭의 1% 내지 50%가 바람직하며, 돌출부(50)의 폭은 이웃하는 화소전극(104a,104b) 사이 간격의 1% 내지 80%가 바람직하다. 예를 들어, 셀갭이 2.5um 인 액정표시장치의 경우 돌출부(50)의 높이로 200Å 내지 1.25um를 갖도록 구성한다. 셀갭의 1% 미만이면 디스크리네이션을 감소시키는 효과가 없으며, 50%를 넘게 되면 배향막을 프린팅하거나 또는 러빙 공정을 할 때 영향을 주어 양호한 배향막을 얻을 수 없게 되기 때문이다.

볼록 형상의 돌출부(50)는 이웃하는 화소전극(104a,104b) 간에 쇼트가 되는 것을 방지하기 위해서 비전도성 재질로 구성하여야 한다. 볼록 형상의 돌출부(50)를 형성하는 방법으로는 폴리머를 스핀 코팅으로 형성하고 마스크를 사용하여 광(光)으로 패터닝하여 원하는 모양을 만들거나 또는 전사판과 같이 형틀을 만들어 폴리머를 형틀에 부은 후 틀을 이용하여 찍어내는 방법이 있다. 이외에도 비전도성 재질의 폴리머를 인쇄법으로 형성하거나 또는 비전도성 재질의 폴리머를 이용하여 볼록 형상의 돌출부(50)를 별도 제작한 후 화소전극 사이의 공간에 접착제를 이용하여 접착시키는 방법 등이 있을 수 있다. 다음으로 화소전극(104a,104b)과 볼록 형상의 돌출부(50) 상부에 배향막을 도포함으로써 하부 기관의 제조가 완료된다(도 6d).

발명의 효과

본 발명에 따른 액정표시장치는 화소전극 사이 공간에 비전도성 재질로 이루어지는 볼록 형상을 돌출부를 형성하고, 그 상부에 배향막을 도포함으로써 이웃하는 화소전극에 인가되는 전압차에 의해 발생하는 프린지 필드에 의한 디스크리네이션을 감소시킬 수 있게 되었다.

디스크리네이션이 심하게 발생할 경우에는 각 화소의 가로 또는 세로 방향으로 발생하는 띠 형상의 빛샘 현상(가로줄 무라(mura) 또는 세로줄 무라(mura))가 발생하는데 돌출부를 형성함으로써 빛샘 현상을 방지할 수 있게 되었다. 디스크리네이션으로 인한 빛샘 현상을 방지할 수 있게 됨으로써 화면의 콘트라스트를 높일 수 있게 되었으며, 양질의 화질을 제공하는 액정 디스플레이 장치를 제공할 수 있게 되었다.

여기에 기술된 본 발명의 실시예에 대해 여러 가지 변형이 본 발명을 실현하는데 있어 채용될 수 있는 것으로 이해되어야 한다. 따라서, 다음의 청구범위가 본 발명의 범위를 규정하는 것으로, 그리고 이들 청구범위 내의 방법 및 구성들 그리고 그들의 등가적인 것들이 청구범위에 의해 포함되는 것으로 이해되어야 한다.

(57) 청구의 범위

### 청구항 1.

투명기관과 상기 투명기관 상에 행방향과 열방향으로 배열된 데이터라인 및 게이트라인과, 상기 데이터라인 및 게이트라인과 전기적으로 연결되어 액정을 스위칭하는 스위칭 소자 및 조사되는 광이 불필요한 영역으로 난반사되는 것을 방지하기 위해 패턴 형성되는 상부 BM을 구비하고, 상기 데이터라인, 상기 게이트라인, 상기 스위칭 소자 및 상기 상부 BM을 덮도록 형성되는 절연층과 상기 절연층 상에 형성된 화소전극을 구비하는 하부 기관과 상기 화소 전극에 대향되는 대향 전극을 구비하는 상부 기관 및 상기 하부 기관과 상기 상부 기관 사이에 액정을 개재시키는 액정표시장치에 있어서,

이웃하는 상기 화소전극은 상호 소정 영역을 두고 서로 이격되어 구비되고, 비전도성 재질로 상기 소정 영역에 형성되는 볼록 형상의 돌출부와 상기 화소전극 및 상기 돌출부 상부에 액정을 배향하기 위한 배향막이 구비되는 것을 특징으로 하는 액정표시장치.

### 청구항 2.

제 1항에 있어서,

상기 이웃하는 화소전극은 각각 서로 다른 게이트라인과 연결되는 화소전극임을 특징으로 하는 액정표시장치.

### 청구항 3.

제 1항에 있어서,

상기 돌출부는 비도전성 폴리머로 이루어지는 것을 특징으로 하는 액정표시장치.

### 청구항 4.

제 1항에 있어서,

상기 돌출부의 높이는 상부 기관과 하부 기관 사이의 거리를 표시하는 셀갭의 1% 내지 50% 인 것을 특징으로 하는 액정표시장치.

### 청구항 5.

제 1항에 있어서,

상기 돌출부의 폭은 상기 소정 영역의 1% 내지 80% 인 것을 특징으로 하는 액정표시장치.

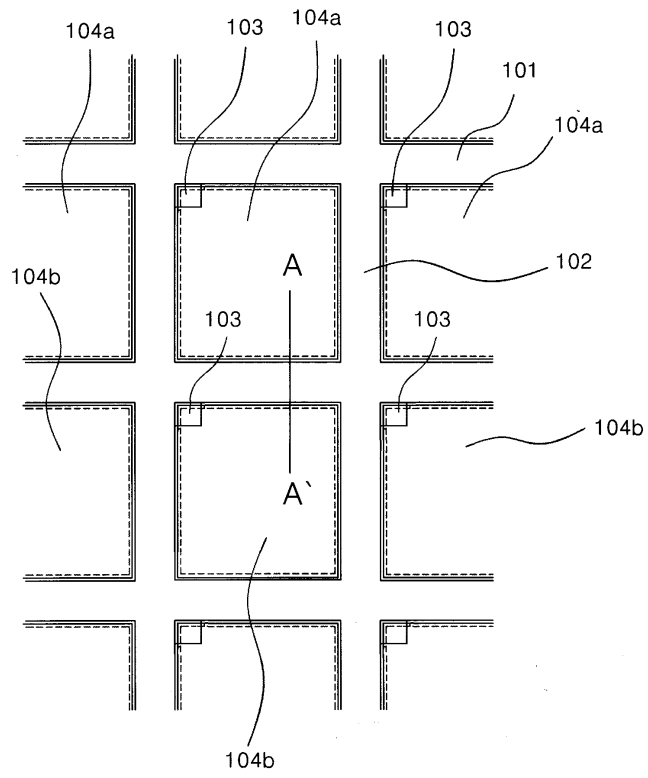
### 청구항 6.

제 1항에 있어서,

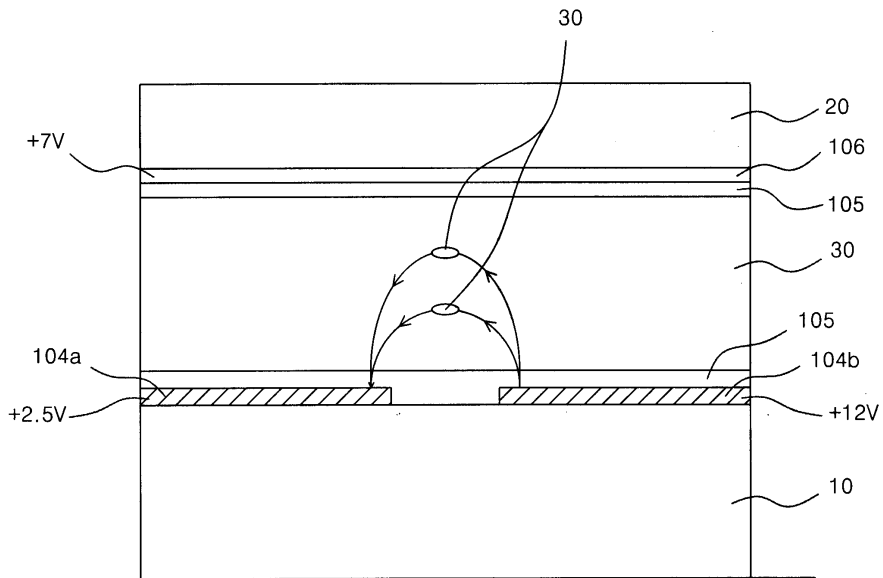
상기 돌출부는 인쇄법 또는 스핀 코팅에 의해서 형성되는 것을 특징으로 하는 액정표시장치.

도면

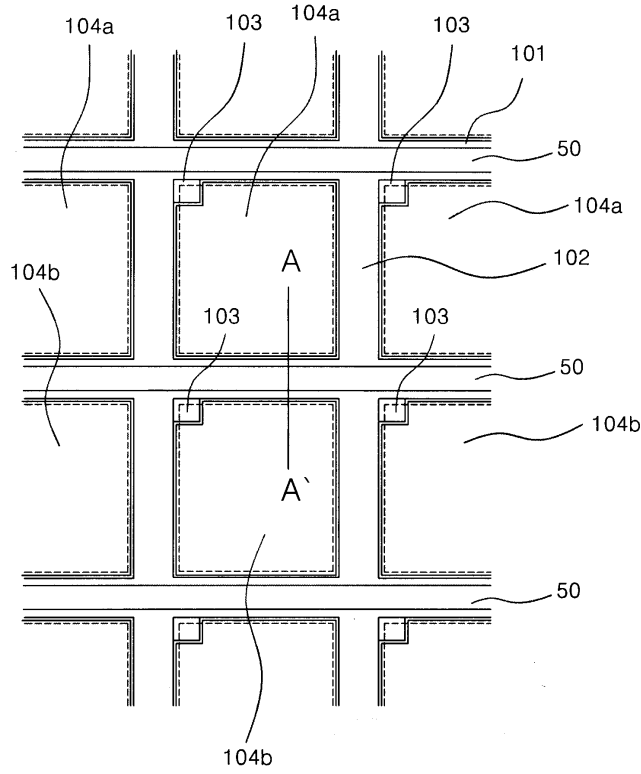
도면1



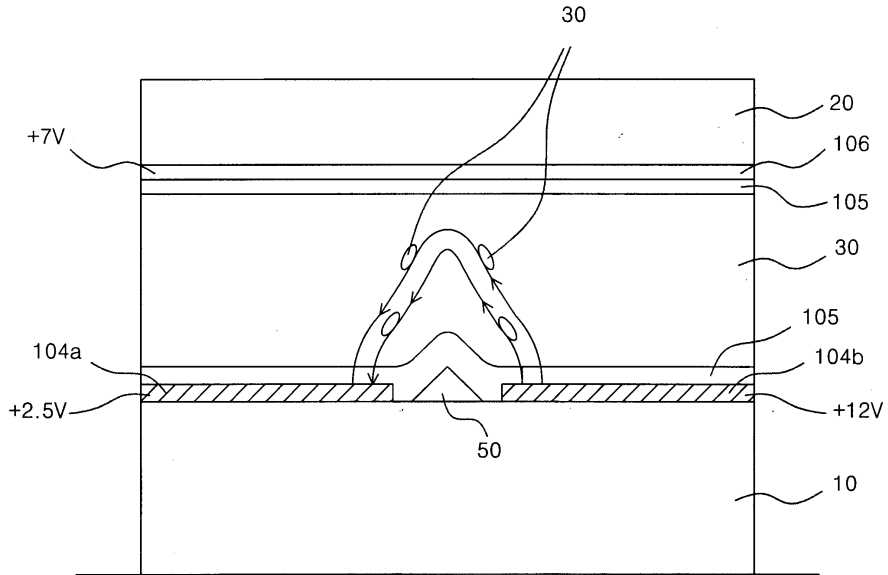
도면2



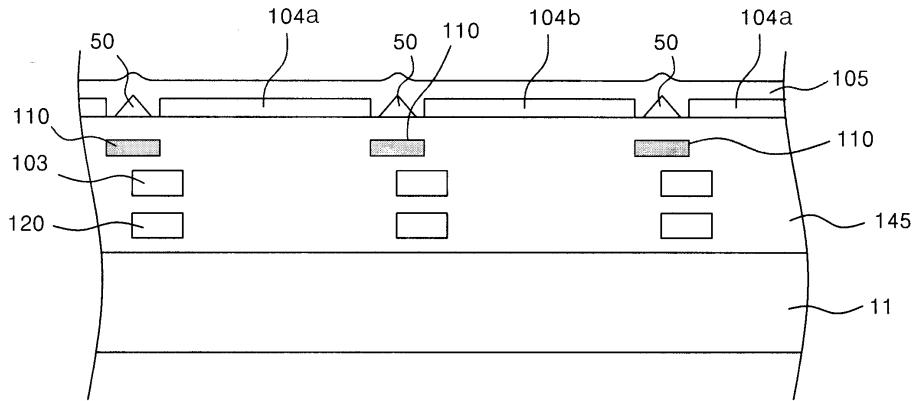
도면3



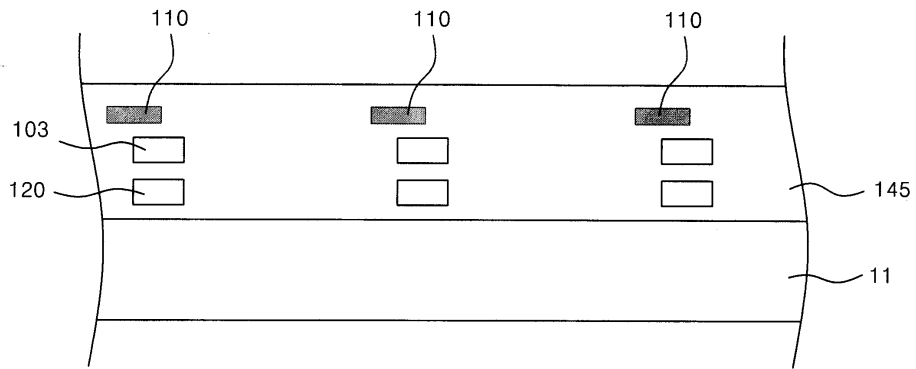
도면4



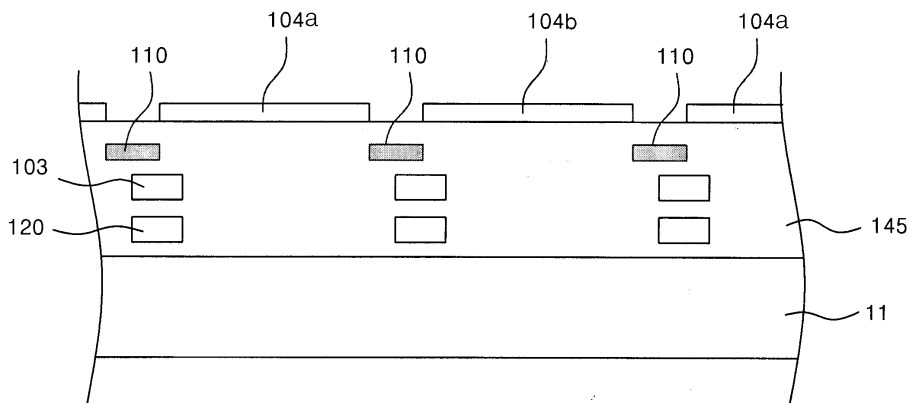
도면5



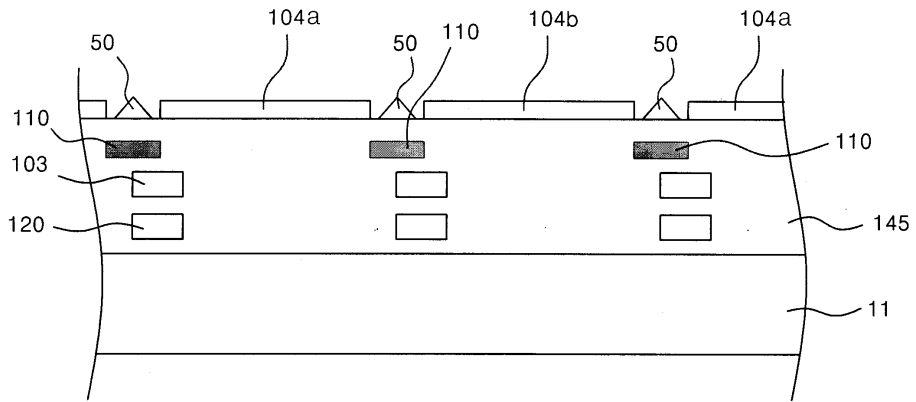
도면6a



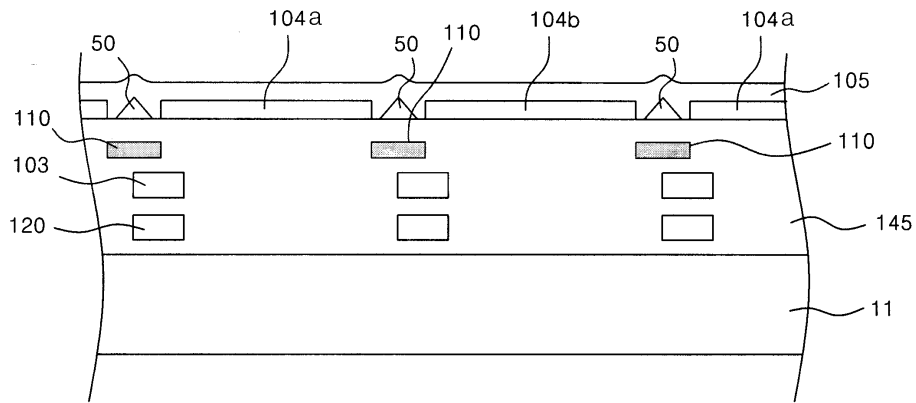
도면6b



도면6c



도면6d



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020060010936A</a>	公开(公告)日	2006-02-03
申请号	KR1020040059543	申请日	2004-07-29
申请(专利权)人(译)	日进显示器有限公司		
当前申请(专利权)人(译)	日进显示器有限公司		
[标]发明人	PARK HANJUN 박한준 LEE DONGIN 이동인 LEE YOUJIN 이유진		
发明人	박한준 이동인 이유진		
IPC分类号	G02F1/1337		
CPC分类号	G02F1/1337 G02F1/133707 G02F1/133711 G02F1/134363 G02F2001/13373		
代理人(译)	Kyeong HUN PARK		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及减少向错的液晶显示器。并且目的在于提供一种液晶显示器，其具有用于在突出部分的上部对准液晶的取向层，在非导电材料上形成的凸形轮廓的像素电极和突出部分，固定区域相邻的像素电极具有预间隔区域。通过防止由于本发明的错误引起的漏光现象，增强了屏幕的对比度。并且提供了用于提供高质量图像质量的液晶显示装置。向错，和液晶显示器。

