



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0070916
 (43) 공개일자 2008년08월01일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

G09G 3/20 (2006.01) G02F 1/136 (2006.01)

(21) 출원번호 10-2007-0008795

(22) 출원일자 2007년01월29일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문종원

경기 용인시 기흥구 상하동 강남마을한라비발디아파트 904-2304

여상재

경기 화성시 병점동 주공아파트 308-1004

(74) 대리인

특허법인가산

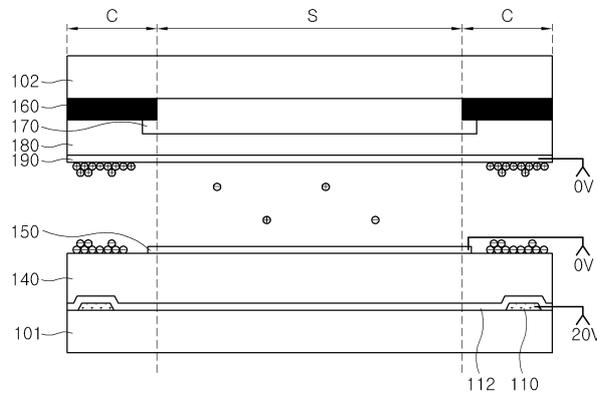
전체 청구항 수 : 총 11 항

(54) 표시 장치의 구동 방법

(57) 요약

표시 장치의 구동 방법에 관한 것으로, 복수의 게이트 라인 및 복수의 데이터 라인과, 상기 복수의 게이트 라인과 상기 복수의 데이터 라인의 교차 영역에 마련되고, 화소 전극과 공통 전극을 구비하는 액정 커패시터 그리고 상기 게이트 라인, 상기 데이터 라인 및 상기 화소 전극에 접속된 박막 트랜지스터를 포함하는 복수의 단위 화소를 구비하는 표시 장치의 구동 방법에 있어서, 상기 모든 게이트 라인과 상기 공통 전극 사이에 전위차를 발생시키는 단계 및 상기 공통 전극과 상기 화소 전극 사이에 전위차를 없애는 단계를 포함하는 표시 장치의 구동 방법을 제공한다. 본 발명은 표시 패널의 정상 구동 전에 불순물 이온 제거 동작을 수행하여 표시 패널 내의 불순물 이온을 단위 화소의 비 시인 영역에 흡착되도록 하여 불순물 이온에 의한 잔상 현상을 감소시킬 수 있다.

대표도 - 도5



특허청구의 범위

청구항 1

복수의 게이트 라인 및 복수의 데이터 라인과,

상기 복수의 게이트 라인과 상기 복수의 데이터 라인의 교차 영역에 마련되고, 화소 전극과 공통 전극을 구비하는 액정 커패시터 그리고 상기 게이트 라인, 상기 데이터 라인 및 상기 화소 전극에 접속된 박막 트랜지스터를 포함하는 복수의 단위 화소를 구비하는 표시 장치의 구동 방법에 있어서,

상기 모든 게이트 라인과 상기 공통 전극 사이에 전위차를 발생시키는 단계; 및

상기 공통 전극과 상기 화소 전극 사이에 전위차를 없애는 단계를 포함하는 표시 장치의 구동 방법.

청구항 2

청구항 1에 있어서, 상기 모든 게이트 라인과 상기 공통 전극 사이에 전위차를 발생시키는 단계는,

상기 모든 게이트 라인에 게이트 턴온 전압을 인가하는 단계; 및

상기 공통 전극에는 접지 전위를 인가하는 단계를 포함하는 표시 장치의 구동 방법.

청구항 3

청구항 1에 있어서, 상기 공통 전극과 상기 화소 전극 사이에 전위차를 없애는 단계는,

상기 화소 전극에 상기 공통 전극에 인가되는 전압과 동일한 전압을 인가하는 단계를 포함하는 표시 장치의 구동 방법.

청구항 4

청구항 1에 있어서,

한 프레임 구간동안 상기 복수의 게이트 라인에 순차적으로 게이트 턴온 전압을 인가하고,

상기 복수의 데이터 라인에 데이터 신호를 인가하는 단계를 더 포함하는 표시 장치의 구동 방법.

청구항 5

표시 장치의 구동 방법에 있어서,

모든 게이트 라인에 제 1 전압 레벨의 제 1 신호를 공급하는 단계;

공통 전극에 상기 제 1 전압 레벨과 다른 제 2 전압 레벨의 제 2 신호를 공급하는 단계; 및

화소 전극에 상기 제 2 신호를 공급하는 단계를 포함하는 표시 장치의 구동 방법.

청구항 6

청구항 5에 있어서,

상기 제 1 신호의 상기 제 1 전압 레벨은 박막 트랜지스터를 턴온시키기 위한 최소 전압 보다 크고, 표시 장치에서 생성되는 최대 전압 보다 낮은 표시 장치의 구동 방법.

청구항 7

청구항 5에 있어서,

상기 제 2 신호의 상기 제 2 전압 레벨은 상기 제 1 전압 레벨보다 낮은 표시 장치의 구동 방법.

청구항 8

청구항 5에 있어서,

상기 제 2 신호는 접지 전위인 표시 장치의 구동 방법.

청구항 9

표시 장치의 구동 방법에 있어서,

모든 게이트 라인에 게이트 턴온 전압을 인가하고, 복수의 데이터 라인에 공통 전극에 인가되는 전압과 동일한 전압 레벨의 신호를 인가하는 불순물 이온 제거 동작 구간과,

상기 불순물 이온 제거 동작 구간 이후에 수행되며, 복수의 게이트 라인에 순차적으로 상기 게이트 턴온 전압을 인가하고, 상기 복수의 데이터 라인에 데이터 신호를 인가하여 화상을 표시하는 정상 동작 구간을 포함하는 표시 장치의 구동 방법.

청구항 10

복수의 게이트 라인과 복수의 데이터 라인의 교차 영역에 마련된 단위 화소와, 상기 단위 화소 내에 마련되고 화소 전극과 공통 전극을 구비하는 액정 커패시터를 포함하는 표시 패널;

상기 복수의 게이트 라인들에 순차적으로 게이트 턴온 전압을 인가하거나, 복수의 게이트 라인에 동시에 게이트 턴온 전압을 인가하는 게이트 구동부;

상기 복수의 데이터 라인에 데이터 전압을 인가하거나, 접지 전원을 인가하는 데이터 구동부; 및

복수의 전압을 생성하고, 공통 전압을 상기 공통 전극에 인가하는 구동 전압 생성부를 포함하는 표시 장치.

청구항 11

청구항 10에 있어서,

상기 단위 화소는 시인 영역과 비 시인 영역을 구비하고, 상기 시인 영역에 상기 액정 커패시터가 마련되고,

상기 비 시인 영역에 상기 복수의 게이트 라인과 상기 복수의 데이터 라인 그리고 블랙 매트릭스가 마련된 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 표시 장치의 구동 방법에 관한 것으로, 정상 구동 구간 전에 일정시간 불순물 이온 제거 동작을 수행하여 표시 장치의 잔상 현상을 감소시킬 수 있는 표시 장치의 구동 방법에 관한 것이다.
- <15> 종래의 평판 표시 장치는 CRT(Cathode Ray Tube)와 비교하여 소형, 경량화 및 대화면화의 장점을 갖고 있어, 이의 개발이 활발히 이루어지고 있다. 이러한 평판 표시 장치 중 하나인 액정 표시 장치는 광을 제공하는 백라이트와, 백라이트 광을 이용하여 화상을 표시 하는 표시 패널을 포함한다. 이때, 표시 패널은 화소 전극이 형성된 하부 기관과, 공통 전극이 형성된 상부 기관의 화소 전극과 공통 전극이 서로 마주 보도록 하부 및 상부 기관을 배치하고, 화소 전극과 공통 전극 사이에 액정 물질을 주입하여 제작한다.
- <16> 액정 표시 장치는 화소 전극에 계조 전압을 공통 전극에 공통 전압을 인가하여 화소 전극과 공통 전극 사이의 전기장을 변화시키고, 변화된 전기장에 의해 액정 분자들의 배열을 변화시킨다. 배열이 변화된 액정 분자는 배열 정도에 따라 백라이트에서 제공된 빛의 투과율을 변화시켜 화상을 표시한다.
- <17> 이와 같이 액정 표시 패널의 화소 전극과 공통 전극에 DC 전원을 인가하기 때문에 표시 패널 내의 이온 불순물들이 표시 패널 내의 화소 전극 및 공통 전극의 표면에 흡착된다. 이때, 화소 전극과 공통 전극에는 각기 서로 다른 전위를 갖는 이온들이 흡착된다. 예를 들어 화소 전극에는 음의 이온 불순물이 흡착되고, 공통 전극에는 양의 이온 불순물이 흡착된다. 이를 통해 화소 전극과 공통 전극의 표면에 흡착된 이온 불순물 간에 전계가 형성되고, 이러한 전계에 의해 패널 잔상이 유발되는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

<18> 따라서, 본 발명은 상기의 문제점을 해결하기 위해 도출된 것으로서, 표시 패널의 정상 구동 구간 전에 일정 시간 불순물 이온 제거 동작을 수행하여 이온 불순물이 비시인 영역에 흡착되도록 하여 시인 영역의 이온 불순물 흡착을 줄여 이로인한 잔상 발생을 줄일 수 있는 표시 장치의 구동 방법을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

<19> 본 발명에 따른 복수의 게이트 라인 및 복수의 데이터 라인과, 상기 복수의 게이트 라인과 상기 복수의 데이터 라인의 교차 영역에 마련되고, 화소 전극과 공통 전극을 구비하는 액정 커패시터 그리고 상기 게이트 라인, 상기 데이터 라인 및 상기 화소 전극에 접속된 박막 트랜지스터를 포함하는 복수의 단위 화소를 구비하는 표시 장치의 구동 방법에 있어서, 상기 모든 게이트 라인과 상기 공통 전극 사이에 전위차를 발생시키는 단계 및 상기 공통 전극과 상기 화소 전극 사이에 전위차를 없애는 단계를 포함하는 표시 장치의 구동 방법을 제공한다.

<20> 상기 모든 게이트 라인과 상기 공통 전극 사이에 전위차를 발생시키는 단계는, 상기 모든 게이트 라인에 게이트 턴온 전압을 인가하는 단계 및 상기 공통 전극에는 접지 전원을 인가하는 단계를 포함하는 것이 바람직하다.

<21> 상기 공통 전극과 상기 화소 전극 사이에 전위차를 없애는 단계는, 상기 화소 전극에 상기 공통 전극에 인가되는 전압과 동일한 전압을 인가하는 단계를 포함하는 것이 바람직하다.

<22> 한 프레임 구간동안 상기 복수의 게이트 라인에 순차적으로 게이트 턴온 전압을 인가하고, 상기 복수의 데이터 라인에 데이터 신호를 인가하는 단계를 더 포함하는 것이 바람직하다.

<23> 또한, 본 발명에 따른 표시 장치의 구동 방법에 있어서, 모든 게이트 라인에 제 1 전압 레벨의 제 1 신호를 공급하는 단계와, 공통 전극에 상기 제 1 전압 레벨과 다른 제 2 전압 레벨의 제 2 신호를 공급하는 단계 및 화소 전극에 상기 제 2 신호를 공급하는 단계를 포함하는 표시 장치의 구동 방법을 제공한다.

<24> 상기 제 1 신호의 상기 제 1 전압 레벨은 박막 트랜지스터를 턴온시키기 위한 최소 전압 보다 크고, 표시 장치에서 생성되는 최대 전압 보다 낮은 것이 바람직하다.

<25> 상기 제 2 신호의 상기 제 2 전압 레벨은 상기 제 1 전압 레벨보다 낮은 것이 효과적이다. 상기 제 2 신호는 접지 전원인 것이 효과적이다.

<26> 또한, 본 발명에 따른 표시 장치의 구동 방법에 있어서, 모든 게이트 라인에 게이트 턴온 전압을 인가하고, 복수의 데이터 라인에 공통 전극에 인가되는 전압과 동일한 전압 레벨의 신호를 인가하는 불순물 이온 제거 동작 구간과, 상기 불순물 이온 제거 동작 구간 이후에 수행되며, 복수의 게이트 라인에 순차적으로 상기 게이트 턴온 전압을 인가하고, 상기 복수의 데이터 라인에 데이터 신호를 인가하여 화상을 표시하는 정상 동작 구간을 포함하는 표시 장치의 구동 방법을 제공한다.

<27> 또한, 본 발명에 따른 복수의 게이트 라인과 복수의 데이터 라인의 교차 영역에 마련된 단위 화소와, 상기 단위 화소 내에 마련되고 화소 전극과 공통 전극을 구비하는 액정 커패시터를 포함하는 표시 패널과, 상기 복수의 게이트 라인들에 순차적으로 게이트 턴온 전압을 인가하거나, 복수의 게이트 라인에 동시에 게이트 턴온 전압을 인가하는 게이트 구동부 및 상기 복수의 데이터 라인에 데이터 전압을 인가하거나, 접지 전원을 인가하는 데이터 구동부 및 복수의 전압을 생성하고, 공통 전압을 상기 공통 전극에 인가하는 구동 전압 생성부를 포함하는 표시 장치를 제공한다.

<28> 상기 단위 화소는 시인 영역과 비 시인 영역을 구비하고, 상기 시인 영역에 상기 액정 커패시터가 마련되고, 상기 비 시인 영역에 상기 복수의 게이트 라인과 상기 복수의 데이터 라인 그리고 블랙 매트릭스가 마련되는 것이 바람직하다.

<29> 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 더욱 상세히 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

<30> 도 1은 본 발명의 일 실시예에 따른 표시 장치의 블록도이다. 도 2는 일 실시예에 따른 단위 화소 영역의 평면도이고, 도 3은 도 2의 A-A선에 대해 자른 단면도이다.

<31> 도 1 내지 도 3을 참조하면, 본 실시예에 따른 표시 장치는 표시 패널(100), 게이트 구동부(200), 데이터 구동부(300), 구동 전압 생성부(400) 및 신호 제어부(500)를 포함한다.

<32> 표시 패널은 일 방향으로 연장된 복수의 게이트 라인(G1 내지 Gn) 및 이와 교차하는 방향으로 연장된 복수의 데

이터 라인(D1 내지 Dm)을 포함하고, 게이트 라인(G1 내지 Gn)과 데이터 라인(D1 내지 Dm)의 교차 영역에 마련된 단위 화소를 포함한다. 단위 화소는 박막 트랜지스터(T), 유지 커패시터(Cst) 및 액정 커패시터(Clc)를 포함한다.

- <33> 이러한 표시 패널(100)은 도 3에 도시된 바와 같이 박막 트랜지스터(T), 게이트 라인(G1 내지 Gn; 110), 데이터 라인(D1 내지 Dm; 120) 및 액정 커패시터용 화소 전극(150)이 마련된 하부 기관(101)과, 블랙 매트릭스(160), 컬러 필터(170) 및 액정 커패시터(Clc)용 공통 전극(190)이 마련된 상부 기관(102)을 포함하고, 하부 기관(101)과 상부 기관(102) 사이에 마련된 액정(미도시)을 포함한다. 단위 화소는 도 2 및 도 3에 도시된 바와 같이 시인 영역(S)과 비 시인 영역(C)을 포함한다. 시인 영역(S)에는 화소 전극(150)과 공통 전극(190) 그리고 컬러 필터(170)가 위치하고, 비 시인 영역(C)에는 박막 트랜지스터(T), 게이트 라인(110), 데이터 라인(120) 및 블랙 매트릭스(160)가 마련된다.
- <34> 상기의 하부 기관(101)은 복수의 게이트 라인(G1 내지 Gn; 110) 및 이와 교차하는 데이터 라인(D1 내지 Dm; 120)을 포함한다. 게이트 라인(G1 내지 Gn; 110)과 데이터 라인(D1 내지 Dm; 120)의 교차 영역(즉, 화소 영역)에는 박막 트랜지스터(T)와 유지 라인(130)이 마련된다. 여기서, 박막 트랜지스터(T)의 게이트 전극(111)은 게이트 라인(G1 내지 Gn; 110)에 접속되고, 소스 전극(121)은 데이터 라인(D1 내지 Dm; 120)에 접속되며, 드레인 전극(122)은 액정 커패시터(Clc)의 화소 전극(150)에 접속된다.
- <35> 상기의 게이트 라인(G1 내지 Gn; 110), 게이트 전극(111) 및 유지 라인(130)은 알루미늄 또는 크롬등의 금속으로 형성하는 것이 바람직하다. 이는 단일층으로 제작할 수도 있고, 크롬과 알루미늄을 연속 적층하여 이루어진 다중층으로 형성할 수도 있다. 그리고, 상기 알루미늄 또는 크롬 이외에 다양한 금속을 사용할 수도 있다.
- <36> 게이트 라인(G1 내지 Gn; 110), 게이트 전극(111) 및 유지 라인(130) 상에는 게이트 절연막(112)이 형성된다. 이때, 게이트 절연막(112)으로 실리콘 산화막 및 실리콘 질화막을 포함하는 절연성막을 사용한다.
- <37> 게이트 절연막(112) 상에 게이트 라인(G1 내지 Gn; 110)과 교차하는 방향으로 데이터 라인(D1 내지 Dm; 120)이 형성되어 있다. 데이터 라인(D1 내지 Dm; 120)에는 돌출부 형태로 분기된 소스 전극(121)이 형성되고, 소스 전극(121)에 인접하여 드레인 전극(122)이 형성된다. 소스 전극(121)과 드레인 전극(122)의 하부에는 박막 트랜지스터(T)의 채널부로 사용되는 활성층(미도시)이 형성된다. 상기 활성층과 소스 전극(121) 및 드레인 전극(122) 사이에는 접촉 저항 감소를 위한 오믹 접촉층(미도시)이 형성될 수 있다.
- <38> 데이터 라인(D1 내지 Dm; 120), 소스 전극(121), 드레인 전극(122) 상에는 보호막(140)이 형성된다. 보호막(140)으로는 무기 절연물이나 수지 등의 유기 절연물을 사용할 수 있다. 보호막(140) 상에는 화소 전극(150)이 형성된다. 화소 전극(150)은 인듐 주석 산화물(Indium Tin Oxide: ITO)이나 인듐 아연 산화물(Indium Zinc Oxide: IZO)을 사용하는 것이 바람직하다. 상기 화소 전극(150)은 도시되지는 않았지만 복수의 도메인으로 분할될 수 있고, 이러한 도메인 규제 수단으로 절개 패턴 및/또는 돌기 패턴을 포함할 수도 있다. 여기서, 화소 전극(150)과 유지 전극(130)은 유지 커패시터(Cst)를 형성한다.
- <39> 그리고, 상부 기관(102)에는 빛이 새는 것을 방지하고, 비 시인 영역(C)에 마련된 블랙 매트릭스(160)가 형성된다. 그리고, 시인 영역 상에는 적색, 녹색 및 청색의 컬러 필터(170)가 형성된다. 컬러 필터(170) 상에는 오버코트막(180)이 형성되고, 그 위에 공통 전극(190)이 형성된다.
- <40> 이러한 본 실시예의 상부 기관(102)과 하부 기관(101)에는 서로 마주하는 면 상부에는 도시되지는 않았지만 배향막이 각기 형성된다. 이때, 배향막은 액정 분자를 기관 면에 대하여 수직 방향으로 배향하는 수직 배향막인 것이 바람직하다. 물론 수직 배향막에 한정되지 않고, 다양한 형태의 배향막일 수 있다. 하부 기관(101)과 상부 기관(102)을 정렬 결합하고, 그 사이에 액정 물질을 주입하여 표시 장치의 기본 패널이 제작된다. 상기 액정 물질은 화소 전극(150)과 공통 전극(190) 사이에 전계가 인가되지 않는 상태에서 수직을 이루도록 배향되는 것이 바람직하다. 화소 전극(150)과 공통 전극(190)은 액정 커패시터(Clc)를 형성한다.
- <41> 이와 같은 구조의 표시 패널(100)은 게이트 라인(G1 내지 Gn; 110)에 인가되는 게이트 턴온 전압에 따라 박막 트랜지스터(T)가 동작하여 데이터 라인(D1 내지 Dm; 120)의 데이터 신호(즉, 계조 전압)를 액정 커패시터(Clc)의 화소 전극(150)에 공급하여 액정 커패시터(Clc) 양단의 전계를 변화시킨다. 이를 통해 표시 패널(100) 내측의 액정의 배열을 변화시켜 백라이트로부터 공급된 광의 투과율을 조절할 수 있다. 상술한 구조의 표시 패널(100)의 제작시 발생한 불순물 이온이 밀봉된 하부 기관과 상부 기관 사이에 잔류하게 된다.
- <42> 본 실시예에 따른 표시 패널은 상술한 설명에 한정되지 않고, 다양한 변형예가 가능하다. 즉, 화소 전극(150)을 제 1 화소 전극과 제 2 화소 전극으로 분리 제작할 수 있다. 화소 전극을 두개로 분리하고, 이들 각각에 인가되

는 피크 전압을 다르게 하여 계조를 자연스럽게 표현하고 측면 시인성 왜곡 현상을 개선할 수 있다. 이때, 두개의 화소 전극 각각에 피크 전압을 다르게 하기 위해 두개의 트랜지스터가 단일의 화소 영역 내에 형성될 수도 있다. 또한, 두개의 데이터 라인을 통해 두개의 화소 전극 각각에 서로 다른 피크 전압을 인가할 수도 있다. 또한, 상기 두 화소 전극중 어느 하나의 화소 전극을 플로팅 시킬 수도 있다. 상술한 실시예의 화소 영역은 가로 방향의 길이보다 세로 방향의 길이가 긴 형태를 도시하였으나, 이에 한정되지 않고, 상기 가로 방향의 길이가 세로 방향의 길이보다 길게 제작될 수도 있다. 또한, 상기 화소 전극(150)은 대략 사각형 형태가 아닌 다양한 형상이 가능하다. 그리고, 상기 컬러 필터(170)는 하부 기판에 배치될 수도 있다.

<43> 상술한 구조의 표시 패널(100)의 외측에는 표시 패널(100)의 구동을 위한 신호들을 제공하는 제어부가 마련된다. 상기 제어부는 게이트 구동부(200), 데이터 구동부(300), 구동 전압 생성부(400), 및 신호 제어부(500)를 포함한다. 이러한, 표시 장치는 불순물 이온 제거 동작을 수행하여 표시 패널(100)의 시인 영역의 불순물 이온을 비 시인 영역에 흡착시켜 불순물 이온에 의한 잔상을 방지한다. 그리고, 정상 동작을 수행하여 표시 패널(100)의 시인 영역을 통해 화상을 표시한다.

<44> 여기서, 상기 게이트 구동부(200) 및/또는 데이터 구동부(300)는 액정 표시 패널(100)의 하부 표시판 상에 실장될 수도 있고, 별도의 인쇄 회로 기판(Printed Circuit Board; PCB)에 실장된 다음 연성 인쇄 회로 기판(Flexible Printed Circuit Board; FPC)을 통해 전기적으로 접속될 수도 있다. 본 실시예의 게이트 구동부(200)와 데이터 구동부(300)는 적어도 하나의 구동 칩 형태로 제작되어 실장되는 것이 바람직하다. 그리고, 구동 전압 생성부(400)와 신호 제어부(500)는 인쇄 회로 기판 상에 실장되어 연성 인쇄 회로 기판을 통해 액정 표시 패널(100)과 전기적으로 접속되는 것이 바람직하다.

<45> 먼저, 신호 제어부(500)는 정상 동작시 외부의 그래픽 제어기(도시하지 않음)로부터의 입력 영상 신호 즉, 화소 데이터(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(CLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 이러한 화소 데이터를 표시 패널(100)의 동작 조건에 맞게 처리하고, 게이트 제어 신호 및 데이터 제어 신호를 생성하고, 게이트 제어 신호를 게이트 구동부(200)에 전송한다. 여기서, 화소 데이터는 액정 표시 패널(100)의 화소 배열에 따라 재 배열된다. 그리고, 게이트 제어 신호는 게이트 턴온 전압(Von)의 출력 시작을 지시하는 수직 동기 시작 신호, 게이트 클럭 신호 및 출력 인에이블 신호등을 포함한다. 데이터 제어 신호는 화소 데이터의 전송 시작을 알리는 동기 시작 신호, 해당 데이터 라인에 데이터 전압을 인가하라는 로드 신호 및 공통 전압에 대한 계조 전압의 극성을 반전시키는 반전 신호 및 데이터 클럭 신호등을 포함한다. 또한, 신호 제어부(500)는 불순물 이온 제거 동작시 모든 게이트 라인(G1 내지 Gn; 110)에 게이트 턴온 전압을 공급하고, 데이터 라인(D1 내지 Dm; 120)에 공통 전극(150)에 제공되는 공통 전압을 공급한다.

<46> 이어서, 구동 전압 발생부(400)는 외부 전원장치로부터 입력되는 외부 전원을 이용하여 표시 장치의 구동에 필요한 다양한 구동 전압들을 생성한다. 구동 전압 생성부(400)는 기준 전압(GVDD)과, 게이트 턴온 전압(Von) 및 게이트 턴오프 전압(Voff) 그리고 공통 전압을 생성한다. 그리고, 구동 전압 생성부(400)는 신호 제어부(500)로부터의 제어 신호에 따라 상기 게이트 턴온 전압(Von) 및 게이트 오프 전압(Voff)을 게이트 구동부(200)에 인가하고, 기준 전압(GVDD)을 데이터 구동부(300)에 인가한다. 여기서 기준 전압(GVDD)은 액정을 구동시키는 계조 전압 생성을 위한 기준 전압으로 사용된다. 구동 전압 생성부(400)는 공통 전압(접지 전원)을 공통 전극(190)에 제공한다.

<47> 상술한 게이트 구동부(200)는 복수의 게이트 라인(G1 내지 Gn; 110)에 접속되고, 정상 동작시 외부의 제어 신호에 따라 구동 전압 발생부(400)의 게이트 턴온/턴오프 전압(Von/Voff)을 게이트 라인(G1 내지 Gn; 110)에 순차적으로 인가한다. 이를 통해 각 화소에 인가될 계조 전압이 해당 화소에 인가되도록 해당 박막 트랜지스터(T)를 제어할 수 있게 된다. 그리고, 게이트 구동부(200)는 불순물 이온 제거 동작시 외부의 제어 신호에 따라 게이트 턴온(Von)을 모든 게이트 라인(G1 내지 Gn1; 110)에 동시에 인가한다.

<48> 상술한 데이터 구동부(300)는 복수의 데이터 라인(D1 내지 Dm1; 120)에 접속되고, 정상 동작시 신호 제어부(500)의 제어 신호와, 구동 전압 발생부(400)의 기준 전압(GVDD)을 이용하여 계조 전압을 생성하여 각 데이터 라인(D1 내지 Dm)에 해당 계조 전압을 인가한다. 즉, 데이터 구동부(300)는 입력된 디지털 형태의 화소 데이터를 상기 기준 전압(GVDD)에 기초하여 아날로그 형태의 데이터 신호(즉, 계조 전압)를 생성한다. 그리고, 데이터 구동부(300)는 불순물 이온 제거 동작시 외부의 제어 신호에 따라 데이터 라인에 공통 전압을 인가한다.

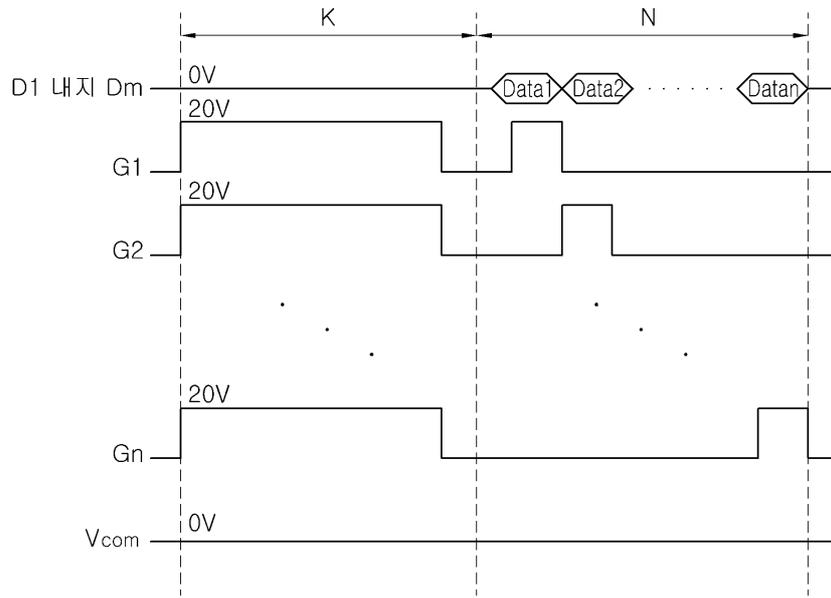
<49> 본 실시예의 표시 패널의 양측에 편광판, 백라이트, 보상판등의 요소를 배치하여 액정 표시 장치를 제작할 수 있다.

- <50> 하기에서는 본 실시예에 따른 표시 장치의 동작을 설명한다.
- <51> 도 4는 일 실시예에 따른 표시 장치의 동작을 설명하기 위한 파형도이고, 도 5는 일 실시예에 따른 표시 장치의 동작을 설명하기 위한 단면 개념도이다.
- <52> 도 4 및 도 5를 참조하면, 표시 장치는 불순물 이온 제거 동작을 수행한 다음 정상 동작을 수행하여 불순물 이온에 의한 잔상을 줄일 수 있다. 즉, 표시 장치의 정상 동작을 수행하기 전에 불순물 이온 제거 동작(K)을 수행하여 표시 패널(100) 내의 불순물 이온을 단위 화소의 비 시인 영역(C)에 흡착시킴으로 인해 불순물 이온으로 인한 시인 영역(S)의 잔상 발생을 방지한다.
- <53> 불순물 이온 제거 동작(K)은 도 4에 도시된 바와 같이 게이트 구동부(300)를 통해 모든 게이트 라인(G1 내지 Gn; 110)에 게이트 턴온 전압을 제공한다. 게이트 턴온 전압으로 약 20V의 전압을 사용한다. 물론 게이트 턴온 전압으로 박막 트랜지스터(T)를 턴온시킬 수 있는 전압으로 접지 전압(즉, 공통 전압; 0V) 보다 더 높은 전압을 사용하는 것이 효과적이다. 즉, 본 실시예에서는 불순물 이온 제거 동작시 제공되는 게이트 턴온 전압으로 1V 이상의 전압을 사용하는 것이 바람직하다. 상기 범위 보다 낮을 경우에는 박막 트랜지스터가 턴온되지 않는 문제가 발생한다. 그리고 게이트 턴온 전압의 최대치는 구동 전압 생성부(400)에서 생성되는 최대 전압을 사용할 수 있다. 이를 통해 표시 패널(100)의 모든 박막 트랜지스터(T)가 턴온된다. 이후, 모든 데이터 라인(D1 내지 Dm; 120)에 접지 전압을 제공한다. 턴온된 박막 트랜지스터(T)에 의해 데이터 라인(D1 내지 Dm; 120)의 접지 전압은 화소 전극(150)이 제공된다. 그리고, 공통 전극(190)에도 게이트 턴온 전압보다 낮은 전압 레벨을 갖는 접지 전압이 제공된다. 이와 같이 불순물 이온 제거 동작시 게이트 라인(G1 내지 Gn; 110)에 제공되는 전압과 데이터 라인(120)에 제공되는 전압간의 전압차가 큰 것이 바람직하다.
- <54> 이와 같이 불순물 이온 제거 동작시 게이트 라인(G1 내지 Gn; 110)에는 약 20V의 게이트 턴온 전압이 공급되고, 화소 전극(150)과 공통 전극(190)에는 동일한 전압 레벨인 0V의 접지 전압이 공급된다. 따라서, 도 5에 도시된 바와 같이 비 시인 영역(C)의 게이트 라인(G1 내지 Gn; 110)과 공통 전극(190) 사이에는 약 20V의 전위차가 발생하게 된다. 전위차에 의해 음전위의 불순물 이온은 게이트 라인(G1 내지 Gn; 110) 상측의 보호층(140) 표면에 흡착되고, 양전위의 불순물 이온은 게이트 라인(G1 내지 Gn; 110) 상측에 대응되는 공통 전극(190)에 흡착된다. 이에 반하여 시인 영역(S)의 화소 전극(150)과 공통 전극(190) 사이에는 전압을 동일하게 하여 전위차가 발생하지 않는다. 이와 같은 전압 인가 상태를 장시간 유지하게 되면 표시 패널(100) 내에 부유되어 있던 불순물 이온의 수가 감소하게 되고, 블랙 매트릭스(160)로 막혀있지 않은 시인 영역(S)의 부유 불순물 이온 수를 줄일 수 있다.
- <55> 이를 통해 후속 정상 동작을 수행하여 시인 영역(S)의 화소 전극(150)과 공통 전극(190) 사이에 일정 전위차가 발생하더라도 이들 전극 표면 상에 흡착되는 불순물 이온을 줄여 불순물 이온에 의한 잔상 현상을 감소시킬 수 있다.
- <56> 다음으로 정상 동작은 도 4에 도시된 바와 같이 복수의 게이트 라인(G1 내지 Gn; 110)에 순차적으로 게이트 턴온 전압을 인가하여, 게이트 라인(G1 내지 Gn; 110) 별로 박막 트랜지스터(T)를 턴온시킨다. 데이터 라인(D1 내지 Dm; 120)에 순차적으로 데이터 신호(Data1 내지 Datan)를 인가하여 턴온된 박막 트랜지스터(T)와 접속된 화소 전극(150)에 데이터 신호를 공급한다. 정상 동작시 1 프레임 동안 모든 게이트 라인에 순차적으로 게이트 턴온 전압이 공급되어 하나의 화상을 표현한다.
- <57> 상술한 설명에서는 표시 장치의 정상 동작 전에 불순물 이온 제거 동작을 수행하여 표시 패널(100) 내의 부유하는 불순물 이온을 비 시인 영역(C)에 흡착시킨다. 하지만, 이에 한정되지 않고, 상기 불순물 이온 제거 동작을 표시 장치의 정상 동작 사이에 실시할 수도 있다. 즉, 복수의 프레임 구간 동안 정상 동작을 하고 적어도 한 프레임 이상 불순물 이온 제거 동작을 수행할 수도 있다.

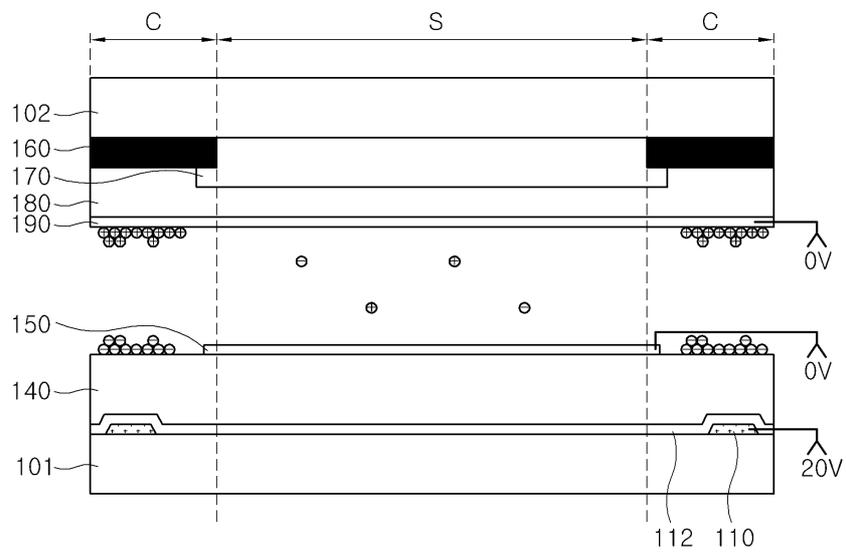
발명의 효과

- <58> 상술한 바와 같이, 본 발명은 표시 패널의 정상 구동 전에 불순물 이온 제거 동작을 수행하여 표시 패널 내의 불순물 이온을 단위 화소의 비 시인 영역에 흡착되도록 하여 불순물 이온에 의한 잔상 현상을 감소시킬 수 있다.
- <59> 본 발명을 첨부 도면과 전술된 바람직한 실시예를 참조하여 설명하였으나, 본 발명은 그에 한정되지 않으며, 후술되는 특허청구범위에 의해 한정된다. 따라서, 본 기술분야의 통상의 지식을 가진 자라면 후술되는 특허청구범위의 기술적 사상에서 벗어나지 않는 범위 내에서 본 발명을 다양하게 변형 및 수정할 수 있다.

도면4



도면5



专利名称(译)	驱动显示装置的方法		
公开(公告)号	KR1020080070916A	公开(公告)日	2008-08-01
申请号	KR1020070008795	申请日	2007-01-29
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON JONG WON 문중원 YEO SANG JAE 여상재		
发明人	문중원 여상재		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 G02F1/136		
CPC分类号	B22F2301/25 B82Y30/00 G10D9/00		
外部链接	Espacenet		

摘要(译)

液晶电容器，设置在多条栅极线和多条数据线的交叉区域，并包括像素电极和公共电极；在具有多个单元像素的显示装置的驱动方法中的每个包括连接到所述栅极线的薄膜晶体管，所述数据线和像素电极，该方法和所有的栅极线之间的产生一个电势差，所述公共电极并去除公共电极和像素电极之间的电位差。在显示面板的正常驱动之前执行杂质离子去除操作，使得显示面板中的杂质离子被吸附到单位像素的不可见区域，以减少杂质离子的残像现象。

