



(19) 대한민국특허청(KR)
 (12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/1345 (2006.01)

G02F 1/13 (2006.01)

(11) 공개번호

10-2007-0075161

(43) 공개일자

2007년07월18일

(21) 출원번호 10-2006-0003607

(22) 출원일자 2006년01월12일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416(72) 발명자 문종득
서울 관악구 봉천동 1687-7(74) 대리인 정상빈
특허법인가산

전체 청구항 수 : 총 12 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치가 제공된다. 액정 표시 장치는 복수의 게이트 라인, 게이트 라인의 단부에 배치된 게이트 구동 회로, 게이트 라인과 교차하는 복수의 데이터 라인 및 교차 영역에 형성된 복수의 박막 트랜지스터를 포함하는 액정 패널, 및 액정 패널의 일단에 배치되며, 데이터 구동부, 데이터 구동부와 게이트 구동 회로를 제어하는 제어부 및 게이트 라인과 전기적으로 연결된 테스트 포인트를 구비하는 구동 모듈을 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

복수의 게이트 라인, 상기 게이트 라인의 단부에 배치된 게이트 구동 회로, 상기 게이트 라인과 교차하는 복수의 데이터 라인 및 상기 교차 영역에 형성된 복수의 박막 트랜지스터를 포함하는 액정 패널; 및

상기 액정 패널의 일단에 배치되며, 데이터 구동부, 상기 데이터 구동부와 상기 게이트 구동 회로를 제어하는 제어부 및 상기 게이트 라인과 전기적으로 연결된 테스트 포인트를 구비하는 구동 모듈을 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 게이트 구동 회로는 아몰퍼스 실리콘을 채널부로 하는 복수의 구동용 박막 트랜지스터를 포함하는 액정 표시 장치.

청구항 3.

제1 항에 있어서,

상기 구동 모듈은 PCB 및 상기 액정 패널과 상기 PCB를 연결하는 TCP를 포함하는 액정 표시 장치.

청구항 4.

제3 항에 있어서,

상기 PCB는 상기 제어부를 포함하며, 상기 TCP는 상기 데이터 구동부를 포함하는 액정 표시 장치.

청구항 5.

제4 항에 있어서,

상기 테스트 포인트는 상기 PCB에 위치하는 액정 표시 장치.

청구항 6.

제5 항에 있어서,

상기 PCB는 더미 배선을 더 포함하며, 상기 테스트 포인트는 상기 더미 배선 상에 위치하는 액정 표시 장치.

청구항 7.

제4 항에 있어서,

상기 테스트 포인트는 상기 TCP에 위치하는 액정 표시 장치.

청구항 8.

제7 항에 있어서,

상기 TCP는 더미 배선을 더 포함하며, 상기 테스트 포인트는 상기 더미 배선 상에 위치하는 액정 표시 장치.

청구항 9.

제1 항에 있어서,

상기 테스트 포인트는 상기 게이트 구동 회로로부터 상기 테스트 포인트가 전기적으로 연결된 상기 게이트 라인에 인가되는 게이트 출력 파형이 전달되는 액정 표시 장치.

청구항 10.

제1 항에 있어서,

상기 구동 모듈은 2 이상의 테스트 포인트를 구비하는 액정 표시 장치.

청구항 11.

제10 항에 있어서,

상기 2 이상의 테스트 포인트에 각각 연결된 상기 게이트 라인은 상기 액정 패널 전체에 고르게 분포하는 액정 표시 장치.

청구항 12.

제1 항에 있어서,

상기 게이트 구동 회로는 상기 게이트 라인의 양 단부에 위치하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 보다 상세하게는 액정 패널에 구비된 게이트 구동 회로의 출력 파형을 확인할 수 있는 액정 표시 장치에 관한 것이다.

액정 표시 장치(Liquid Crystal Display; LCD)는 매트릭스 형태로 배열된 화소들에 화상 정보에 따른 데이터 신호를 개별적으로 공급하여, 그 화소들의 광투과율을 조절함으로써 원하는 화상을 표시할 수 있는 표시 장치이다. 이러한 액정 표시 장치는 화소들이 매트릭스 형태로 배열된 액정 패널 및 이들을 구동하는 구동 모듈을 포함하여 이루어진다.

구동 모듈은 액정 패널의 게이트 라인에 게이트 신호를 인가하는 게이트 구동부, 데이터 라인에 데이터 신호를 인가하는 데이터 구동부 및 상기 게이트 구동부와 데이터 구동부를 제어하는 제어부를 포함한다. 게이트 구동부를 구성하는 게이트 드라이버 IC(Integrated Circuit) 및/또는 데이터 구동부를 구성하는 데이터 드라이버 IC는 TCP(Tape Carrier Package)에 실장되거나 COG(Chip On Glass) 형태로 액정 패널에 실장될 수 있다. 제어부는 PCB(Printed Circuit Board)에 형성될 수 있으며, TCP를 매개로하여 액정 패널과 연결될 수 있다.

한편, 게이트 구동부는 게이트 드라이버 IC를 사용하지 않고, 액정 패널에 직접 형성될 수도 있다. 구체적으로, 액정 패널에 게이트 라인, 데이터 라인 등과 박막 트랜지스터를 형성하는 공정에서 동시에 게이트 구동 회로가 형성될 수 있다. 액정 패널에 게이트 구동부를 직접 형성하게 되면 게이트 드라이버 IC가 별도로 필요치 않아 원가가 절감되며, 게이트 드라이버 IC 부착 공정이 생략될 수 있기 때문에 공정이 단순화될 수 있다.

그러나, 게이트 구동부로서, 게이트 드라이버 IC가 구비된 경우에는 게이트 드라이버 IC로부터 출력 파형을 조사하여 게이트 신호 불량 여부를 용이하게 확인할 수 있지만, 상기와 같이 게이트 구동 회로가 액정 패널 상에 직접 형성된 경우에는, 게이트 구동 회로가 모두 내장되어 있기 때문에 게이트 신호를 검사하는데 어려움이 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 액정 패널에 구비된 게이트 구동 회로의 출력 파형을 확인할 수 있는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 복수의 게이트 라인, 상기 게이트 라인의 단부에 배치된 게이트 구동 회로, 상기 게이트 라인과 교차하는 복수의 데이터 라인 및 상기 교차 영역에 형성된 복수의 박막 트랜지스터를 포함하는 액정 패널, 및 상기 액정 패널의 일단에 배치되며, 데이터 구동부, 상기 데이터 구동부와 상기 게이트 구동 회로를 제어하는 제어부 및 상기 게이트 라인과 전기적으로 연결된 테스트 포인트를 구비하는 구동 모듈을 포함한다.

기타 실시예의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

공간적으로 상대적인 용어인 "아래(below)", "아래(beneath)", "하부(lower)", "위(above)", "상부(upper)" 등은 도면에 도시되어 있는 바와 같이 하나의 소자 또는 구성 요소들과 다른 소자 또는 구성 요소들과의 상관관계를 용이하게 기술하기 위해 사용될 수 있다. 공간적으로 상대적인 용어는 도면에 도시되어 있는 방향에 더하여 사용시 또는 동작시 소자의 서로 다른 방향을 포함하는 용어로 이해되어야 한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 첨부된 도면을 참고로 하여 본 발명에 따른 액정 표시 장치를 설명한다. 도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 블록도이다.

도 1을 참조하면, 액정 표시 장치(501)는 액정 패널(PN) 및 액정 패널(PN)을 구동하는 구동 모듈(DM)을 포함한다.

액정 패널(PN)은 영상이 표시되는 표시 영역(DA) 및 주변 영역(PA)으로 이루어진다.

표시 영역(DA)에는 제1 방향(D_1)으로 연장된 다수의 게이트 라인(GL_1-GL_N) 및 제2 방향(D_2)으로 연장된 다수의 데이터 라인(DL_1-DL_N)이 형성되어 있다. 게이트 라인(GL_1-GL_N)과 데이터 라인(DL_1-DL_N)은 절연되어 교차하는데, 예를 들어 수직으로 교차할 수 있다. 다수의 게이트 라인(GL_1-GL_N) 및 데이터 라인(DL_1-DL_N)에 의해 구분된 영역은 화소 영역을 이룬다. 각각의 화소 영역에는 전기적으로 분리되어 있는 화소 전극(미도시)이 배치된다.

게이트 라인(GL_1-GL_N)과 데이터 라인(DL_1-DL_N)의 교차 영역에는 박막 트랜지스터(Q)가 구비된다. 박막 트랜지스터(Q)는 입력단, 출력단 및 제어단을 포함하는 삼단자 소자이다. 박막 트랜지스터(Q)의 입력단에는 데이터 라인(DL_1-DL_N)이 연결되고, 출력단에는 화소 전극이 연결되며, 제어단에는 게이트 라인(GL_1-GL_N)이 연결된다. 게이트 라인(GL_1-GL_N)에는 게이트 온 신호 또는 게이트 오프 신호가 인가되어 박막 트랜지스터(Q)를 턴온 또는 턴오프시킨다. 박막 트랜지스터(Q)가 턴온되면, 데이터 라인(DL_1-DL_N)에 인가된 데이터 신호가 화소 전극에까지 전달된다.

또한, 표시 영역(PA)에는 기준 전압이 인가되는 공통 전극(미도시)이 형성되어 화소 전극과 함께 액정 패널(PN)의 내부에 전계를 형성한다. 액정 패널(PN) 내부에 개재되어 있는 액정층(미도시)은 액정 커패시터(C_{LC})를 이루며, 박막 트랜지스터(Q)가 턴오프된 경우에도 액정층에 전계를 유지한다. 이때, 액정 커패시터(C_{LC})를 보충하기 위해 스토리지 커패시터(C_{ST})가 병렬로 구비될 수 있다.

주변 영역에(PA)는 게이트 구동 회로가 형성되어 있다. 게이트 구동 회로는 게이트 라인(GL_1 - GL_N)에 게이트 신호를 인가하는 역할을 한다. 게이트 구동 회로는 서로 종속적으로 연결된 다수의 스테이지들을 포함하는 쉬프트 레지스터(미도시)를 포함할 수 있다. 쉬프트 레지스터는 동시에 하나의 게이트 라인에만 게이트 온 신호를 인가시키는 구조를 가질 수 있다. 쉬프트 레지스터는 다수개의 구동용 트랜지스터(미도시)를 포함하는데, 구동용 트랜지스터는 표시 영역(DA)에 구비된 박막 트랜지스터(Q)와 동일한 물질로 이루어질 수 있다. 구동용 트랜지스터의 채널부는 폴리실리콘 등과 같은 결정형 실리콘 또는 아몰퍼스 실리콘으로 이루어질 수 있다.

액정 패널(PN)의 일측에는 구동 모듈(DM)이 배치되어 있다. 구동 모듈(DM)은 데이터 구동부 및 제어부를 포함한다. 데이터 구동부는 데이터 라인(DL_1 - DL_N)에 데이터 전압을 인가하는 역할을 하며, 예컨대 데이터 드라이버 IC의 형태로 TCP(Tape Carrier Package)에 실장될 수 있다.

제어부는 게이트 구동 회로 및 데이터 구동부를 제어하는 역할을 한다. 제어부는 게이트 신호 및 데이터 신호의 인가 타이밍을 조절하고, 데이터 신호를 처리하는 역할을 한다. 제어부는 예컨대 PCB(Printed Circuit Board) 상에 다양한 칩이 실장된 형태로 배치될 수 있다. 제어부에는 게이트 구동 회로의 출력단에 전기적으로 연결된 테스트 포인트(Test Point; TP)가 형성되어 있다. 테스트 포인트(TP)에는 게이트 구동 회로로부터 출력되는 게이트 신호가 전달된다. 이러한 테스트 포인트(TP)에 전달된 신호를 검사함으로써, 게이트 신호의 특성 및 불량 유무를 검사하게 된다. 한편, 게이트 구동 회로는 게이트 라인(GL_1 - GL_N)과 연결되어 있기 때문에, 테스트 포인트(TP)는 게이트 라인(GL_1 - GL_N)과도 전기적으로 연결되어 있다.

상기한 바와 같은 액정 표시 장치 및 그에 구비된 테스트 포인트에 대해 더욱 상세히 설명한다.

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치의 개략적인 평면도이다. 도 2를 참조하면, 액정 패널(100)의 한쪽 측면에 게이트 구동 회로(110)가 형성되어 있다. 다수의 게이트 라인(120)의 일단부는 예컨대 게이트 패드(미도시)를 통하여 게이트 구동 회로(110)와 연결되어 있으며, 제1 방향(D_1)으로 연장되어 있다.

액정 패널(100)의 일측에는 게이트 라인(120)과 평행한 방향으로 PCB(300)가 배치되어 있다. PCB(300)는 TCP(200)에 의해 액정 패널(100)과 연결되어 있다. PCB(300)에는 제어부가 위치하며, 도면에 도시하지는 않았지만, 다수개의 제어칩이 실장되어 있을 수 있다. TCP(200)에는 데이터 구동부가 위치한다. 데이터 구동부를 구성하는 데이터 구동 회로는 데이터 드라이버 IC(250)의 형태로 TCP(200) 상에 실장되어 있다.

다수개의 데이터 라인(130)의 일단부는 예컨대, 데이터 패드(미도시)를 통하여 데이터 드라이버 IC(250)와 연결되어 있으며, 제1 방향(D_1)과 수직한 제2 방향(D_2)으로 연장되어 있다.

한편, PCB(300)를 기준으로 제일 면쪽에 위치하는 게이트 라인(120), 즉 마지막 게이트 라인(120)에 연결된 게이트 구동 회로(110)의 출력단(OP)에서는 연결 라인(140)이 분지한다. 연결 라인(140)은 제2 방향(D_2)의 반대 방향으로 TCP(200)를 거쳐 PCB(300)에까지 연장되어 있으며, 말단은 다소 확장되어 테스트 포인트(TP)를 형성한다. 연결 라인(140)은 마지막 게이트 라인(140) 이외의 다른 게이트 라인과는 절연되어 교차한다.

도 3은 도 2의 A 부분의 확대도이다. 도 3을 참조하면, 데이터 라인(130)의 말단은 다소 확장되어 데이터 패드(130a)를 이루고 있다. 데이터 패드(130a)는 TCP(200)에 형성되어 있는 연결 배선(210)과 연결되어 있다. 연결 배선(210)의 일측 말단은 다소 확장되어 연결 배선 패드(210a)를 이루고 있다. 데이터 패드(140a)와 연결 배선 패드(210a)는 예컨대, 이방성 도전성 필름(Anisotropic Conductive Film; ACF)에 의해 전기적으로 접속한다. 연결 배선(210)의 타측은 데이터 드라이버 IC(250)의 일측에 연결되어 있다. 또한, 데이터 드라이버 IC(250)의 타측에도 데이터 드라이브 IC(250)를 중심으로 대

정적으로 형성된 연결 배선(220)이 배치되어 있다. 연결 배선(220)의 타측 말단인 연결 배선 패드(220a)는 예컨대 ACF에 의해 PCB(300) 상의 연결 배선(310)의 일단(310a)과 접속한다. PCB(300) 상의 연결 배선(310)의 타단(310b)은 제어칩(360)과 접속한다.

한편, TCP(200)는 데이터 드라이브 IC(250)를 거치지 않는 적어도 하나의 더미 배선(240-243)을 더 포함할 수 있다. 더미 배선(240-243)의 타단은 PCB(300) 상의 더미 배선(340-343)과 접속되어 있다.

여기서 TCP(200) 상의 하나의 더미 배선(240)의 일단(240a)은 액정 패널(100) 상에 형성된 연결 라인(140)과 예컨대 ACF에 의해 전기적으로 접속하며, 더미 배선(240)의 타단(240b)은 PCB(300) 상에 형성된 더미 배선(340)의 일단(340a)에 전기적으로 접속되어 있다. 따라서, 게이트 구동 회로(110)의 출력단(OP)으로부터 분지한 연결 라인(140)은 TCP(200) 상의 더미 배선(240)을 거쳐 PCB(300) 상의 더미 배선(340)에까지 전기적으로 연결된다. 게이트 구동 회로(110)의 출력단(OP)과 연결된, 즉, 게이트 라인(120)과 연결된 PCB(300) 상의 더미 배선(340)의 말단(340b)은 테스트 포인트(TP)를 이룬다.

이와 같은 테스트 포인트(TP)는 게이트 구동 회로(110)로부터 출력된 게이트 신호를 검사하는 데 사용될 수 있다. 즉, 게이트 구동 회로(110)로부터 출력된 게이트 신호는 연결 라인(140) 및 더미 배선(240, 340)을 따라 테스트 포인트(TP)까지 전달된다. 따라서, 검사 장치에 의해 테스트 포인트(TP)에 전달된 신호 파형을 분석함으로써, 게이트 신호의 불량 여부를 검사할 수 있다.

상술한 바와 같이 게이트 구동 회로(110)는 쉬프트 레지스터를 포함하는데, 쉬프트 레지스터는 다수의 게이트 라인(120)에 순차적으로 게이트 신호를 인가하며, 게이트 신호의 정상 출력이 다음 게이트 라인의 입력 신호를 이룬다. 따라서, 이전 단계의 게이트 라인(120)에 게이트 신호가 출력되지 않으면, 그 이하의 게이트 라인(120)에는 게이트 신호가 출력되지 않게 된다. 따라서, 도 2에 도시된 바와 같이 테스트 포인트(TP)를 제일 마지막 게이트 라인(120)에 연결하여 게이트 신호 파형을 조사하는 경우, 게이트 라인(120)의 게이트 신호 파형이 정상임을 확인함으로써, 이전의 모든 게이트 라인(120) 출력 파형이 정상임을 확인할 수 있다. 또한, 테스트 포인트(TP)에 전달되는 게이트 신호는 배선 저항 때문에 딜레이될 수 있지만, 딜레이되는 정도의 차이를 확인함으로써 신호 파형 특성을 검사할 수 있다.

한편, 이상의 제1 실시예에서는 테스트 포인트가 PCB 상의 더미 배선의 타측 말단에 형성된 예를 들었지만, 별도의 배선을 형성하고 그 말단을 테스트 포인트로 이용할 수도 있다. 또한, 테스트 포인트가 더미 배선 또는 별도 배선의 중간 부분에 형성될 수도 있다.

이하, 본 발명의 다른 실시예들에 따른 액정 표시 장치에 대해 설명한다. 이하에서, 본 발명의 제1 실시예와 동일한 구조에 대해서는 설명을 생략하거나 간략화하며, 차이점을 중심으로 설명하기로 한다.

도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치의 평면도이다. 본 발명의 제2 실시예에 따른 액정 표시 장치는 이하의 구조를 제외하고는 상술한 제1 실시예에 따른 액정 표시 장치와 실질적으로 동일한 구조를 갖는다.

즉, 도 4에 도시된 바와 같이, 본 실시예에 따른 액정 표시 장치(502)는 액정 패널(100) 상에서 게이트 구동 회로(110)의 출력단(OP)으로부터 분지된 연결 라인(140')이 PCB(300) 상의 테스트 포인트(TP)와 연결된 것은 제1 실시예와 동일하지만, 액정 패널(110) 상의 연결 라인(140)이 게이트 구동 회로(110)의 주변부를 따라 형성되어 다른 게이트 라인(120)과 교차하지 않는다. 따라서, 게이트 라인(120)과 동일한 층에 형성하더라도 다른 게이트 라인(120)과 절연될 수 있으므로, 제조 공정이 단순해질 수 있다.

도 5는 본 발명의 제3 실시예에 따른 액정 표시 장치의 평면도이다. 본 발명의 제3 실시예에 따른 액정 표시 장치는 이하의 구조를 제외하고는 상술한 제1 실시예에 따른 액정 표시 장치와 실질적으로 동일한 구조를 갖는다.

즉, 도 5에 도시된 바와 같이, 본 실시예에 따른 액정 표시 장치(503)는 액정 패널(100) 상에서 게이트 구동 회로(110)의 출력단(OP)으로부터 분지된 연결 라인(140-143)이 PCB(300) 상의 테스트 포인트(TP)와 연결된 것은 제1 실시예와 동일하지만, 연결 라인(140-143)이 4개의 게이트 라인(120)으로부터 분지하며, 각각 PCB(300) 상의 4개의 테스트 포인트(TP)에 연결되어 있는 점이 다르다. 본 발명의 제1 실시예에서는 테스트 포인트(TP)에서 게이트 신호가 검출되지 않은 경우 게이트 구동 회로(110)의 불량을 확인할 수는 있지만, 어느 부위에서 불량이 있는지 구체적으로 확인하기 어렵다. 그러나, 본 실시예에서는 다수의 테스트 포인트(TP)가 형성되어 있기 때문에, 정상 게이트 신호가 검출된 테스트 포인트(TP)

에 연결된 게이트 라인(120)과, 비정상 게이트 신호가 검출된 테스트 포인트(TP)에 연결된 게이트 라인(120) 사이의 영역에서 불량이 발생하였음을 확인할 수 있다. 또한, 각각의 테스트 포인트(TP)에 전달된 게이트 신호 파형 특성을 분석함으로써, 부위별 게이트 구동 회로(110)의 특성을 비교할 수 있다.

상기 본 발명의 제3 실시예에서는 테스트 포인트가 4개 구비된 경우가 예시되었지만, 이에 제한되는 것은 아니며, 2 이상일 수 있다. 또, 본 실시예의 바람직한 적용예로서는 액정 패널에 형성된 게이트 라인을 고르게 검사하기 위해 테스트 포인트에 각각 연결된 게이트 라인이 액정 패널 상에 고르게 분포되도록 할 수 있다.

도 6은 본 발명의 제4 실시예에 따른 액정 표시 장치의 평면도이다. 본 발명의 제4 실시예에 따른 액정 표시 장치는 이하의 구조를 제외하고는 상술한 제1 실시예에 따른 액정 표시 장치와 실질적으로 동일한 구조를 갖는다.

즉, 도 6에 도시된 바와 같이, 본 실시예에 따른 액정 표시 장치(504)는 게이트 라인(120)의 양 단부에 각각 제1 및 제2 게이트 구동 회로(111, 112)가 배치되어 있다. 제1 게이트 구동 회로(111)에는 홀수번째 게이트 라인(121)이 연결되어 있으며, 제2 게이트 구동 회로(112)에는 짹수번째 게이트 라인(122)이 연결되어 있다. 홀수번째 마지막 게이트 라인(121)에 연결된 제1 게이트 구동 회로(111)의 출력단(OP)에서는 연결 라인(140)이 분지되어 테스트 포인트(TP)에 연결되어 있으며, 짹수번째 마지막 게이트 라인(122)에 연결된 제2 게이트 구동 회로(112)의 출력단(OP)에서는 연결 라인(145)이 분지되어 테스트 포인트(TP)에 연결되어 있다. 본 실시예에서는 각각의 게이트 구동 회로(111, 112)에 대응하는 테스트 포인트(TP)를 별도로 구비함으로써, 제1 게이트 구동 회로(111)에 의해 구동되는 홀수번째 게이트 라인(121)들 및 제2 게이트 구동 회로(112)에 의해 구동되는 짹수번째 게이트 라인(122)들의 게이트 신호 불량 발생 여부를 검사할 수 있다.

도 7은 본 발명의 제5 실시예에 따른 액정 표시 장치의 평면도이다. 도 8은 도 7의 B 부분의 확대도이다.

도 7 및 도 8을 참조하면, 본 실시예에 따른 액정 표시 장치(505)는 상술한 제1 실시예에 따른 액정 표시 장치와 실질적으로 동일한 구조를 갖지만, 테스트 포인트(TP)가 PCB(300) 상에 형성되지 않고, TCP(200) 상에 형성된 점이 다르다. 이 경우 테스트 포인트(TP)는 TCP(200) 상의 더미 배선(240-243) 중 하나의 더미 배선 패드(240a)에 형성될 수 있지만, 이에 제한되지 않으며, TCP(200) 상의 더미 배선 중간 부분에 형성될 수도 있다. 또한, 더미 배선 이외에 별도의 배선을 형성하여 상기 배선의 말단 또는 중간 부분에 형성될 수도 있다.

이상에서 설명한 본 발명의 제2 내지 제5 실시예에 따른 액정 표시 장치는 서로 별도의 독립적인 것은 아니며, 상호 다양한 조합이 가능하다. 예컨대, 제2 내지 제4 실시예는 제5 실시예에서와 같이 테스트 포인트가 TCP 상에 형성되도록 변형될 수 있다. 또한, 제2 및 제3 내지 제5 실시예는 제2 실시예에서와 같이 액정 패널 상의 연결 배선이 게이트 구동 회로의 주변부를 따라 형성도록 변형될 수 있다. 또한, 제2 및 제4, 제5 실시예는 제3 실시예에서와 같이 하나의 게이트 구동 회로에 대해 2 이상의 테스트 포인트를 구비하도록 변형될 수 있다. 또한, 제2, 제3 및 제5 실시예는 제4 실시예에서와 같이 게이트 라인의 양 단부에 2개의 게이트 구동 회로를 구비하며, 각각에 연결된 게이트 라인의 테스트 포인트를 PCB 상에 형성하도록 변형될 수 있다. 상기의 실시예들은 2 이상 서로 조합될 수도 있음을 물론이다.

즉, 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들을 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이, 본 발명의 실시예들에 따른 액정 표시 장치에 의하면, 게이트 구동 회로가 액정 패널 상에 내장되어 있는 경우에도 외부에 노출되어 있는 구동 모듈 상에 테스트 포인트를 구비함으로써, 게이트 구동 회로로부터 출력되는 게이트 신호의 출력 파형을 용이하게 확인할 수 있다. 따라서 게이트 구동 회로의 불량 유무 및 게이트 신호 출력 특성 등을 용이하게 확인할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치의 개략적인 평면도이다.

도 3은 도 2의 A 부분의 확대도이다.

도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치의 평면도이다.

도 5는 본 발명의 제3 실시예에 따른 액정 표시 장치의 평면도이다.

도 6은 본 발명의 제4 실시예에 따른 액정 표시 장치의 평면도이다.

도 7은 본 발명의 제5 실시예에 따른 액정 표시 장치의 평면도이다.

도 8은 도 7의 B 부분의 확대도이다.

<도면의 주요부분에 대한 부호의 설명>

100: 액정 패널 110: 게이트 구동 회로

120: 게이트 라인 130: 데이터 라인

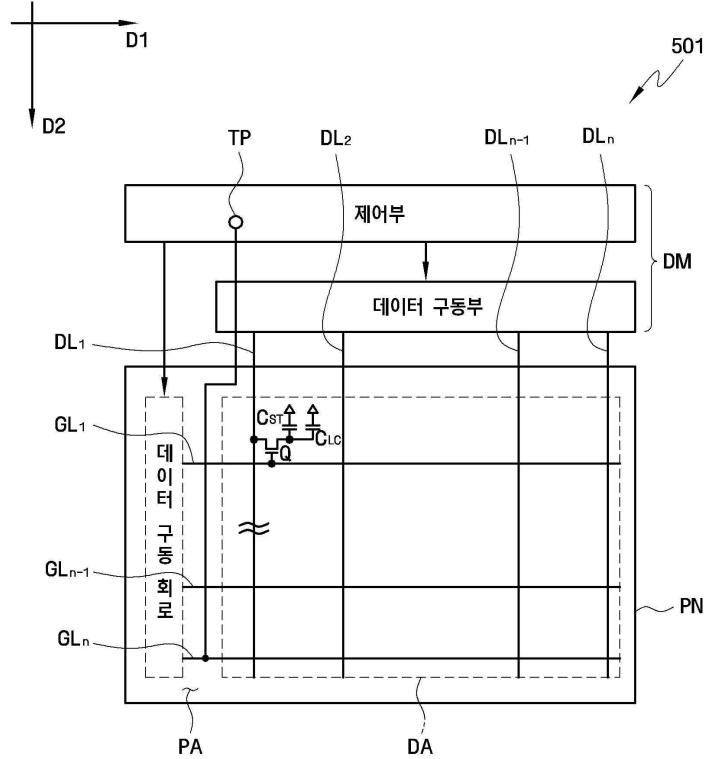
140: 연결 라인 200: TCP

210, 310: 연결 배선 240, 340: 더미 배선

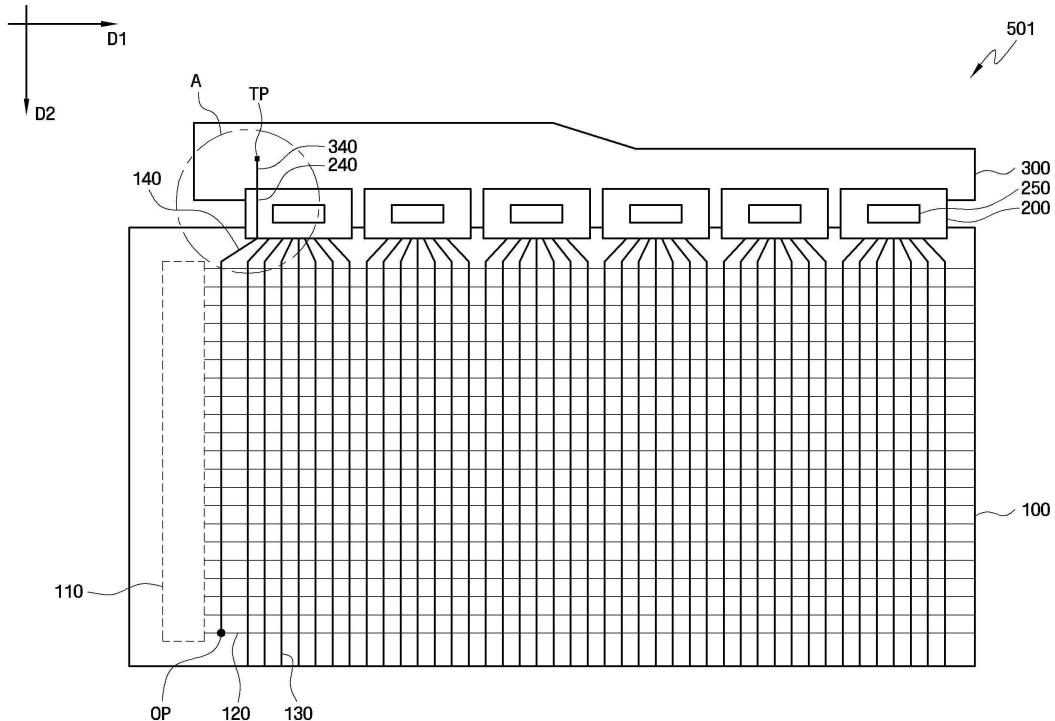
300: PCB 501: 액정 표시 장치

도면

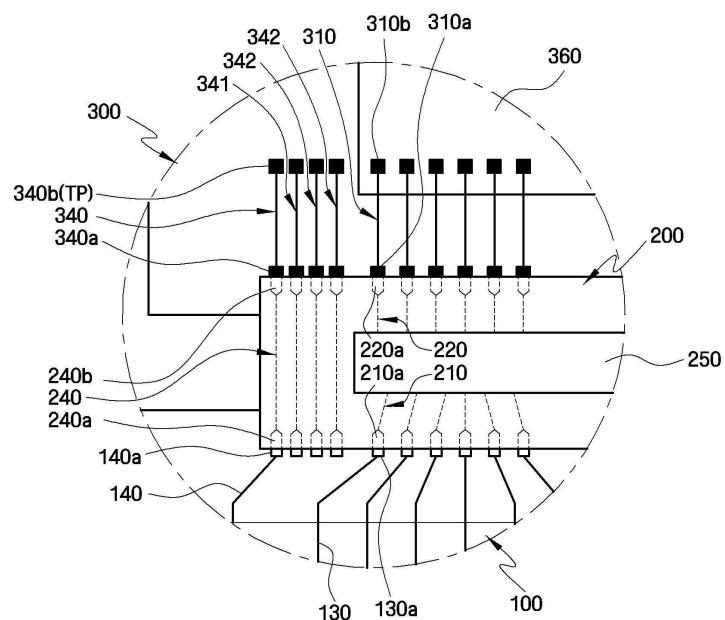
도면1



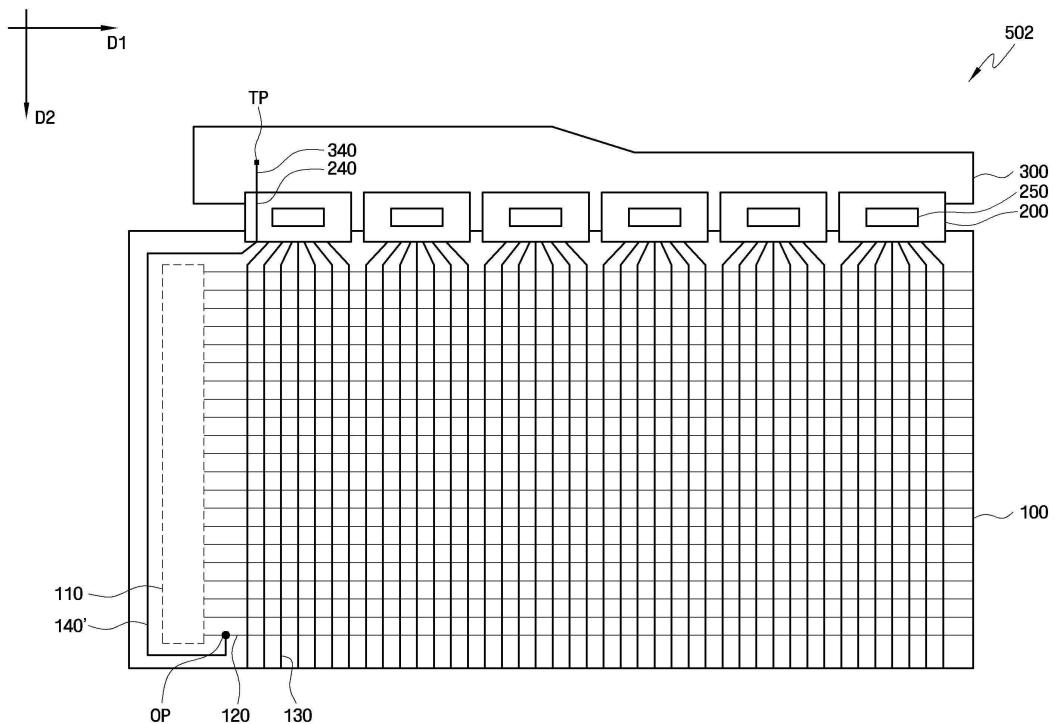
도면2



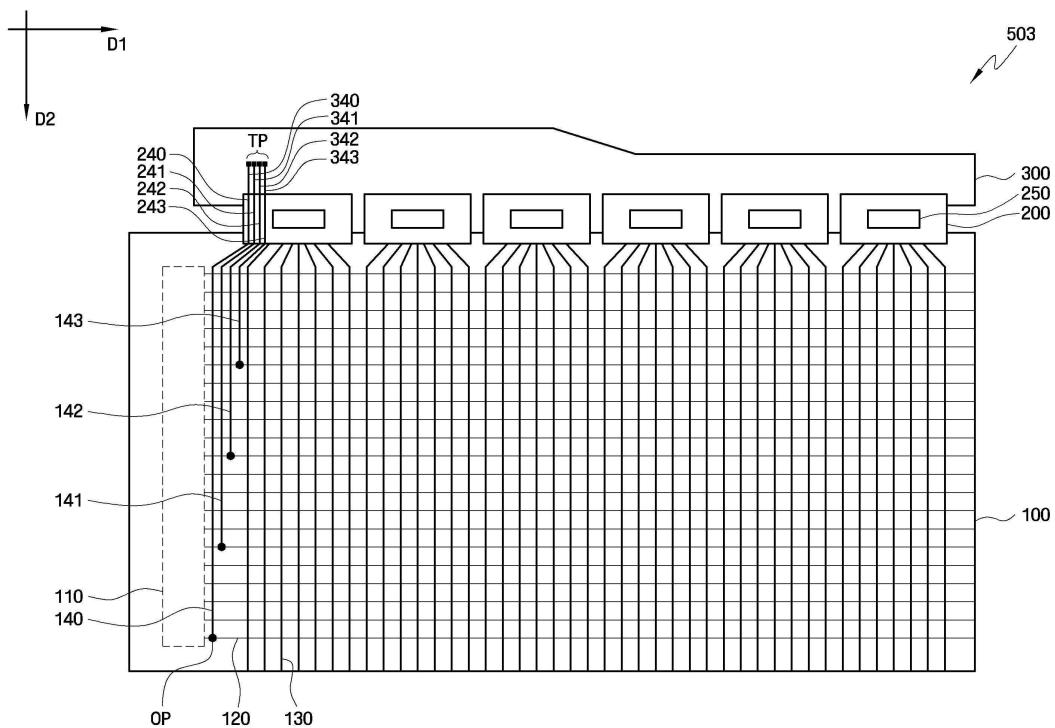
도면3



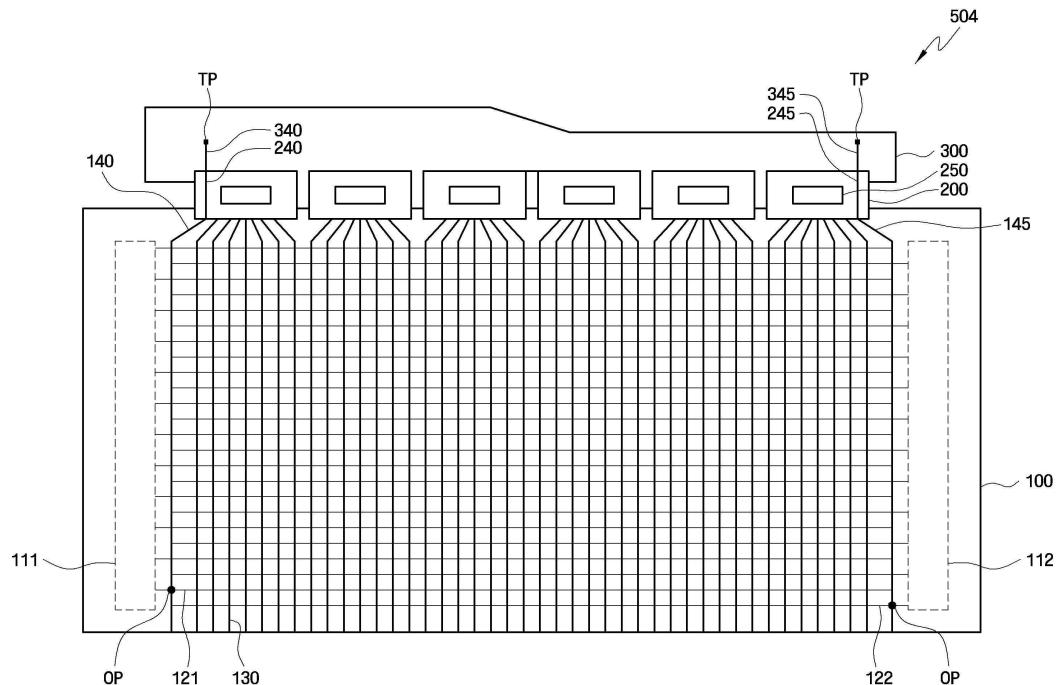
도면4



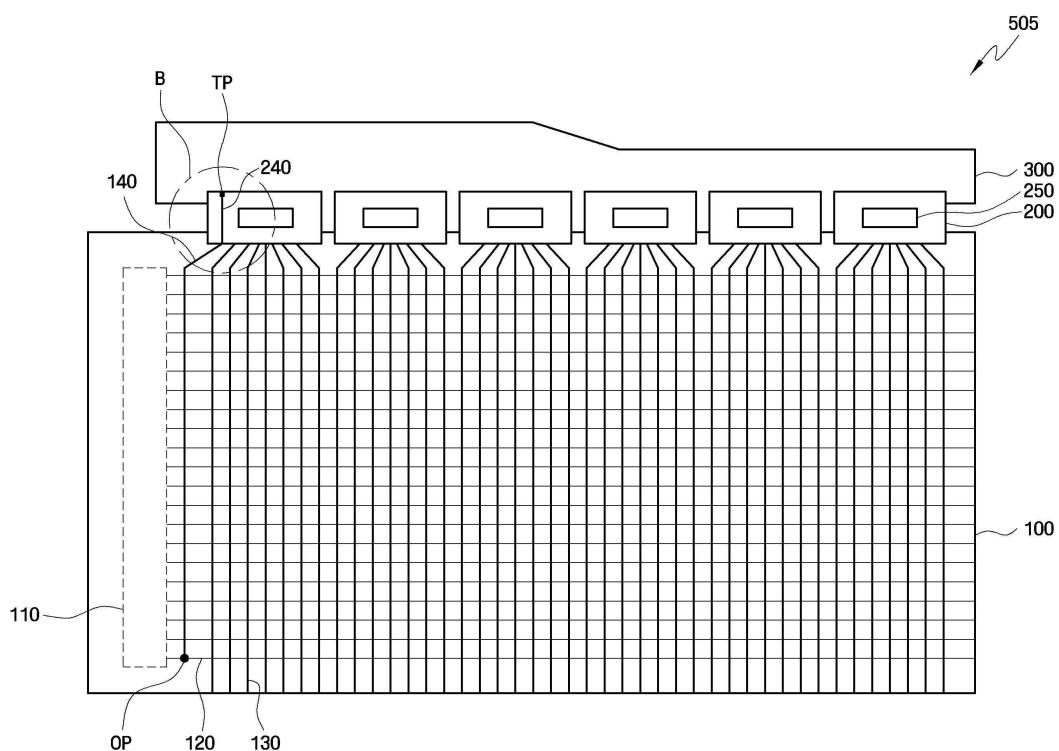
도면5



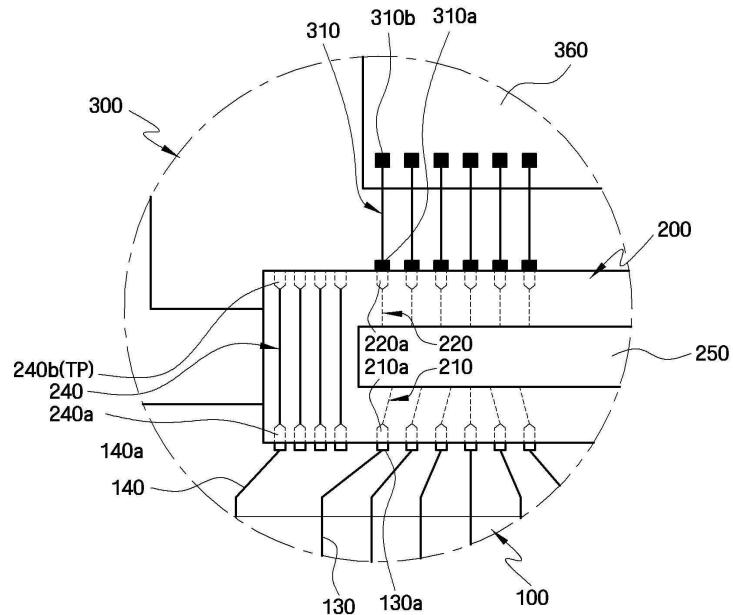
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070075161A	公开(公告)日	2007-07-18
申请号	KR1020060003607	申请日	2006-01-12
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON JONG DEUK		
发明人	MOON,JONG DEUK		
IPC分类号	G02F1/1345 G02F1/13		
CPC分类号	B62J7/04 B62J7/08 B65D25/54 B65D81/18 F04D25/08		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供液晶显示器。液晶显示器包括布置在多条栅极线中的栅极驱动电路，栅极线的端部，栅极线，多条数据线交叉，以及包括控制单元和控制栅极的栅极线的驱动器模块驱动电路和测试点电连接在交叉域形成的多个薄膜晶体管。栅极线，栅极驱动电路，测试点，液晶显示器。

