



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2007-0073112
(43) 공개일자 2007년07월10일

(21) 출원번호 10-2006-0000659
(22) 출원일자 2006년01월03일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 강하운
충남 아산시 탕정면 명암리 산20-12 삼성크리스탈타운 청옥-403
임동성
충남 아산시 탕정면 명암리 산20-12 삼성크리스탈타운 청옥동403호

(74) 대리인 남승희

전체 청구항 수 : 총 4 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것으로, 본 발명에 따른 액정 표시 장치는 서로 직교하는 화소 전극과 공통 전극의 절개 패턴을 이용함으로써, 복수의 도메인을 형성하면서도 높은 개구율을 가지도록 할 수 있다.

대표도

도 3

특허청구의 범위

청구항 1.

제1 기관;

상기 제1 기관 상에 형성되는 복수의 박막 트랜지스터;

상기 박막 트랜지스터와 연결되며 일방향으로 제1 절개 패턴이 형성된 화소 전극;

상기 제1 기관에 대응하는 제2 기관;

상기 제2 기관 상에 형성되며 제1 절개 패턴과 교차하는 방향으로 제2 절개 패턴이 형성된 공통 전극; 및

상기 제1 기관과 제2 기관 사이에 위치되는 액정 물질을 포함하는 액정 표시 장치.

청구항 2.

청구항 1에 있어서,

상기 절개 패턴의 폭은 5 마이크로미터 이하인 것을 특징으로 하는 액정 표시 장치.

청구항 3.

청구항 1에 있어서,

상기 제1 절개 패턴과 제2 절개 패턴은 직교하는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

청구항 1 내지 청구항 3 중 어느 한 항에 있어서,

상기 절개 패턴은 상기 박막 트랜지스터와 연결된 게이트 라인과 데이터 라인이 연장된 방향과는 다른 방향으로 절개된 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 화소 전극과 공통 전극에 형성되는 절개 패턴의 폭을 줄이고 서로 교차하도록 하여 복수의 도메인을 형성하면서 높은 개구율을 가지는 액정 표시 장치에 관한 것이다.

액정 표시 장치(LCD, Liquid Crystal Display)는 두 기관 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계를 인가하고, 이 전계의 세기를 조절하여 기관에 투과되는 광의 양을 조절함으로써 원하는 화상을 표시하는 장치이다.

일반적으로 액정 분자는 구조가 가늘고 길며, 방향에 따라서 유전율과 광투과 성질이 다르다. 액정 표시 장치는 이러한 액정 분자의 성질을 이용하여, 액정 분자에 전기장을 인가함으로써 액정 분자의 배열 방향을 제어하여 구동한다.

즉, 상기 액정 분자에 전기장을 인가하여 액정 분자의 배열이 변하면, 액정 분자의 광투과 성질에 의해 배열 방향으로 광투과 상태가 변화되어 화상을 표시할 수 있다.

이러한 액정 표시 장치는 광시야각을 확보하기 위한 다양한 기술이 개발되고 있다. 이중에서, 화소 전극과 공통 전극에 10 마이크로미터 정도의 폭을 가지는 절개 패턴을 형성하여 시야각을 넓히는 방법인 PVA(Patterned Vertical Alignment) 방법이 적용된 액정 표시 장치가 활발하게 개발되고 있다.

도 1은 종래 기술에 따른 PVA 액정 표시 장치의 개략 평면도이며, 도 2는 도 1의 A-A'선의 단면도이다.

도 1 및 도 2를 참조하면, 종래의 기술에 따른 액정 표시 장치는 투명 기판(10) 상에 게이트 전극(11), 소스 전극(14), 드레인 전극(15)을 포함하는 박막 트랜지스터(TFT, Thin Film Transistor) 및 화소 전극(17)이 형성된 박막 트랜지스터 기판과, 블랙 매트릭스, 컬러 필터, 오버코트막 및 공통 전극(24)이 형성된 컬러 필터 기판을 포함한다. 박막 트랜지스터 기판과 컬러 필터 기판 상에는 각각 배향막이 형성되며 그 사이에 액정 물질(40)이 형성된다.

여기서, 상기 화소 전극(17)과 공통 전극(24)을 살펴보면, 화소 전극(17)은 소정의 홈(17a)이 형성된 패턴으로 형성되고, 공통 전극(24)에는 소정의 절개 패턴(24a)이 형성된다.

상기 화소 전극(17)과 공통 전극(24) 사이에 형성된 액정 물질(40)은 전계에 의해서 정렬되므로, 도 2에 도시된 A-A'의 개략 단면도와 같이, 액정 물질(40)은 공통 전극(24)의 단부로부터 정렬이 시작되어 화소 전극(17)을 향하여 비스듬한 방향으로 정렬된다. 여기서, 상기 액정 물질(40)이 일방향으로 정렬되는 영역을 '도메인'이라 정의한다.

상기 액정 표시 장치는 도 2의 A-A'선의 방향으로 제3 도메인과 제4 도메인이 형성되고, 그와 직교하는 방향으로 제1 도메인 및 제2 도메인이 형성되어 넓은 시야각을 제공한다.

도 1을 참조하면, 도메인에서 절개 패턴의 폭(b)은 9~10 μ m 정도가 되는 것이 최적이며, 빛이 투과하는 영역의 폭(a, c)은 20~25 μ m 정도가 되는 것이 바람직하다.

상기 절개 패턴의 폭(b)이 너무 좁아지면 도메인이 적절히 형성되지 않고, 절개 패턴의 폭(b)이 너무 넓어지면 액정 표시 장치의 개구율이 낮아진다. 또한, 상기 빛이 투과하는 영역의 폭(a, c)이 너무 좁아지면 개구율이 낮아지고, 빛이 투과하는 영역의 폭(a, c)이 너무 넓어지면 액정의 응답시간이 느려진다.

그러나, 상기 PVA 방법이 적용된 액정 표시 장치는 절개 패턴의 폭이 너무 넓어서 액정 배향이 불안정하고 개구율이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기의 문제점을 해결하기 위해 도출된 것으로서, 화소 전극과 공통 전극에 형성되는 절개 패턴의 폭을 줄이고 서로 교차하도록 하여 복수의 도메인을 형성하면서 높은 개구율을 가지는 액정 표시 장치를 제공함을 그 목적으로 한다.

발명의 구성

상기 본 발명의 목적을 달성하기 위한 본 발명의 일 측면에 따르면, 제1 기판; 상기 제1 기판 상에 형성되는 복수의 박막 트랜지스터; 상기 박막 트랜지스터와 연결되며 일방향으로 제1 절개 패턴이 형성된 화소 전극; 상기 제1 기판에 대응하는 제2 기판; 상기 제2 기판 상에 형성되며 제1 절개 패턴과 교차하는 방향으로 제2 절개 패턴이 형성된 공통 전극; 및 상기 제1 기판과 제2 기판 사이에 위치되는 액정 물질을 포함하는 액정 표시 장치.

상기 절개 패턴의 폭은 5 마이크로미터 이하인 것을 특징으로 한다.

상기 제1 절개 패턴과 제2 절개 패턴은 직교하는 것을 특징으로 한다.

상기 절개 패턴은 상기 박막 트랜지스터와 연결된 게이트 라인과 데이터 라인이 연장된 방향과는 다른 방향으로 절개된 것을 특징으로 한다.

이하, 첨부 도면을 참조하여 본 발명의 실시예에 대하여 상세하게 설명한다.

도 3은 본 발명의 실시예에 따른 액정 표시 장치의 개략 평면도이며, 도 4는 도 3에 도시된 액정 표시 장치에서 박막 트랜지스터와 화소 전극, 공통 전극을 포함하는 화소 영역에 대한 단면도이며, 도 5는 도 3에 도시된 화소 전극과 공통 전극의 평면도이다.

도 3과 도 4를 참조하면, 액정 표시 장치는 박막 트랜지스터 기판과 이와 대향하여 배치되는 컬러 필터 기판 및 이들 두 기판 사이에 형성되는 액정 물질(400)을 포함하여 이루어진다.

박막 트랜지스터 기판은 투명 기판인 제1 기판(100) 상에, 게이트 신호를 전달하며 일방향으로 연장되는 게이트 라인(110a)과, 상기 게이트 라인(110a)에 교차하는 방향으로 형성된 데이터 라인(140a)과, 게이트 라인(110a) 및 데이터 라인(140a)과 연결되는 박막 트랜지스터(TFT, Thin Film Transistor)를 포함한다.

박막 트랜지스터는 게이트 라인(110a)에 연결된 게이트 전극(110)과, 데이터 라인(140a)에 연결된 소스 전극(140)과, 화소 전극(170)에 접속된 드레인 전극(150)과, 게이트 전극(110)과 소스 전극(140) 및 드레인 전극(150) 사이에 순차적으로 형성된 게이트 절연막(120) 및 활성층(130)을 포함한다.

제1 라인인 게이트 라인(110a)은 가로 방향으로 연장되고, 또한, 게이트 라인(110a)의 일부가 상부 또는 하부로 돌출하여 상술한 박막 트랜지스터의 게이트 전극(110)을 이룬다.

제2 라인인 데이터 라인(140a)은 세로 방향으로 연장되고, 그 일부가 돌출하여 상술한 박막 트랜지스터의 소스 전극(140)을 이룬다. 여기서, 데이터 라인(140a)은 도 3에 도시된 바와 같이 게이트 라인(110a)이 형성된 방향과 교차하는 방향으로 형성되어 있다.

소스 전극(140) 및 드레인 전극(150) 상에는 유기 절연막으로 이루어진 보호막(160)이 형성되어 있다. 여기서 보호막(160)은 감광성 유기 물질을 노광 및 현상하여 형성할 수 있다. 유기 절연 보호막(160)의 하부에는 질화 규소 또는 산화 규소로 이루어진 무기 물질의 절연막이 추가될 수 있으며, 보호막 전체를 질화 규소 또는 산화 규소 등의 무기 절연 물질로 형성할 수도 있다.

또한, 게이트 라인(110a) 사이에 상기 게이트 라인(110a)과 동일한 방향으로 유지 전극 라인(미도시)이 연장된다. 이때, 유지 전극 라인은 충분한 스토리지 용량(storage capacitance)을 확보하기 위해 폭, 길이 등의 형상이 다양하게 변경될 수 있다.

게이트 전극(110) 및 유지 전극 라인은 Al, Al 합금, Ag, Ag 합금, Cr, Ti, Ta, Mo 등의 금속 등으로 형성될 수 있다. 게이트 전극(110) 및 유지 전극 라인은 단일층으로 이루어질 수 있고, 물리 화학적 특성이 우수한 Cr, Mo, Ti, Ta 등의 금속층과 비저항이 작은 Al 계열 또는 Ag 계열의 금속층을 포함하는 이중층 이상의 다중층으로 이루어질 수도 있다. 이외에도 다양한 금속 또는 도전체로 게이트 전극(110) 및 유지 전극 라인을 만들 수 있다. 또한 게이트 전극(110) 및 유지 전극 라인은 측면이 경사질 수 있으며 수평면에 대한 경사각은 30 내지 80도인 것이 바람직하다.

게이트 전극(110) 및 유지 전극 라인의 위에는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(120)이 형성되어 있다. 게이트 절연막(120) 위에는 게이트 전극에 전압이 인가될 때에 채널을 형성하는 활성층(130)이 형성되고, 상기 활성층(130) 위에는 소스 전극(140) 및 드레인 전극(150)이 형성되어 있다.

상기 박막 트랜지스터 기판은, 박막 트랜지스터의 드레인 전극(150)과 연결되는 복수의 화소 전극(170)을 포함한다. 여기서, 상기 화소 전극(170)은 일반적으로 투명한 전도성 재질의 인듐 틴 옥사이드(indium tin oxide: ITO) 또는 인듐 징크 옥사이드(indium zinc oxide: IZO)를 사용한다.

한편, 도 4를 참조하여 박막 트랜지스터 기판과 마주하는 상부의 컬러 필터 기판에 대하여 상세하게 설명한다.

투명 기판인 제2 기판(200) 상에는 블랙 매트릭스(210)와 컬러 필터(220)가 형성되어 있고, 컬러 필터(220) 위에는 유기 물질로 이루어진 오버코트막(230)이 형성되어 있다. 오버코트막(230)의 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어진 공통 전극(240)이 형성되어 있다.

또한, 박막 트랜지스터 기판과 컬러 필터 기판 상에는 액정 물질(400)의 배향을 위한 배향막(310, 320)이 형성된다. 상기 배향막(310, 320)에는 액정 물질(400)을 원하는 방향으로 배향하기 위하여 러빙 처리된다.

다음으로, 도 3과 도 5를 참조하여 화소 전극(170)과 공통 전극(240)을 설명한다. 화소 전극(170)은 직사각형 형태이며 제1 절개 패턴(175)이 게이트 라인(110a)이 연장되는 일방향을 기준으로 약 135의 각도로 복수개 형성된다. 또한, 공통 전극(240)은 상기 화소 전극(170)에 대응하는 형태이며, 제2 절개 패턴(245)이 게이트 라인(110a)이 연장되는 일방향을 기준으로 약 45도의 각도로 복수개 형성된다. 즉, 상기 제1 절개 패턴(175)과 제2 절개 패턴(245)은 서로 직교하도록 형성된다. 여기서 상기 절개 패턴은 5 마이크로미터 이하로 형성하여 개구율을 높이는 것이 바람직하다.

다음으로, 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극과 공통 전극에서 형성되는 도메인에 대하여 도 6과 도 7을 참조하여 상세하게 설명한다.

도 6은 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극과 공통 전극의 배치를 나타낸 개략 사시도이며, 도 7은 도 6에 도시된 화소 전극과 공통 전극의 배치에서 나타나는 도메인을 표시한 그래프이다.

도 6에 도시된 바와 같이 상기 화소 전극(170)과 공통 전극(240) 사이에는 액정 물질(400)이 형성된다.

상기 액정 물질(400)은 음의 유전율 이방성을 가진, 즉 길이 방향의 유전율보다 두께 방향의 유전율이 더 큰 액정 물질을 사용하는 것이 바람직하다.

여기서, 화소 전극(170)과 공통 전극(240) 사이에 전계가 형성되지 않을 때는 도 6에 도시된 바와 같이 화소 전극(170)과 공통 전극(240) 사이에 액정 물질(400)이 일렬로 세워져서 배열된다.

또한, 화소 전극(170)과 공통 전극(240) 사이에 전계가 형성될 때에는 액정 물질(400)이 누워서 광을 투과시키게 된다. 이때, 제1 절개 패턴(175)과 제2 절개 패턴(245)에는 전계가 형성되지 않기 때문에, 액정 물질(400)이 절개 패턴을 중심으로 서로 반대 방향으로 눕게 된다. 이때, 상기 절개 패턴은 5 마이크로미터 이하로 형성하여 개구율을 높이는 것이 바람직하다.

또한, 상기 절개 패턴은 박막 트랜지스터와 연결된 게이트 라인과 데이터 라인이 연장된 방향과는 다른 방향으로 절개시킴으로써 보다 많은 개수의 도메인을 형성하는 것이 바람직하다.

즉, 상기 제1 절개 패턴(175)을 가로 방향으로 두 줄 형성하고, 제2 절개 패턴(245)을 세로 방향으로 한 줄 형성하는 것 보다, 제1 절개 패턴(175)을 게이트 라인(110a)이 연장되는 일방향을 기준으로 약 135도의 각도로 세 줄 형성하고, 제2 절개 패턴(245)을 게이트 라인(110a)이 연장되는 일방향을 기준으로 약 45도의 각도로 세 줄 형성하면, 보다 많은 도메인을 형성할 수 있다.

즉, 도 7을 참조하면 본 발명의 실시예에 따른 액정 표시 장치는 액정 물질(400)이 절개 패턴의 양측에서 각각 도메인 영역이 형성된다. 본 발명의 실시예에서는, 화소 전극(170)과 공통 전극(240)에 형성된 제1 절개 패턴(175)과 제2 절개 패턴(245)에 의해서 총 8개의 선분을 볼 수 있는데, 하나의 선분의 양측에서 2개의 도메인이 형성되므로, 8개의 선분의 양측에서 총 16개의 도메인이 형성됨을 알 수 있다.

여기서, 상기 제1 절개 패턴(175)과 제2 절개 패턴(245)은 서로 직교하도록 형성하여 상, 하, 좌, 우에서 모두 광시야각을 확보하는 것이 바람직하다.

이와 같은 본 발명의 실시예에 따른 액정 표시 장치는, 서로 직교하는 화소 전극(170)과 공통 전극(240)의 절개 패턴을 이용함으로써, 복수의 도메인을 형성하면서 높은 개구율을 가지도록 할 수 있다.

본 발명의 실시예에서는 제1 절개 패턴과 제2 절개 패턴을 각각 세 줄로 형성하여 8개의 선분 양측에서 16개의 도메인을 형성한 것으로 설명하였으나, 이와는 달리 사각형의 개수나 도메인의 개수는 필요에 따라 적절히 조절할 수 있다.

본 발명의 권리 범위는 앞에서 설명한 각 실시예에 한정되는 것이 아니라, 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자에 의한 모든 변경 및 개량도 본 발명의 권리 범위에 속한다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정 표시 장치는, 서로 직교하는 화소 전극(170)과 공통 전극(240)의 절개 패턴을 이용함으로써, 복수의 도메인을 형성하면서 높은 개구율을 가지도록 할 수 있다.

도면의 간단한 설명

도 1은 종래 기술에 따른 PVA 액정 표시 장치의 개략 평면도이다.

도 2는 도 1의 A-A'선의 단면도이다.

도 3은 본 발명의 실시예에 따른 액정 표시 장치의 개략 평면도이다.

도 4는 도 3에 도시된 액정 표시 장치의 단면도이다.

도 5는 도 3에 도시된 화소 전극과 공통 전극의 평면도이다.

도 6은 본 발명의 실시예에 따른 액정 표시 장치의 화소 전극과 공통 전극의 배치를 나타낸 개략 사시도이다.

도 7은 도 6에 도시된 화소 전극과 공통 전극의 배치에서 나타나는 도메인을 표시한 그래프이다.

<도면의 주요 부분에 대한 부호의 설명>

100: 제1 기판 110: 게이트 전극

120: 게이트 절연막 130: 활성층

140: 소스 전극 150: 드레인 전극

160: 보호층 170: 화소 전극

175: 제1 절개 패턴 200: 제2 기판

210: 블랙 매트릭스 220: 컬러 필터

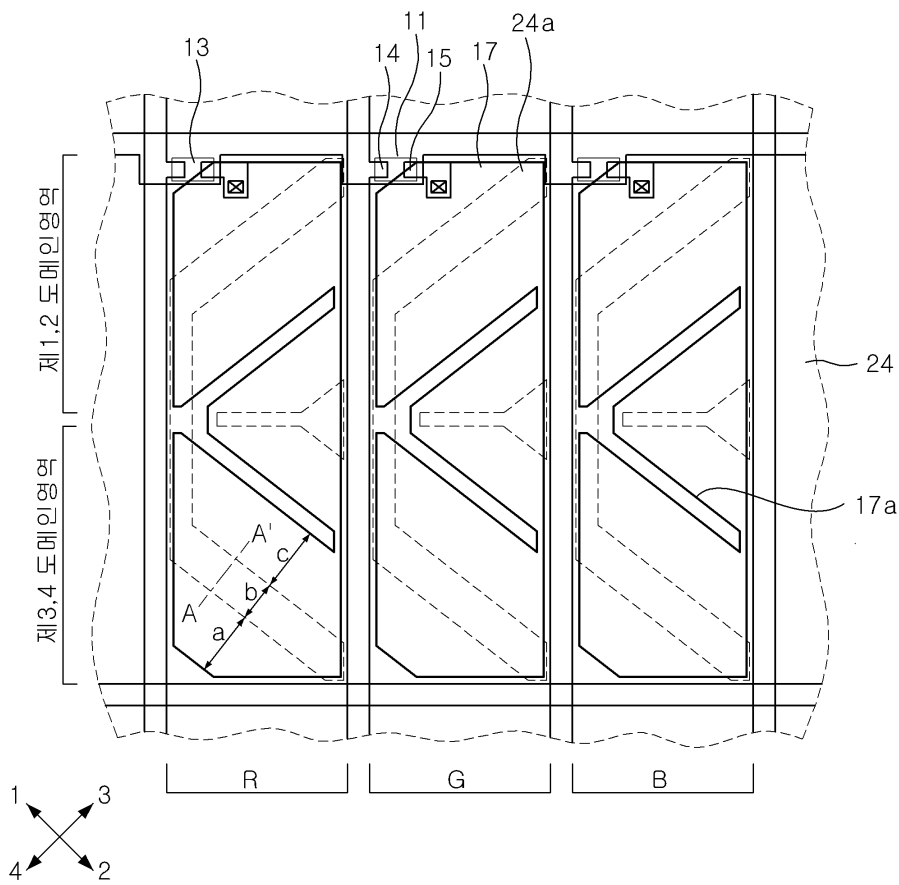
230: 오버 코트막 240: 공통 전극

245: 제2 절개 패턴 310, 320: 배향막

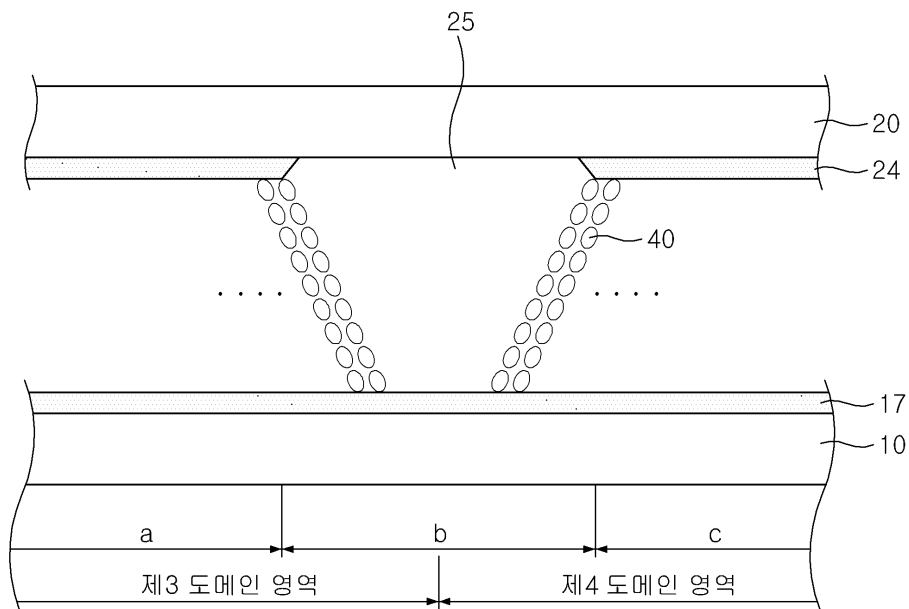
400: 액정 물질

도면

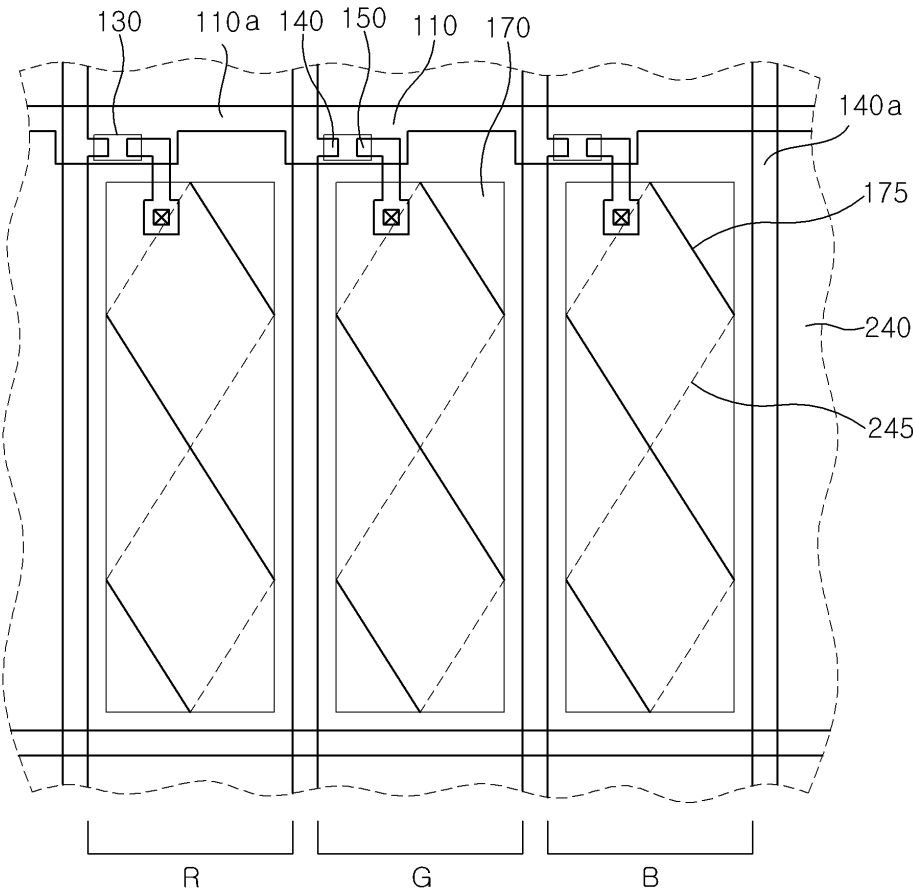
도면1



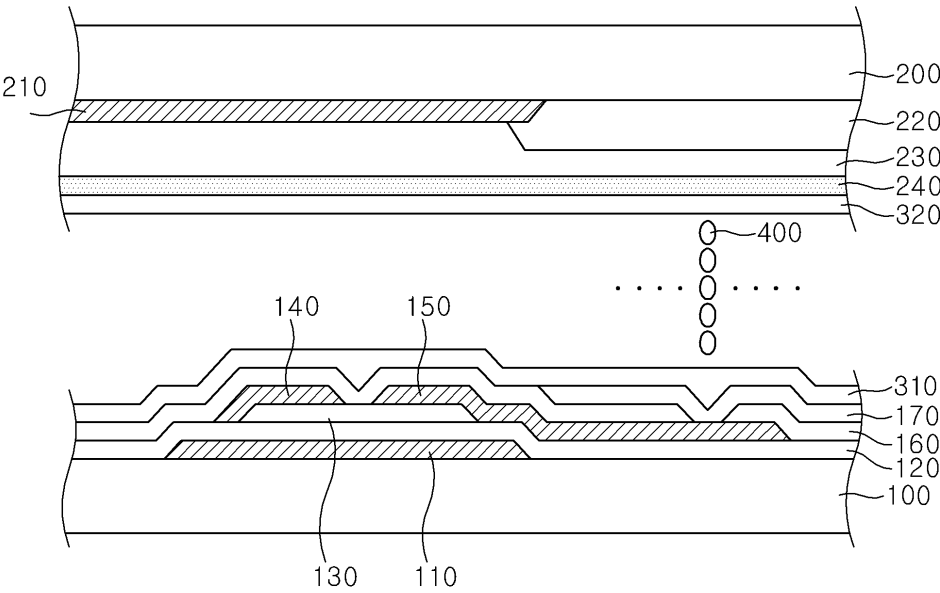
도면2



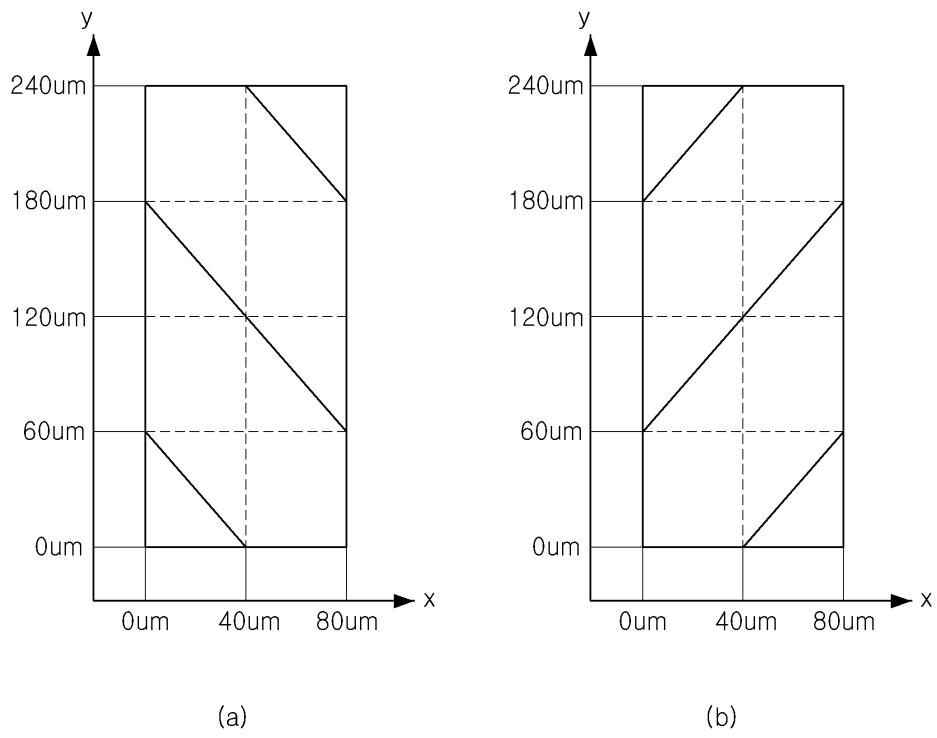
도면3



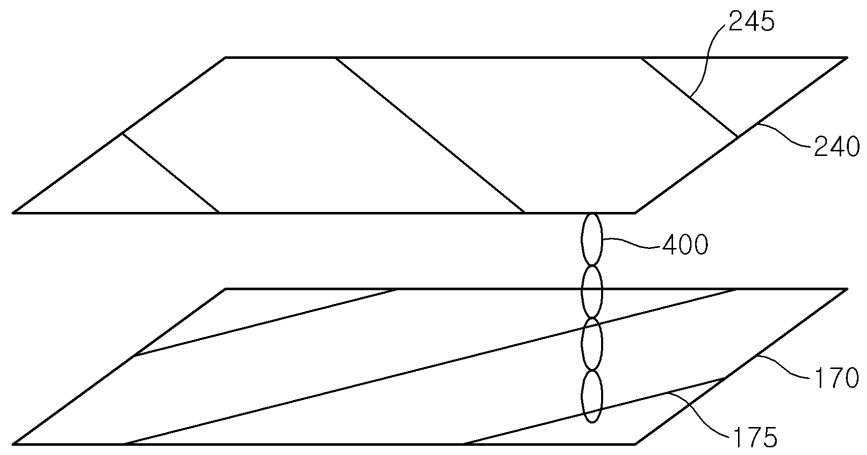
도면4



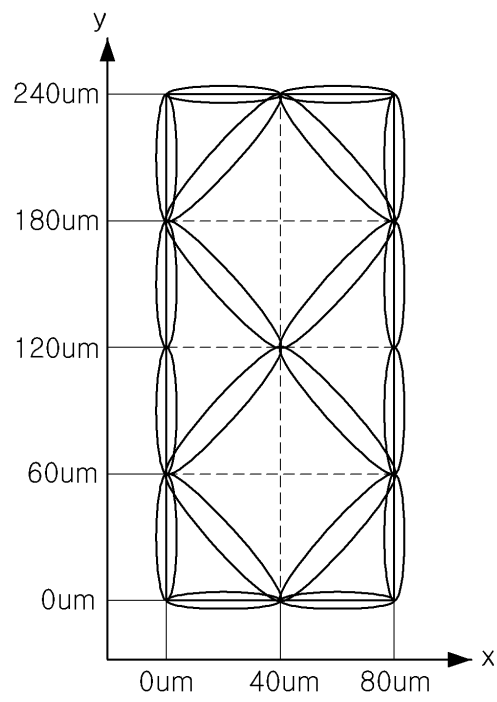
도면5



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070073112A	公开(公告)日	2007-07-10
申请号	KR1020060000659	申请日	2006-01-03
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KANG HA YUN 강하윤 IM DONG SUNG 임동성		
发明人	강하윤 임동성		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/133707 G02F1/134309 G02F1/134336 G02F1/136286 G02F1/1368		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。并且，根据本发明的液晶显示器具有高孔径比，多个区域形成公共电极的切口图案并且使用彼此正交的像素电极。液晶显示器，域，切口图案，像素电极，公共电极。

