

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51). Int. Cl.

G02F 1/1343 (2006.01)
G02F 1/133 (2006.01)

(11) 공개번호 10-2006-0052509
(43) 공개일자 2006년05월19일

(21) 출원번호 10-2005-0105937
(22) 출원일자 2005년11월07일

(30) 우선권주장 JP-P-2004-00323626 2004년11월08일 일본(JP)

(71) 출원인 샤프 가부시키가이샤
일본 오사카후 오사카시 아베노구 나가이께조 22방 22고

(72) 발명자 우에다 가즈야
일본 효고켄 미까따궁 가미조 무라오까꾸 데라가와우찌 272
가마다 쯔요시
일본 가나가와켄 가와사끼시 다까쓰꾸 스에나가 1352-2-501
나까니시 요헤이
일본 나라켄 텐리시 이찌노모또조 2613-1 라뽀르트 텐리 813
요시다 히데후미
일본 도쿄도 마찌다시 오야마마찌 3449-181
쯔다 히데아끼
일본 가나가와켄 아쓰기 모리노사또 4-4-12
시바사끼 마사까즈
일본 나라켄 텐리시 이찌노모또조 2613-1 라뽀르트 텐리 811
다사까 야스또시
일본 미에켄 마쓰사끼시 신자마찌 1106 그랜드 메이슨 마쓰사까에프-1

(74) 대리인 장수길
구영창

심사청구 : 있음

(54) 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법

요약

본 발명은, 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법에 관한 것으로, 양호한 표시 특성이 얻어지는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법을 제공하는 것을 목적으로 한다. 게이트 버스 라인(12n)에 접속된 게이트 전극과, 드레인 버스 라인(14)에 접속된 드레인 전극(21a, 22a)을 구비한 TFT(21, 22)와, 소스 전극(21b)에 접속된 화소 전극(16)과, 소스 전극(22b)에 접속되고, 화소 전극(16)으로부터 분리된 화소 전극(17)과, 게이트 버스 라인(12)(n + 1)에 접속된 게이트 전극과, 화소 전극(17)에 접속된 소스 전극(23b)을 구비한 TFT(23)와, 드레인 전극(23a)에 접속된 베퍼 용량 전극(29)과, 축적 용량 버스 라인(18n)에 접속된 베퍼 용량 전극(28)을 구비한 베퍼 용량부를 갖도록 구성한다.

대표도

도 2

색인어

케이트 버스 라인, 버퍼 용량 전극, 축적 용량 버스 라인, 화소 전극

명세서**도면의 간단한 설명**

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치의 개략 구성을 도시하는 도면.

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치용 기판의 구성을 도시하는 도면.

도 3은 본 발명의 제1 실시예에 따른 액정 표시 장치의 구성을 도시하는 단면도.

도 4는 본 발명의 제1 실시예에 따른 액정 표시 장치의 1 화소의 등가 회로를 도시하는 도면.

도 5는 본 발명의 제1 실시예에 따른 액정 표시 장치의 구동 과정을 도시하는 도면.

도 6은 본 발명의 제1 실시예에 따른 액정 표시 장치에서의 TFT(23)의 동작 및 전압의 변화를 나타내는 도면.

도 7은 본 발명의 제1 실시예에 따른 액정 표시 장치 및 종래의 액정 표시 장치에서의 용량비의 변화에 대한 전압비의 변화를 나타내는 그래프.

도 8은 본 발명의 제1 실시예에 따른 액정 표시 장치에서의 용량비, 전압비 및 액정의 유전율 ϵ 의 변화를 나타내는 그래프.

도 9는 본 발명의 제1 실시예에 따른 MVA 방식의 액정 표시 장치의 구성을 도시하는 도면.

도 10은 본 발명의 제1 실시예에 따른 MVA 방식의 액정 표시 장치의 구성을 도시하는 단면도.

도 11은 본 발명의 제1 실시예에 따른 MVA 방식의 액정 표시 장치에서의 부화소 A, B의 각 화소 전극의 전압의 변화를 나타내는 그래프.

도 12는 전압 Vpx1 및 휘도의 시간 변화를 나타내는 그래프.

도 13은 전압 Vpx1 및 휘도의 시간 변화를 나타내는 그래프.

도 14는 본 발명의 제2 실시예에 따른 액정 표시 장치의 구성을 도시하는 도면.

도 15는 버퍼 용량 Cb의 구성을 도시하는 도면.

도 16은 본 발명의 제3 실시예에 따른 액정 표시 장치의 구성을 도시하는 도면.

도 17은 본 발명의 제3 실시예에 따른 액정 표시 장치의 구성의 변형 예를 도시하는 도면.

도 18은 본 발명의 제4 실시예에 따른 액정 표시 장치의 구성을 도시하는 도면.

도 19는 본 발명의 제4 실시예에 따른 액정 표시 장치의 1 화소의 등가 회로를 도시하는 도면.

도 20은 VA 모드의 액정 표시 장치의 T-V 특성을 나타내는 그래프.

도 21은 표시 화면에 표시한 화상이 보이는 방법의 변화를 도시하는 도면.

도 22는 붉은 빛이 도는 화상에서의 R, G, B의 계조 히스토그램을 도시하는 도면.

도 23은 공지 기술에 기초한 기본적인 액정 표시 장치의 구성을 도시하는 도면.

도 24는 공지 기술에 기초한 기본적인 액정 표시 장치의 구성을 도시하는 단면도.

도 25는 공지 기술에 기초한 기본적인 액정 표시 장치의 등가 회로를 도시하는 도면.

도 26은 용량 결합에 의한 HT법을 이용한 경우에 발생하는 소부 현상을 설명하는 도면.

도 27은 용량 결합에 의한 HT법을 이용한 액정 표시 장치에서의 용량비, 전압비 및 액정의 유전율 ϵ 의 변화를 나타내는 그 래프.

도 28은 본 발명의 제5 실시예에 따른 액정 표시 장치의 1 화소의 등가 회로를 도시하는 도면.

<도면의 주요 부분에 대한 부호의 설명>

2 : TFT 기판

4 : 대향 기판

6 : 액정

10, 11 : 글래스 기판

12 : 게이트 버스 라인

14 : 드레인 버스 라인

16, 17 : 화소 전극

18 : 축적 용량 버스 라인

19 : 축적 용량 전극

21, 22, 23, 54, 55 : TFT

21a, 22a, 23a : 드레인 전극

21b, 22b, 23b : 소스 전극

21d, 22d, 23d : 채널 보호막

23c : 게이트 전극

23e : 동작 반도체층

23f : n형 불순물 반도체층

24, 26, 27, 31, 33, 50, 51 : 컨택트홀

25, 35, 38 : 접속 전극

28, 29 : 벼퍼 용량 전극

30 : 절연막

32 : 보호막

36, 37 : 배향막

40 : CF 수지층

42 : 공통 전극

44: 선 형상 돌기

44a, 44b : 굴곡부

46 : 슬릿

52 : 교체 이음 전극

80 : 게이트 버스 라인 구동 회로

82 : 드레인 버스 라인 구동 회로

84 : 제어 회로

86, 87 : 편광판

88 : 백 라이트 유닛

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 전자 기기의 표시부 등에 이용되는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법에 관한 것이다.

최근, 액정 표시 장치는, 텔레비전 수상기나 퍼스널 컴퓨터의 모니터 장치 등으로서 이용되고 있다. 이를 용도에서는, 표시 화면을 모든 방향으로부터 볼 수 있는 높은 시각 특성이 요구되고 있다. 도 20은, VA(Vertically Aligned) 모드의 액정 표시 장치의 인가 전압에 대한 투과율 특성(T-V 특성)을 나타내는 그래프이다. 횡축은 액정층에 대한 인가 전압(V)을 나타내고, 종축은 광의 투과율을 나타내고 있다. 선 A는 표시 화면에 대하여 수직인 방향(이하, 「정면 방향」이라고 함)에서의 T-V 특성을 나타내고, 선 B는 표시 화면에 대하여 방위각 90°, 즉 각 60°의 방향(이하, 「경사 방향」이라고 함)에서의 T-V 특성을 나타내고 있다. 여기서, 방위각은, 표시 화면의 우측 방향을 기준으로 하여 반시계 방향으로 측정한 각도로 한다. 또한 극각은, 표시 화면의 중심에 있는 수선을 이루는 각으로 한다.

도 20에 도시한 바와 같이 원 C로 둘러싸인 영역 근방에서, 투과율(휘도) 변화에 왜곡이 발생하고 있다. 예를 들면, 인가 전압이 약 2.5 V인 비교적 저계조에서는 경사 방향의 투과율이 정면 방향의 투과율보다 높게 되어 있지만, 인가 전압이 약 4.5 V인 비교적 고계조에서는 경사 방향의 투과율이 정면 방향의 투과율보다 낮게 되어 있다. 이 결과, 경사 방향으로부터 본 경우에는 실효 구동 전압 범위에서의 휘도차가 작아져 버린다. 이 현상은 색의 변화에 가장 현저히 나타난다.

도 21은 표시 화면에 표시한 화상이 보이는 방법의 변화를 나타내고 있다. 도 21의 (a)는 정면 방향으로부터 본 화상을 도시하고, 도 21의 (b)는 경사 방향으로부터 본 화상을 도시하고 있다. 도 21의 (a), 도 21의 (b)에 도시한 바와 같이 표시 화면을 경사 방향으로부터 보면, 정면 방향으로부터 보았을 때와 비교하여 화상의 색이 흰 빛이 띠도록 변화한다.

도 22는 붉은 빛이 도는 화상에서의 적(R), 녹(G), 청(B) 3원색의 계조 히스토그램을 도시하고 있다. 도 22의 (a)는 R의 계조 히스토그램을 도시하고, 도 22의 (b)는 G의 계조 히스토그램을 도시하고, 도 22의 (c)는 B의 계조 히스토그램을 도시하고 있다. 도 22의 (a) ~ 도 22의 (c)의 횡축은 계조(0 ~ 255의 256 계조)를 나타내고, 종축은 존재율(%)을 나타내고 있다. 도 22의 (a) ~ 도 22의 (c)에 도시한 바와 같이 이 화상에서는 비교적 고계조의 R과 비교적 저계조의 G 및 B가 높은 존재율로 존재하고 있다. 이러한 화상을 VA 모드의 액정 표시 장치의 표시 화면에 표시시켜 경사 방향으로부터 보면, 고계조의 R이 상대적으로 어둡게 변화하고, 저계조의 G 및 B가 상대적으로 밝게 변화한다. 이에 따라 3원색의 휘도차가 작아지기 때문에, 화면 전체적으로 흰 빛의 색을 띠게 된다.

상기한 현상은, 종래형의 구동 모드인 TN(Twisted Nematic) 모드의 액정 표시 장치에서도 마찬가지로 발생한다. 특히 문헌1 내지 특허 문헌3에는, TN 모드의 액정 표시 장치에서의 상기한 현상을 개선하는 기술이 개시되어 있다. 도 23은 이들 공지 기술에 기초한 기본적인 액정 표시 장치의 1 화소의 구성을 도시하고, 도 24는 도 23의 X-X 선으로 절단한 액정 표시 장치의 단면 구성을 도시하고, 도 25는 이 액정 표시 장치의 1 화소의 등가 회로를 도시하고 있다. 도 23 내지 도 25에 도시한 바와 같이 액정 표시 장치는, 박막 트랜지스터(TFT) 기판(102)과 대향 기판(104)과 양 기판(102, 104) 사이에 밀봉된 액정층(106)을 갖고 있다.

TFT 기판(102)은, 클래스 기판(110) 상에 형성된 복수의 게이트 버스 라인(112)과, 절연막(130)을 통하여 게이트 버스 라인(112)에 교차하여 형성된 복수의 드레인 버스 라인(114)을 갖고 있다. 게이트 버스 라인(112) 및 드레인 버스 라인(114)의 교차 위치 근방에는, 스위칭 소자로서 화소마다 형성된 TFT(120)가 배치되어 있다. 게이트 버스 라인(112)의 일부는 TFT(120)의 게이트 전극으로서 기능하고, TFT(120)의 드레인 전극(121)은 드레인 버스 라인(114)에 전기적으로 접속되어 있다. 또한, 게이트 버스 라인(112) 및 드레인 버스 라인(114)에 의해 획정된 화소 영역을 가로 질러, 게이트 버스 라인(112)에 별별로 연장되는 축적 용량 버스 라인(118)이 형성되어 있다. 축적 용량 버스 라인(118) 상에는, 절연막(130)을 개재하여 축적 용량 전극(119)이 화소마다 형성되어 있다. 축적 용량 전극(119)은, 제어 전극(125)을 통하여 TFT(120)의 소스 전극(122)에 전기적으로 접속되어 있다. 축적 용량 버스 라인(118)과 축적 용량 전극(119) 사이에는, 축적 용량 Cs가 형성된다.

게이트 버스 라인(112) 및 드레인 버스 라인(114)에 의해 획정된 화소 영역은, 부화소 A와 부화소 B로 분할되어 있다. 부화소 A에는 화소 전극(116)이 형성되고, 부화소 B에는 화소 전극(116)으로부터 분리된 화소 전극(117)이 형성되어 있다. 화소 전극(116)은, 컨택트홀(124)을 통하여 축적 용량 전극(119) 및 TFT(120)의 소스 전극(122)에 전기적으로 접속되어 있다. 화소 전극(117)은, 전기적으로 플로팅 상태로 되어 있다. 화소 전극(117)은, 보호막(132)을 개재하여 제어 전극(125)에 겹쳐지는 영역을 갖고, 그 영역에 형성되는 제어 용량 Cc를 통한 용량 결합에 의해 소스 전극(122)에 간접적으로 접속되어 있다.

대향 기판(104)은, 클래스 기판(111) 상에 형성된 컬러 필터(CF) 수지층(140)과, CF 수지층(140) 상에 형성된 공통 전극(142)을 갖고 있다. 부화소 A의 화소 전극(116)과 공통 전극(142) 사이에는 액정 용량 Clc1이 형성되고, 부화소 B의 화소 전극(117)과 공통 전극(142) 사이에는 액정 용량 Clc2가 형성된다. TFT 기판(102) 및 대향 기판(104)의 액정(106)과의 계면에는, 배향막(136, 137)이 각각 형성되어 있다.

TFT(120)가 온 상태로 되어 화소 전극(116)에 전압이 인가되고, 부화소 A의 액정층에 전압 Vpx1이 인가된다. 이 때, 액정 용량 Clc2와 제어 용량 Cc와의 용량비에 따라 전위가 분할되기 때문에, 부화소 B의 화소 전극(117)에는 화소 전극(116)과는 상이한 전압이 인가된다. 부화소 B의 액정층에 인가되는 전압 Vpx2는,

$$Vpx2 = (Cc/(Clc2 + Cc)) \times Vpx1$$

로 된다. 실제의 전압비($Vpx2/Vpx1 (= (Cc/(Clc2 + Cc)))$)는 액정 표시 장치의 표시 특성에 기초하는 설계 사항이지만, 약 0.6 ~ 0.8로 하는 것이 이상적이다.

이와 같이, 1 화소 내에 임계값 전압이 서로 상이한 부화소 A, B가 존재하면, 도 20에 도시한 바와 같은 T-V 특성의 왜곡이 부화소 A, B로 분산된다. 이 때문에, 경사 방향으로부터 봤을 때에 화상이 흰 빛을 띠게 되는 현상을 억제할 수 있어, 각 특성이 개선된다. 이하, 상기한 방법을 용량 결합 HT(하프톤 그레이 스케일)법이라고 한다.

또한, 특허 문헌1 내지 특허 문헌3에서는 TN 모드의 액정 표시 장치를 전제로 하여 상기한 기술이 기재되어 있지만, 최근 TN 모드를 대신하여 주류로 된 VA 모드의 액정 표시 장치에 상기한 기술을 적용함으로써, 보다 높은 효과가 얻어진다.

도 26은, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에 발생하는 소부를 설명하는 도면이다. 도 26의 (a)는, 소부 시험 시에 화면에 표시하는 흑백의 체크 패턴을 도시하고 있다. 소부 시험에서는, 도 26의 (a)에 도시하는 체크 패턴을 일정 시간(예를 들면 48시간) 연속 표시시킨 직후에 화면 전체에 동일 계조의 중간조를 표시시켜, 체크 패턴이 시인되는지의 여부를 검사한다. 체크 패턴이 시인된 경우에는, 화면의 휘도를 체크 패턴을 따라 측정하여, 소부율을 산출한다. 여기서, 시인되는 체크 패턴 중 저휘도 영역의 휘도를 a 로 하고 고휘도 영역의 휘도를 $a + b$ 로 하였을 때, b/a 를 소부율이라고 정의하였다.

도 26의 (b)는 용량 결합 HT법을 이용하고 있지 않은 액정 표시 장치에 중간조를 표시시킨 화면을 도시하고, 도 26의 (c)는 용량 결합 HT법을 이용한 액정 표시 장치에 중간조를 표시시킨 화면을 도시하고 있다. 도 26의 (b)에 도시한 바와 같이 용량 결합 HT법을 이용하고 있지 않은 액정 표시 장치에서는, 중간조 표시 시에 체크 패턴은 거의 시인되지 않았다. 도 26의 (b)의 Y-Y'선을 따라 휘도를 측정한 바, 휘도는 도 26의 (d)의 선 c로 나타낸 바와 같은 분포를 갖고 있었다. 소부율은 0~5%에 불과하였다. 이것에 대하여, 용량 결합 HT법을 이용한 액정 표시 장치에서는, 도 26의 (c)에 도시한 바와 같은 체크 패턴이 시인되었다. 도 26의 (c)의 Y-Y'선을 따라 휘도를 측정한 바, 휘도는 도 26의 (d)의 선 d로 나타낸 바와 같은 분포를 갖고 있었다. 소부율은 10% 이상이었다. 이와 같이, 용량 결합 HT법을 이용하고 있지 않은 액정 표시 장치에서는 소부가 거의 발생하지 않는 데 비하여, 용량 결합 HT법을 이용한 액정 표시 장치에서는 비교적 짙은 소부가 발생한다는 문제가 발생하고 있었다.

소부가 발생한 액정 표시 장치의 화소 내의 특성 분포 등을 평가하여 해석한 결과, 소부는, 전기적으로 플로팅 상태의 화소 전극(117)이 형성된 부화소 B에서 발생하고 있는 것이 판명되었다. 화소 전극(117)은, 매우 전기 저항이 높은 실리콘 질화막(SiN막) 등을 통하여 제어 전극(125)에 접속되고, 또한 매우 전기 저항이 높은 액정층을 통하여 공통 전극(142)에 접속되어 있다. 이 때문에, 화소 전극(117)에 충전된 전하는 용이하게 방전되지 않도록 되어 있다. 한편, TFT(120)의 소스 전극(122)에 전기적으로 접속된 부화소 A의 화소 전극(116)에는 프레임마다 전위가 기입되고, 또한 화소 전극(116)은, SiN 막이나 액정층에 비교하여 매우 전기 저항이 낮은 TFT(120)의 동작 반도체층을 통하여 드레인 버스 라인(114)에 접속되어 있다. 이 때문에, 화소 전극(117)에 충전된 전하는 방전된다.

도 27의 (a)는, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서의 용량비, 전압비 및 액정의 유전율 ϵ 의 변화를 나타내는 그래프이다. 도 27의 (a)의 횡축은 부화소 A의 액정층에의 인가 전압(V)을 나타내고, 종축은 용량비, 전압비 및 유전율을 나타내고 있다. 선 e는 제어 용량 C_c와 액정 용량 Clc2와의 용량비 C_c/Clc2를 나타내고, 선 f는 부화소 A의 액정층에 인가되는 전압 Vpx1과 부화소 B의 액정층에 인가되는 전압 Vpx2와의 전압비 Vpx2/Vpx1을 나타내고, 선 g는 VA 모드의 액정 표시 장치에 이용되는 네가티브형 액정의 유전율 ϵ 를 나타내고 있다. 또한 도 27의 (b)는, 전압비 Vpx2/Vpx1의 변화를 종축(전압비)의 스케일을 확대하여 나타내고 있다.

도 27의 (a), 도 27의 (b)에 도시한 바와 같이 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서는, 인가 전압의 증가와 함께 전압비 Vpx2/Vpx1이 감소하고 있다. 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서는, 부화소 A보다도 액정층에 인가되는 전압이 낮고 휘도가 낮은 부화소 B가, 화소 전체의 50 ~ 80% 정도를 차지하고 있다. 이 때문에, 백(白)을 표시시키는 전압(5.5 ~ 7 V)을 화소 전극(116)에 인가해도 부화소 B에서는 높은 투과율이 얻어지지 않기 때문에, 용량 결합 HT법을 이용하고 있지 않은 액정 표시 장치에 비교하면, 화소 전체의 휘도는 약 40 ~ 80 %로 저하한다. 도 20에 도시한 바와 같이, 휘도 변화에 왜곡이 발생하는 것은 저계조 ~ 중계조의 영역이기 때문에, 부화소 A, B의 임계값 전압의 차는, 이상적으로는 저전압측일수록 크고, 고전압측일수록 작아지는 것이 바람직하다. 예를 들면, 부화소 A의 액정층에 인가되는 전압 Vpx1이 2.5 V일 때에는 부화소 B의 액정층에 1.5 ~ 2 V로 낮은 전압 Vpx2가 인가되고(즉 전압차(Vpx1 - Vpx2)가 큼), 부화소 A의 액정층에 인가되는 전압 Vpx1이 5.5 V일 때에는 부화소 B의 액정층에 5 ~ 5.5 V로 높은 전압 Vpx2가 인가되는(즉 전압차(Vpx1 - Vpx2)가 작은)쪽이, 시각 특성 및 휘도의 쌍방이 우수한 이상적인 액정 표시 장치가 얻어진다. 그러나, 도 23 내지 도 25에 도시한 바와 같이 제어 용량 C_c와 액정 용량 Clc2가 직렬로 접속된 구성을 갖는 액정 표시 장치에서는, 전압비 Vpx2/Vpx1은, 용량비 C_c/(Clc2 + C_c)에 의해 결정된다. 용량비 C_c/(Clc2 + C_c)가 일정하게 되면 전압비 Vpx2/Vpx1은 일정하므로, 상기한 이상과는 반대로 전압차(Vpx1 - Vpx2)는 고전압측일수록 커져 버린다.

또한, 상기한 문제를 크게 하는 것이 액정 용량 Clc2의 변동이다. 도 27의 (a)의 선 g로 나타낸 바와 같이, 액정의 유전율 ϵ 는, 고전압 인가 시일수록 커지는 것을 알았다. 유전율 ϵ 가 커지면 액정 용량 Clc2도 커지기 때문에, 용량비 C_c/Clc2가 작아지고, C_c/(Clc2 + C_c)로 결정되는 전압비 Vpx2/Vpx1도 작아진다. 도 27의 (b)에 도시한 바와 같이 전압 0 ~ 2 V 정도

의 저전압측에서의 전압비 V_{px2}/V_{px1} 은 0.72가지만, 백을 표시시키는 전압 5 V 정도에서의 전압비 V_{px2}/V_{px1} 는 0.62 정도까지 저하하고 있다. 즉, 고전압측에서의 전압차($V_{px1} - V_{px2}$)는 더 크게 되어 버린다. 따라서, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서는, 높은 휘도를 얻는 것이 곤란하다고 하는 문제가 발생하고 있다.

또한, 액정 용량과 전압비의 관계는, 셀 두께 변동 시의 표시 불균일의 악화도 야기시킨다. 액정 표시 패널의 투과율은 액정층이 갖는 리터레이션값으로 결정되어, 셀 두께가 두껍게 되면 높게 되고, 셀 두께가 얕게 되면 낮게 되는 것이 일반적이다. 용량 결합 HT법을 이용한 종래의 액정 표시 장치인 경우, 셀 두께가 두껍게 되면 액정 용량 $Clc2$ 가 감소하고, 전압비 V_{px2}/V_{px1} 이 1에 근접하기 때문에 화소 전체의 휘도는 증가한다. 반대로, 셀 두께가 얕게 되면 액정 용량 $Clc2$ 가 증가하고, 전압비 V_{px2}/V_{px1} 이 0에 근접하기 때문에 화소 전체의 휘도는 저하한다. 즉, 용량 결합 HT법을 이용한 액정 표시 장치에서는, 셀 두께의 변동에 대하여 리터레이션값의 변화에 따른 투과율의 변화와 전압비의 변화에 따른 투과율의 변화가 상승적으로 작용하기 때문에, 표시 불균일이 시인되기 쉽다고 하는 문제가 발생하고 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 양호한 표시 특성이 얻어지는 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법을 제공하는 것에 있다.

발명의 구성 및 작용

상기 목적은, 기판 상에 상호 병렬로 형성된 복수의 게이트 버스 라인과, 상기 복수의 게이트 버스 라인에 절연막을 통하여 교차하여 형성된 복수의 드레인 버스 라인과, 상기 게이트 버스 라인에 병렬로 형성된 복수의 축적 용량 버스 라인과, n 개 째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 드레인 버스 라인에 전기적으로 접속된 드레인 전극을 각각 구비한 제1 및 제2 트랜지스터와, 상기 제1 트랜지스터의 소스 전극에 전기적으로 접속된 제1 화소 전극과, 상기 제2 트랜지스터의 소스 전극에 전기적으로 접속되고, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극과, 상기 제1 화소 전극이 형성된 제1 부화소와, 상기 제2 화소 전극이 형성된 제2 부화소를 구비한 화소 영역과, $(n + 1)$ 개 째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 제2 화소 전극에 전기적으로 접속된 소스 전극을 구비한 제3 트랜지스터와, 상기 제3 트랜지스터의 드레인 전극에 전기적으로 접속된 제1 베퍼 용량 전극과, 절연막을 통하여 상기 제1 베퍼 용량 전극에 대향하여 배치되고, 상기 축적 용량 버스 라인에 전기적으로 접속된 제2 베퍼 용량 전극을 구비한 베퍼 용량부를 갖는 것을 특징으로 하는 액정 표시 장치용 기판에 의해 달성된다.

<발명을 실시하기 위한 최량의 형태>

[제1 실시예]

본 발명의 제1 실시예에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법에 대하여 도 1 내지 도 13을 이용하여 설명한다. 도 1은, 본 실시예에 따른 액정 표시 장치의 개략 구성을 도시하고 있다. 도 1에 도시한 바와 같이 액정 표시 장치는, 절연막을 통하여 상호 교차하여 형성된 게이트 버스 라인 및 드레인 버스 라인과, 화소마다 형성된 TFT 및 화소 전극을 구비한 TFT 기판(2)을 갖고 있다. 또한, 액정 표시 장치는, CF나 공통 전극이 형성된 대향 기판(4)과, 양 기판(2, 4) 사이에 밀봉된, 예를 들면 마이너스의 유전율 이방성을 갖는 액정(6)(도 1에서는 도시하지 않음)을 구비하고 있다.

TFT 기판(2)에는, 복수의 게이트 버스 라인을 구동하는 드라이버 IC가 실장된 게이트 버스 라인 구동 회로(80)와, 복수의 드레인 버스 라인을 구동하는 드라이버 IC가 실장된 드레인 버스 라인 구동 회로(82)가 접속되어 있다. 이들 구동 회로(80, 82)는, 제어 회로(84)로부터 출력된 소정의 신호에 기초하여, 주사 신호나 데이터 신호를 소정의 게이트 버스 라인 혹은 드레인 버스 라인에 출력하도록 되어 있다. TFT 기판(2)의 TFT 소자 형성면과 반대측의 면에는 편광판(87)이 배치되고, 대향 기판(4)의 공통 전극 형성면과 반대측의 면에는, 편광판(87)과 크로스 니콜에 배치된 편광판(86)이 배치되어 있다. 편광판(87)의 TFT 기판(2)과 반대측의 면에는 백 라이트 유닛(88)이 배치되어 있다.

도 2는, 본 실시예에 따른 액정 표시 장치용 기판으로서 TFT 기판(2)의 1 화소의 구성을 도시하고 있다. 도 3은, 도 2의 C-C 선에 대응하는 위치에서 절단한 액정 표시 장치의 단면 구성을 도시하고 있다. 도 4는, 본 실시예에 따른 액정 표시 장치의 1 화소의 등가 회로를 도시하고 있다. 도 2 내지 도 4에 도시한 바와 같이 TFT 기판(2)은, 글래스 기판(10) 상에 형성된 복수의 게이트 버스 라인(12)과, SiN막 등으로 이루어지는 절연막(30)을 통하여 게이트 버스 라인(12)에 교차하여 형성된 복수의 드레인 버스 라인(14)을 갖고 있다. 여기서, 복수의 게이트 버스 라인(12)은, 예를 들면 선 순차적으로 주사되고, 도 2 및 도 4에서는, n 번째로 주사되는 n 개 째의 게이트 버스 라인(12n)과, $(n + 1)$ 번째로 주사되는 $(n + 1)$ 개 째의 게이트

버스 라인(12)(n + 1)을 나타내고 있다. 게이트 버스 라인(12) 및 드레인 버스 라인(14)의 교차 위치 근방에는, 화소마다 형성된 제1 TFT(21) 및 제2 TFT(22)가 상호 인접하여 배치되어 있다. 게이트 버스 라인(12)의 일부는 TFT(21, 22)의 게이트 전극으로서 기능한다. 게이트 버스 라인(12) 상에는, 절연막(30)을 통하여 TFT(21, 22)의 동작 반도체층(도시 생략)이, 예를 들면 일체적으로 형성되어 있다. 동작 반도체층 상에는 채널 보호막(21d, 22d)이, 예를 들면 일체적으로 형성되어 있다. TFT(21)의 채널 보호막(21d) 상에는, 드레인 전극(21a) 및 그 하층의 n형 불순물 반도체층(도시 생략)과, 소스 전극(21b) 및 그 하층의 n형 불순물 반도체층(도시 생략)이 소정의 간극을 개재하여 대향하여 형성되어 있다. 또한, TFT(22)의 채널 보호막(22d) 상에는, 드레인 전극(22a) 및 그 하층의 n형 불순물 반도체층(도시 생략)과, 소스 전극(22b) 및 그 하층의 n형 불순물 반도체층(도시 생략)이 소정의 간극을 개재하여 상호 대향하여 형성되어 있다. TFT(21)의 드레인 전극(21a) 및 TFT(22)의 드레인 전극(22a)은, 드레인 버스 라인(14)에 각각 전기적으로 접속되어 있다. TFT(21, 22)는 병렬로 배치되어 있다.

또한, 게이트 버스 라인(12) 및 드레인 버스 라인(14)에 의해 획정된 화소 영역을 가로 질러, 게이트 버스 라인(12)에 병렬로 연장되는 축적 용량 버스 라인(18)이 형성되어 있다. 도 2 및 도 4에서는, 게이트 버스 라인(12n)과 게이트 버스 라인(12)(n + 1) 사이에 배치된 축적 용량 버스 라인(18n)을 도시하고 있다. 축적 용량 버스 라인(18n) 상에는, 절연막(30)을 통하여 축적 용량 전극(19)이 화소마다 형성되어 있다. 축적 용량 전극(19)은, 접속 전극(25)을 통하여 TFT(21)의 소스 전극(21b)에 전기적으로 접속되어 있다. 절연막(30)을 통하여 대향하는 축적 용량 버스 라인(18n)과 축적 용량 전극(19) 사이에는, 제1 축적 용량 Cs1이 형성된다.

게이트 버스 라인(12) 및 드레인 버스 라인(14)에 의해 획정된 화소 영역은, 부화소 A와 부화소 B로 분할되어 있다. 도 2에서, 예를 들면 사다리꼴 형상의 부화소 A는 화소 영역의 중앙부 왼쪽에 배치되고, 부화소 B는 화소 영역 중 부화소 A의 영역을 제외한 상부, 하부 및 중앙부 우측 단부에 배치되어 있다. 화소 영역 내의 부화소 A, B의 배치는, 예를 들면 축적 용량 버스 라인(18n)에 대하여 거의 선대칭으로 되어 있다. 부화소 A에는 화소 전극(16)이 형성되고, 부화소 B에는 화소 전극(16)으로부터 분리된 화소 전극(17)이 형성되어 있다. 화소 전극(16, 17)은, 모두 ITO 등의 투명 도전막에 의해 형성되어 있다. 높은 시각 특성을 얻기 위해서는, 부화소 A에 대한 부화소 B의 면적비가 1/2 이상 4 이하인 것이 바람직하다. 화소 전극(16)은, 보호막(32)이 개구된 컨택트홀(24)을 통하여, 축적 용량 전극(19) 및 TFT(21)의 소스 전극(21b)에 전기적으로 접속되어 있다. 화소 전극(17)은, 보호막(32)이 개구된 컨택트홀(26)을 통하여 TFT(22)의 소스 전극(22b)에 전기적으로 접속되어 있다. 또한 화소 전극(17)은, 보호막(32) 및 절연막(30)을 통하여 축적 용량 버스 라인(18n)에 접쳐지는 영역을 갖고 있다. 해당 영역에서는, 보호막(32) 및 절연막(30)을 통하여 대향하는 화소 전극(17)과 축적 용량 버스 라인(18n) 사이에 제2 축적 용량 Cs2가 형성된다.

또한, 각 화소 영역의 도 2중 하방에는, 제3 TFT(23)가 배치되어 있다. TFT(23)의 게이트 전극(23c)은, 해당 화소의 다음 단의 게이트 버스 라인(12)(n + 1)에 전기적으로 접속되어 있다. 게이트 전극(23c) 상에는, 절연막(30)을 통하여 동작 반도체층(23e)이 형성되어 있다. 동작 반도체층(23e) 상에는, 채널 보호막(23d)이 형성되어 있다. 채널 보호막(23d) 상에는, 드레인 전극(23a) 및 그 하층의 n형 불순물 반도체층(23f)과, 소스 전극(23b) 및 그 하층의 n형 불순물 반도체층(23f)이 소정의 간극을 개재하여 대향하여 형성되어 있다. 소스 전극(23b)은, 컨택트홀(27)을 통하여 화소 전극(17)에 전기적으로 접속되어 있다. TFT(23)의 근방에는, 접속 전극(35)을 통하여 축적 용량 버스 라인(18n)에 전기적으로 접속된 베퍼 용량 전극(28)이 배치되어 있다. 베퍼 용량 전극(28) 상에는, 절연막(30)을 통하여 베퍼 용량 전극(29)이 배치되어 있다. 베퍼 용량 전극(29)은, 드레인 전극(23a)에 전기적으로 접속되어 있다. 절연막(30)을 통하여 상호 대향하는 베퍼 용량 전극(28, 29) 사이에는, 베퍼 용량 Cb가 형성된다.

대향 기판(4)은, 글래스 기판(11) 상에 형성된 CF 수지층(40)과, CF 수지층(40) 상에 형성된 공통 전극(42)을 갖고 있다. 액정(6)을 통하여 대향하는 부화소 A의 화소 전극(16)과 공통 전극(42) 사이에는 액정 용량 Clc1이 형성되고, 부화소 B의 화소 전극(17)과 공통 전극(42) 사이에는 액정 용량 Clc2가 형성된다. TFT 기판(2)의 액정(6)과의 계면에는 배향막(수직 배향막)(36)이 형성되고, 대향 기판(4)의 액정(6)과의 계면에는 배향막(37)이 각각 형성되어 있다. 이에 의해, 전압 무인가시의 액정(6)은, 기판면에 거의 수직으로 배향된다.

용량 결합 HT법을 이용한 종래의 액정 표시 장치에 비교적 짙은 소부가 발생하는 요인은, 부화소 B의 화소 전극이 제어 전극이나 공통 전극에 대하여 각각 매우 높은 전기 저항을 통하여 접속되기 때문에, 저장된 전하가 방전되기 어려운 점에 있다. 이것에 대하여, 본 실시예에서는, 부화소 B의 화소 전극(17)이 TFT(22)를 통하여 드레인 버스 라인(14)에 접속되어 있다. TFT(22)의 동작 반도체층의 전기 저항은, 오프 상태에서도 절연막(30)이나 보호막(32) 등의 전기 저항보다도 매우 낮다. 이 때문에, 화소 전극(17)에 저장된 전하는 용이하게 방전되도록 되어 있다. 따라서 본 실시예에 따르면, 하프 톤법을 이용하고 있음에도 불구하고, 짙은 소부가 발생하지는 않는다.

다음으로, 본 실시예에 따른 액정 표시 장치의 동작에 대하여 설명한다. 도 5는, 본 실시예에 따른 액정 표시 장치의 구동 과형을 도시하고 있다. 도 5의 (a)는, 어떤 화소의 TFT(21, 22)의 드레인 전극(21a, 22a)에 접속된 드레인 버스 라인(14)에 인가되는 데이터 전압의 과형을 도시하고 있다. 도 5의 (b)는, 해당 화소의 TFT(21, 22)의 게이트 전극에 접속된 n개째의 게이트 버스 라인(12n)에 인가되는 게이트 전압의 과형을 도시하고, 도 5의 (c)는 해당 화소의 TFT(23)의 게이트 전극(23c)에 접속된 (n + 1)개째의 게이트 버스 라인(12)(n + 1)에 인가되는 게이트 전압의 과형을 도시하고 있다. 도 5의 (a) ~ 도 5의 (c)의 가로 방향은 시간을 나타내고, 세로 방향은 전압 레벨을 나타내고 있다. 또 도 6은, 해당 화소의 TFT(23)의 동작 및 전압의 변화를 나타내고 있다. 여기서, 부화소 B의 액정 용량 Clc2와 축적 용량 Cs2와의 합을 용량 C1로 하고, 버퍼 용량 Cb를 용량 C2로 한다.

도 6의 (a)는, 도 5의 (a) ~ 도 5의 (c)의 상태 1을 도시하고 있다. 도 6의 (a)에 도시한 바와 같이 게이트 버스 라인(12n, 12)(n + 1)이 모두 비선택인 상태 1에서는, 용량 C1, C2의 전압 V1(예를 들면 0 V)은 동일하다. 이 때, 용량 C1에 저장되어 있는 전하 Q1은 $Q1 = C1 \times V1$ 이고, 용량 C2에 저장되어 있는 전하 Qb1은 $Qb1 = C2 \times V1$ 이다. 게이트 버스 라인(12)(n + 1)이 비선택이므로 TFT(23)는 오프 상태이다.

도 6의 (b)는, 도 5의 (a) ~ 도 5의 (c)의 상태 2를 도시하고 있다. 도 6의 (b)에 도시한 바와 같이 게이트 버스 라인(12n)이 선택 상태로 되는 상태 2에서는, TFT(21, 22)가 온 상태로 된다. 이 결과, 용량 C1의 전압은 V2로 된다(예를 들면 V2 ≠ V1). 이 때, 용량 C1에 저장되는 전하 Q2는 $Q2 = C1 \times V2$ 이다. TFT(23)는 오프 상태이므로 용량 C2의 전압은 V1 상태이고, 용량 C2에 저장되어 있는 전하는 Qb1 상태이다. 또한, 도시하지 않지만, 부화소 A의 액정 용량 Clc1 및 축적 용량 Cs1의 전압도 용량 C1과 마찬가지로 V2로 된다.

도 6의 (c)는, 도 5의 (a) ~ 도 5의 (c)의 상태 3을 도시하고 있다. 도 6의 (c)에 도시한 바와 같이 게이트 버스 라인(12n)이 비선택 상태로 되고, 다음 단의 게이트 버스 라인(12)(n + 1)이 선택 상태로 되는 상태 3에서는, TFT(21, 22)가 오프 상태로 되고, TFT(23)가 온 상태로 된다. TFT(23)가 온 상태로 되면, 용량 C1의 전압과 용량 C2의 전압이 동등하게 되도록 전하가 재배분된다. 상태 3에서 용량 C1, C2에 저장되는 전하의 합 $Q3 + Qb2$ 는, 상태 2에서 용량 C1, C2에 저장되어 있었던 전하의 합 $Q2 + Qb1$ 과 같다($Q3 + Qb2 - Q2 + Qb1$). 인가 전압의 극성이 1 프레임마다 반전되는 통상의 구동에서는, 용량 C2에 저장되어 있었던 전하 Q2와 새롭게 유입하는 전하는 극성이 반대이므로, 전체 전하량은 감소하여 전압이 저하하게 된다. 용량 C1, C2의 전압 V3은,

$$V3 = Q3/C1 = Qb2/C2$$

로 된다. 여기서 $C2/C1 = a$ 로 하면,

$$V3 = 1/(1 + a) \times V2 + a/(1 + a) \times V1$$

로 된다.

한편, 부화소 A에서는 이 현상이 일어나지 않기 때문에, 부화소 A의 액정 용량 Clc1의 전압은 V2 상태이다. 이에 의해, 부화소 A의 액정 용량 Clc1의 전압 V2와, 부화소 B의 액정 용량 Clc2의 전압 V3 사이에 차가 발생하게 된다. 상태 3에서 용량 C1, C2의 전압이 모두 V3로 된 후, TFT(23)는 오프 상태로 되어 상태 1과 마찬가지의 상태로 된다. 이 이후, 프레임 기간마다 상태 1 → 상태 2 → 상태 3 → 상태 1을 반복하게 된다.

용량 결합 HT법을 이용한 종래의 액정 표시 장치와 비교하여, 본 실시예의 액정 표시 장치가 갖는 최대의 특징은, 부화소 B의 전압을 부화소 A의 전압보다 저하시키기 위한 용량이, 액정 용량 Clc2에 대하여 직렬이 아니라 병렬로 접속되어 있다고 하는 점에 있다. 이 결과, 액정 용량 Clc2가 변동하였을 때의 전압비의 변동은, 완전히 반대의 경향을 나타낸다. 도 7은, 본 실시예에 따른 액정 표시 장치 및 종래의 액정 표시 장치에서의 용량비의 변화에 대한 전압비의 변화를 나타내는 그래프이다. 횡축은, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서의 제어 용량 Cc와 액정 용량 Clc2와의 용량비 Cc/Clc2, 및 본 실시예에 따른 액정 표시 장치에서의 버퍼 용량 Cb와 액정 용량 Clc2와의 용량비 Cb/Clc2를 나타내고 있다. 종축은, 부화소 A의 액정층에 인가되는 전압 Vpx1 및 부화소 B의 액정층에 인가되는 전압 Vpx2의 전압비 Vpx2/Vpx1을 나타내고 있다. 선 h는, 종래의 액정 표시 장치의 전압비의 변화를 나타내고, 선 i는, 본 실시예에 따른 액정 표시 장치의 전압비의 변화를 나타내고 있다. 이미 설명한 바와 같이 액정 용량 Clc2는 인가 전압이 낮을수록 작고, 인가 전압이 높을수록 커지기 때문에, 용량비 Cc/Clc2 또는 Cb/Clc2가 커지는 그래프 우측은 저전압을 인가한 상태를 나타내고, 용량비 Cc/Clc2 또는 Cb/Clc2가 작아지는 그래프 좌측은 고전압을 인가한 상태를 나타내고 있다.

도 7에 도시한 바와 같이 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서는, 액정층에의 인가 전압이 높게 될수록 전압비 V_{px2}/V_{px1} 이 0에 근접하여, 전압차($V_{px1} - V_{px2}$)는 필요 이상으로 확대된다. 따라서, 종래에는 휘도가 높은 액정 표시 장치를 얻는 것이 곤란하였다. 이것에 대하여, 본 실시예에 따른 액정 표시 장치에서는, 액정층에의 인가 전압이 높게 될수록 전압비 V_{px2}/V_{px1} 이 1에 근접하기 때문에, 고전압 인가 시의 전압차($V_{px1} - V_{px2}$)가 비교적 작아진다.

도 8은, 본 실시예에 따른 액정 표시 장치에서의 용량비, 전압비 및 액정의 유전율 ε 의 변화를 나타내는 그래프이다. 도 8의 횡축은 부화소 A의 액정층에의 인가 전압(V)을 나타내고, 종축은 용량비, 전압비 및 유전율을 나타내고 있다. 선 j는 용량비 $C_b/Clc2$ 를 나타내고, 선 k는 전압비 V_{px2}/V_{px1} 를 나타내고, 선 l은 네가티브형 액정의 유전율 ε 를 나타내고 있다. 도 8의 선 k로 나타낸 바와 같이 전압비 V_{px2}/V_{px1} 은, 인가 전압의 증가와 함께 증가하고 있다. 인가 전압이 약 2 V 이하일 때의 전압비 V_{px2}/V_{px1} 이 0.72인 데 대하여, 인가 전압이 5 V일 때의 전압비 V_{px2}/V_{px1} 은 0.78이다. 이 때문에, 백을 표시시키는 전압을 부화소 A의 액정층에 인가하면, 부화소 B의 액정층에 비교적 높은 전압이 인가되고, 부화소 B라도 비교적 높은 광 투과율이 얻어지기 때문에, 화소 전체의 휘도는 크게 향상된다. 따라서 본 실시예에 따르면, 휘도가 높은 액정 표시 장치가 얻어진다.

도 9는, 본 실시예를 MVA(Multi – domain Vertical Alignment) 방식의 액정 표시 장치에 적용한 화소 구성을 도시하고 있다. 도 10은, 도 9의 D-D 선으로 절단한 액정 표시 장치의 단면 구성을 도시하고 있다. 도 9 및 도 10에 도시한 바와 같이 대향 기판(4) 상에는, 화소 영역 단부에 대하여 비스듬히 연장되는 선 형상 돌기(44)가 감광성 수지 등을 이용하여 형성되어 있다. 선 형상 돌기(44)는, 액정(6)의 배향을 규제하는 배향 규제용 구조물로서 기능한다. 또한, 배향 규제용 구조물로서 선 형상 돌기(44) 대신에 공통 전극(대향 전극)(42)에 슬릿이 형성되어 있어도 된다. 화소 전극(16)과 화소 전극(17)을 분리하는 선 형상의 슬릿(46)은, 선 형상 돌기(44)에 별별로, 화소 영역 단부에 대하여 비스듬히 연장되어 있다. 슬릿(46)은, TFT 기판(2)측의 배향 규제용 구조물로서도 기능한다.

용량 결합 HT법을 이용한 액정 표시 장치에서는, 전압비 V_{px2}/V_{px1} 이 0.9 ~ 0.5 정도일 때에 양호한 시각 특성이 얻어지는 것을 알 수 있다. 도 7에 도시한 바와 같이, 이 범위의 전압비 V_{px2}/V_{px1} 이 얻어지는 용량비 $C_b/Clc2$ (축적 용량 C_s2 를 갖는 구성에서는 용량비 $C_b/(Clc2 + C_s2)$)의 범위는, 거의 0.05 이상 0.6 이하이다. 본 예에서는, 최적의 조건으로서 전압비 V_{px2}/V_{px1} 이 거의 0.72로 되도록, 용량비 $C_b/Clc2$ 를 0.2로 하였다.

도 11은, 도 9에 도시한 화소에서, 제0 프레임에 전압 0 V를 화소 전극(16)에 인가하여 흑을 표시시키고, 제1 ~ 제10 프레임에 전압 ± 5 V를 화소 전극(16)에 인가하여 백을 표시시키고, 제11 ~ 제20 프레임에 전압 0 V를 화소 전극(16)에 인가하여 흑을 표시시킨 경우의 화소 전극(16, 17)의 전압의 변화를 나타내는 그래프이다. 그래프의 횡축은 프레임 수를 나타내고, 종축은 인가 전압(V)을 나타내고 있다. 선 m은 화소 전극(16)에 인가되는 전압 V_{px1} 를 나타내고, 선 n은 화소 전극(17)에 인가되는 전압 V_{px2} 를 나타내고 있다. 그래프에서의 파선은, 전압 V_{px1} 의 0.72배로 되는 점을 정극성측 및 부극성측에서 각각 연결하여 나타내고 있다. 도 11에 도시한 바와 같이 본 실시예에 따른 액정 표시 장치의 부화소 B의 화소 전극(17)에 인가되는 전압 V_{px2} 는, 이하와 같은 특징을 갖고 있다.

제2 프레임 ~ 제10 프레임 및 제11 프레임 ~ 제20 프레임에서는, 전압 V_{px2} 가 전압 V_{px1} 의 거의 0.72배로 안정적이지만, 전압 V_{px1} 이 앞 프레임으로부터 변동된 제1 프레임 및 제11 프레임에서는, 전압 V_{px2} 의 크기가 전압 V_{px1} 의 0.72배보다도 커지고 있다. 이것은, 버퍼 용량 C_b 에 저장되어 있는 전하량이 앞 프레임의 계조에 따라 결정되기 때문이다. 전압의 극성이 1 프레임마다 반전되는 구동에서는, 제2 프레임 ~ 제10 프레임에서는 버퍼 용량 C_b 에 역극성의 전하가 저장되어 있기 때문에 전압 V_{px2} 가 더 저하된다. 그런데, 앞 프레임에서 흑을 표시하고 있는 제1 프레임에서는, 버퍼 용량 C_b 에 저장된 전하가 거의 0이기 때문에, 전압 V_{px2} 가 크게 되는 오버슈트가 발생한다. 또한, 앞 프레임에서 백을 표시하고 있는 제11 프레임에서는, 버퍼 용량 C_b 에 저장된 역극성의 전하량이 크기 때문에, 전압 V_{px2} 가 크게 되는 오버슈트가 발생한다.

도 12는, 제1 프레임 ~ 제5 프레임에서 해당 화소의 화소 전극(16)에 인가되는 전압 V_{px1} 및 휘도의 시간 변화를 나타내는 그래프이다. 가로 방향은 시간을 나타내고, 세로 방향은 전압 레벨 및 휘도 레벨을 나타내고 있다. 선 o는 전압 V_{px1} 을 나타내고, 선 p는 휘도를 나타내고 있다. 도 12에 도시한 바와 같이 액정의 응답이 충분히 빠른 경우, 오버슈트가 발생하면, 도 12에서 타원으로 둘러싼 제1 프레임(1f)의 휘도만이 원하는 휘도보다도 높아지게 된다. 구체적으로는, 동화상을 표시하였을 때에 옛지가 너무 강조되는 현상이 발생할 수 있다.

도 13은, 본 실시예에 따른 액정 표시 장치의 구동 방법을 이용한 경우의 전압 V_{px1} 및 휘도의 시간 변화를 나타내는 그래프이다. 예를 들면 액정 표시 장치가 갖는 제어부는, 프레임 메모리에 기억된 2 프레임분의 입력 계조 데이터(제m 프레임의 입력 계조 데이터 G_m , 및 제(m + 1) 프레임의 입력 계조 데이터 $G(m + 1)$)를 화소마다 비교한다. $G_m < G(m + 1)$ 의

경우에는, 도 13에 도시한 바와 같이 제(m + 1) 프레임의 출력 계조 데이터 $G'(m + 1)$ 을, $G_m < G'(m + 1) < G(m + 1)$ 의 범위 내에서 보정하여, 제(m + 1) 프레임에 작은 전압을 액정층에 인가하는 언더 드라이브 방식의 구동을 행한다. 한편, 도시하지 않지만 $G_m > G(m + 1)$ 의 경우에는, 제(m + 1) 프레임의 출력 계조 데이터 $G'(m + 1)$ 을, $G_m > G'(m + 1) > G(m + 1)$ 의 범위 내에서 보정하여, 제(m + 1) 프레임에 큰 전압을 액정층에 인가하는 오버 드라이브 방식의 구동을 행한다.

상기한 바와 같은 오버슈트는, 본 실시예에 따른 액정 표시 장치에서 새롭게 발생한 현상으로, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에서는 발생하지 않는다. 따라서, 그것을 해소하는 본 실시예에 따른 액정 표시 장치의 구동 방법은, 본 실시예에 의해 처음으로 밝혀진 새로운 기술이다.

일반적으로, 용량 결합 HT법을 이용한 종래의 액정 표시 장치는, 매우 양호한 시각 특성이 얻어지지만, 소부가 발생하기 때문에 실용화가 곤란하였다. 이것에 대하여, 본 실시예에서는 종래의 구성과는 달리, 임계값 전압이 낮은 부화소 A의 화소 전극(16)과 임계값 전압이 높은 부화소 B의 화소 전극(17)이 모두 플로팅 상태가 아니고, TFT(21) 또는 TFT(22)를 각각 통하여 드레인 버스 라인(14)에 접속되어 있다. 이 때문에, 소부가 발생하지 않고 표시 특성이 양호한 액정 표시 장치가 얻어진다. 또한 본 실시예에서는, 부화소 B의 액정층에의 인가 전압을 저하시키기 위한 베퍼 용량 C_b 를 액정 용량 $Clc2$ 및 축적 용량 $Cs2$ 에 대하여 별별로 접속함으로써, 액정층에의 인가 전압이 높을수록 전압비 $Vpx2/Vpx1$ 이 1에 근접하기 때문에, 고전압 인가 시의 전압차($Vpx1 - Vpx2$)가 비교적 작아진다. 따라서, 시각 특성이 우수하고, 휘도가 높아, 셀 두께 변동에 따른 표시 불균일이 발생하기 어려운 액정 표시 장치가 얻어진다.

[제2 실시예]

다음으로, 본 발명의 제2 실시예에 따른 액정 표시 장치에 대하여 도 14 및 도 15를 이용하여 설명한다. 상기 제1 실시예에 따른 액정 표시 장치에서는, 부화소 B에서도 비교적 높은 광 투과율이 얻어지지만, 화소의 개구율의 저하에 의해 휘도가 그다지 향상되지 않는 경우도 있을 수 있다. 도 9에 도시한 바와 같이, 개구율을 저하시키는 최대의 요인은 TFT(23)에 있다. 도 14는, 본 실시예에 따른 액정 표시 장치의 구성을 도시하고 있다. 도 14에 도시한 바와 같이 본 실시예에서는, TFT(23)는 다음 단의 게이트 버스 라인(12)(n + 1)을 걸치도록 배치된다. 이에 의해, 화소 영역 내에서의 TFT(23)의 면적이 감소하고, 개구율이 향상된다.

단, 다음 단의 게이트 버스 라인(12)(n + 1)을 걸치도록 TFT(23)를 배치하면, 드레인 전극(23a) 또는 소스 전극(23b)의 한 쪽이, 인접하는 다음 단의 화소 영역측에 배치된다. 예를 들면 드레인 전극(23a) 및 베퍼 용량 C_b 를 다음 단의 화소 영역측에 배치하였을 때, 베퍼 용량 전극(28)과 축적 용량 버스 라인(18n) 사이를 접속하는 접속 전극(35)이 게이트 버스 라인(12)(n + 1)을 재차 타고 넘는 듯한 구성으로 하면, 이것에 의해 개구율의 저하가 발생하므로 바람직하지 않다. 따라서 베퍼 용량 전극(28)을, 게이트 버스 라인(12)(n + 1)과 게이트 버스 라인(12)(n + 2) 사이에 배치된 축적 용량 버스 라인(18)(n + 1)에, 접속 전극(35)을 통하여 접속하는 구성으로 하였다. 축적 용량 버스 라인(18)은 모두 동일 전위이기 때문에, 베퍼 용량 전극(28)을 다음 단의 축적 용량 버스 라인(18)(n + 1)에 접속해도 어떤 문제도 발생하지 않는다.

도 15는, 베퍼 용량 C_b 의 구성을 도시하고 있다. 도 15의 (a)에 도시한 바와 같이 베퍼 용량 C_b 는, 축적 용량 버스 라인(18)과 동일 층의 베퍼 용량 전극(28)과, 드레인 버스 라인(23a)과 동일 층의 베퍼 용량 전극(29)을, 절연막(30)을 개재하여 겹쳐지게 함으로써 형성된다. 도 7에 도시한 바와 같이, 전압비 $Vpx2/Vpx1$ 을 예를 들면 0.72로 하기 위해서는, 종래의 구성에서는 용량비 $Cc/Clc2$ 를 약 2.5로 하면 되는 것에 대하여, 본 실시예에서는 용량비 $Cb/Clc2$ 를 보다 작은 약 0.2로 할 필요가 있다. 또한 본 실시예에서는, 바람직한 전압비 $Vpx2/Vpx1$ (예를 들면 0.5 ~ 0.9)이 얻어지는 용량비 $Cb/Clc2$ 의 범위도 좁고, 용량비 $Cb/Clc2$ 의 변동에 대한 전압비 $Vpx2/Vpx1$ 의 변화도 크다. 따라서 본 실시예에서는, 액정 표시 장치의 표시 불균일을 억제하기 위해, 베퍼 용량 C_b 의 값을 각 화소에서 일정하게 하는 것이 특히 중요하게 된다. 그러나, 도 15의 (a)에 도시한 바와 같이 베퍼 용량 전극(28, 29)을 거의 동일한 형상이면서 또한 동일한 크기로 설계하면, 베퍼 용량 전극(28, 29)의 선 폭의 불균일이나 패터닝 시의 위치 어긋남 등에 의해 겹쳐진 면적에 변동이 발생하기 쉽다. 이 때문에, 베퍼 용량 C_b 의 값이 각 화소에서 균일하게 되지 않아, 표시 불균일이 발생하기 쉽다고 하는 문제가 있다.

도 15의 (b) ~ 도 15의 (d)는, 표시 불균일을 억제할 수 있는 베퍼 용량 전극(28, 29)의 구성의 예를 도시하고 있다. 도 15의 (b)에 도시하는 구성에서는, 베퍼 용량 전극(28)이 베퍼 용량 전극(29)보다도 폭 넓게 설계되어 있다. 이 때문에, 베퍼 용량 전극(28, 29)을 형성할 때에 상대적인 위치 어긋남이 발생하여도 겹쳐진 면적의 변동은 발생하기 어렵다. 또한, 폭 넓게 설계된 베퍼 용량 전극(28)에 선 폭의 불균일이 발생하여도 겹쳐진 면적의 변동은 발생하기 어렵다. 도 15의 (c)에 도시하는 구성에서는, 베퍼 용량 전극(29)이 베퍼 용량 전극(28)보다도 폭 넓게 설계되어 있다. 이 때문에, 베퍼 용량 전극(28, 29)을 형성할 때에 상대적인 위치 어긋남이 발생하더라도 겹쳐진 면적의 변동은 발생하기 어렵다. 또한, 폭 넓게 설계된 베퍼 용량 전극(29)에 선 폭의 불균일이 발생하더라도 겹쳐진 면적의 변동은 발생하기 어렵다. 도 15의 (d)에 도시하는 구성

에서는, 베퍼 용량 전극(28, 29)이 띠 형상(직사각 형상)을 갖고, 그 길이 방향이 상호 교차하도록 설계되어 있다. 이 때문에, 베퍼 용량 전극(28, 29)을 형성할 때에 상대적인 위치 어긋남이 발생하더라도 겹쳐진 면적의 변동은 발생하기 어렵다. 또한, 베퍼 용량 전극(28, 29)의 길이 방향의 선 폭의 불균일이 발생하더라도 겹쳐진 면적의 변동은 발생하기 어렵다. 이와 같이, 베퍼 용량 전극(28, 29)을 도 15의 (b) ~ 도 15의 (d)에 도시하는 구성과 같이 형성함으로써, 표시 불균일이 발생하지 않는 표시 특성이 양호한 액정 표시 장치가 얻어진다.

[제3 실시예]

다음으로, 본 발명의 제3 실시예에 따른 액정 표시 장치에 대하여 도 16 및 도 17을 이용하여 설명한다. 도 14에 도시한 제2 실시예에 따른 액정 표시 장치에서 제조 수율이 저하되는 요인으로서, 드레인 버스 라인(14)과 접속 전극(25)과의 단락 결함이 있다. 드레인 버스 라인(14) 및 접속 전극(25)은 상호 동일 층으로 형성되고 또한 비교적 긴 거리에 걸쳐 상호 근접하여 연장되어 있기 때문에, 포토리소그래피 공정에서, 먼지 등의 혼입에 의한 단락 결함이 발생하기 쉽다. 한편, 접속 전극(25)과 부화소 B의 화소 전극(17)을 겹쳐서 배치하면, 접속 전극(25)과 화소 전극(17) 사이에 형성되는 용량에 의해 부화소 A의 화소 전극(16)의 전압이 저하되기 때문에, 화소 전체적인 휘도가 저하된다. 또한, 드레인 버스 라인(14)과 접속 전극(25) 사이의 간격을 넓히면, 화소 전극(16)과 드레인 버스 라인(14) 사이의 간격을 더 넓힐 필요가 있기 때문에, 화소의 개구율이 저하된다. 따라서, 도 14에 도시한 액정 표시 장치에서는, 제조 수율을 향상시키는 것이 곤란한 경우가 있었다.

도 16은, 본 실시예에 따른 액정 표시 장치의 화소 구성을 도시하고 있다. 도 16에 도시한 바와 같이 제2 실시예에 따른 액정 표시 장치와 비교하면, 부화소 A가 화소 영역 상방으로 어긋나게 배치되어 있다. 화소 전극(16, 17)의 도면에서 상방의 단변은 모두 게이트 버스 라인(12n)에 대향하고, 화소 전극(16)은 TFT(21)에 인접하고, 화소 전극(17)은 TFT(22)에 인접하고 있다. 화소 전극(16)은, 컨택트홀(31)을 통하여 TFT(21)의 소스 전극(21b)에 전기적으로 접속된다. 축적 용량 전극(19)은, 컨택트홀(24)을 통하여 화소 전극(16)에 전기적으로 접속된다. 또한, 화소 전극(16)이 화소 영역 상방으로 어긋나게 배치됨으로써 슬릿(46)도 상방으로 어긋나기 때문에, 선 형상 돌기(44)도 상방으로 어긋나게 배치된다. 본 실시예에 따르면, 소스 전극(21b)과 축적 용량 전극(19) 및 화소 전극(16) 사이를 전기적으로 접속하는 접속 전극(25)이 불필요하게 되기 때문에, 단락 결함에 의한 액정 표시 장치의 제조 수율의 저하를 억제할 수 있다.

도 14에 도시한 제2 실시예에 따른 액정 표시 장치에서는, 선 형상 돌기(44)가 거의 직각으로 굽곡하는 굽곡부(44a)에 중첩되도록 축적 용량 버스 라인(18)(및 축적 용량 전극(19))이 배치되어 있다. 이 영역에 축적 용량 버스 라인(18)이 배치되는 것은, 굽곡부(44a)를 통과하여 게이트 버스 라인(12)에 평행한 직선을 경계로 하여 액정(6)의 배향 방위가 상이하기 때문이다. 만약 축적 용량 버스 라인(18)이 배치되어 있지 않다고 해도, 이 영역에서는 액정(6)의 배향 혼란에 의해 광 투과율이 저하하게 된다. 화소 전위를 1 프레임 기간 유지하는 데 필요한 축적 용량 버스 라인(18)을 이 영역에 배치함으로써, 축적 용량 버스 라인(18)으로 차광되는 것에 의한 휘도의 저하가 최소한으로 억제되고 있다.

그런데 도 16에 도시한 구성에서는, 화소 피치의 관계로, 게이트 버스 라인(12)에 평행한 직선 상에 없는 2개의 굽곡부(44a, 44b)가 1 화소 내에 배치되어 있다. 즉, 굽곡부(44a)를 통과하여 축적 용량 버스 라인(18)에 겹쳐지는 액정 배향의 경계선 외에 굽곡부(44b)를 통과하여 게이트 버스 라인(12)에 평행한 액정 배향의 경계선이 더 존재하게 된다.

도 17은, 본 실시예에 따른 액정 표시 장치의 구성의 변형예를 도시하고 있다. 도 17에 도시한 바와 같이 본 변형예에서는, 게이트 버스 라인(12n)과 게이트 버스 라인(12)(n + 1) 사이에, 굽곡부(44a)에 겹쳐져 게이트 버스 라인(12)에 평행하게 연장되는 축적 용량 버스 라인(18n)과, 굽곡부(44b)에 겹쳐져 게이트 버스 라인(12)에 평행하게 연장되는 축적 용량 버스 라인(18n')이 배치되어 있다. 축적 용량 버스 라인(18n') 상에는, 절연막(30)을 통하여 축적 용량 전극(19')이 형성되어 있다. 절연막(30)을 통하여 대향하는 축적 용량 버스 라인(18n')과 축적 용량 전극(19') 사이에는, 축적 용량 Cs2가 형성된다. 축적 용량 버스 라인(18n')은, 접속 전극(38)을 통하여 축적 용량 버스 라인(18n)에 전기적으로 접속되어 있다. 축적 용량 버스 라인(18n, 18n')(축적 용량 전극(19, 19'))의 폭은, 도 16에 도시하는 구성의 축적 용량 버스 라인(18n)(축적 용량 전극(19))의 폭보다도 가늘게 되어 있다. 이와 같이, 게이트 버스 라인(12)에 평행한 직선 상에 있는 복수의 굽곡부가 1 화소 내에 배치되어 있는 경우에, 복수의 굽곡부 중 적어도 2개에 각각 겹쳐지도록 복수의 축적 용량 버스 라인(18)을 배치하고, 접속 전극(38)을 통하여 복수의 축적 용량 버스 라인(18)을 사다리 형상으로 접속한다. 본 변형예에 따르면, 축적 용량 버스 라인(18)에 단선 결함이 발생하여도 패널이 불량으로 되지 않는 액정 표시 장치가 얻어진다. 또한 본 변형예에 따르면, 축적 용량 버스 라인(18n, 18n') 및 축적 용량 전극(19, 19')의 폭을 가늘게 할 수 있기 때문에, 화소의 실질적인 개구율이 향상된다. 또한 본 변형예에 따르면, 축적 용량 Cs2의 값을 크게 하는 것이 용이하다.

[제4 실시예]

다음으로, 본 발명의 제4 실시예에 따른 액정 표시 장치에 대하여 도 18 및 도 19를 이용하여 설명한다. 도 18 및 도 19에 도시한 바와 같이 본 실시예에서는, 제3 TFT(23)의 소스 전극(23b)이 베퍼 용량 전극(29)에 전기적으로 접속되어 있다. 베퍼 용량 전극(29)은, 부화소 B의 화소 전극(17)의 일부 영역에 겹쳐져 배치되어 있다. 해당 영역의 화소 전극(17)은 베퍼 용량 전극으로서 기능하고, SiN막 등으로 이루어지는 보호막(32)을 통하여 상호 대향하는 베퍼 용량 전극(29) 사이에, 베퍼 용량 Cb가 형성된다. 또 화소 전극(17)에 전기적으로 접속된 베퍼 용량 전극을 별도로 설치하고, 해당 베퍼 용량 전극과 베퍼 용량 전극(29)을 절연막을 개재하여 겹쳐서 배치하여도 된다. 이 경우, 별도로 설치된 베퍼 용량 전극과 베퍼 용량 전극(29) 사이에 베퍼 용량 Cb가 형성된다.

또한, TFT(23)의 드레인 전극(23a)은, 보호막(32)을 개구하여 형성된 컨택트홀(50)을 통하여 교체 이음 전극(52)에 전기적으로 접속되어 있다. 교체 이음 전극(52)은, 화소 전극(16, 17)과 동일 층으로 형성되어 있다. 교체 이음 전극(52)은, 보호막(32) 및 절연막(30)을 개구하여 형성된 컨택트홀(51)을 통하여 접속 전극(35) 및 축적 용량 버스 라인(18n)에 전기적으로 접속되어 있다. 즉 TFT(23)의 드레인 전극(23a)은, 축적 용량 버스 라인(18n)에 전기적으로 접속되어 있다. 여기서, 도 14에 도시한 구성과 같이, 다음 단의 게이트 버스 라인(12)(n + 1)을 걸치도록 TFT(23)를 배치하고, 드레인 전극(23a)을 축적 용량 버스 라인(18)(n + 1)에 전기적으로 접속하여도 된다.

본 실시예에 따르면, 제1 실시예와 마찬가지의 효과가 얻어진다. 단 본 실시예에서는, 서로 상이한 층에 형성된 드레인 전극(23a)과 접속 전극(35)을 전기적으로 접속하기 때문에, 교체 이음 전극(52)을 이용한 교체 이음이 필요하게 된다. 따라서, 화소의 개구율이 약간 저하되는 경우가 있다.

[제5 실시예]

다음으로, 본 발명의 제5 실시예에 따른 액정 표시 장치에 대하여 도 28을 이용하여 설명한다. 예를 들면, 상기한 실시예에서는 화소 전극을 AB의 두개의 영역으로 분할하였지만, 시각 특성을 더 개선하기 위해서는 ABC…로 분할수를 늘리는 것을 생각할 수 있다. 도 28은 3 분할로 하는 경우의 예이고, 도 4에 대하여 추가된 Clc3, Cs3이 각각 화소 용량(액정 용량)과 보조 용량(축적 용량)을 도시하고 있다. 또한 전위차를 만들기 위한 구조로서 베퍼 용량 Cb2도 설치된다. 부화소 C는 제4 TFT(54)에 의해 드레인 버스 라인에 접속되고, 또한 제5 TFT(55)에 의해 베퍼 용량 Cb2에 접속된다.

이 경우, 각부 화소마다 전압차를 만들 필요가 있으며, $Cb1/(Clc2 + Cs2)$ 와 $Cb2/(Clc3 + Cs3)$ 는 상이한 값으로 한다.

또한, 화소를 4 분할 이상으로 하는 경우도 마찬가지로 하면 된다.

이상 설명한 제1 실시예 내지 제5 실시예에 따른 액정 표시 장치의 표시 화면에, 50°C의 온도 조건 하에서 흑백 체크 패턴을 48시간 연속 표시시켜, 소부 시험을 행하였다. 그 결과, 실시예에 따른 액정 표시 장치에서는, 용량 결합 HT법을 이용한 종래의 액정 표시 장치에 발생한 바와 같은 소부는 전혀 발생하지 않는 것을 확인할 수 있었다. 또한, 종래의 액정 표시 장치와 동일한 개구율의 경우, 희도가 약 10% 향상하였다.

본 발명은, 상기 실시예에 한하지 않고 다양한 변형이 가능하다.

예를 들면, 상기 실시예에서는 MVA 방식 등의 VA 모드의 액정 표시 장치를 예로 들었지만, 본 발명은 이것에 한하지 않고, TN 모드 등의 다른 액정 표시 장치에도 적용할 수 있다.

또한, 상기 실시예에서는 투파형의 액정 표시 장치를 예로 들었지만, 본 발명은 이것에 한하지 않고, 반사형이나 반투파형 등의 다른 액정 표시 장치에도 적용할 수 있다.

또한 상기 실시예에서는, TFT 기판에 대향하여 배치된 대향 기판 상에 CF가 형성된 액정 표시 장치를 예로 들었지만, 본 발명은 이것에 한하지 않고, TFT 기판 상에 CF가 형성된, 소위 CF-on-TFT 구조의 액정 표시 장치에도 적용할 수 있다.

이상 설명한 실시예에 따른 액정 표시 장치용 기판 및 그것을 구비한 액정 표시 장치 및 그 구동 방법은, 이하와 같이 정리 할 수 있다.

(부기 1)

기판 상에 상호 병렬로 형성된 복수의 게이트 버스 라인과,

상기 복수의 게이트 버스 라인에 절연막을 통하여 교차하여 형성된 복수의 드레인 버스 라인과,

상기 게이트 버스 라인에 병렬로 형성된 복수의 축적 용량 버스 라인과,

n 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 드레인 버스 라인에 전기적으로 접속된 드레인 전극을 각각 구비한 제1 및 제2 트랜지스터와,

상기 제1 트랜지스터의 소스 전극에 전기적으로 접속된 제1 화소 전극과,

상기 제2 트랜지스터의 소스 전극에 전기적으로 접속되고, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극과,

상기 제1 화소 전극이 형성된 제1 부화소와, 상기 제2 화소 전극이 형성된 제2 부화소를 구비한 화소 영역과,

($n + 1$)개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 제2 화소 전극에 전기적으로 접속된 소스 전극을 구비한 제3 트랜지스터와,

상기 제3 트랜지스터의 드레인 전극에 전기적으로 접속된 제1 베퍼 용량 전극과, 절연막을 통하여 상기 제1 베퍼 용량 전극에 대향하여 배치되고, 상기 축적 용량 버스 라인에 전기적으로 접속된 제2 베퍼 용량 전극을 구비한 베퍼 용량부를 갖는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 2)

부기 1의 액정 표시 장치용 기판에서,

상기 제2 베퍼 용량 전극은, 상기 n 개째의 게이트 버스 라인과 상기 ($n + 1$)개째의 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 3)

부기 1의 액정 표시 장치용 기판에서,

상기 베퍼 용량부는, 상기 ($n + 1$)개째의 게이트 버스 라인을 사이에 끼워 인접하는 다음 단의 화소 영역측에 배치되고,

상기 제2 베퍼 용량 전극은, 상기 ($n + 1$)개째의 게이트 버스 라인과 ($n + 2$)개째의 상기 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 4)

부기 3의 액정 표시 장치용 기판에서,

상기 제3 트랜지스터의 드레인 전극은, 상기 다음 단의 화소 영역측에 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 5)

기판 상에 상호 병렬로 형성된 복수의 게이트 버스 라인과,

상기 복수의 게이트 버스 라인에 절연막을 통하여 교차하여 형성된 복수의 드레인 버스 라인과,

상기 게이트 버스 라인에 병렬로 형성된 복수의 축적 용량 버스 라인과,

n 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 드레인 버스 라인에 전기적으로 접속된 드레인 전극을 각각 구비한 제1 및 제2 트랜지스터와,

상기 제1 트랜지스터의 소스 전극에 전기적으로 접속된 제1 화소 전극과,

상기 제2 트랜지스터의 소스 전극에 전기적으로 접속되고, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극과,

상기 제1 화소 전극이 형성된 제1 부화소와, 상기 제2 화소 전극이 형성된 제2 부화소를 구비한 화소 영역과,

($n + 1$)개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 축적 용량 버스 라인에 전기적으로 접속된 드레인 전극을 구비한 제3 트랜지스터와,

상기 제3 트랜지스터의 소스 전극에 전기적으로 접속된 제1 버퍼 용량 전극과, 절연막을 통하여 상기 제1 버퍼 용량 전극에 대향하여 배치되고, 상기 제2 화소 전극에 전기적으로 접속된 제2 버퍼 용량 전극을 구비한 버퍼 용량부를 갖는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 6)

부기 5의 액정 표시 장치용 기판에서,

상기 제3 트랜지스터의 드레인 전극은, 상기 n 개째의 게이트 버스 라인과 상기 ($n + 1$)개째의 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 7)

부기 5의 액정 표시 장치용 기판에서,

상기 제3 트랜지스터의 드레인 전극은, 상기 ($n + 1$)개째의 게이트 버스 라인과 ($n + 2$)개째의 상기 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 8)

부기 7의 액정 표시 장치용 기판에서,

상기 제3 트랜지스터의 드레인 전극은, 상기 ($n + 1$)개째의 게이트 버스 라인을 사이에 끼워 인접하는 다음 단의 화소 영역측에 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 9)

부기 1 내지 부기 8 중 어느 하나의 액정 표시 장치용 기판에서,

상기 제1 화소 전극은, 상기 제1 트랜지스터에 거의 인접하여 배치되고,

상기 제2 화소 전극은, 상기 제2 트랜지스터에 거의 인접하여 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 10)

부기 1 내지 부기 9 중 어느 하나의 액정 표시 장치용 기판에서,

상기 제1 및 제2 버퍼 용량 전극 중 한 쪽은, 다른 쪽보다 폭 넓게 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 11)

부기 1 내지 부기 9 중 어느 하나의 액정 표시 장치용 기판에서,

상기 제1 및 제2 버퍼 용량 전극의 쌍방은 띠 형상의 형상을 갖고, 길이 방향이 상호 교차하도록 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 12)

부기 1 내지 부기 10 중 어느 하나의 액정 표시 장치용 기판에서,

상기 제1 부화소에 대한 상기 제2 부화소의 면적비는, 1/2 이상인 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 13)

부기 12의 액정 표시 장치용 기판에서,

상기 면적비는 4 이하인 것을 특징으로 하는 액정 표시 장치용 기판.

(부기 14)

대향 배치된 한 쌍의 기판과, 상기 한 쌍의 기판 사이에 밀봉된 액정을 구비한 액정 표시 장치로서,

상기 한 쌍의 기판의 한 쪽에, 부기 1 내지 부기 13 중 어느 하나의 액정 표시 장치용 기판이 이용되고 있는 것을 특징으로 하는 액정 표시 장치.

(부기 15)

부기 14의 액정 표시 장치에서,

상기 한 쌍의 기판의 다른 쪽은 공통 전극을 갖고,

상기 제2 화소 전극과 상기 공통 전극과의 사이에 형성되는 액정 용량과, 상기 액정 용량에 병렬로 접속된 축적 용량과의 합에 대한 상기 버퍼 용량부의 용량비는 0.05 이상인 것을 특징으로 하는 액정 표시 장치.

(부기 16)

부기 15의 액정 표시 장치에서, 상기 용량비는 0.6 이하인 것을 특징으로 하는 액정 표시 장치.

(부기 17)

부기 14 내지 부기 16 중 어느 하나의 액정 표시 장치에서,

상기 액정은 마이너스의 유전율 이방성을 갖고, 전압 무인가 시에 기판면에 거의 수직으로 배향하고 있는 것을 특징으로 하는 액정 표시 장치.

(부기 18)

부기 14 내지 부기 17 중 어느 하나의 액정 표시 장치에서,

상기 액정을 배향 규제하는 선 형상의 배향 규제용 구조물을 더 갖고,

상기 배향 규제용 구조물은, 상기 게이트 버스 라인에 평행한 직선 상에 없는 복수의 굴곡부를 하나의 상기 화소 영역 내에 갖고,

상기 축적 용량 버스 라인은, 상기 복수의 굴곡부 중 적어도 2개에 각각 겹쳐져 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 19)

부기 14 내지 부기 18 중 어느 하나의 액정 표시 장치에서,

상기 제1 및 제2 화소 전극을 분리하는 선 형상의 슬릿부를 갖고,

상기 배향 규제용 구조물은, 상기 슬릿부에 병렬로 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 20)

제m 프레임의 입력 계조 데이터 G_m 과, 상기 화소의 제 $(m + 1)$ 프레임의 입력 계조 데이터 $G(m + 1)$ 을 화소마다 비교하여,

$G_m < G(m + 1)$ 의 경우에, 상기 제 $(m + 1)$ 프레임의 출력 계조 데이터 $G'(m + 1)$ 를, $G_m < G'(m + 1) < G(m + 1)$ 의 범위 내에서 보정하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

(부기 21)

부기 20의 액정 표시 장치의 구동 방법에서,

$G_m > G(m + 1)$ 의 경우에, 상기 제 $(m + 1)$ 프레임의 출력 계조 데이터 $G'(m + 1)$ 을, $G_m > G'(m + 1) > G(m + 1)$ 의 범위 내에서 보정하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

발명의 효과

본 발명에 따르면, 양호한 표시 특성을 얻을 수 있는 액정 표시 장치를 실현할 수 있다.

(57) 청구의 범위

청구항 1.

기판 상에 상호 병렬로 형성된 복수의 게이트 버스 라인과,

상기 복수의 게이트 버스 라인에 절연막을 통하여 교차하여 형성된 복수의 드레인 버스 라인과,

상기 게이트 버스 라인에 병렬로 형성된 복수의 축적 용량 버스 라인과,

n 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 드레인 버스 라인에 전기적으로 접속된 드레인 전극을 각각 구비한 제1 및 제2 트랜지스터와,

상기 제1 트랜지스터의 소스 전극에 전기적으로 접속된 제1 화소 전극과,

상기 제2 트랜지스터의 소스 전극에 전기적으로 접속되고, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극과,

상기 제1 화소 전극이 형성된 제1 부화소와, 상기 제2 화소 전극이 형성된 제2 부화소를 구비한 화소 영역과,

$(n + 1)$ 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 제2 화소 전극에 전기적으로 접속된 소스 전극을 구비한 제3 트랜지스터와,

상기 제3 트랜지스터의 드레인 전극에 전기적으로 접속된 제1 베퍼 용량 전극과, 절연막을 통하여 상기 제1 베퍼 용량 전극에 대향하여 배치되고, 상기 축적 용량 버스 라인에 전기적으로 접속된 제2 베퍼 용량 전극을 구비한 베퍼 용량부

를 갖는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 2.

제1항에 있어서,

상기 제2 버퍼 용량 전극은, 상기 n 개째의 게이트 버스 라인과 상기 $(n + 1)$ 개째의 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 3.

제1항에 있어서,

상기 버퍼 용량부는, 상기 $(n + 1)$ 개째의 게이트 버스 라인을 끼워 인접하는 다음 단의 화소 영역측에 배치되고,

상기 제2 버퍼 용량 전극은, 상기 $(n + 1)$ 개째의 게이트 버스 라인과 $(n + 2)$ 개째의 상기 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 4.

제3항에 있어서,

상기 제3 트랜지스터의 드레인 전극은, 상기 다음 단의 화소 영역측에 배치되어 있는 것을 특징으로 하는 액정 표시 장치 용 기판.

청구항 5.

기판 상에 상호 병렬로 형성된 복수의 게이트 버스 라인과,

상기 복수의 게이트 버스 라인에 절연막을 통하여 교차하여 형성된 복수의 드레인 버스 라인과,

상기 게이트 버스 라인에 병렬로 형성된 복수의 축적 용량 버스 라인과,

n 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 드레인 버스 라인에 전기적으로 접속된 드레인 전극을 각각 구비한 제1 및 제2 트랜지스터와,

상기 제1 트랜지스터의 소스 전극에 전기적으로 접속된 제1 화소 전극과,

상기 제2 트랜지스터의 소스 전극에 전기적으로 접속되고, 상기 제1 화소 전극으로부터 분리된 제2 화소 전극과,

상기 제1 화소 전극이 형성된 제1 부화소와, 상기 제2 화소 전극이 형성된 제2 부화소를 구비한 화소 영역과,

$(n + 1)$ 개째의 상기 게이트 버스 라인에 전기적으로 접속된 게이트 전극과, 상기 축적 용량 버스 라인에 전기적으로 접속된 드레인 전극을 구비한 제3 트랜지스터와,

상기 제3 트랜지스터의 소스 전극에 전기적으로 접속된 제1 버퍼 용량 전극과, 절연막을 통하여 상기 제1 버퍼 용량 전극에 대향하여 배치되고, 상기 제2 화소 전극에 전기적으로 접속된 제2 버퍼 용량 전극을 구비한 버퍼 용량부

를 갖는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 6.

제5항에 있어서,

상기 제3 트랜지스터의 드레인 전극은, 상기 n개째의 게이트 버스 라인과 상기 $(n + 1)$ 개째의 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 7.

제5항에 있어서,

상기 제3 트랜지스터의 드레인 전극은, 상기 $(n + 1)$ 개째의 게이트 버스 라인과 $(n + 2)$ 개째의 상기 게이트 버스 라인 사이에 배치된 상기 축적 용량 버스 라인에 전기적으로 접속되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 8.

제7항에 있어서,

상기 제3 트랜지스터의 드레인 전극은, 상기 $(n + 1)$ 개째의 게이트 버스 라인을 사이에 끼워 인접하는 다음 단의 화소 영역측에 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 9.

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 화소 전극은, 상기 제1 트랜지스터에 거의 인접하여 배치되고,

상기 제2 화소 전극은, 상기 제2 트랜지스터에 거의 인접하여 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 10.

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 및 제2 베퍼 용량 전극 중 한 쪽은, 다른 쪽보다 폭 넓게 형성되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 11.

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 및 제2 베퍼 용량 전극의 쌍방은 띠 형상의 형상을 갖고, 길이 방향이 상호 교차하도록 배치되어 있는 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 12.

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 제1 부화소에 대한 상기 제2 부화소의 면적비는, 1/2 이상인 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 13.

제12항에 있어서,

상기 면적비는 4 이하인 것을 특징으로 하는 액정 표시 장치용 기판.

청구항 14.

대향 배치된 한 쌍의 기판과, 상기 한 쌍의 기판 사이에 밀봉된 액정을 구비한 액정 표시 장치로서,

상기 한 쌍의 기판의 한 쪽에, 제1항 내지 제8항 중 어느 한 항의 액정 표시 장치용 기판이 이용되고 있는 것을 특징으로 하는 액정 표시 장치.

청구항 15.

제14항에 있어서,

상기 한 쌍의 기판의 다른 쪽은 공통 전극을 갖고,

상기 제2 화소 전극과 상기 공통 전극과의 사이에 형성되는 액정 용량과, 상기 액정 용량에 병렬로 접속된 축적 용량의 합에 대한 상기 버퍼 용량부의 용량비는 0.05 이상인 것을 특징으로 하는 액정 표시 장치.

청구항 16.

제15항에 있어서,

상기 용량비는 0.6 이하인 것을 특징으로 하는 액정 표시 장치.

청구항 17.

제14항에 있어서,

상기 액정을 배향 규제하는 선 형상의 배향 규제용 구조물을 더 갖고,

상기 배향 규제용 구조물은, 상기 게이트 버스 라인에 평행한 직선 상에 없는 복수의 굴곡부를 하나의 상기 화소 영역 내에 갖고,

상기 축적 용량 버스 라인은, 상기 복수의 굴곡부 중 적어도 2개에 각각 겹쳐져 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 18.

제14항에 있어서,

상기 제1 및 제2 화소 전극을 분리하는 선 형상의 슬릿부를 갖고,

상기 배향 규제용 구조물은, 상기 슬릿부에 병렬로 배치되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 19.

제m 프레임의 입력 계조 데이터 G_m 과, 상기 화소의 제 $(m + 1)$ 프레임의 입력 계조 데이터 $G(m + 1)$ 를 화소마다 비교하여,

$G_m < G(m + 1)$ 의 경우에, 상기 제 $(m + 1)$ 프레임의 출력 계조 데이터 $G'(m + 1)$ 를, $G_m < G'(m + 1) < G(m + 1)$ 의 범위 내에서 보정하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

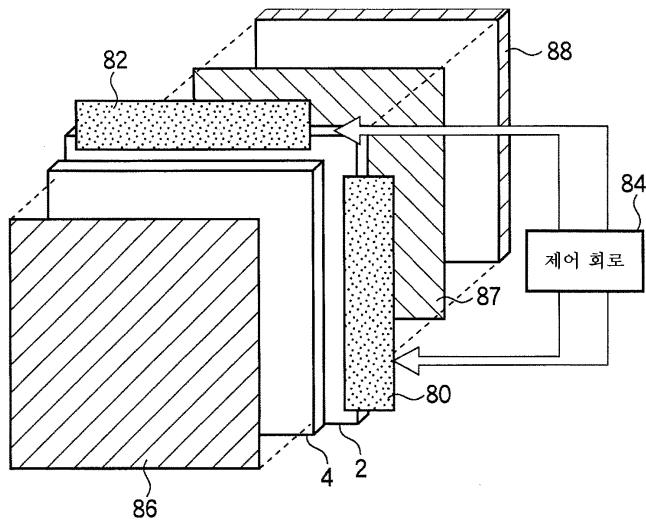
청구항 20.

제19항에 있어서,

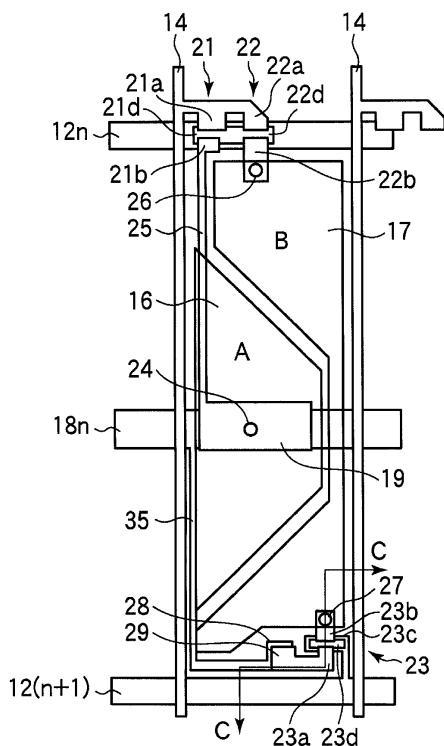
$G_m > G(m + 1)$ 의 경우에, 상기 제 $(m + 1)$ 프레임의 출력 계조 데이터 $G'(m + 1)$ 를, $G_m > G'(m + 1) > G(m + 1)$ 의 범위 내에서 보정하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

도면

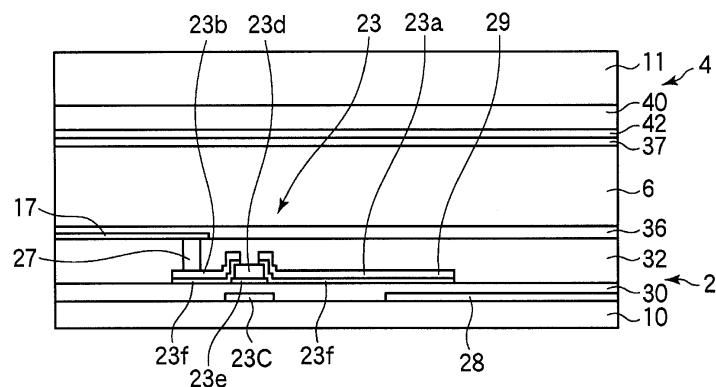
도면1



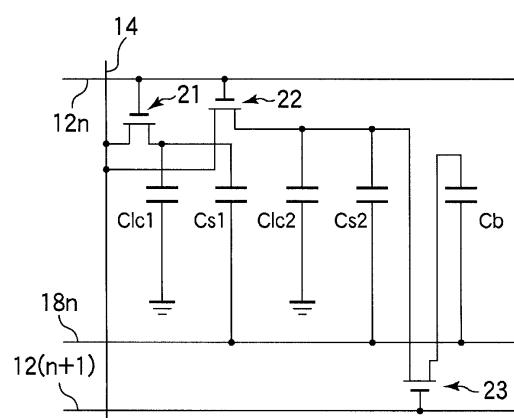
도면2



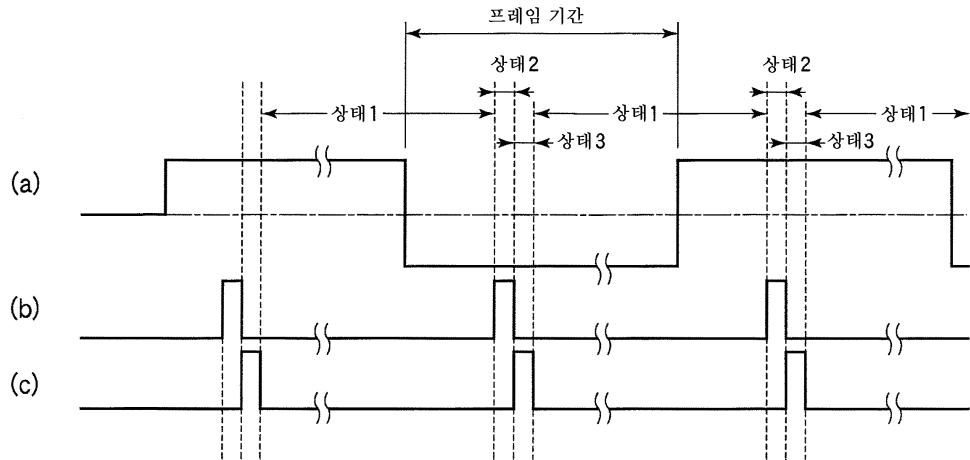
도면3



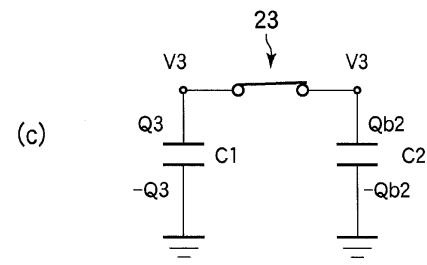
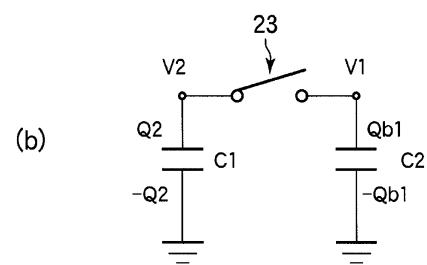
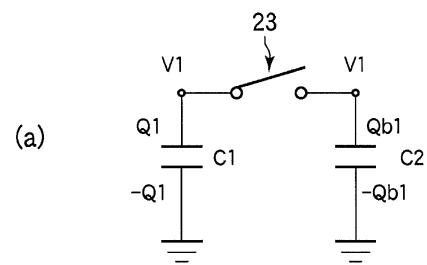
도면4



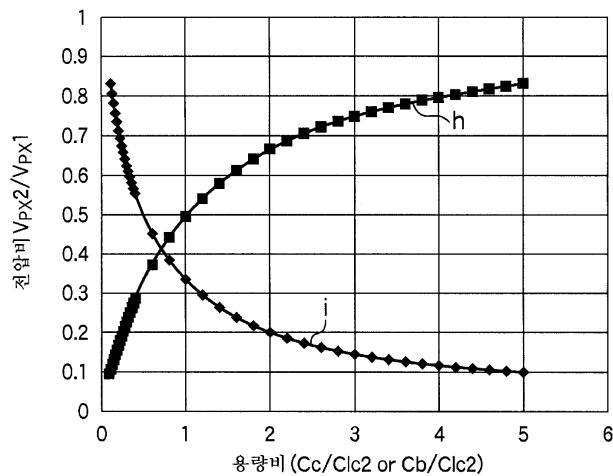
도면5



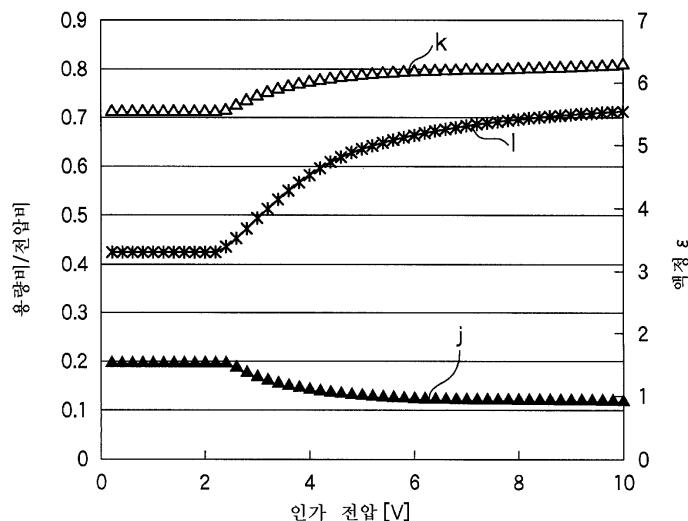
도면6



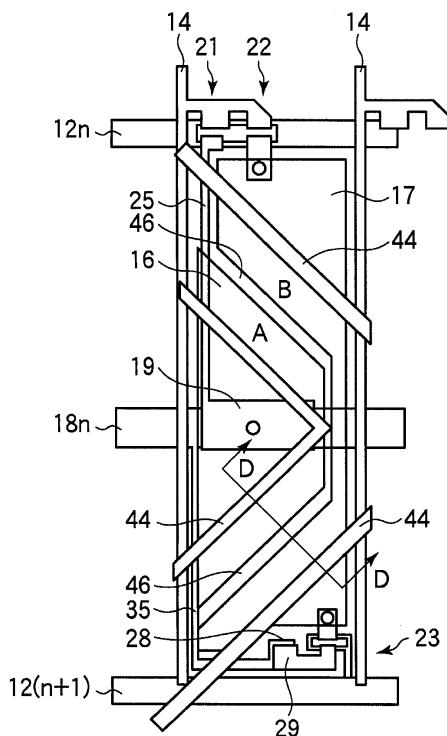
도면7



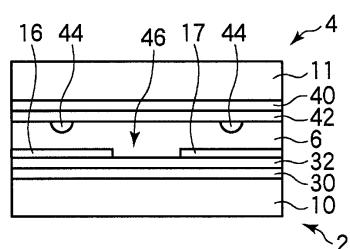
도면8



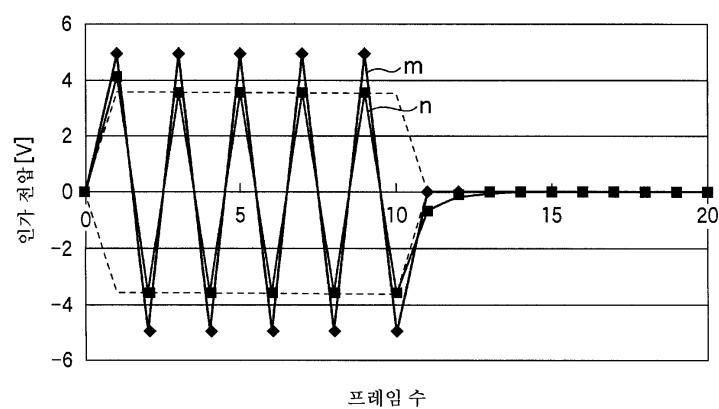
도면9



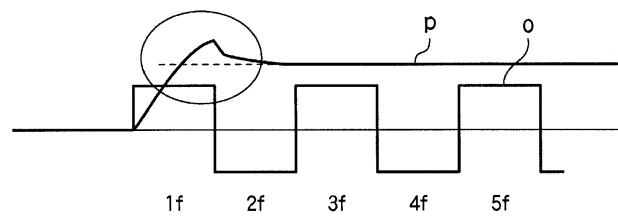
도면10



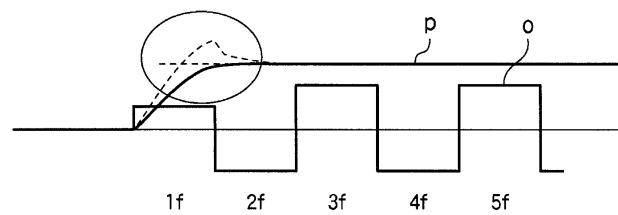
도면11



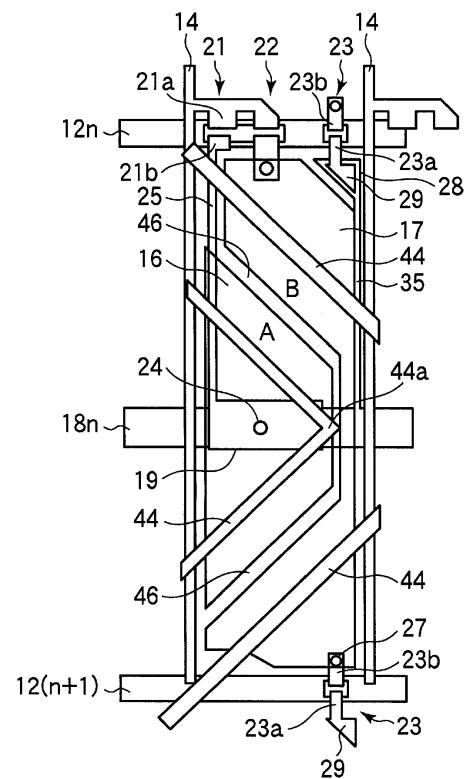
도면12



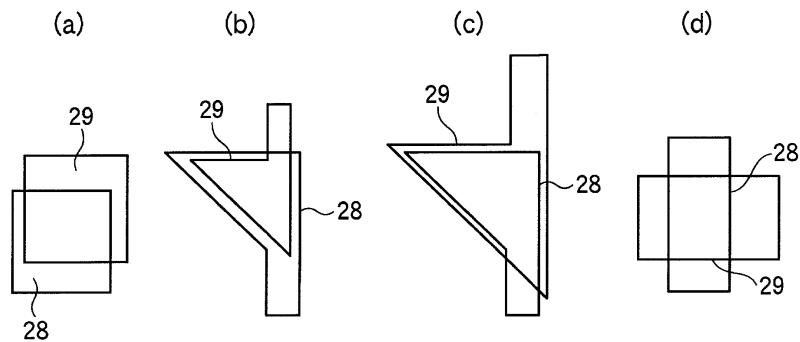
도면13



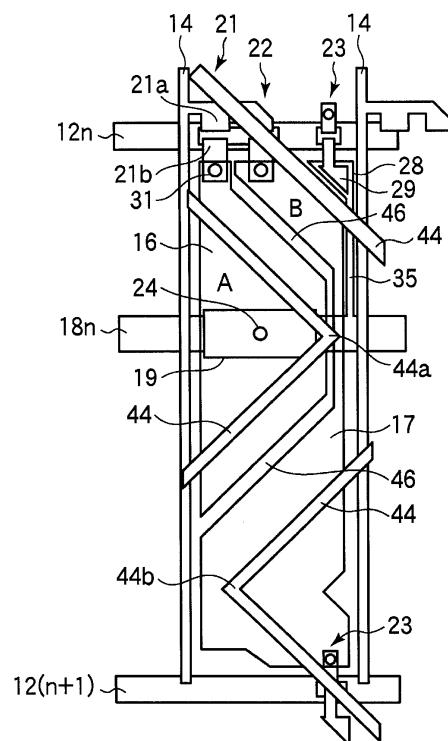
도면14



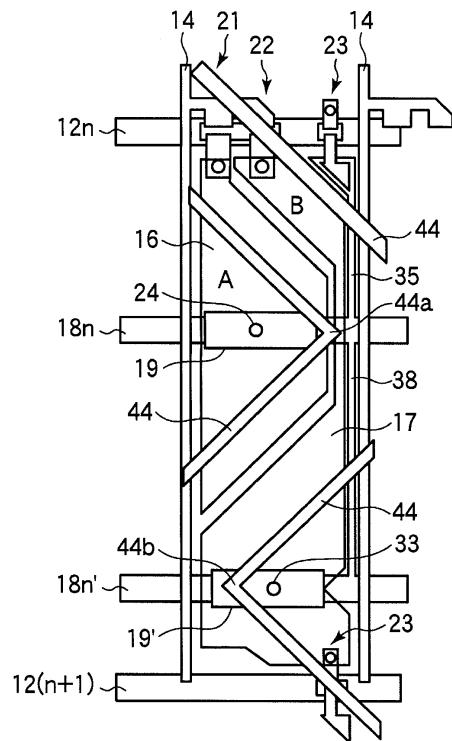
도면15



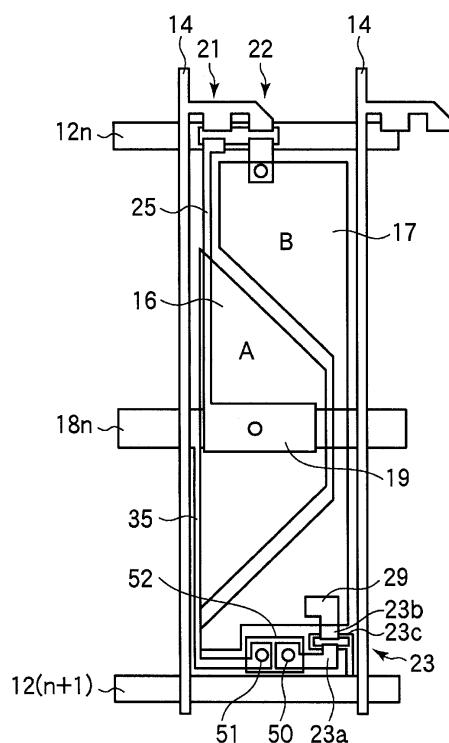
도면16



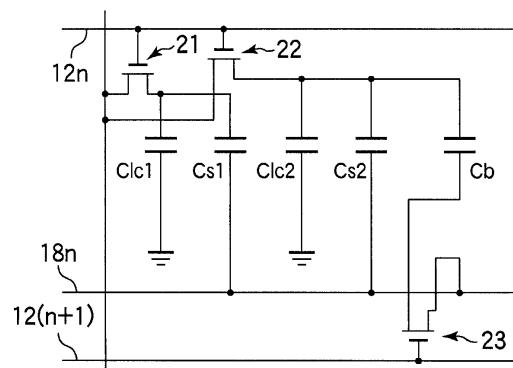
도면17



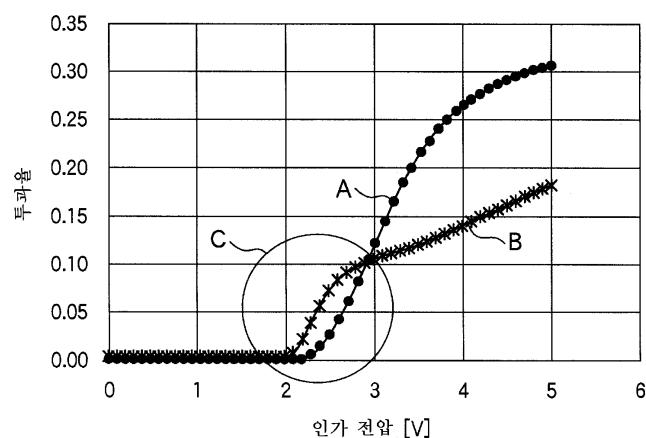
도면18



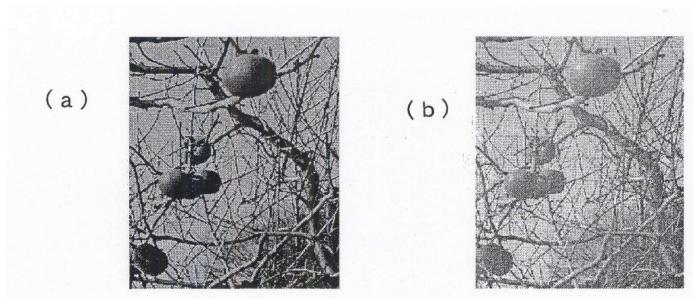
도면19



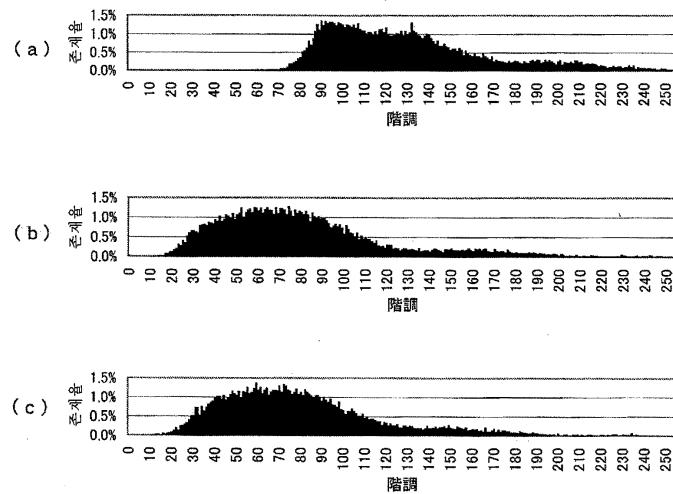
도면20



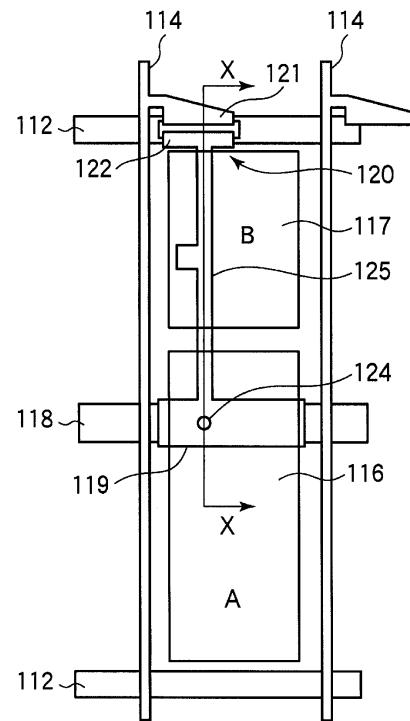
도면21



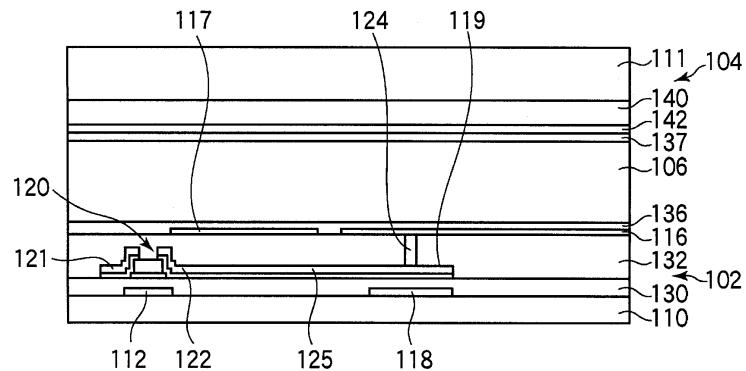
도면22



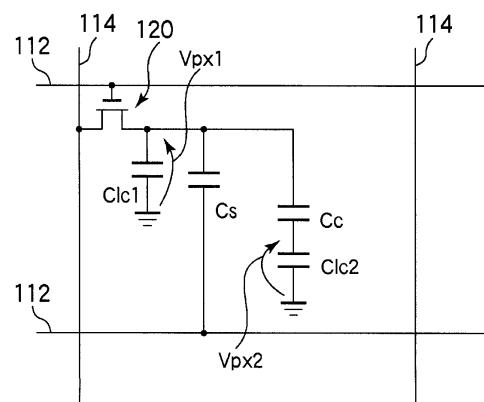
도면23



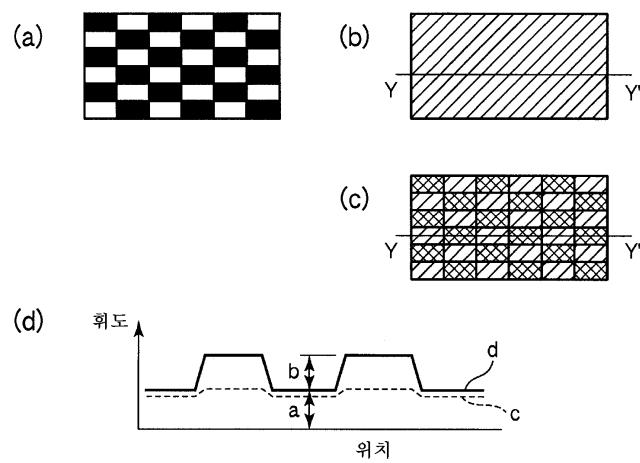
도면24



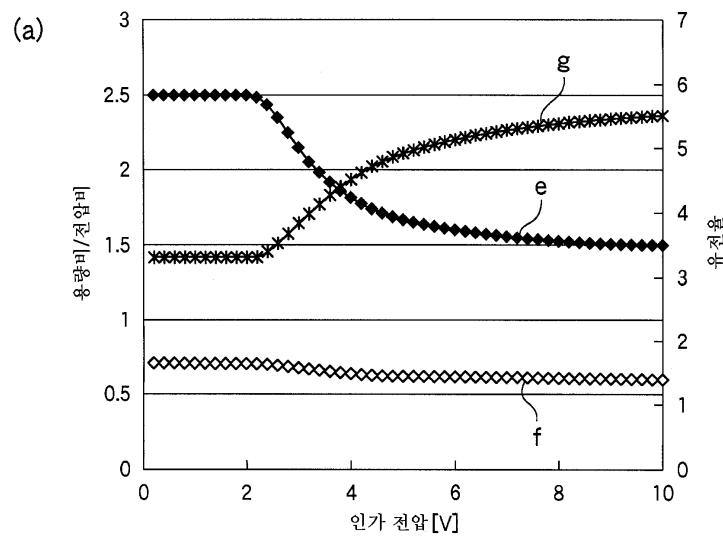
도면25



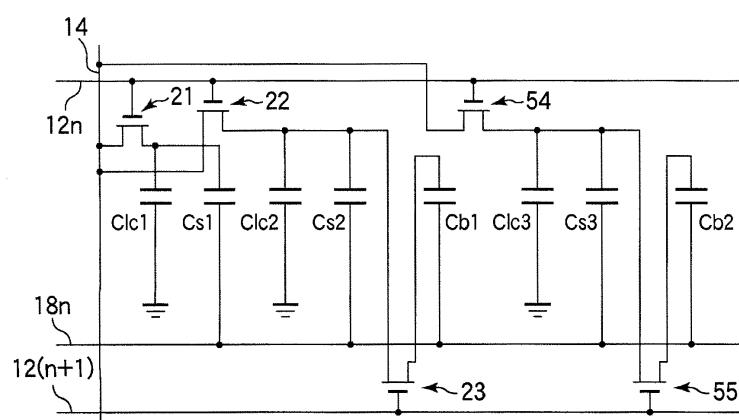
도면26



도면27



도면28



专利名称(译)	液晶显示装置，具有基板的液晶显示装置		
公开(公告)号	KR1020060052509A	公开(公告)日	2006-05-19
申请号	KR1020050105937	申请日	2005-11-07
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	UEDA KAZUYA 우에다가즈야 KAMADA TSUYOSHI 가마다쓰요시 NAKANISHI YOHEI 나카니시요헤이 YOSHIDA HIDEFUMI 요시다히데후미 TSUDA HIDEAKI 쯔다히데아끼 SHIBASAKI MASAKAZU 시바사끼마사까즈 TASAKA YASUTOSHI 다사까야스또시		
发明人	우에다가즈야 가마다쓰요시 나카니시요헤이 요시다히데후미 쯔다히데아끼 시바사끼마사까즈 다사까야스또시		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F2001/134345 G02F1/13624 G02F1/136213 G02F1/134309 G09G2300/04		
代理人(译)	CHANG, SOO KIL		
优先权	2004323626 2004-11-08 JP		
其他公开文献	KR100738758B1		
外部链接	Espacenet		

摘要(译)

用途：提供一种用于LCD装置的基板和具有该基板的LCD装置及其驱动方法，以通过连接具有高临界电压的A子像素的电极和具有低临界电压的B子像素的电极来提高显示质量。电压分别通过不同的TFT排出总线。

