



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0074785
G02F 1/1343 (2006.01) (43) 공개일자 2007년07월18일

(21) 출원번호 10-2006-0002761
(22) 출원일자 2006년01월10일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자 윤중혁
경기 광명시 철산동 주공12단지 1215동 1405호
(74) 대리인 정상빈
특허법인가산

전체 청구항 수 : 총 7 항

(54) 액정 표시 장치

(57) 요약

플리커 및 잔상 특성이 개선될 수 있는 액정 표시 장치가 제공된다. 액정 표시 장치는, 제1 절연 기판과, 제1 절연 기판 위에 형성된 게이트선과, 게이트선과 절연되어 교차하는 데이터선과, 서로 다른 전압이 인가되는 제1 및 제2 부화소 전극으로 이루어진 화소 전극과, 게이트선과 데이터선에 연결되어 화소 전극에 전압을 인가하는 박막 트랜지스터와, 제1 절연 기판에 대향하는 제2 절연 기판과, 제2 절연 기판 위에 형성된 공통 전극으로서, 제1 및 제2 부화소 전극에 각각 대응하여 서로 다른 공통 전압이 인가되는 제1 및 제2 부공통 전극으로 이루어진 공통 전극을 포함한다.

대표도

도 3a

특허청구의 범위

청구항 1.

제1 절연 기판;

상기 제1 절연 기판 위에 형성된 게이트선;

상기 게이트선과 절연되어 교차하는 데이터선;

서로 다른 전압이 인가되는 제1 및 제2 부화소 전극으로 이루어진 화소 전극;

상기 게이트선과 상기 데이터선에 연결되어 상기 화소 전극에 전압을 인가하는 박막 트랜지스터;

상기 제1 절연 기판에 대항하는 제2 절연 기판; 및

상기 제2 절연 기판 위에 형성된 공통 전극으로서, 상기 제1 및 제2 부화소 전극에 각각 대응하여 서로 다른 공통 전압이 인가되는 제1 및 제2 부공통 전극으로 이루어진 공통 전극을 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 화소 전극은 제1 간극에 의해 상기 제1 및 제2 부화소 전극으로 분리되고,

상기 공통 전극은 제2 간극에 의해 상기 제1 및 제2 부공통 전극으로 분리되고,

상기 제2 간극은 상기 제1 간극을 따라 형성된 액정 표시 장치.

청구항 3.

제1 항에 있어서,

상기 공통 전극은 제2 간극에 의해 상기 제1 및 제2 부공통 전극으로 분리되고,

상기 제2 간극은 편광판의 투과축과 실질적으로 45도를 이루는 부분과, 상기 데이터선과 실질적으로 평행한 부분과, 상기 편광판의 투과축과 실질적으로 -45도를 이루는 부분으로 이루어진 액정 표시 장치.

청구항 4.

제1 항에 있어서,

상기 제2 부공통 전극은 실질적으로 사다리꼴 형상을 가지며 화소 영역의 가운데에 배치되고,

상기 제1 부공통 전극은 상기 화소 영역에서 상기 제2 부공통 전극을 제외한 부분에 형성되는 액정 표시 장치.

청구항 5.

제1 항에 있어서,

상기 제2 부화소 전극에 인가되는 전압은 상기 제1 부화소 전극에 인가되는 전압에 비하여 절대값이 낮은 액정 표시 장치.

청구항 6.

제5 항에 있어서,

제2 부공통 전극에 인가되는 공통 전압은 제1 부공통 전극에 인가되는 공통 전압보다 낮은 액정 표시 장치.

청구항 7.

제1 항에 있어서,

상기 제1 부화소 전극과 상기 제2 부화소 전극과 용량성으로 결합하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 특히 광시야각을 얻기 위하여 화소를 복수의 도메인으로 분할하는 수직 배향 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

수직 배향 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 화소 전극에 절개부를 형성하는 방법과 화소 전극 위에 돌출부를 형성하는 방법 등이 있다. 이와 같이 절개부 또는 돌출부를 이용하여 하나의 화소를 다수의 도메인으로 분할한 후 절개부 또는 돌출부로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다. 여기서 도메인이란 화소 전극과 공통 전극 사이에 형성된 전계에 의해 액정 분자의 방향자가 특정 방향으로 무리를 지어 기울어지는 액정 분자들로 이루어진 영역을 의미한다.

또한, 이러한 도메인을 그룹화하여 각 도메인 그룹마다 서로 다른 데이터 전압을 인가하는 도메인 분할 방식의 액정 표시 장치가 개발되었다. 특히, 하나의 화소를 두 개 이상의 도메인 그룹으로 분할하여 각 도메인 그룹 간에 결합 전극의 커플링(coupling)을 사용하여 서로 다른 데이터 전압을 인가하는 액정 표시 장치가 개발되었다. 이러한 액정 표시 장치의 경우, 각 도메인 그룹 간의 액정 용량(capacitance) 차이를 이용하여 보다 나은 시인성 및 시야각을 구현하였다.

이와 같은 종래 기술에 의한 액정 표시 장치의 경우, 각 도메인 그룹에는 서로 다른 데이터 전압이 인가되는 반면 모든 도메인 그룹에 동일한 공통 전압(Vcom)이 인가되기 때문에 플리커(flicker) 및 잔상이 발생하는 문제가 있다. 다시 말해 특정 도메인 그룹에 대한 플리커 및 잔상의 특성을 개선하기 위하여 공통 전압을 조절하더라도 다른 도메인 그룹에는 이러한 공통 전압에 의해 플리커 및 잔상이 더욱 심각해질 수 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 플리커 및 잔상 특성이 개선될 수 있는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 제1 절연 기판과, 상기 제1 절연 기판 위에 형성된 게이트선과, 상기 게이트선과 절연되어 교차하는 데이터선과, 서로 다른 전압이 인가되는 제1 및 제2 부화소 전극으로 이루어진 화소 전극과, 상기 게이트선과 상기 데이터선에 연결되어 상기 화소 전극에 전압을 인가하는 박막 트랜지스터와, 상기 제1 절연 기판에 대향하는 제2 절연 기판과, 상기 제2 절연 기판 위에 형성된 공통 전극으로서, 상기 제1 및 제2 부화소 전극에 각각 대응하여 서로 다른 공통 전압이 인가되는 제1 및 제2 부공통 전극으로 이루어진 공통 전극을 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 첨부된 도면들을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치에 대하여 설명한다.

본 발명의 액정 표시 장치는 게이트선과 데이터선에 의해 정의되는 박막 트랜지스터를 구비하는 박막 트랜지스터 표시판과, 박막 트랜지스터 표시판과 대향하며 공통 전극을 구비하는 공통 전극 표시판과, 박막 트랜지스터 표시판과 공통 전극 표시판 사이에 개재되어 액정 분자의 장축이 이들 표시판에 대하여 거의 수직으로 배향되어 있는 액정층을 포함한다.

먼저 도 1a 내지 도 1c를 참조하여 박막 트랜지스터 표시판에 대하여 상세히 설명한다.

도 1a는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이고, 도 1b는 도 1a의 박막 트랜지스터 표시판을 I b-I b'선을 따라 절개한 단면도이고, 도 1c는 도 1a의 박막 트랜지스터 표시판을 I c-I c'선을 따라 절개한 단면도이다.

절연 기판(10) 위에 가로 방향으로 게이트선(22)이 형성되어 있고, 게이트선(22)에는 돌기의 형태로 이루어진 게이트 전극(26)이 형성되어 있다. 그리고, 게이트선(22)의 끝에는 다른 층 또는 외부로부터 게이트 신호를 인가받아 게이트선(22)에 전달하는 게이트선 끝단(24)이 형성되어 있고, 게이트선 끝단(24)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다. 이러한 게이트선(22), 게이트 전극(26) 및 게이트선 끝단(24)을 게이트 배선이라고 한다.

또한, 절연 기판(10) 위에는 게이트선(22)과 실질적으로 평행하게 가로 방향으로 뻗어 있는 유지 전극선(28)이 형성되어 있다. 유지 전극선(28)으로부터 분지된 유지 전극(29a, 29b, 29c, 29d)은 화소 내에는 후술할 제1 부화소 전극(82a)과 제2 부화소 전극(82b)의 가장자리를 따라 형성되어 있다. 예를 들어, 유지 전극은 유지 전극선(28)으로부터 데이터선(62)을 따라 연장되어 제1 및 제2 부화소 전극(82a, 82b)과 중첩하는 유지 전극 세로 패턴(29a, 29b)과, 제1 및 제2 부화소 전극(82a, 82b)을 분리하는 간극(gap)(83)을 따라 유지 전극 세로 패턴(29a, 29b) 사이를 사선 방향으로 연결하는 유지 전극 사선 패턴(29c, 29d)을 포함한다. 이러한 유지 전극선(28), 유지 전극(29a, 29b, 29c, 29d) 및 유지 전극 확장부(27)를 유지 전극 배선이라고 한다.

액정 표시 장치의 개구율을 높이기 위해 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)은 제1 부화소 전극(82a)과 제2 부화소 전극(82b)의 가장자리를 따라 형성되어 있으나, 본 발명은 이에 한정되지 않으며, 제1 부화소 전극(82a) 및 제2 부화소 전극(82b)과 일정한 유지 용량을 형성할 수 있는 조건을 만족하는 범위에서 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)의 모양 및 배치는 여러 형태로 변형될 수 있다.

게이트 배선(22, 24, 26) 및 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(22, 24, 26) 및 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)은 물리적 성질이 다른 두 개의 도전막(미도시)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 24, 26) 및 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋

은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 24, 26) 및 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

게이트 배선(22, 24, 26) 및 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d) 위에는 게이트 절연막(30)이 형성되어 있다.

게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 반도체층(40)이 형성되어 있다. 이러한 반도체층(40)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 게이트 전극(26) 상에 섬형으로 형성될 수 있다. 또한, 반도체층(40)이 선형으로 형성되는 경우, 데이터선(62) 아래에 위치하여 게이트 전극(26) 상부까지 연장된 형상을 가질 수 있다.

반도체층(40)의 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항성 접촉층(55, 56)이 형성되어 있다. 이러한 저항성 접촉층(55, 56)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 섬형 저항성 접촉층(55, 56)의 경우 드레인 전극(66) 및 소스 전극(65) 아래에 위치하고, 선형의 저항성 접촉층의 경우 데이터선(62)의 아래까지 연장되어 형성될 수 있다.

저항성 접촉층(55, 56) 및 게이트 절연막(30) 위에는 데이터선(62) 및 드레인 전극(66)이 형성되어 있다. 데이터선(62)은 길게 뻗어 있으며 게이트선(22)과 교차하여 화소를 정의한다. 데이터선(62)으로부터 가지 형태로 반도체층(40)의 상부까지 연장되어 있는 소스 전극(65)이 형성되어 있다. 그리고, 데이터선(62)의 끝에는 다른 층 또는 외부로부터 데이터 신호를 인가받아 데이터선(62)에 전달하는 데이터선 끝단(68)이 형성되어 있고, 데이터선 끝단(68)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다. 드레인 전극(66)은 소스 전극(65)과 분리되어 있으며 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하도록 반도체층(40) 상부에 위치한다.

드레인 전극(66)은 반도체층(40) 상부의 막대형 패턴과, 막대형 패턴으로부터 연장되어 넓은 면적을 가지며 접촉 구멍(76)이 위치하는 드레인 전극 확장부(67)를 포함한다. 드레인 전극(66)과 같은 층에 같은 물질로 이루어진 결합 전극(69)은 드레인 전극(66)으로부터 분지되어 형성된다. 결합 전극(69)은 제2 부화소 전극(82b)과 중첩하여 결합 용량을 이루도록 형성되어 있다. 그리고 결합 전극(69)은 개구율을 높이고 텍스처, 빔샘 등을 방지하기 위해 공통 전극의 절개부(도 3a의 도면 부호 92참조)를 따라 형성될 수 있다.

이러한 데이터선(62), 데이터선 끝단(68), 소스 전극(65), 드레인 전극(66) 및 결합 전극(69)을 데이터 배선이라고 한다.

데이터 배선(62, 65, 66, 67, 68)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.

소스 전극(65)은 반도체층(40)과 적어도 일부가 중첩되고, 드레인 전극(66)은 게이트 전극(26)을 중심으로 소스 전극(65)과 대향하며 반도체층(40)과 적어도 일부가 중첩된다. 여기서, 저항성 접촉층(55, 56)은 반도체층(40)과 소스 전극(65) 및 반도체층(40)과 드레인 전극(66) 사이에 개재되어 이들 사이에 접촉 저항을 낮추어 주는 역할을 한다.

데이터선(62), 드레인 전극(66) 및 노출된 반도체층(40) 위에는 절연막으로 이루어진 보호막(70)이 형성되어 있다. 여기서 보호막(70)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 또한, 보호막(70)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(70)에는 드레인 전극(66) 및 데이터선 끝단(68)을 각각 드러내는 접촉 구멍(contact hole)(76, 78)이 형성되어 있으며, 보호막(70)과 게이트 절연막(30)에는 게이트선 끝단(24)을 드러내는 접촉 구멍(74)이 형성되어 있다.

보호막(70) 위에는 화소의 모양을 따라 화소 전극(82)이 형성되어 있다. 화소 전극(82)은 편광판의 투과축(1)과 약 45도 또는 -45도를 이루는 소정의 간극(gap)(83)에 의해 분리된 제1 부화소 전극(82a)과 제2 부화소 전극(82b)을 포함한다. 여기서, 간극(83)은 편광판의 투과축(1)과 실질적으로 45도를 이루는 부분과 -45도를 이루는 부분을 포함한다. 그리고 제2 부화소 전극(82b)은 실질적으로 V자 사다리꼴 형상을 가지며 화소 영역의 가운데에 배치된다. 제1 부화소 전극(82a)은 화소 영역에서 제2 부화소 전극(82b)을 제외한 부분에 형성된다. 여기서, 제1 또는 제2 부화소 전극(82a, 82b)에는 사선 방

향으로 다수의 절개부(미도시) 또는 돌출부(미도시)가 형성될 수도 있다. 화소 전극(82)의 표시 영역은 액정층에 포함된 액정 분자의 주 방향자가 전계 인가시 배열되는 방향에 따라 다수의 도메인으로 분할되고, 이러한 절개부 또는 돌출부와 같은 도메인 분할 수단은 화소 전극(82)을 더 많은 도메인으로 분할하는 역할을 한다. 여기서 도메인이란 화소 전극(82)과 공통 전극(도 2의 도면부호 90 참조) 사이에 형성된 전계에 의해 액정 분자의 방향자가 특정 방향으로 무리를 지어 기울어지는 액정 분자들로 이루어진 영역을 의미한다.

제1 부화소 전극(82a)은 접촉 구멍(76)을 통하여 드레인 전극(66)과 전기적으로 연결되고, 제2 부화소 전극(82b)은 드레인 전극(66)과 직접 연결되지는 않지만 드레인 전극(66)으로부터 연장된 결합 전극(69)에 의해 드레인 전극(66)과 커플링된다.

또한, 보호막(70) 위에는 접촉 구멍(74, 78)을 통하여 각각 게이트선 끝단(24)과 데이터선 끝단(68)과 연결되어 있는 보조 게이트선 끝단(86) 및 보조 데이터선 끝단(88)이 형성되어 있다. 또한, 보호막(70)에는 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)을 드러내는 접촉 구멍(77)이 형성되어 있고, 보호막(70) 위에 접촉 구멍(77)을 통하여 서로 이웃하는 화소 영역에 배치되어 있는 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d)을 연결하는 연결 부재(84)가 형성되어 있다. 여기서, 화소 전극(82), 보조 게이트선 끝단(86), 보조 데이터선 끝단(88) 및 연결 부재(84)는 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다. 보조 게이트선 및 데이터선 끝단(86, 88)은 게이트선 끝단(24) 및 데이터선 끝단(68)과 외부 장치를 접합하는 역할을 한다.

제1 부화소 전극(82a)은 접촉 구멍(76)을 통하여 드레인 전극(66)과 물리적·전기적으로 연결되어 드레인 전극(66)으로부터 데이터 전압을 인가받는다. 제2 부화소 전극(82b)은 전기적으로 부유 상태(floating state)에 있으나, 드레인 전극(66)과 연결되어 있는 결합 전극(69)과 중첩하여 제1 부화소 전극(82a)과 용량성으로 결합하고 있다. 즉, 제1 부화소 전극(82a)에 인가되는 전압에 의하여 제2 부화소 전극(82b)의 전압이 변동하는 상태에 놓여 있다. 이때, 제2 부화소 전극(82b)의 전압은 제1 부화소 전극(82a)의 전압에 비하여 절대값이 낮게 된다. 다만 본 발명에서 제1 부화소 전극(82a)과 제2 부화소 전극(82b)에 인가되는 전압은 이에 한정되지 않으며, 제2 부화소 전극(82b)에 드레인 전극(66)으로부터 데이터 전압이 인가되고, 제1 부화소 전극(82a)이 제2 부화소 전극(82b)과 용량성으로 결합할 수도 있다.

이와 같이, 하나의 화소 내에서 데이터 전압이 다른 두 부화소 전극(82a, 82b)을 배치하면 두 부화소 전극(82a, 82b)이 서로 보상하여 감마 곡선의 왜곡을 줄임으로써 기준 시야각을 넓힐 수 있다.

화소 전극(82), 보조 게이트선 및 데이터선 끝단(86, 88) 및 보호막(70) 위에는 액정층을 배향할 수 있는 배향막(미도시)이 도포될 수 있다.

이하, 도 2 내지 도 3b를 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치용 공통 전극 표시판 및 이를 포함하는 액정 표시 장치에 대하여 설명한다. 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다. 도 3a는 도 1a의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이다. 도 3b는 도 3a의 액정 표시 장치를 IIIb-IIIb'선을 따라 절개한 단면도이다.

도 2 내지 도 3b를 참조하면, 유리 등의 투명한 절연 물질로 이루어진 절연 기판(96) 위에 빛샘을 방지하기 위한 블랙 매트릭스(94)와 각 화소에 순차적으로 배열되어 있는 적색, 녹색, 청색의 색필터(98)가 형성되어 있고, 색필터(98) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 이루어져 있으며 도메인 분할 수단(92)을 가지는 공통 전극(90)이 형성되어 있다. 여기서 도메인 분할 수단(92)으로는 절개부 또는 돌출부를 사용할 수 있으며, 이하 설명의 편의를 위하여 절개부로 이루어진 도메인 분할 수단(92)을 이용하여 본 발명을 설명한다.

공통 전극(90)은 화소 전극(82)과 마주보며, 편광판의 투과축(1)과 약 45도 또는 -45도를 이루는 소정의 간극(93)에 의해 분리된 제1 부공통 전극(90a)과 제2 부공통 전극(90b)을 포함한다. 여기서 간극(93)은 편광판의 투과축(1)과 실질적으로 45도를 이루는 부분과, 데이터선(62)과 실질적으로 평행한 부분과, 편광판의 투과축(1)과 실질적으로 -45도를 이루는 부분을 포함한다. 본 발명의 일 실시예에서는 도 3a에 도시된 바와 같이, 공통 전극(90)의 간극(93)은 화소 전극(82)의 간극(83)을 따라 형성될 수 있다. 그리고 제2 부공통 전극(90b)은 실질적으로 사다리꼴 형상을 가지며 제2 부화소 전극(82b)과 대응하도록 배치된다. 제1 부공통 전극(90a)은 화소 영역에서 제2 부공통 전극(90b)을 제외한 부분에 제1 부화소 전극(82a)과 대응하도록 배치된다.

제1 부공통 전극(90a)과 제2 부공통 전극(90b)에는 서로 전기적으로 분리되어 서로 다른 공통 전압(Vcom1, Vcom2)이 인가됨으로써, 플리커 및 잔상 문제를 억제할 수 있다. 만약 제1 및 제2 부공통 전극(90b)에 동일한 공통 전압이 인가되는 경우, 제2 부화소 전극(82b)의 데이터 전압이 제1 부화소 전극(82a)의 데이터 전압에 비하여 절대값이 작으면 제2 부화소

전극(82b)과 제2 부공통 전극(90b) 사이의 전계값이 제1 부화소 전극(82a)과 제1 부공통 전극(90a) 사이의 전계값보다 작다. 따라서 제1 부화소 전극(82a)보다 제2 부화소 전극(82b)에 대한 킥백 전압(kick-back voltage)이 크기 때문에 플리커 및 잔상이 발생할 수 있다. 따라서 제2 부공통 전극(90b)에 인가되는 공통 전압(Vcom2)을 제1 부공통 전극(90a)에 인가되는 공통 전압(Vcom1)보다 낮게 함으로써, 전체적으로 플리커 및 잔상을 억제할 수 있다.

공통 전극(90)을 이루는 제1 또는 제2 부공통 전극(90a, 90b)에는 편광판의 투과축(1)에 대하여 약 45도 또는 -45도로 경사진 다수의 도메인 분할 수단(92)이 형성될 수 있다.

도메인 분할 수단(92)은 오목하게 모따기 모양을 가지는 노치(91)를 가지는데, 이러한 노치(91)는 삼각형 또는 사각형 또는 사다리꼴 또는 반원형의 모양을 가질 수 있으며, 도메인의 경계에 배열되어 있는 액정 분자들은 노치(91)를 통하여 안정적이고 규칙적으로 배열할 수 있어 도메인 경계에서 얼룩이나 잔상이 발생하는 것을 방지할 수 있다.

공통 전극(90) 위에는 액정 분자들을 배향하는 배향막(미도시)이 도포될 수 있다.

도 3a에 도시된 바와 같이, 공통 전극(90)의 도메인 분할 수단(92)은 화소 전극(82)을 분할하는 간극(83)과 교대로 배열될 수 있다.

도 3b에 도시된 바와 같이, 이와 같은 구조의 박막 트랜지스터 표시판(200)과 공통 전극 표시판(100)을 정렬하여 결합하고 그 사이에 액정층(300)을 형성하여 수직 배향하면 본 발명의 일 실시예에 따른 액정 표시 장치의 기본 구조가 이루어진다.

액정층(300)에 포함되어 있는 액정 분자는 화소 전극(82)과 공통 전극(90) 사이에 전계가 인가되지 않은 상태에서 그 방향자가 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가진다. 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)은 화소 전극(82)이 색필터(98)와 대응하여 정확하게 중첩되도록 정렬된다. 이렇게 하면, 화소는 공통 전극(90)의 도메인 분할 수단(92)과 화소 전극(82)의 간극(83)에 의해 다수의 도메인으로 분할된다. 이때, 화소는 간극(83)에 의하여 좌우로 분할되나, 화소의 꺾인 부분을 중심으로 하여 상하에서 액정의 배향 방향이 서로 달라서 상하 방향으로 도메인으로 분할된다. 즉, 화소는 액정층에 포함된 액정 분자의 주 방향자가 전계 인가시 배열하는 방향에 따라 다수의 도메인으로 분할된다.

액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다.

이 때 편광판(미도시)은 기본 구조 양측에 각각 하나씩 배치되며 그 투과축(1)은 게이트선(22)에 대하여 나란하고 나머지 하나는 이에 수직을 이루도록 배치한다.

이상과 같은 구조로 액정 표시 장치를 형성하면 액정에 전계가 인가되었을 때 각 도메인 내의 액정이 도메인을 분할하는 간극(83) 또는 도메인 분할 수단(92)에 대하여 수직을 이루는 방향으로 기울어지게 된다. 따라서, 각 도메인의 액정은 편광판의 투과축(1)에 대하여 약 45도 또는 -45도로 기울어진다. 이러한 간극(83) 또는 도메인 분할 수단(92) 사이에서 형성되는 측방향 전계(lateral field)가 각 도메인의 액정 배향을 도와주게 된다.

한편, 이러한 구조의 액정 표시 장치에서 제1 부화소 전극(82a)은 박막 트랜지스터를 통하여 화상 신호 전압을 인가 받음에 반하여 제2 부화소 전극(82b)은 드레인 전극 확장부(67)와의 용량성 결합에 의하여 전압이 변동하게 되므로 제2 부화소 전극(82b)의 전압은 제1 부화소 전극(82a)의 전압에 비하여 절대값이 낮게 된다. 이와 같이, 하나의 화소 내에 전압이 다른 두 부화소 전극(82a, 82b)을 배치하면 두 부화소 전극(82a, 82b)이 서로 보상하여 감마 곡선의 왜곡을 줄일 수 있다.

그러면 도 4를 참조하여 제1 부화소 전극(82a)과 제2 부화소 전극(82b)의 결합 관계를 설명한다. 도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 회로도이다.

도 3a 및 도 4에서 Clca는 제1 부화소 전극(82a)과 제1 부공통 전극(90a) 사이에서 형성되는 액정 용량을 나타내고, Csta는 제1 부화소 전극(82a)과 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d) 사이에서 형성되는 유지 용량을 나타내고, Cstb는 제2 부화소 전극(82b)과 유지 전극 배선(27, 28, 29a, 29b, 29c, 29d) 사이에서 형성되는 유지 용량을 나타낸다. Clcb는 제2 부화소 전극(82b)과 제2 부공통 전극(90b) 사이에서 형성되는 액정 용량을 나타내고, Ccp는 제1 부화소 전극(82a)과 제2 부화소 전극(82b) 사이, 즉 제2 부화소 전극(82b)과 결합 전극(69)의 커플링에 의해 형성되는 결합 용량을 나타낸다.

도 4를 참조하면, 각 화소의 박막 트랜지스터(Q)는 게이트선(G)(22)에 연결되는 제어 단자(또는 게이트 전극(26)), 데이터 선(D)(62)에 연결되는 입력 단자(또는 소스 전극(65)), 그리고 액정 축전기(Clca, Clcb) 및 유지 축전기(Cst)에 연결되는 출력 단자(또는 드레인 전극(66))을 가지는 삼단자 소자이다.

공통 전극(90)의 전압에 대한 제1 부화소 전극(82a)의 전압을 Va라 하고, 제2 부화소 전극(82b)의 전압을 Vb라 하면, 전압 분배 법칙에 의하여,

$$Vb=Va \times [Ccp / (Ccp + Clcb + Cstb)]$$

이고, $Ccp / (Ccp + Clcb + Cstb)$ 는 1보다 작으므로 Vb는 Va에 비하여 작다. 그리고 Ccp를 조절함으로써 Va에 대한 Vb의 비율을 조정할 수 있다. Ccp의 조절은 제2 부화소 전극(82b)과 결합 전극(69)의 중첩 면적 또는 거리를 조절함으로써 가능하다. 이와 같이 결합 전극(69)의 배치는 다양하게 변형될 수 있다.

도 5는 본 발명의 일 실시예에 따른 액정 표시 장치에 의한 데이터 전압의 출력파형을 나타내는 파형도이다. 도 5에 도시된 바와 같이 제1 부공통 전극과 제2 부공통 전극에는 서로 전기적으로 분리되어 서로 다른 공통 전압(Vcom1, Vcom2)이 인가됨으로써 플리커 및 잔상 문제를 억제할 수 있다. 예를 들어 제2 부화소 전극의 데이터 전압이 제1 부화소 전극의 데이터 전압에 비하여 절대값이 작은 경우, 제2 부공통 전극에 인가되는 공통 전압(Vcom2)을 제1 부공통 전극에 인가되는 공통 전압(Vcom1)보다 작게 함으로써 전체적으로 플리커 및 잔상을 억제할 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 액정 표시 장치에 의하면 플리커 및 잔상 특성이 개선될 수 있는 액정 표시 장치를 구현할 수 있다.

도면의 간단한 설명

도 1a는 본 발명의 일 실시예에 따른 액정 표시 장치의 박막 트랜지스터 표시판의 배치도이다.

도 1b는 도 1a의 박막 트랜지스터 표시판을 I b-I b'선을 따라 절개한 단면도이다.

도 1c는 도 1a의 박막 트랜지스터 표시판을 I c-I c'선을 따라 절개한 단면도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다.

도 3a는 도 1a의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이다.

도 3b는 도 3a의 액정 표시 장치를 IIIb-IIIb'선을 따라 절개한 단면도이다.

도 4는 본 발명의 일 실시예에 따른 액정 표시 장치의 회로도이다.

도 5는 본 발명의 일 실시예에 따른 액정 표시 장치에 의한 데이터 전압의 출력파형을 나타내는 파형도이다.

(도면의 주요부분에 대한 부호의 설명)

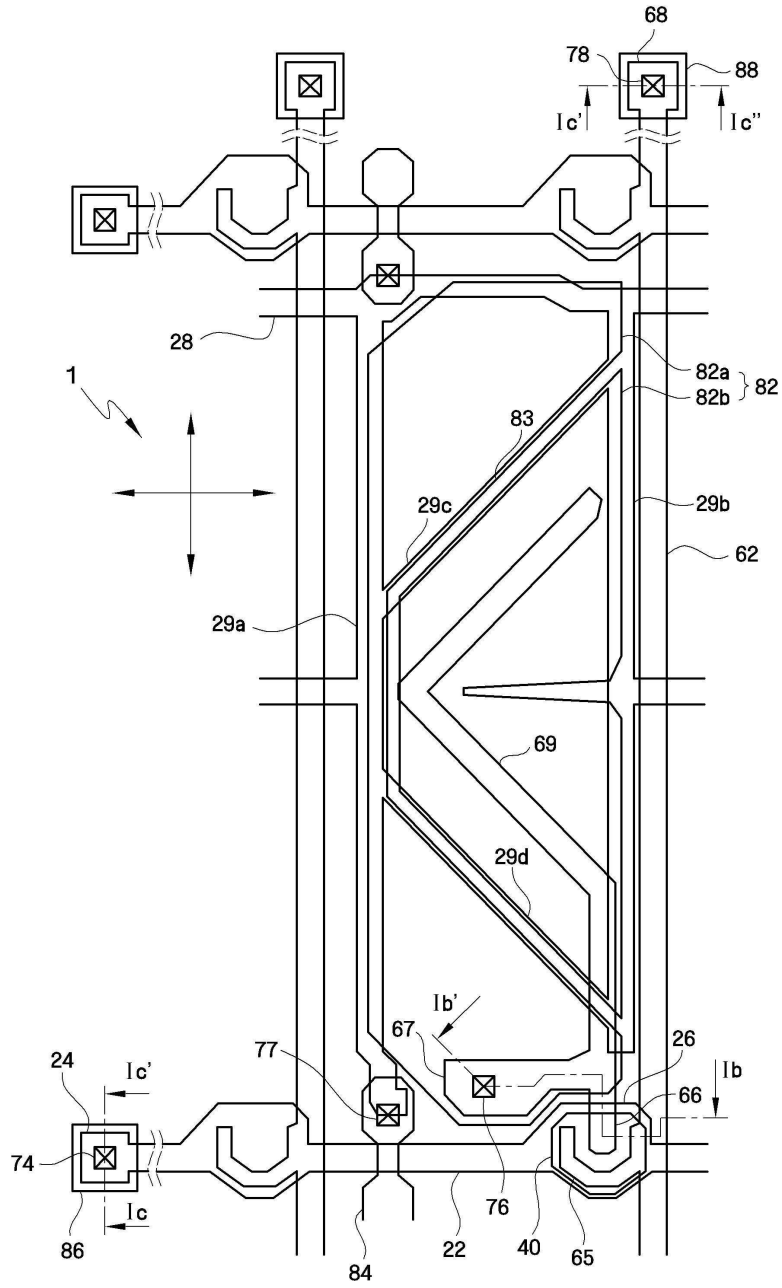
1: 편광판의 투과축 10: 절연 기판

22: 게이트선 24: 게이트선 끝단

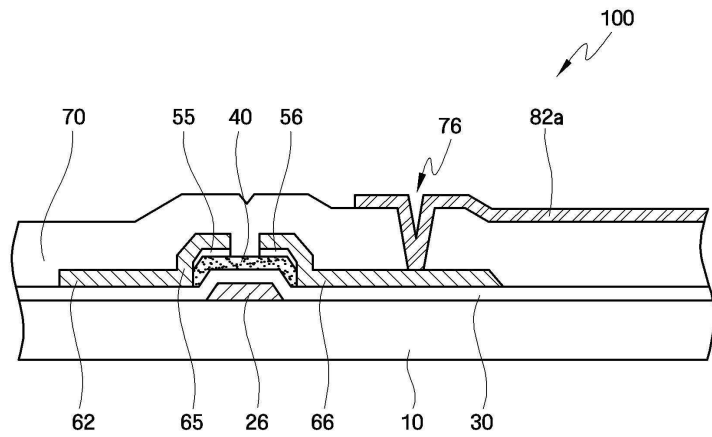
26: 게이트 전극 28: 유지 전극선
29a, 29b, 29c, 29d: 유지 전극 40: 반도체층
55, 56: 저항성 접촉층 62: 데이터선
65: 소스 전극 66: 드레인 전극
67: 드레인 전극 확장부 68: 데이터선 끝단
69: 결합 전극 74, 76, 77, 78: 접촉 구멍
82: 화소 전극 82a: 제1 부화소 전극
82b: 제2 부화소 전극 83: 간극
84: 연결 부재 86: 보조 게이트선 끝단
88: 보조 데이터선 끝단 90: 공통 전극
90a: 제1 부공통 전극 90b: 제2 부공통 전극
91: 노치 92: 절개부
93: 간극 94: 블랙 매트릭스
96: 절연 기판 98: 색필터
100: 박막 트랜지스터 표시판 200: 공통 전극 표시판
300: 액정층

도면

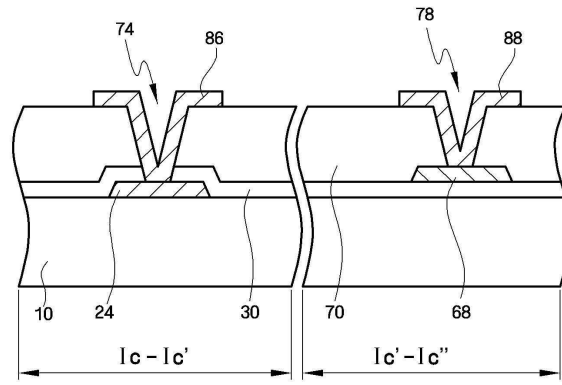
도면1a



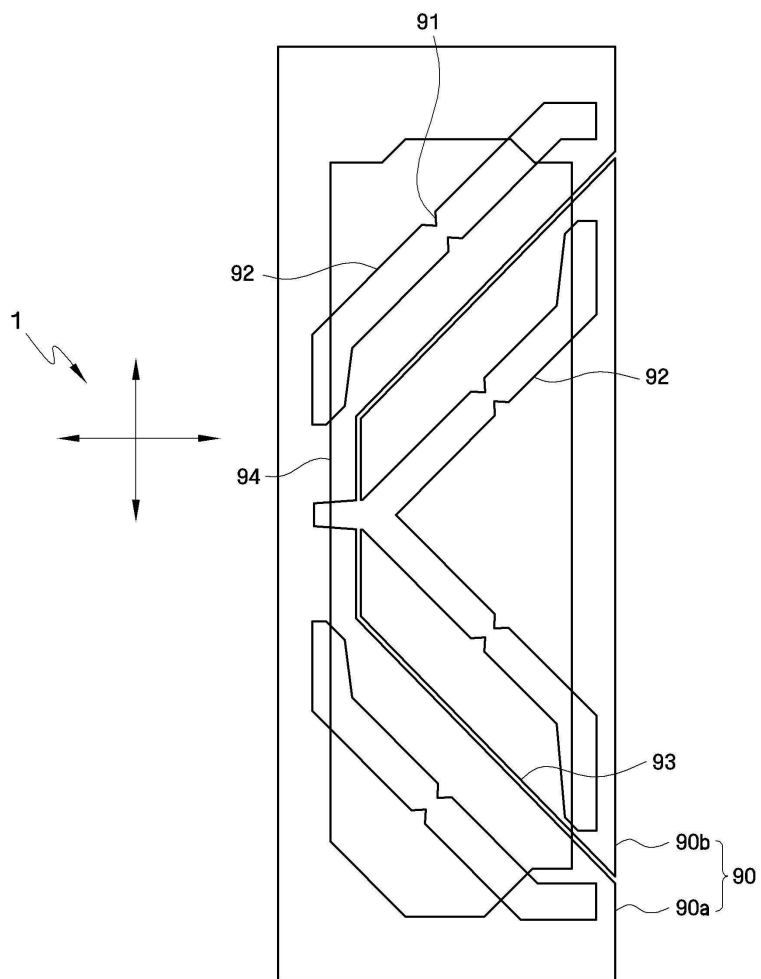
도면1b



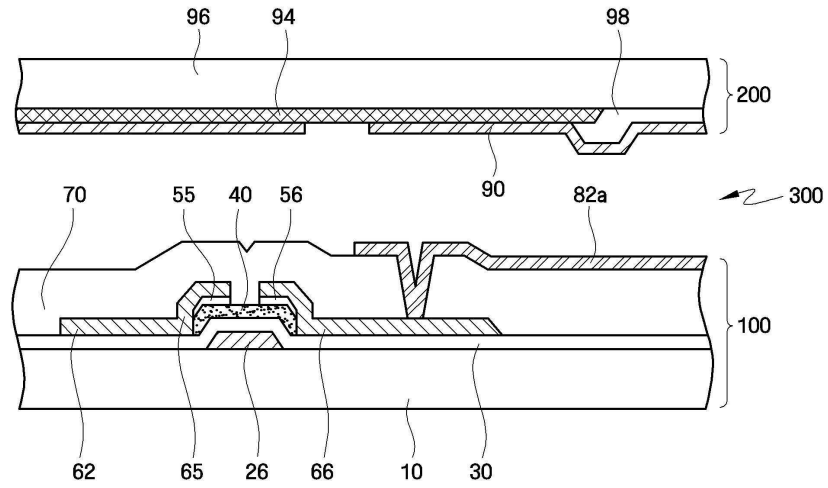
도면1c



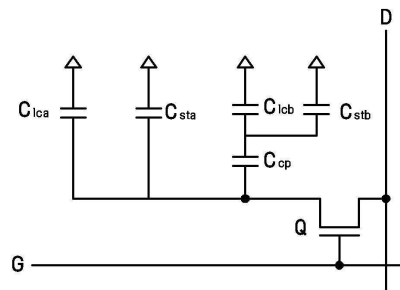
도면2



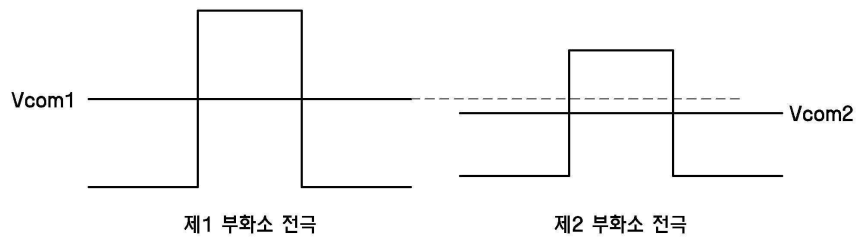
도면3b



도면4



도면5



| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示器 | | |
| 公开(公告)号 | KR1020070074785A | 公开(公告)日 | 2007-07-18 |
| 申请号 | KR1020060002761 | 申请日 | 2006-01-10 |
| [标]申请(专利权)人(译) | 三星电子株式会社 | | |
| 申请(专利权)人(译) | 三星电子有限公司 | | |
| 当前申请(专利权)人(译) | 三星电子有限公司 | | |
| [标]发明人 | YOON JONG HYUK | | |
| 发明人 | YOON, JONG HYUK | | |
| IPC分类号 | G02F1/1343 | | |
| CPC分类号 | A41D27/08 A41D27/22 A41D2300/324 A44C25/00 | | |
| 代理人(译) | JEONG , SANG BIN | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明提供一种具有改善的闪烁和余像特性的液晶显示器。液晶显示器包括与第一绝缘基板绝缘的栅极线，形成在第一绝缘基板上的栅极线，像素电极，其绝缘包括数据线交叉，以及第一和第二子像素电极和栅极线公共电极连接到数据线并包括授权像素电极中的电压的薄膜晶体管，面对第一绝缘基板的第二绝缘基板，以及形成在第一绝缘基板上的公共电极的第一和第二部分公共电极。第二绝缘基板并且分别对应于第一和第二子像素电极。对于第一和第二子像素电极，施加不同的电压。对于作为在第二电极上形成的公共电极的第一和第二部分公共电极，施加不同的公共电压。液晶显示器，耦合，公共电压，闪烁，余像。

