



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2007-0046305
G02F 1/133 (2006.01) (43) 공개일자 2007년05월03일

(21) 출원번호 10-2005-0102831
(22) 출원일자 2005년10월31일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 박진우
경기 용인시 기흥읍 고매리 우남 드림밸리 101-801
장현민
서울 중구 만리동2가 11-1호 KCC Parktown 101동 1403호

(74) 대리인 조희원

전체 청구항 수 : 총 8 항

(54) 액정 표시 장치 및 그의 불량 검출 방법

(57) 요약

본 발명은 단선 유의성이 있는 불량 패널을 조기에 검출하여 신뢰성을 향상시킬 수 있는 액정 표시 장치 및 그의 불량 검출 방법에 관한 것이다.

본 발명의 액정 표시 장치의 불량 검출 방법은 테스트 공정시 액정 패널의 게이트 라인 및 데이터 라인에 공급되는 구동 신호에 전류를 부가하여 전류를 증가시키는 단계와; 상기 전류 증가로 단선된 라인 불량을 검출하는 단계를 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

테스트 공정시 액정 패널의 게이트 라인 및 데이터 라인에 공급되는 구동 신호에 하이 전류를 부가하여 전류가 증가시키는 단계와;

상기 전류 증가로 단선된 라인 불량을 검출하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 불량 검출 방법.

청구항 2.

제 1 항에 있어서,

상기 게이트 라인에 부가되는 하이 전류는

상기 게이트 라인을 구동하는 스캔 펄스를 상기 게이트 라인에 완충시키는 출력 버퍼의 전원 공급 라인에 부가되고 그 출력 버퍼를 통해 상기 게이트 라인으로 공급된 것을 특징으로 하는 액정 표시 장치의 불량 검출 방법.

청구항 3.

제 1 항에 있어서,

상기 데이터 라인에 부가되는 하이 전류는

상기 데이터 라인을 구동하는 데이터 신호를 상기 데이터 라인에 완충시키는 출력 버퍼의 전원 공급 라인에 부가되고 그 출력 버퍼를 통해 상기 데이터 라인으로 공급된 것을 특징으로 하는 액정 표시 장치의 불량 검출 방법.

청구항 4.

제 1 항에 있어서,

상기 하이 전류는 상기 테스트시 전원부에서 생성되어 공급된 것을 특징으로 하는 액정 표시 장치의 불량 검출 방법.

청구항 5.

게이트 라인 및 데이터 라인에 접속된 박막 트랜지스터를 이용하여 액정셀을 독립적으로 구동하는 액정 패널과;

테스트시 상기 데이터 라인을 구동하는 데이터 신호에 제1 하이 전류를 부가하여 공급하는 데이터 드라이버와;

테스트시 상기 게이트 라인을 구동하는 스캔 펄스에 제2 하이 전류를 부가하여 공급하는 게이트 드라이버를 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제 5 항에 있어서,

상기 게이트 드라이버 및 데이터 드라이버와 액정 패널을 구동하는데 필요한 전원들을 생성하여 공급하고 상기 테스트시 상기 제1 및 제2 하이 전류를 생성하여 공급하는 전원부를 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제 6 항에 있어서,

상기 데이터 드라이버는

상기 데이터 신호를 완충시켜 상기 데이터 라인으로 공급하는 출력 버퍼를 포함하고;

상기 제1 하이 전류는 상기 전원부로부터 상기 출력 버퍼로 전원을 공급하는 전원 공급 라인에 부가되어 그 출력 버퍼를 통해 상기 데이터 라인으로 공급되는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제 6 항에 있어서,

상기 게이트 드라이버는

상기 스캔 펄스를 완충시켜 상기 게이트 라인으로 공급하는 출력 버퍼를 포함하고;

상기 제2 하이 전류는 상기 전원부로부터 상기 출력 버퍼로 전원을 공급하는 전원 공급 라인에 부가되어 그 출력 버퍼를 통해 상기 게이트 라인으로 공급되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 단선 불량 유의성이 있는 액정 패널을 조기에 검출하여 신뢰성을 향상시킬 수 있는 액정 표시 장치 및 불량 검출 방법에 관한 것이다.

액정 표시 모듈은 액정셀 매트릭스를 통해 화상을 표시하는 액정 패널과, 액정 패널을 구동하는 구동 회로를 구비한다. 액정 패널은 액정셀 각각이 충전 전압에 따라 액정을 구동하여 광투과율을 조절함으로써 화상을 표시하게 된다.

액정 패널은 액정을 사이에 두고 합착된 상하판으로 구성된다. 상판은 절연 기판 상에 적층된 블랙 매트릭스 및 칼라 필터와 공통 전극을 구비한다. 블랙 매트릭스는 빛샘을 방지하면서 서브 화소 단위의 액정셀 영역을 구분하고, 칼라 필터는 그 액정셀 영역에 적(R), 녹(G), 청(B)으로 구분되게 형성되어 적, 녹, 청색 광을 각각 투과시킨다. 공통 전극은 액정 구동시 기준이 되는 공통 전압을 공급한다. 하판은 절연 기판 상에 교차하게 형성된 게이트 라인 및 데이터 라인과, 게이트 라인 및 데이터 라인의 교차로 구분된 액정셀 영역마다 형성된 화소 전극과, 게이트 라인 및 데이터 라인과 화소 전극 사이에 접속된 박막 트랜지스터를 구비한다. 박막 트랜지스터는 게이트 라인으로부터의 스캔 신호에 응답하여 데이터 라인으로부터의 데이터 신호를 화소 전극으로 공급한다. 이에 따라, 액정셀에는 공통 전극에 공급된 공통 전압과 화소 전극에 공급된 데이터 신호와의 차전압인 화소 전압이 충전되고, 유전 이방성을 갖는 액정은 그 화소 전압에 따라 구동되어 광 투과율을 조절함으로써 계조가 구현되게 한다.

이러한 구조를 갖는 액정 패널에서 하판의 게이트 라인 및 데이터 라인은 박막 트랜지스터와 함께 박막 증착 공정, 포토리소그래피 공정, 식각 공정, 포토레지스트 박리 공정 등과 같은 다수의 공정을 포함하는 반도체 공정으로 형성된다. 그런데 포토리소그래피 공정 및 식각 공정에서의 공정 편차로 인하여 데이터 라인 및 게이트 라인 일부의 선폭이나 두께가 줄어드는 불량 라인이 형성될 수 있다. 이렇게 일부의 선폭이나 두께가 줄어드는 불량 라인은 단선 및 단락 불량을 검출해내는 검사 공정에서 감지되지 않지만, RC 값이 다른 라인들과 다르므로 일정 전압에 대한 전류값이 변동하여 단선 불량이 발생할 유의성을 갖게 된다. 다시 말하여, 선폭이나 두께가 줄어드는 불량 라인은 전류값에 따라 단선 가능성이 있는데, 이 단선이 제품 출하 전에 발생되면 불량 패널로 처리되지만 발생되지 않고 출하되어 사용자가 일정 기간 사용하다가 발생된 경우 제품 신뢰성이 떨어지게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 단선 유의성이 있는 불량 패널을 조기에 검출하여 신뢰성을 향상시킬 수 있는 액정 표시 장치 및 그의 불량 검출 방법을 제공하는 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 장치의 불량 검출 방법은 테스트 공정시 액정 패널의 게이트 라인 및 데이터 라인에 공급되는 구동 신호에 하이 전류를 부가하여 전류가 증가시키는 단계와; 상기 전류 증가로 단선된 라인 불량을 검출하는 단계를 포함한다.

상기 게이트 라인에 부가되는 하이 전류는 상기 게이트 라인을 구동하는 스캔 펄스를 상기 게이트 라인에 완충시키는 출력 버퍼의 전원 공급 라인에 부가되고 그 출력 버퍼를 통해 상기 게이트 라인으로 공급된다.

상기 데이터 라인에 부가되는 하이 전류는 상기 데이터 라인을 구동하는 데이터 신호를 상기 데이터 라인에 완충시키는 출력 버퍼의 전원 공급 라인에 부가되고 그 출력 버퍼를 통해 상기 데이터 라인으로 공급된다.

상기 하이 전류는 상기 테스트시 전원부에서 생성되어 공급된다.

본 발명에 따른 액정 표시 장치는 게이트 라인 및 데이터 라인에 접속된 박막 트랜지스터를 이용하여 액정셀을 독립적으로 구동하는 액정 패널과; 테스트시 상기 데이터 라인을 구동하는 데이터 신호에 제1 하이 전류를 부가하여 공급하는 데이터 드라이버와; 테스트시 상기 게이트 라인을 구동하는 스캔 펄스에 제2 하이 전류를 부가하여 공급하는 게이트 드라이버와, 상기 게이트 드라이버 및 데이터 드라이버와 액정 패널을 구동하는데 필요한 전원들을 생성하여 공급하고 상기 테스트시 상기 제1 및 제2 하이 전류를 생성하여 공급하는 전원부를 구비한다.

상기 데이터 드라이버는 상기 데이터 신호를 완충시켜 상기 데이터 라인으로 공급하는 출력 버퍼를 포함하고; 상기 제1 하이 전류는 상기 전원부로부터 상기 출력 버퍼로 전원을 공급하는 전원 공급 라인에 부가되어 그 출력 버퍼를 통해 상기 데이터 라인으로 공급된다.

상기 게이트 드라이버는 상기 스캔 펄스를 완충시켜 상기 게이트 라인으로 공급하는 출력 버퍼를 포함하고; 상기 제2 하이 전류는 상기 전원부로부터 상기 출력 버퍼로 전원을 공급하는 전원 공급 라인에 부가되어 그 출력 버퍼를 통해 상기 게이트 라인으로 공급된다.

상기 목적들 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면을 참조한 실시 예에 대한 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예를 첨부한 도 1 내지 도 3을 참조하여 상세하게 설명하기로 한다.

도 1은 본 발명의 실시 예에 따른 액정 표시 장치의 데이터 구동 IC를 도시한 블록도이다.

도 1에 도시된 데이터 구동 IC(10)는 쉬프트 레지스터(16)의 샘플링 신호에 응답하여 데이터 수신부(12) 및 레지스터(14)를 경유하여 입력된 데이터를 래치하는 래치부(18)와, 래치부(18)로부터의 디지털 데이터를 아날로그 전압으로 변환하여 출력 버퍼부(22)를 통해 데이터 라인(DL)으로 공급하는 디지털-아날로그 변환부(이하, DAC부)(20)를 구비한다.

쉬프트 레지스터(16)는 외부의 타이밍 컨트롤러로부터 입력된 스타트 펄스를 클럭 신호에 따라 쉬프트시키면서 순차적으로 샘플링 신호를 발생한다.

데이터 수신부(12)는 외부의 타이밍 컨트롤러로부터 전자기적 간섭(EMI)등을 줄이기 위해 변조되어 전송된 데이터를 수신하여 복원한 다음 레지스터(14)로 출력한다.

레지스터(14)는 데이터 수신부(12)로부터의 데이터를 저장한 다음 래치부(18)로 출력한다.

래치부(18)는 쉬프트 레지스터(16)로부터의 샘플링 신호에 응답하여 레지스터(14)로부터 화소 단위로 공급된 데이터를 순차적으로 래치한 다음 래치된 데이터를 동시에 DAC부(20)로 출력한다.

DAC부(20)는 래치부(18)로부터 입력된 디지털 데이터를 외부의 감마 전압 생성부로부터 입력된 다수의 감마 전압들을 이용하여 아날로그 전압으로 변환한 다음 출력 버퍼부(22)로 출력한다. 다시 말하여, DAC부(20)는 입력된 디지털 데이터에 해당하는 감마 전압을 선택하여 출력 버퍼부(22)로 출력한다. 이때 DAC부(20)는 외부의 타이밍 컨트롤러로부터 입력된 극성 제어 신호에 응답하여 정극성 또는 부극성(Vcom 기준) 감마 전압을 선택하여 출력 버퍼부(22)로 출력한다.

출력 버퍼부(22)를 구성하는 다수의 출력 버퍼(BF) 각각은 DAC부(20)로부터의 아날로그 데이터 신호가 다수의 데이터 라인(DL) 각각에 완충되게 한다.

특히, 본 발명에 따른 데이터 구동 IC(10)는 에이징 공정이나 신뢰성 테스트 공정에서 타이밍 컨트롤러를 통해 입력된 테스트 데이터 신호를 데이터 라인(DL)으로 출력하게 된다. 이때, 출력 버퍼부(22)를 통해 하이 전류(HC1)를 가산하여 각 데이터 라인(DL)으로 공급되는 전류량을 증가시키게 된다. 하이 전류(HC1)는 에이징 공정이나 신뢰성 테스트 공정시 외부의 전원부에서 생성되어 데이터 구동 IC(10)로 입력되고 다수의 출력 버퍼(BF)의 전원(VDD1) 공급 라인 각각에 분배되어 공급된다. 이에 따라 전원(VDD1) 공급 라인을 통해 출력 버퍼(BF) 각각에 입력되는 전류량이 증가함으로써 출력 버퍼(BF)를 통해 각 데이터 라인(DL)으로 출력되는 전류량도 증가하게 된다. 이 결과 공정 편차로 인해 선폭이나 두께가 줄어들어 단선 유의성이 있는 불량 데이터 라인(DL)이 전류량 증가로 단선됨으로써 제품 출하전에 불량 패널로 판정되므로 출하된 제품의 신뢰성을 향상시킬 수 있게 된다. 다시 말하여, 단선 유의성이 있는 불량 패널이 출하되는 것을 방지할 수 있게 된다.

도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 게이트 구동 IC를 도시한 블록도이다.

도 2에 도시된 게이트 구동 IC(30)는 순차적인 스캔 펄스를 발생하는 쉬프트 레지스터(32)와, 쉬프트 레지스터(32)로부터의 스캔 펄스의 레벨을 쉬프트시켜 출력 버퍼부(36)를 통해 게이트 라인(GL)으로 출력되게 하는 레벨 쉬프터부(34)를 구비한다.

쉬프트 레지스터(32)는 외부의 타이밍 컨트롤러로부터의 스타트 펄스를 클럭 신호에 따라 쉬프트시키면서 순차적인 스캔 펄스를 발생하여 레벨 쉬프터부(34)로 출력한다.

레벨 쉬프터부(34)는 쉬프트 레지스터(32)로부터의 스캔 펄스의 레벨을 쉬프트시켜, 즉 스캔 펄스의 하이 레벨을 박막 트랜지스터의 턴-온 전압으로 상승시켜 출력 버퍼부(36)로 출력한다.

출력 버퍼부(36)를 구성하는 다수의 출력 버퍼(BF) 각각은 레벨 쉬프터부(34)로부터의 스캔 펄스가 각 게이트 라인(GL)에 완충되게 한다.

특히, 본 발명에 따른 게이트 구동 IC(30)는 에이징 공정이나 신뢰성 테스트 공정에서 게이트 라인(GL)을 순차적으로 구동하기 위한 스캔 펄스를 출력하게 된다. 이때, 출력 버퍼부(36)를 통해 하이 전류(HC2)를 가산하여 각 게이트 라인(GL)으로 공급되는 전류량을 증가시키게 된다. 하이 전류(HC2)는 에이징 공정이나 신뢰성 테스트 공정시 외부의 전원부에서 생성되어 게이트 구동 IC(30)로 입력되고 다수의 출력 버퍼(BF)의 전원(VDD2) 공급 라인 각각에 분배되어 공급된다. 이에 따라 전원(VDD2) 공급 라인을 통해 출력 버퍼(BF) 각각에 입력되는 전류량이 증가함으로써 출력 버퍼(BF)를 통해 각 게이트 라인(GL)으로 출력되는 전류량도 증가하게 된다. 이 결과 공정 편차로 인해 선폭이나 두께가 줄어들어 단선 유의성이 있는 불량 게이트 라인(GL)이 전류량 증가로 단선됨으로써 제품 출하전에 불량 패널로 판정되므로 출하된 제품의 신뢰성을 향상시킬 수 있게 된다. 다시 말하여, 단선 유의성이 있는 불량 패널이 출하되는 것을 방지할 수 있게 된다.

도 3은 본 발명의 실시 예에 따른 액정 표시 장치를 도시한 블록도이다.

도 3에 도시된 액정 표시 장치는 화상을 표시하는 액정 패널(56)과, 액정 패널(56)의 데이터 라인(DL)을 구동하는 데이터 드라이버(52)와, 액정 패널(56)의 게이트 라인(GL)을 구동하는 게이트 드라이버(54)와, 데이터 드라이버(52) 및 게이트 드라이버(54)를 제어하는 타이밍 컨트롤러(50)와, 데이터 드라이버(52) 및 게이트 드라이버(54)와 타이밍 컨트롤러(50) 및 액정 패널(56)과 접속된 전원부(58)를 구비한다. 여기서, 데이터 드라이버(52)는 도 1에 도시된 다수의 데이터 구동 IC(10)를, 게이트 드라이버(54)는 도 2에 도시된 다수의 게이트 구동 IC(30)로 구성된다.

전원부(58)는 데이터 드라이버(52) 및 게이트 드라이버(54)와 타이밍 컨트롤러(50)의 구동에 필요한 전원들과, 액정 패널(56)의 공통 전극에 공통 전압(Vcom)을 생성하여 공급한다. 또한, 전원부(58)는 에이징 공정이나 신뢰성 테스트 공정시 하이 전류(HC1, HC2)를 생성하여 데이터 드라이버(52) 및 게이트 드라이버(54) 각각에 공급한다.

타이밍 컨트롤러(50)는 외부로부터 입력된 다수의 동기 신호를 이용하여 다수의 제어 신호를 생성하고 게이트 드라이버(54)와 데이터 드라이버(52)로 공급한다. 그리고, 타이밍 컨트롤러(50)는 외부로부터 입력된 데이터 신호를 정렬하여 데이터 드라이버(52)로 공급한다. 특히, 타이밍 컨트롤러(50)는 에이징 공정이나 신뢰성 테스트 공정시 외부로부터 입력된 테스트 데이터 신호를 정렬하여 데이터 드라이버(52)로 공급한다.

게이트 드라이버(54)는 타이밍 컨트롤러(50)로부터의 제어 신호에 응답하여 순차적인 스캔 펄스를 발생하여 액정 패널(56)의 게이트 라인(GL)을 순차적으로 구동한다. 특히, 게이트 드라이버(54)는 에이징 공정이나 신뢰성 테스트 공정시 전원부(58)로부터 공급된 하이 전류(HC2)를 부가하여 게이트 라인(GL)으로 공급하게 된다. 하이 전류(HC2)는 도 2에서 전술한 바와 같이 출력 버퍼(BF)의 전원(VDD2) 공급 라인 각각에 분배되어 부가됨으로써 그 출력 버퍼(BF)를 통해 게이트 라인(GL)으로 공급될 수 있게 된다. 이에 따라, 게이트 라인(GL)으로 공급되는 전류량이 증가하여 공정 편차로 인해 선편이나 두께가 줄어들어 단선 유의성이 있는 불량 게이트 라인(GL)이 단선된다.

데이터 드라이버(52)는 타이밍 컨트롤러(50)로부터의 제어 신호에 응답하여 디지털 데이터 신호를 아날로그 전압으로 변환하여 게이트 라인(GL)에 스캔 펄스가 공급될 때마다 데이터 라인(DL)으로 공급한다. 이때 데이터 드라이버(52)는 외부의 감마 전압 생성부로부터 공급된 다수의 감마 전압 중 디지털 데이터 신호의 계조 값에 해당되는 감마 전압을 선택하여 데이터 라인(DL)으로 공급한다. 특히, 데이터 드라이버(52)는 에이징 공정이나 신뢰성 테스트 공정시 타이밍 컨트롤러(50)를 통해 입력된 테스트 데이터 신호를 아날로그 신호로 변환하여 데이터 라인(DL)으로 공급한다. 또한, 데이터 드라이버(52)는 에이징 공정이나 신뢰성 테스트 공정시 전원부(58)로부터 공급된 하이 전류(HC1)를 부가하여 데이터 라인(DL)으로 공급하게 된다. 하이 전류(HC1)는 도 1에서 전술한 바와 같이 출력 버퍼(BF)의 전원(VDD1) 공급 라인 각각에 분배되어 부가됨으로써 그 출력 버퍼(BF)를 통해 데이터 라인(DL)으로 공급될 수 있게 된다. 이에 따라, 데이터 라인(DL)으로 공급되는 전류량이 증가하여 공정 편차로 인해 선편이나 두께가 줄어들어 단선 유의성이 있는 불량 데이터 라인(DL)이 단선된다.

액정 패널(50)은 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 박막 트랜지스터(TFT)를 통해 독립적으로 구동되는 서브 화소 단위의 액정셀(Clc)들을 구비한다. 액정셀(Clc)은 박막 트랜지스터(TFT)와 접속된 화소 전극과, 공통 전압(Vcom)이 공급되는 공통 전극과, 화소 전극 및 공통 전극에 의해 구동되는 액정으로 구성된다. 박막 트랜지스터(TFT)는 게이트 드라이버(54)로부터 게이트 라인(GL)으로 공급되는 스캔 펄스에 의해 턴-온되어 데이터 드라이버(52)로부터 데이터 라인(DL)으로 공급되는 데이터 신호를 액정셀(Clc)의 화소 전극에 공급한다. 액정셀(Clc)은 화소 전극에 공급된 데이터 신호와 공통 전극에 공급된 공통 전압(Vcom)의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절함으로써 계조를 구현한다. 또한, 액정 패널(50)은 액정셀(Clc)에 충전된 전압을 안정적으로 유지되게 하는 스토리지 캐패시터(Cst)를 더 구비하기로 한다. 이러한 액정 패널(50)에서 공정 편차로 인해 선편이나 두께가 줄어들어 단선 유의성이 있는 데이터 라인(DL) 및 게이트 라인(GL)은 에이징 공정이나 신뢰성 테스트 공정에서 데이터 드라이버(52) 및 게이트 드라이버(54)를 통해 가산된 하이 전류에 의해 단선된다.

이어서, 액정 표시 장치의 신호 테스트 과정을 거쳐 데이터 라인(DL) 및 게이트 라인(GL)의 단선 불량을 검출하게 되고, 단선 불량이 검출되면 불량 패널로 처리하여 출하되는 것을 방지할 수 있게 된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정 표시 장치 및 그의 불량 검출 방법은 에이징 공정이나 신뢰성 테스트 공정에서 데이터 라인 및 게이트 라인에 공급되는 구동 신호에 하이 전류를 부가하여 단선 유의성이 있는 데이터 라인 및 게이트 라인을 단선시킴으로써 제품 출하 전에 불량 패널로 판정될 수 있게 한다. 따라서, 단선 유의성이 있는 액정 표시 장치가 출하되는 것을 방지함으로써 제품의 신뢰성을 향상시킬 수 있게 된다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 본 발명의 실시 예에 따른 액정 표시 장치의 데이터 구동 IC를 도시한 블록도.

도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 게이트 구동 IC를 도시한 블록도.

도 3은 본 발명의 실시 예에 따른 액정 표시 장치를 도시한 블록도.

< 도면의 주요 부분에 대한 부호의 설명 >

10 : 데이터 구동 IC 12 : 데이터 수신부

14 : 레지스터 16, 32 : 쉬프트 레지스터

18 : 래치부 20 : DAC부

22, 36 : 출력 버퍼부 BF : 출력 버퍼

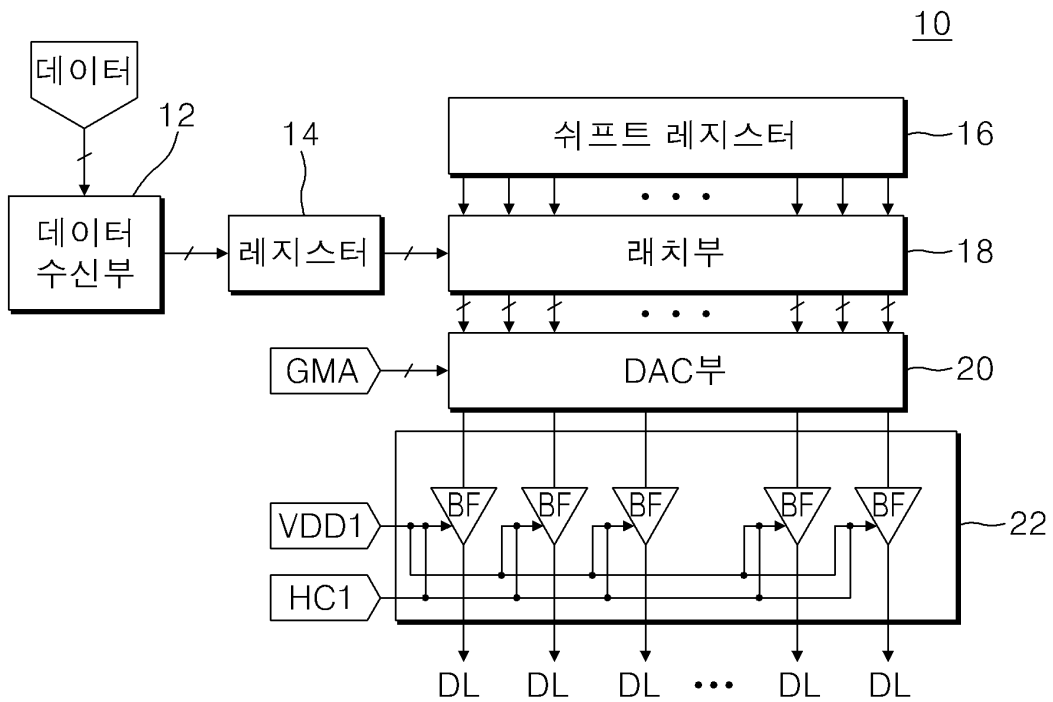
30 : 게이트 구동 IC 34 : 레벨 쉬프터부

50 : 타이밍 컨트롤러 52 : 데이터 드라이버

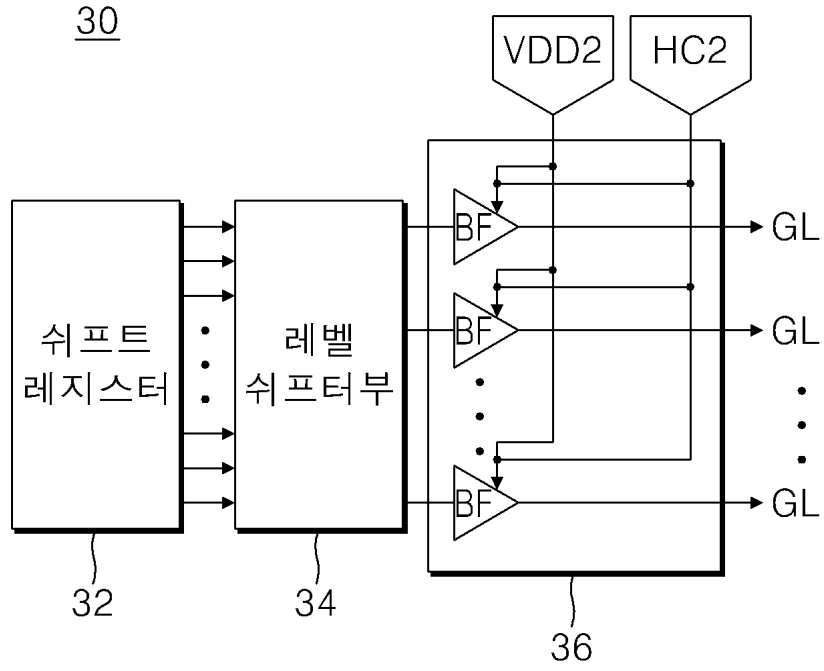
54 : 게이트 드라이버 56 : 액정 패널

도면

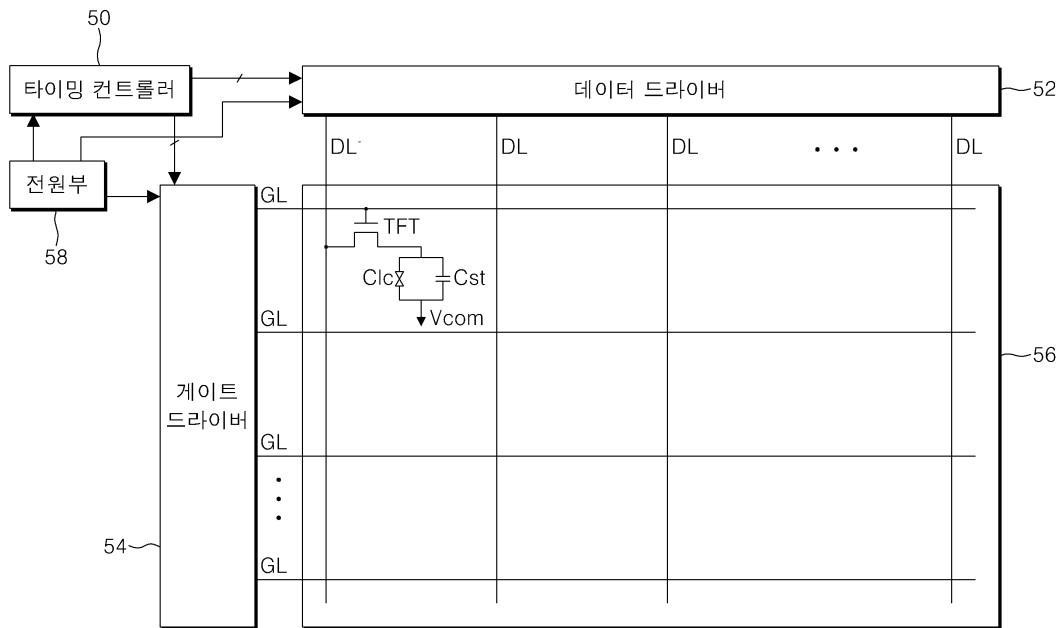
도면1



도면2



도면3



专利名称(译)	液晶显示器及其缺陷检测方法		
公开(公告)号	KR1020070046305A	公开(公告)日	2007-05-03
申请号	KR1020050102831	申请日	2005-10-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK JIN WOO 박진우 JANG HYUN MIN 장현민		
发明人	박진우 장현민		
IPC分类号	G02F1/133		
CPC分类号	G01R31/50 G02F1/1309 G02F1/13452 G02F1/136259 G02F1/136286 G02F2001/136295 G02F2202/99 G02F2203/69		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋, 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及一种提高可靠性的液晶显示器及其故障检测方法，该故障面板在其早期检测到具有断线意义的故障面板。本发明的液晶显示器的故障检测方法配备有增加其增加的电流的步骤：检测切断电流的线缺陷的步骤增加。故障检测，大电流，短路故障，断线意义，测试，可靠性。

