

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) . Int. Cl.⁷
G02F 1/1345

(11) 공개번호 10-2005-0015670
(43) 공개일자 2005년02월21일

(21) 출원번호 10-2003-0054607
(22) 출원일자 2003년08월07일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 신철상
충청남도천안시신부동221번지7/1

김현태
경상북도칠곡군석적면남율리우방신천지109동1302호

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정 표시 장치 및 이의 제조 방법

요약

본 발명은 스크라이빙(scribing) 후 브레이킹(breaking)시 하판의 노출되는 링크부 배선에 손상이 일어남을 방지하는 구조를 갖는 액정 표시 장치 및 이의 제조 방법에 관한 것으로, 본 발명의 액정 표시 장치는 본 발명의 액정 표시 장치는 하부 기판에 화소 영역을 정의하기 위하여 서로 수직한 방향으로 형성되는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선에 드라이버를 연결하기 위한 게이트 패드 및 데이터 패드와, 상기 각 게이트 패드 및 데이터 패드와 상기 게이트 배선 및 데이터 배선을 연결하는 링크 배선과, 상판의 스크라이빙/브레이킹 라인에 대응되는 상기 링크 배선에 형성되는 충격 보상용 패턴을 포함하여 구성됨을 특징으로 한다.

대표도

도 10

색인어

스크라이빙/브레이킹 라인(S/B Line: Scribing/Breaking Line), 링크, 패드, 충격 보상용 패턴

명세서

도면의 간단한 설명

도 1은 일반적인 액정 표시 장치를 나타낸 분해사시도

도 2a 및 도 2b는 일반적인 액정 표시 장치의 제조방법에 있어서, 상하 클래스 원판의 가합착 후 스크라이빙/브레이킹 공정을 나타내는 평면 사시도

도 3은 도 2a 및 도 2b의 공정 후 합착된 단일 액정 패널을 나타낸 평면 사시도

도 4는 도 3의 하판에 있어서, 하나의 드라이버에 대응되는 링크부 및 패드부를 나타낸 평면도

도 5는 도 4의 링크부 및 패드부의 중앙 및 양측의 배선을 확대하여 나타낸 도면

도 6은 종래의 다른 형태의 링크부 및 패드부의 중앙 및 양측의 배선을 나타낸 도면

도 7은 본 발명의 액정 표시 장치의 스크라이빙/브레이킹 후의 상하판의 S/B 라인을 따라 브레이킹된 단위 액정 패널을 나타낸 도면

도 8은 드라이버 외장형의 액정 패널에 있어서, 패드부와 드라이버와의 연결관계를 나타낸 도면

도 9는 드라이버 내장형의 액정 패널에 있어서, 패드부와 드라이버와의 연결관계를 나타낸 도면

도 10은 본 발명의 액정 표시 장치의 제 1 실시예에 따른 링크부를 나타낸 도면

도 11은 본 발명의 액정 표시 장치의 제 2 실시예에 따른 링크부를 나타낸 도면

*도면의 주요 부분에 대한 부호 설명

40 : 상부 기판 50 : 하부 기판

52 : 게이트 드라이버 54 : 소오스 드라이버

55 : 소오스 PCB 58 : 제 1 연결용 필름

59 : 제 2 연결용 필름 61a : 게이트 배선

61b : 게이트 링크 배선 62a : 데이터 배선

62b : 데이터 링크 배선 65 : 게이트 PCB

C : 중앙 E : 양측(예지부)

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로 특히, 스크라이빙(scribing) 후 브레이킹(breaking) 시 하판의 노출되는 링크부 배선에 손상이 일어남을 방지하는 구조를 갖는 액정 표시 장치 및 이의 제조 방법에 관한 것이다.

정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시 장치로 활용되고 있다.

그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시 장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.

이와 같은 액정 표시 장치가 일반적인 화면 표시 장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 관건이 걸려 있다고 할 수 있다.

일반적인 액정 표시 장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동 신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 일정 공간을 갖고 합착된 제 1, 제 2 유리 기판과, 상기 제 1, 제 2 유리 기판 사이에 주입된 액정층으로 구성된다.

여기서, 상기 제 1 유리 기판(TFT 어레이 기판)에는 일정 간격을 갖고 일정 방향으로 배열되는 복수개의 게이트 배선과, 상기 각 게이트 배선과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 배선과, 상기 각 게이트 배선과 데이터 배선이 교차되어 정의된 각 화소 영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 배선의 신호에 의해 스위칭되어 상기 데이터 배선의 신호를 각 화소 전극에 전달하는 복수개의 박막 트랜ジ스터가 형성된다.

그리고, 제 2 유리 기판(칼라 필터 기판)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층과, 칼라 색상을 표현하기 위한 R, G, B 칼라 필터층과 화상을 구현하기 위한 공통 전극이 형성된다.

상기 일반적인 액정 표시 장치의 구동 원리는 액정의 광학적 이방성과 분극 성질을 이용한다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자 배열의 방향을 제어 할 수 있다.

따라서, 상기 액정의 분자 배열 방향을 임의로 조절하면, 액정의 분자 배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 분자 배열 방향으로 빛이 굴절하여 화상 정보를 표현할 수 있다.

현재에는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 화소 전극이 행렬 방식으로 배열된 능동 행렬 액정 표시 장치(Active Matrix LCD)가 해상도 및 동영상 구현 능력이 우수하여 가장 주목받고 있다.

이하, 첨부된 도면을 참조하여 종래의 액정 표시 장치 및 그 제조 방법을 설명하면 다음과 같다.

도 1은 일반적인 액정 표시 장치를 나타낸 분해 사시도이다.

도 1과 같이, 일정 공간을 갖고 합착된 하부기판(1) 및 상부기판(2)과, 상기 하판(1)과 상판(2) 사이에 주입된 액정(3)으로 구성되어 있다.

보다 구체적으로 설명하면, 상기 하판(1)은 화소 영역(P)을 정의하기 위하여 일정한 간격을 갖고 일방향으로 복수개의 게이트 배선(4)이 배열되고, 상기 게이트 배선(4)에 수직한 방향으로 일정한 간격을 갖고 복수개의 데이터 배선(5)이 배열되며, 상기 각 화소 영역(P)에는 화소 전극(6)이 형성되고, 상기 각 게이트 배선(4)과 데이터 배선(5)이 교차하는 부분에는 상기 각 게이트 배선(4)의 신호에 따라 스위칭되어 상기 각 데이터 배선(5)의 데이터 신호를 각 화소 전극(6)에 인가하는 복수개의 박막 트랜지스터(T)가 형성되어 있다.

그리고 상기 상판(2)은 상기 화소 영역(P)을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층(7)과, 칼라 색상을 표현하기 위한 R, G, B 칼라 필터층(8)과, 화상을 구현하기 위한 공통 전극(9)이 형성되어 있다.

여기서, 상기 박막 트랜지스터(T)는 상기 게이트 배선(4)으로부터 돌출된 게이트 전극과, 전면에 형성된 게이트 절연막(미도시)과 상기 게이트 전극 상측의 게이트 절연막 위에 형성된 액티브층(미도시)과, 상기 데이터 배선(5)으로부터 돌출된 소오스 전극과, 상기 소오스 전극과 소정 간격 이격된 드레인 전극을 구비하여 구성된다.

상기 화소 전극(6)은 상기 드레인 전극과 콘택되어 상기 박막 트랜지스터(T)의 구동에 의해 신호를 인가받아 온-오프된다. 여기서, 상기 화소 전극(6)은 인듐 주석 산화물(ITO : Indium Tin Oxide)과 같이, 빛의 투과율이 비교적 뛰어난 투명 도전성 금속을 사용한다.

이하, 도 1 내지 도 3을 참조하여 종래의 액정 표시 장치의 제조방법을 설명하면 다음과 같다.

도 2a 및 도 2b는 일반적인 액정 표시 장치의 제조방법에 있어서, 상하 글래스 원판의 가합착 후 스크라이빙/브레이킹 공정을 나타내는 평면 사시도이며, 도 3은 도 2a 및 도 2b의 공정 후 합착된 단일 액정 패널을 나타낸 평면 사시도이다.

종래의 액정 표시 장치의 제조 방법은 먼저, 복수개의 액정 패널이 형성될 글래스 원판을 준비한다. 이 때, 각각 하판(1)이 형성될 하부 글래스 원판(도 2a 및 도 2b의 1a 참조)과, 상판(2)이 형성될 상부 글래스 원판(도 2a 및 도 2b의 2a 참조)을 준비한다.

이어, 상하부 글래스 원판(2a, 1a) 각각에 대해, 도 1에 도시된 바와 같이, 상판(2) 및 하판(1)의 해당되는 구조물인 칼라 필터 어레이와, 박막 트랜지스터 어레이를 형성한다.

즉, 하부 글래스 원판(1a)에 대해서는, 금속을 전면 증착하고 이를 패터닝하여 일방향으로 형성된 게이트 배선(4) 및 상기 게이트 배선(4)에서 돌출된 게이트 전극을 형성한다.

이어, 상기 게이트 배선(4) 포함하는 하부 글래스 원판(1a) 전면에 게이트 절연층(미도시)을 형성한다.

이어, 상기 게이트 전극 상측의 상기 게이트 절연층 위에는 상기 게이트 전극에 오버랩되도록 섬모양의 반도체층(미도시)을 형성한다.

이어, 상기 게이트 배선(4)과 수직한 방향으로 데이터 배선(5)을 형성하고, 동일 공정에서 상기 반도체층 양측에 오버랩되도록 소오스/드레인 전극을 형성한다. 여기서, 상기 소오스 전극은 상기 데이터 배선(5)으로부터 돌출시켜 형성하며, 상기 드레인 전극은 상기 소오스 전극에서 소정 간격 이격하여 형성된다.

이어, 상기 소오스/드레인 전극을 포함하는 하부 글래스 원판(1a) 전면에 보호막(미도시)을 형성한다.

이어, 상기 보호막을 선택적으로 제거하여, 상기 드레인 전극의 소정 부분이 노출되도록 콘택 홀을 형성한 후, 투명 전도성 금속을 전면 증착하고, 이를 패터닝하여 상기 드레인 전극과 전기적으로 연결되도록 각 화소 영역에 화소 전극(6)을 형성한다.

상기 하부 글래스 원판(1a)과 대향하는 상부 글래스 원판(2a) 상의 제조 공정은 다음과 같이 이루어진다.

하부 클래스 원판(1a)의 기판(10)에 대향하는 상부 클래스 원판(2a) 상에는 상기 화소 영역(P)을 제외한 부분에 대응되도록 빛을 차단하기 위한 블랙 매트릭스층(7)을 전면에 형성한다.

이어, 상기 블랙 매트릭스층(7) 사이의 각 화소영역(P)에 칼라필터층(8)을 형성한다.

이어, 상기 칼라필터층(8)을 포함한 전면에 공통전극(9)을 형성한다.

이와 같이, 상기 상하부 클래스 원판(2a, 1a) 각각의 공정을 완료한 후, 이어, 상기 하부 클래스 원판(1a) 및 상부 클래스 원판(2a)의 어느 하나의 클래스 원판에 각 단위 패널에 해당하는 셀 패턴(미도시)을 인쇄하고, 나머지 하나의 클래스 원판에 스페이서를 산포시킨다.

도 2a와 같이, 상기 상하부 클래스 원판(2a, 1a) 사이의 셀 패턴이 접착되도록 일정 압력과 온도를 가하여 합착한다. 이 때, 상기 셀 패턴 내부의 상하부 클래스 원판(2a, 1a)은 액정 셀 갭(cell gap)만큼 이격되어 있다.

이어, 상기 하부 클래스 원판(2a, 1a)이 위쪽으로 향하도록 위치시킨 후, 유리를 스크라이빙할 수 있는 도구를 이용하여 상기 하부 클래스 원판(1a)의 배면에 하판(1)에 해당되는 단위 패널의 규격으로 스크라이빙(scribing)한다.

도 2b와 같이, 가합착된 상하부 클래스 원판(2a, 1a)을 뒤집어서 상부 클래스 원판(2a)이 위쪽으로 향하도록 위치시킨 후, 유리를 스크라이빙할 수 있는 도구를 이용하여 상기 상부 클래스 원판(2a)의 배면에서 상판(2)이 형성되는 단위 패널의 규격으로 스크라이빙한 후, 상하부 클래스 원판(2a, 1a)의 S/B 라인(S/B Line : Scribing/Breaking Line)을 따라 브레이킹한다.

이 때, S/B 라인은 하부 클래스 원판(1a)에 비해 상부 클래스 원판(2a)에서 보다 안쪽으로 형성되는데, 이는 하판(1) 측에 게이트 배선을 구동시키는 게이트 드라이버와 데이터 배선을 구동시키는 소오스 드라이버를 형성시킬 위치가 요구되기 때문이다.

이어, 상하판(2, 1) 사이의 액정 주입구를 통해 액정을 주입한다.

이 때, 액정 주입 방법은 상기 씨일재에 의해 합착된 두 유리 기판 사이를 진공상태를 유지하여 액정액에 상기 액정 주입구가 잡기도록 하면 삼투압 현상에 의해 액정이 두 유리 기판 사이에 주입되도록 하는 것이다. 이와 같이 액정이 주입되면 상기 액정 주입구를 밀봉 재로 밀봉하면 된다.

따라서, 도 2b 및 도 3과 같이, 액정 패널의 하판(1)에 형성된 부위에는 게이트 패드부와 상기 게이트 패드부에 연결된 링크부가 상기 상판(2)으로부터 일부 노출되게 된다. 마찬가지로, 데이터 패드부와 데이터 패드부에 연결된 링크부도 상판으로부터 일부 노출되어 있다.

도 4는 도 3의 하판에 있어서, 하나의 게이트 또는 데이터 드라이버에 대응되는 링크부 및 패드부를 나타낸 평면도이며, 도 5는 도 4의 링크부 및 패드부의 중앙 및 양측의 배선을 확대하여 나타낸 도면이다.

도 4와 같이, 화소부의 복수개의 게이트 배선(14a 또는 24a) 및 복수개의 데이터 배선(14a 또는 24a)은 각각의 링크부의 링크 배선(14b 또는 24b)을 걸쳐 각각 게이트 패드와 데이터 패드의 배선(14c 또는 24c)로 연장되어 형성된다. 이 때, 화소부에 비해 패드부는 드라이버가 형성되는 부위로, 드라이버가 화소부에 비해 상대적으로 작은 폭으로 형성되기 때문에, 패드부에 형성되는 배선(14c 또는 24c)의 패턴은 화소부의 배선(14a 또는 24a) 패턴에 비해 상대적으로 작은 배선 간 피치(pitch)를 갖도록 형성된다.

이 때, 상기 게이트 또는 데이터 드라이버는, 외부에 별도의 외장형 드라이버로 복수개의 드라이브 IC 형태로 형성되어 별도의 연결용 필름(예를 들어 TCP)에 의해 상기 게이트 패드부나 데이터 패드부에 연결되었다. 또는 상기 하판의 패드부에 직접 형성되는 내장형으로 형성되기도 한다.

상기 별도의 외장형 드라이버를 구비할 경우, 패드부와 드라이버의 연결은 액정 패널의 제조 공정을 완료한 후, 진행한다. 이에 반해, 내장형 드라이버를 구비할 경우는 하판의 화소부에 형성된 박막 트랜지스터 어레이 형성 공정과 동일 공정에서 드라이버를 형성한다.

도 5와 같이, 드라이버(미도시)와 패드가 연결될 때, 링크부의 형성되는 배선(14)은 화소부로부터 각각의 배선(14)이 패드부에 도달하는 최단 길이를 따라 형성된다. 따라서, 링크부에 형성되는 배선(14) 중 상기 드라이버의 양측(E)에 대응되도록 형성된 부위와 상기 드라이버의 중앙(C)에 대응되도록 형성된 부위의 길이 차이가 발생한다. 이와 같은 길이 차는 각 배선(14)간의 저항 차를 발생시키며, 따라서, 각각의 드라이버를 통해 화소부의 게이트 배선 및 데이터 배선과 같은 배선(14)들로 인가되는 신호들의 차를 갖게 한다.

이러한 신호들의 차는 각 배선(14) 간 저항 차는 중앙(C) 부위에 비해 양측(E)에 대응되는 화소가 흐릿하게 보이는 딤(deem) 불량을 초래하므로, 이를 방지하기 위해 배선간의 길이를 동일하게 형성하는 방안이 고려되었으며, 이를 도 6을 통해 설명한다.

도 6은 종래의 다른 형태의 링크부 및 패드부의 중앙 및 양측의 배선을 나타낸 도면이다.

도 6과 같이, 종래의 다른 형태의 링크부 및 패드부는 링크부에 형성된 각 배선(24)의 길이를 동일하게 하기 위해, 링크부의 중앙(C) 부위에 위치한 배선의 패턴을 지그재그 패턴으로 형성하여 링크부 양측(E) 부위의 길이와 동일하게 형성한다.

그런데, 현재 고해상도화로 진행하면서, 동일한 면적의 패널에 대해 보다 많은 수의 배선이 형성되는 방향으로 액정 패널이 제조됨으로 각 배선 간 간격이 좁아지게 되고, 또한, 각 배선의 폭 또한 좁아지는 추세이다.

도 5 및 도 6과 같이, 링크부의 소정 부위에 상판의 S/B 라인이 걸리게 되는데, 이 부위의 배선(14 또는 24)은 스크라이빙 및 브레이킹 공정시 크랙이 발생하거나 깨지는 현상이 발생한다. 특히, 도 6과 같이, 지그재그 패턴으로 배선(24)간 간격이 작고 좁으로 형성된 배선(24)일수록 이러한 현상은 심화된다.

발명이 이루고자 하는 기술적 과제

상기와 같은 종래의 액정 표시 장치 및 이의 제조 방법은 다음과 같은 문제점이 있다.

화소부로부터 패드부로 복수개의 배선이 연장되어 형성될 때, 화소부와 패드부를 연결하는 링크부에 있어서, 각각의 배선이 갖는 화소부와 패드부간의 간격에 관계없이 일자 패턴으로 형성할 때는 각 배선은 그 길이 차만큼 저항 차를 가지며, 이는 드라이버로부터 패드부를 통해 각 배선의 인가되는 신호 값의 차이를 갖게 한다.

이러한 신호 값의 차이를 보상하기 위해 상대적으로 화소부와 패드부간의 사이에서 갖는 최단 길이가 짧은 링크부에서 배선의 패턴을 지그재그 패턴으로 형성하는 방법이 제안되었으나, 이 경우, 상부 S/B 라인에 대응되는 링크부 부위의 배선이 깨지거나 크랙(crack)이 발생되어, 패드 오른 불량을 발생시키며 신호 전달이 정상적으로 이루어지지 않게 되고, 상기 끊어진 부분과 연결된 패널의 배선상의 화소 또한, 정상적인 구동이 이루어지지 않는 문제점을 유발하게 되었다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 스크라이빙(scribing) 후 브레이킹(breaking) 시 하판의 노출되는 링크부 배선에 손상이 일어남을 방지하는 구조를 갖는 액정 표시 장치 및 이의 제조 방법을 제공하는데, 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 액정 표시 장치는 하부 기판에 화소 영역을 정의하기 위하여 서로 수직한 방향으로 형성되는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선에 드라이버를 연결하기 위한 게이트 패드 및 데이터 패드와, 상기 각 게이트 패드 및 데이터 패드와 상기 게이트 배선 및 데이터 배선을 연결하는 링크 배선과, 상판의 스크라이빙/브레이킹 라인에 대응되는 상기 링크 배선에 형성되는 충격 보상용 패턴을 포함하여 구성됨에 그 특징이 있다.

상기 충격 보상용 패턴은 상판 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 폭이 다른 부분의 폭보다 더 넓게 형성된다.

상기 충격 보상용 패턴은 상기 상판의 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 상부에 더미 패턴으로 형성된다.

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선과 동일층에 형성된다.

상기 더미 패턴은 데이터 배선과 동일 물질이다.

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선의 상부에 형성되는 화소 전극과 동일층에 형성된다.

상기 더미 패턴은 상기 화소 전극과 동일 물질이다.

상기 링크 배선은 상기 화소부에서 상기 패드부로 최단 길이를 따라 복수개 형성되며, 상대적으로 짧은 최단 길이를 지나는 링크 배선을 지그재그 패턴으로 형성시켜 각 링크 배선의 길이를 동일 길이로 한다.

또한, 동일한 목적을 달성하기 위한 본 발명의 액정 표시 장치의 제조 방법은 게이트 패드를 포함한 게이트 배선을 형성하는 공정 또는 데이터 패드를 포함한 데이터 배선을 형성하는 공정과 동시에 상판의 스크라이빙/브레이킹 라인에 대응되는 게이트 패드와 게이트 배선간의 링크 배선 또는 데이터 패드와 데이터 패드간의 링크 배선에 충격 보상용 패턴을 형성함에 그 특징이 있다.

상기 충격 보상용 패턴은 상판 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 폭을 다른 부분의 폭보다 더 넓게 형성한다.

상기 충격 보상용 패턴은 상기 상판의 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 상부에 더미 패턴으로 형성한다.

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선과 동일층에 형성한다.

상기 더미 패턴은 데이터 배선과 동일 물질이다.

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선의 상부에 형성되는 화소 전극과 동일층에 형성한다.

상기 더미 패턴은 상기 화소 전극과 동일 물질이다.

상기 링크 배선은 상기 화소부에서 상기 패드부로 최단 길이를 따라 복수개 형성되며, 상대적으로 짧은 최단 길이를 지나는 링크 배선을 지그재그 패턴으로 형성시켜 각 링크 배선의 길이를 동일 길이로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 액정 표시 장치 및 이의 제조 방법을 상세히 설명하면 다음과 같다.

도 7은 본 발명의 액정 표시 장치의 스크라이빙/브레이킹 후의 상하판의 S/B라인을 따라 브레이킹된 단위 액정 패널을 나타낸 도면이다.

도 7과 같이, 본 발명의 액정 표시 장치는 액정 패널의 하판(50)은 상판(40)에 비해 상대적으로 마진을 크게 하여 형성되는데, 브레이킹 완료 후, 상판(40)에 비해 마진을 갖고 더 크게 형성된 하판(50)의 부위에는 게이트 드라이버(미도시)와 연결되는 게이트 패드부(G) 및 게이트 링크부의 일부와, 소오스 드라이버(미도시)에 전기적으로 연결되는 데이터 패드부(S) 및 데이터 링크의 일부가 노출된다. 즉, 상기 상판(40)의 S/B 라인이 상기 하판(50)의 링크부의 소정 부위의 배선을 가로지르게 된다.

이하, 이러한 링크부 및 패드부의 구조를 드라이버의 형태에 따라 살펴본다.

도 8은 드라이버 외장형의 액정 패널에 있어서, 패드부와 드라이버와의 연결관계를 나타낸 도면이다.

도 8과 같이, 드라이버 외장형의 액정 패널은 TAB(Tape Automated Bonding) 등의 방법으로 드라이버를 구성하는 것으로, 드라이버 IC 형태의 게이트 드라이버(52)를 TCP와 같은 제 2 연결용 필름(59)을 통해 일측을 외부의 게이트 PCB(65)와 연결시키며 타측을 게이트 패드부(상기 제 2 연결용 필름(59)이 하판(50)에 접촉된 부위)와 연결시킨다. 그리고, 소오스 드라이버(54)를 TCP 필름과 같은 제 1 연결용 필름(58)을 통해 일측을 외부의 소오스 PCB(55)와 연결시키며, 타측을 소오스 패드부(상기 제 1 연결용 필름(58)이 하판(50)에 접촉된 부위)로 연결시킨다.

여기서, G는 게이트 패드부 및 상기 게이트 패드부에 연결되는 게이트 링크부를 나타내며, S는 소오스 패드부 및 상기 소오스 패드부에 연결되는 데이터 링크부를 나타낸다.

이와 같은 드라이버 외장형의 경우, 상기 드라이버로 수 백개의 배선을 하나의 군으로 묶어 신호를 인가하는 드라이브 IC가 이용된다. 상기 각 드라이버(52, 54)는 외부의 게이트 PCB(65), 소오스 PCB(55)로부터 신호를 제어받아, 각각의 제 1, 제 2 연결용 필름(59, 58)에 연결된 게이트 패드부와 소오스 패드부에 각 배선에 해당되는 신호를 인가하게 된다.

여기서, 게이트 배선(61a)들은 상기 화소부(접선 표시 부위)에서 연장되어 링크부의 게이트 링크 배선(61b)을 통해 게이트 패드부(G)로 인가되고 있다.

그리고, 데이터 배선(62a)들은 상기 화소부(접선 표시 부위)에서 연장되어 링크부의 데이터 링크 배선(62b)을 통해 소오스 패드부(S)로 인가되고 있다.

이러한 외장형의 드라이버는 액정 패널 내에 형성되는 박막 트랜지스터의 반도체층이 비정질형일 경우 주로 이용하는 방식이다.

도 9는 드라이버 내장형의 액정 패널에 있어서, 패드부와 드라이버와의 연결관계를 나타낸 도면이다.

도 9와 같이, 드라이버 내장형의 액정 패널은, LOG A(Log On Glass A)나 LOG B(Log On Glass B) 등의 드라이버가 패널 내 비화소부(접선 표시 부위 외곽)에 형성되는 것으로, 게이트 드라이버(52) 및 소오스 드라이버(54)는 각각 액정 패널 내부의 게이트 패드부와 소오스 패드부에 형성되며, 상기 게이트 드라이버(52) 및 소오스 드라이버(54)는 화소에 형성되는 박막 트랜지스터 형성 공정과 동일한 공정에서 형성하여 이루어진다.

드라이버 외장형의 액정 패널과 마찬가지로, 액정 패널에서, 화소부의 게이트 배선(61a)들은 상기 화소부(접선 표시 부위)에서 연장되어 게이트 링크 배선(61b)을 통해 게이트 패드부로 인가되고 있다. 그리고, 화소부의 데이터 배선(62a)들은 상기 화소부(접선 표시 부위)에서 연장되어 데이터 링크 배선(62b)을 통해 소오스 패드부로 인가되고 있다.

이러한 드라이버 내장형은 액정 패널에 형성되는 박막 트랜지스터의 반도체층이 폴리 실리콘형일 때 가능하다.

또한, 상기 박막 트랜지스터의 반도체층이 폴리 실리콘형일 때, 도시된 LOG A 나 LOG B 형 외에 게이트 드라이버(52)만 내장형으로 형성되고, 보다 복잡한 구조의 소오스 드라이버(54)는 외부에 형성된 형태도 구현 가능하다.

한편, 드라이버 외장형이나, 드라이버 내장형 모두 패드부의 배선(도면에서는, 드라이버 또는 연결용 펄름에 가려짐)은 화소부(점선 표시 부위)의 게이트 배선(61a) 또는 데이터 배선(62a)이 복수개의 링크 배선(61b, 62b)의 형태로 링크부를 통과하여 인가되는데, 이 경우 패드부에 대응되는 드라이버들(52, 54)이 갖는 폭이 상대적으로 화소부에 형성된 게이트 배선(61a) 또는 데이터 배선(62a) 폭에 비해 작기 때문에, 상기 링크부의 링크 배선(61a, 62b)은 드라이버(52, 54)의 양측부에 대응되는 부위(E)와 중앙부에 대응되는 부위(C)에서 그 최단 길이가 다르게 된다.

따라서, 링크부를 통과하는 복수개의 배선을 동일 저항 수준으로 맞추기 위해, 상기 링크부는 상기 드라이버(52, 54) 양측부에 대응되는 부위(E)에 비해 중앙부에 대응되는 부위(C)의 링크 배선(61a, 62b)을 지그재그(Zig-Zag) 형태로 형성하여 링크부를 지나는 복수개의 링크 배선(61b, 62b)의 길이가 거의 동일 길이를 갖도록 형성한다.

이 때, 복수개의 링크 배선(61b, 62b)은 상기 화소부(점선 표시 부위)로부터 패드부와의 사이에서 최단 길이를 따라 형성되는데, 최단 길이가 큰 쪽에서 작은 쪽으로 갈수록(드라이버 양측부에 대응되는 부위에서 중앙부에 대응되는 부위로 갈수록) 패턴의 지그재그 정도는 더 크게 하여 링크 배선(61b 또는 62b)의 길이를 거의 동일 수준으로 맞춘다.

도 8 및 도 9와 같이, 드라이버 형성 부위의 고려로 인해 상판(40)이 하판(50)에 비해 작게 형성되는데, 두 기판(40, 50)의 면적의 차가 일어나는 부위인 패드부 및 링크부의 일부의 배선이 노출되게 된다. 특히, 상하판(40, 50)의 S/B 라인을 따라 스크라이빙 및 브레이킹하는 공정에서 상판(40)의 S/B 라인이 지나가는 부위에 노출된 하판(50)의 링크 배선에서 크랙(crack)이 발생할 우려가 있으므로, 이에 대한 방지책이 요구된다.

이하, 상판(50)의 S/B 라인에 대응되는 링크 배선(61b 또는 62b)의 상판부에 충격 보상용 패턴을 형성하여 크랙 발생이 방지된 구조가 형성된 본 발명의 액정 표시 장치에 대해 설명한다.

도 10은 본 발명의 액정 표시 장치의 제 1 실시예에 따른 링크부를 나타낸 도면이다.

도 10과 같이, 본 발명의 액정 표시 장치의 제 1 실시예에 따른 링크부는 상판의 S/B 라인과 대응되는 게이트 링크 배선(61b) 또는 데이터 링크 배선(62b)부위 소정 부위에 크랙(crack)이나 배선의 깨짐 현상을 방지하기 위해, 즉, 브레이킹(breaking)시 충격 보상을 위해 상기 상판(40)의 S/B 라인에 대응되는 링크부의 게이트 링크 배선(61b) 또는 데이터 링크 배선(62b)의 폭을 타 부위에 비해 늘려 형성한다. 이 때, 늘리는 방향은 배선의 진행 방향과 수직한 방향으로 상판(40)의 S/B라인에 대응되는 부위의 배선 폭이 링크부의 타부위에 비해 늘어나도록 한다.

여기서는 충격 보상용 패턴이 상기 게이트 배선(61) 또는 데이터 배선(62)의 링크인 경우, 각각 게이트 링크 배선(61b) 또는 데이터 링크 배선(62b)과 일체형으로 형성된 것이다.

도 11은 본 발명의 액정 표시 장치의 제 2 실시예에 따른 링크부를 나타낸 도면이다.

도 11과 같이, 본 발명의 액정 표시 장치의 제 2 실시예에 따른 링크부는 상기 상판의 S/B 라인과 대응하는 링크부의 소정 부위에, 더미용 배선 패턴(62d)을 형성하여 이루어진다.

이 때, 상기 더미용 배선 패턴(62d)은, 그 자신은 배선으로 기능하지 않고, 단지 그 자신의 하부의 링크 배선(61b)의 충격을 보호하는데 이용된다.

도 11에 도시된 바와 같이, 상기 더미용 배선 패턴(62d)은 보호하고자 하는 배선이 게이트 링크 배선(61b)일 경우, 화소부(점선 표시 부위)의 데이터 배선(62a) 또는 화소 전극(미도시)과 동일 금속을 패터닝하여 상기 데이터 배선(62a) 또는 화소 전극과 동일층에 형성할 수 있으며, 도시하지 않았지만, 보호하고자 하는 배선이 데이터 링크 배선일 경우, 화소 전극 물질을 패터닝하여 화소 전극과 동일층에 형성할 수 있다.

여기서는 보호하고자 하는 배선을 위해 상기 별도의 더미 배선 패턴이 충격 보상용 패턴으로 이용된다.

제 2 실시예의 경우, 더미 배선 패턴을 충격 방지용으로 형성하여 두었기 때문에 S/B라인을 따라 브레이킹 공정시 일차적으로 외부에 노출된 상기 더미 배선 패턴이 충격을 받기 때문에 보다 링크부 또는 패드부의 배선 패턴이 안정화된다.

상기 제 1 실시예의 링크부에 해당되는 부위의 배선의 폭을 키우는 방법이나, 제 2 실시예의 링크부의 해당되는 부위에 더미용 배선 패턴을 형성하는 방법은 모두 게이트 배선, 데이터 배선 또는 화소 전극 등의 형성 공정에서 링크부에 대응되는 마스크의 패턴을 달리하여 이루어질 수 있는 방법으로 별도의 장치나 재료를 요구하지 않고, 마스크의 패턴만을 변경하여 구현할 수 있는 방법이다.

발명의 효과

상기와 같은 본 발명의 액정 표시 장치 및 이의 제조 방법은 다음과 같은 효과가 있다.

드라이버(구동 회로)가 형성되는 부위를 고려하여 하판이 상판에 비해 보다 큰 마진을 갖고 형성되는데, 상판 S/B라인에 대응되는 하판의 링크부의 부위를 지나가는 배선의 폭을 확장하거나, 보호하고자 하는 패턴의 상부에 더미 패

턴을 더 형성함으로써 브레이킹시 노출된 하판에 발생하는 충격을 완화시켜, 상기 링크부 배선에 크랙이 발생하거나 깨지는 현상을 방지할 수 있다. 따라서, 크랙으로 인한 패드 오른 불량을 예방할 수 있게 된다.

또한, 본 발명은 충격 보상용 패턴을 위해 별도의 공정이 요구되지 않고, 게이트 배선 또는 데이터 배선 형성 공정을 위한 마스크를 변경하는 것으로 구현 가능하다.

(57) 청구의 범위

청구항 1.

하부 기판에 화소 영역을 정의하기 위하여 서로 수직한 방향으로 형성되는 게이트 배선 및 데이터 배선;

상기 게이트 배선 및 데이터 배선에 드라이버를 연결하기 위한 게이트 패드 및 데이터 패드;

상기 각 게이트 패드 및 데이터 패드와 상기 게이트 배선 및 데이터 배선을 연결하는 링크 배선;

상판의 스크라이빙/브레이킹 라인에 대응되는 상기 링크 배선에 형성되는 충격 보상용 패턴을 포함하여 구성됨을 특징으로 하는 액정 표시 장치.

청구항 2.

제 1항에 있어서,

상기 충격 보상용 패턴은 상판 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 폭이 다른 부분의 폭보다 더 넓게 형성됨을 특징으로 하는 액정 표시 장치.

청구항 3.

제 1항에 있어서,

상기 충격 보상용 패턴은 상기 상판의 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 상부에 더미 패턴으로 형성됨을 특징으로 하는 액정 표시 장치.

청구항 4.

제 3항에 있어서,

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선과 동일층에 형성됨을 특징으로 하는 액정 표시 장치.

청구항 5.

제 4항에 있어서,

상기 더미 패턴은 데이터 배선과 동일 물질임을 특징으로 하는 액정 표시 장치.

청구항 6.

제 3항에 있어서,

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선의 상부에 형성되는 화소 전극과 동일층에 형성됨을 특징으로 하는 액정 표시 장치.

청구항 7.

제 6항에 있어서,

상기 더미 패턴은 상기 화소 전극과 동일 물질임을 특징으로 하는 액정 표시 장치.

청구항 8.

제 1항에 있어서,

상기 링크 배선은 상기 화소부에서 상기 패드부로 최단 길이를 따라 복수개 형성되며, 상대적으로 짧은 최단 길이를 지나는 링크 배선을 지그재그 패턴으로 형성시켜 각 링크 배선의 길이를 동일 길이로 함을 특징으로 하는 액정 표시 장치.

청구항 9.

게이트 패드를 포함한 게이트 배선을 형성하는 공정 또는 데이터 패드를 포함한 데이터 배선을 형성하는 공정과 동시에 상판의 스크라이빙/브레이킹 라인에 대응되는 게이트 패드와 게이트 배선간의 링크 배선 또는 데이터 패드와 데이터 패드간의 링크 배선에 충격 보상용 패턴을 형성함을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 10.

제 9항에 있어서,

상기 충격 보상용 패턴은 상판 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 폭을 다른 부분의 폭보다 더 넓게 형성함을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 11.

제 9항에 있어서,

상기 충격 보상용 패턴은 상기 상판의 스크라이빙/브레이킹 라인에 대응되는 링크 배선의 상부에 더미 패턴으로 형성함을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 12.

제 11항에 있어서,

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선과 동일층에 형성함을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 13.

제 12항에 있어서,

상기 더미 패턴은 데이터 배선과 동일 물질임을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 14.

제 11항에 있어서,

상기 링크 배선이 상기 게이트 패드의 게이트 배선을 연결하는 링크 배선일 경우, 상기 더미 패턴은 상기 데이터 배선의 상부에 형성되는 화소 전극과 동일층에 형성함을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 15.

제 14항에 있어서,

상기 더미 패턴은 상기 화소 전극과 동일 물질임을 특징으로 하는 액정 표시 장치의 제조 방법.

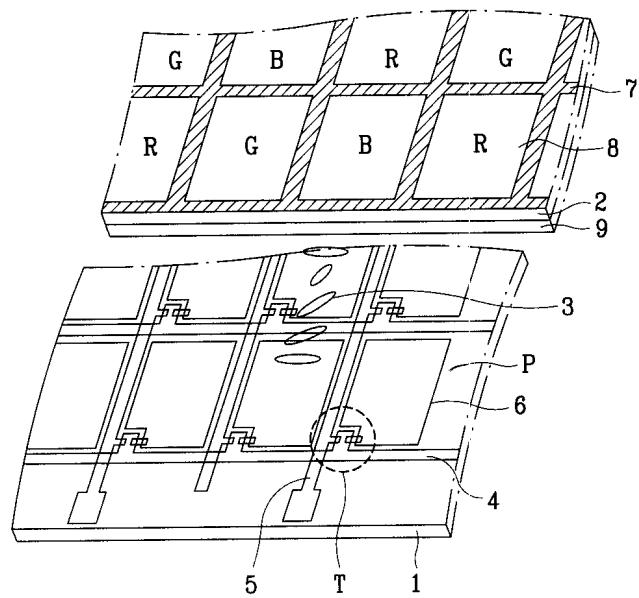
청구항 16.

제 9항에 있어서,

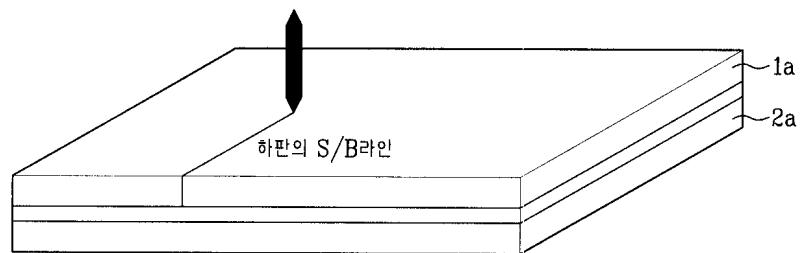
상기 링크 배선은 상기 화소부에서 상기 패드부로 최단 길이를 따라 복수개 형성되며, 상대적으로 짧은 최단 길이를 지나는 링크 배선을 지그재그 패턴으로 형성시켜 각 링크 배선의 길이를 동일 길이로 함을 특징으로 하는 액정 표시 장치의 제조 방법.

도면

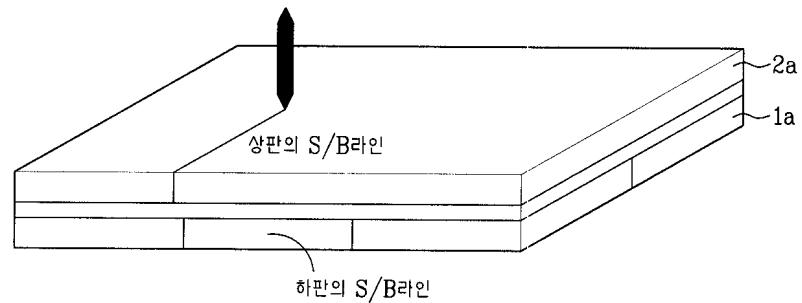
도면1



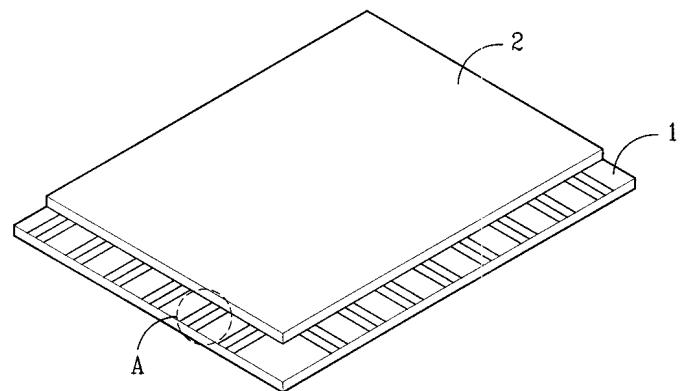
도면2a



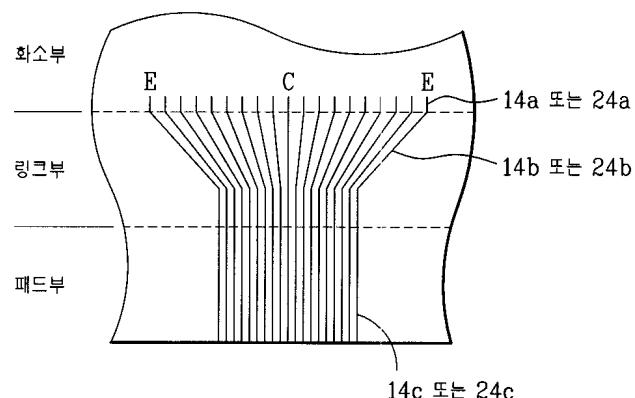
도면2b



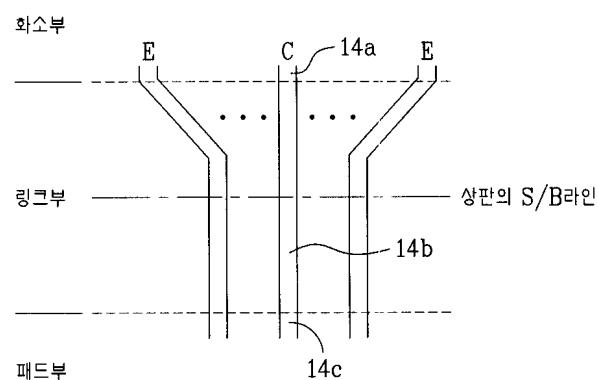
도면3



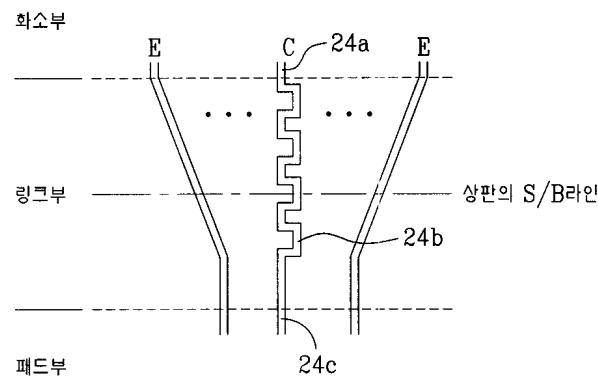
도면4



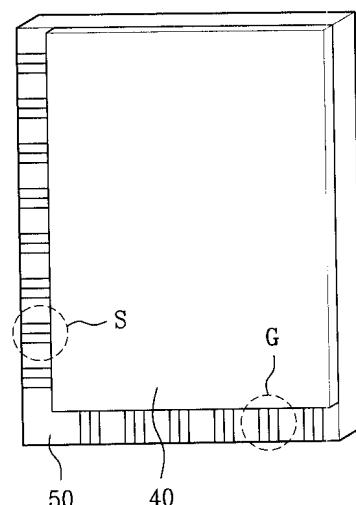
도면5



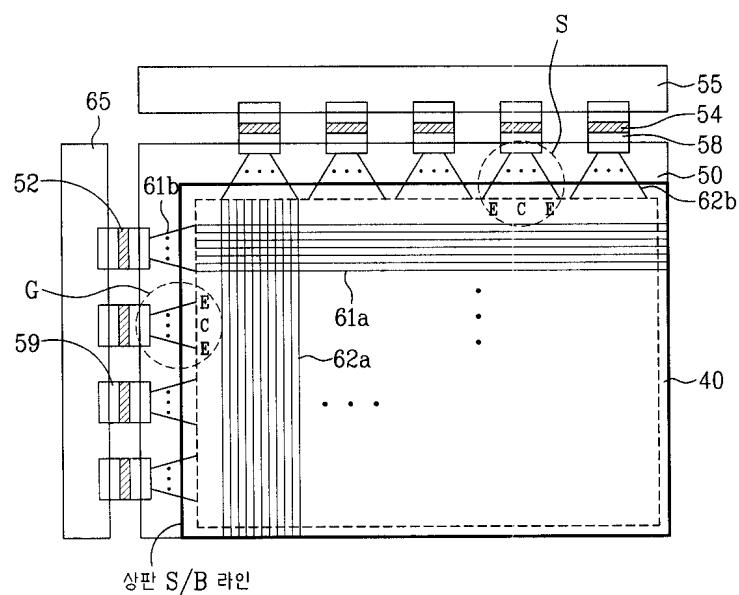
도면6



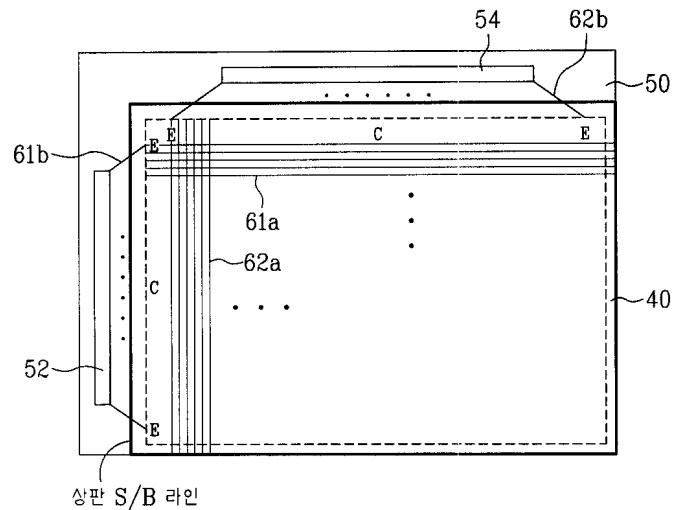
도면7



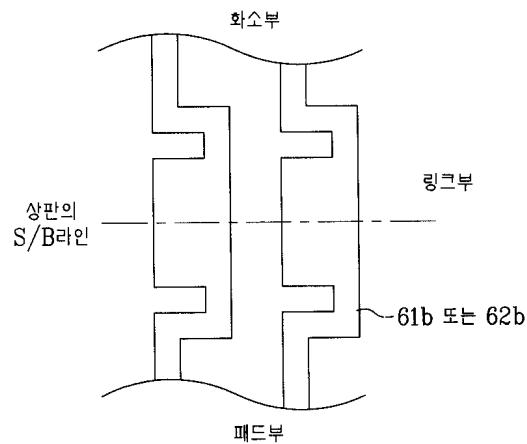
도면8



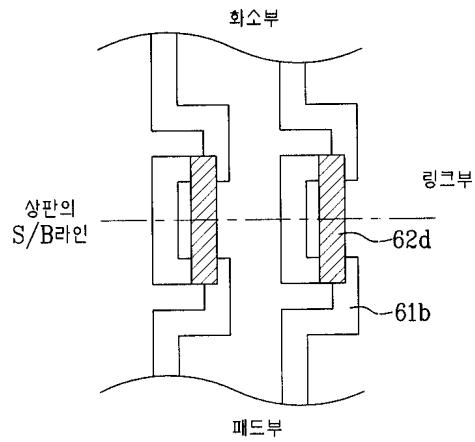
도면9



도면10



도면11



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020050015670A	公开(公告)日	2005-02-21
申请号	KR1020030054607	申请日	2003-08-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SHIN CHULSANG 신철상 KIM HYUNTAE 김현태		
发明人	신철상 김현태		
IPC分类号	G02F1/1345		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

断裂后，本发明的划线（划线）（断裂）的指导下进行的液晶显示装置及其制造方法，具有用于防止这种情况发生时向链路损坏的结构，该互连部分在所述下面板中，本发明的液晶显示装置暴露形成的方向上本发明和栅极焊盘和用于连接驱动器到栅极布线和数据布线和栅极布线和数据布线的数据焊盘的液晶显示装置的相互垂直，以限定所述下基板上的像素区域，其中其特征在于，构造包括形成在对应于该链接线的断裂线，并用于连接所述栅极布线和数据布线，并且每个栅极焊盘的和数据焊盘顶板链路布线图案的划刻器/冲击补偿。10指教方面划线/断线（S/B线），链接，垫，冲击补偿模式

