



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2008년07월30일  
(11) 등록번호 10-0849097  
(24) 등록일자 2008년07월23일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2001-0004544  
(22) 출원일자 2001년01월31일  
심사청구일자 2006년01월03일  
(65) 공개번호 10-2002-0063985  
(43) 공개일자 2002년08월07일

(56) 선행기술조사문헌

JP05323370 A\*  
KR1019990052286 A\*  
KR1020000067117 A\*  
KR1020010004603 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

권극상  
경상북도구미시황상동화진금봉아파트202-805호  
박성일  
경기도안양시동안구호계동1108-8

(74) 대리인

특허법인로얄

전체 청구항 수 : 총 1 항

심사관 : 윤성주

**(54) 액정표시장치**

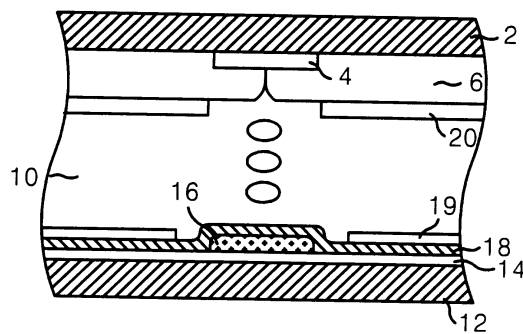
**(57) 요약**

본 발명은 라인지연량을 감소시킬 수 있는 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 상호 직교하는 신호배선들의 교차부에 위치하는 박막트랜지스터, 상기 신호배선들 사이의 셀영역에 위치하여 상기 박막트랜지스터에 의해 데이터가 공급되는 화소전극들이 형성된 하부기판과; 상기 하부기판과 대면되어 패터닝되며 외부로부터 공통전압이 공급되는 공통전극들을 가지는 상부기판과; 상기 상하부기판 사이에 주입된 액정을 구비하고; 상기 공통전극은 상기 화소전극들 각각에만 중첩되는 제1 공통전극패턴들과, 상기 제1 공통전극패턴들을 접속시키기 위한 라인형태의 제2 공통전극패턴을 포함한다.

본 발명에 의하면, 공통전극을 패터닝하여 신호배선과의 액정에 의한 캐패시턴스를 최소화함으로써 라인지연량을 감소시켜 화질을 향상시킬 수 있게 된다.

**대표도** - 도2



**특허청구의 범위**

**청구항 1**

삭제

**청구항 2**

삭제

**청구항 3**

상호 직교하는 신호배선들의 교차부에 위치하는 박막트랜지스터, 상기 신호배선들 사이의 셀영역에 위치하여 상기 박막트랜지스터에 의해 데이터가 공급되는 화소전극들이 형성된 하부기판과;

상기 하부기판과 대면되어 패터닝되며 외부로부터 공통전압이 공급되는 공통전극들을 가지는 상부기판과;

상기 상하부기판 사이에 주입된 액정을 구비하고;

상기 공통전극은 상기 화소전극들 각각에만 중첩되는 제1 공통전극패턴들과, 상기 제1 공통전극패턴들을 접속시키기 위한 라인형태의 제2 공통전극패턴을 포함하는 것을 특징으로 하는 액정표시장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <12> 본 발명은 액정표시장치(Liquid Crystal Display)에 관한 것으로, 특히 라인지연 보상 기능을 가지는 액정표시장치에 관한 것이다.
- <13> 통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비하게 된다. 액정패널에는 게이트라인들과 데이터라인들이 교차하게 배열되고 그 게이트라인들과 데이터라인들의 교차로 마련되는 영역에 액정셀들이 위치하게 된다. 이 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마련된다. 화소전극은 하부기판 상에 액정셀별로 형성되는 반면 공통전극은 상부기판의 전면에 일체화되어 형성된다. 화소전극들 각각은 스위칭 소자인 박막트랜지스터(Thin Film Transistor)의 소스 및 드레인 단자들을 경유하여 데이터라인들 중 어느 하나에 접속된다. 박막트랜지스터의 게이트단자는 화소전압신호가 1라인분씩의 화소전극들에게 인가되게끔 하는 게이트라인들 중 어느 하나에 접속된다. 구동회로는 게이트라인들을 구동하기 위한 게이트 드라이버와, 데이터라인들을 구동하기 위한 데이터 드라이버와, 공통전극을 구동하기 위한 공통전압 발생부를 구비한다. 게이트 드라이버는 스캐닝신호, 즉 게이트신호를 게이트라인들에 순차적으로 공급하여 액정패널 상의 액정셀들을 1라인분씩 순차적으로 구동한다. 데이터 드라이버는 게이트라인들 중 어느 하나에 게이트신호가 공급될 때마다 데이터라인들 각각에 데이터전압신호를 공급한다. 공통전압 발생부는 공통전극에 공통전압신호를 공급한다. 이에 따라, 액정표시장치는 액정셀별로 데이터전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에 의해 광투과율을 조절함으로써 화상을 표시한다.
- <14> 도 1을 참조하면, 액정패널은 상부기판(2) 상에 순차적으로 형성된 블랙매트릭스(4)와 칼라필터(6) 및 공통전극(8)을 가지는 칼라필터 기판과, 하부기판(12) 상에 순차적으로 형성된 박막트랜지스터(도시하지 않음) 및 화소전극(19)을 가지는 박막트랜지스터 기판과, 칼라필터 기판과 박막트랜지스터 기판 사이에 주입된 액정(10)을 구성으로 한다. 블랙매트릭스(4)는 상부기판(2) 상에 매트릭스 형태로 형성되어 상부기판(2)의 표면을 칼라필터들(6)이 형성되어질 다수의 셀영역들로 나눔과 아울러 인접 셀간의 광간섭을 방지한다. 적, 녹, 청색의 칼라필터들(6)은 블랙매트릭스(4)가 형성된 상부기판(2) 상에 블랙매트릭스(4)의 중심선을 경계로 분리되게 형성되어 해당색만을 투과시킨다. 그라운드 전위가 통상 공급되는 공통전극(8)은 투명도전막으로 칼라필터(6) 상에 전면도포된다. 박막트랜지스터는 게이트라인과 데이터라인(16) 및 화소전극(19)과 함께 하부기판(12) 상에 형성된

다. 상세히 하면, 하부기관(12) 상에 게이트라인이 박막트랜지스터의 게이트전극과 함께 형성되고 그 위에 게이트절연막(14)이 전면으로 형성된다. 게이트절연막(14) 상에 반도체층이 형성되고 반도체층 상에 데이터라인(16)이 박막트랜지스터의 소오스 및 드레인 전극과 함께 형성된다. 그리고, 전면에 보호막인 패시베이션막(18)이 형성되고 패시베이션막(18) 상부에 화소전극(19)이 셀영역별로 형성된다. 이러한 칼라필터기판과 박막트랜지스터기판 사이에 액정이 주입된다.

<15> 이러한 액정패널에서는 게이트라인 및 데이터라인과 같은 배선의 저항성분(R)과 캐패시터성분(C)의 시정수(RC)에 의해 신호라인에 공급되는 전압신호가 열화되는 라인지연 특성을 가진다. 다시 말하여, 드라이버에서 멀어질수록 시정수(RC)가 커짐에 따라 게이트전압 및 데이터전압의 라이징타임(RT1)이 길어져 충전되는 시간이 지연되게 됨으로써 동일레벨의 전압이 인가되더라도 액정셀에 충전되는 전압은 감소하게 된다. 특히, 액정셀에 수직전계를 인가하는 TN 모드의 액정표시장치의 경우 박막트랜지스터기판의 신호배선들, 특히 데이터라인과 칼라필터기판에 전면으로 형성된 공통전극간에 유전체인 액정을 두고 형성된 캐패시턴스(C)에 의해 시정수(RC), 즉 배선의 부하량을 증가시켜 라인지연량은 더욱 커지게 된다. 이러한 라인지연 특성에 의해 액정표시장치에 표시되는 화상에서 플리커 현상 등이 발생할 뿐만 아니라 동일 휘도레벨을 표시하고자 하는 화소간에 휘도차가 발생하여 화질이 열화되게 된다. 특히, 액정표시장치가 고정세 및 대화면화 되어갈수록 배선길이가 증가되고 화소수가 증가됨에 따라 배선 부하량은 더욱 증가하게 되므로 그 배선 부하량 증가에 의한 라인지연이 화질의 중요한 요소로 나타나 화질불량을 초래하게 되므로 라인지연 보상문제가 시급하다. 이에 따라, 라인지연량을 보상하기 위한 저저항 배선 재료 개발 등의 노력이 계속되고 있지만 여전히 부족한 형편이다.

**발명이 이루고자 하는 기술적 과제**

<16> 따라서, 본 발명의 목적은 신호 배선과 공통전극에 의한 캐패시턴스의 용량을 줄여 배선 부하량을 감소시킴으로써 라인지연을 감소시킬 수 있는 액정표시장치를 제공하는 것이다.

**발명의 구성 및 작용**

<17> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 상호 직교하는 신호배선들의 교차부에 위치하는 박막트랜지스터, 상기 신호배선들 사이의 셀영역에 위치하여 상기 박막트랜지스터에 의해 데이터가 공급되는 화소전극들이 형성된 하부기판과; 상기 하부기판과 대면되어 패터닝되며 외부로부터 공통전압이 공급되는 공통전극들을 가지는 상부기판과; 상기 상부기판 사이에 주입된 액정을 구비하고; 상기 공통전극은 상기 화소전극들 각각에만 중첩되는 제1 공통전극패턴들과, 상기 제1 공통전극패턴들을 접속시키기 위한 라인형태의 제2 공통전극패턴을 포함한다.

<18> 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면들을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

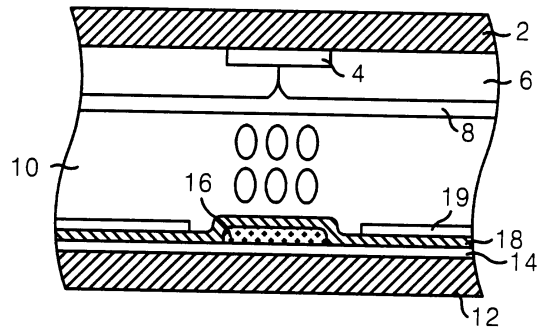
<19> 이하, 본 발명의 바람직한 실시예를 도 2 내지 도 4를 참조하여 상세하게 설명하기로 한다.

<20> 본 발명에 따른 액정표시장치에서는 공통전극과 신호배선 간에 액정을 사이에 두고 형성되는 캐패시턴스의 용량을 최소화시킴으로써 배선 부하량을 감소시키게 된다. 이를 위하여, 도 2에 도시된 바와 같이 액정패널의 칼라필터기판 상에 공통전극(20)을 패터닝하여 형성하게 된다. 도 2를 참조하면, 액정패널은 상부기관(2) 상에 순차적으로 형성된 블랙매트릭스(4)와 칼라필터(6) 및 패터닝된 공통전극(20)을 가지는 칼라필터 기판과, 하부기관(12) 상에 순차적으로 형성된 박막트랜지스터(도시하지 않음) 및 화소전극(19)을 가지는 박막트랜지스터 기판과, 칼라필터 기판과 박막트랜지스터 기판 사이에 주입된 액정(10)을 구성으로 한다. 블랙매트릭스(4)는 상부기관(2) 상에 매트릭스 형태로 형성되어 상부기관(2)의 표면을 칼라필터들(6)이 형성되어질 다수의 셀영역들로 나눔과 아울러 인접 셀간의 광간섭을 방지한다. 적, 녹, 청색의 칼라필터들(6)은 블랙매트릭스(4)가 형성된 상부기관(2) 상에 블랙매트릭스(4)의 중심선을 경계로 분리되게 형성되어 해당색만을 투과시킨다. 공통전극(8)은 칼라필터(6) 상에 투명도전막을 전면 도포한 후 패터닝하여 에칭함으로써 형성하게 된다. 박막트랜지스터(도시하지 않음)는 게이트라인과 데이터라인(16) 및 화소전극(19)과 함께 하부기관(12) 상에 형성된다. 상세히 하면, 하부기관(12) 상에 게이트라인이 박막트랜지스터의 게이트전극과 함께 형성되고 그 위에 게이트절연막(14)이 전면으로 형성된다. 게이트절연막(14) 상에 반도체층이 형성되고 반도체층 상에 데이터라인(16)이 박막트랜지스터의 소오스 및 드레인 전극과 함께 형성된다. 그리고, 전면에 보호막인 패시베이션막(18)이 형성되고

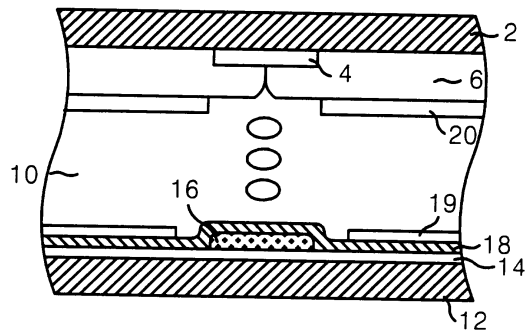


도면

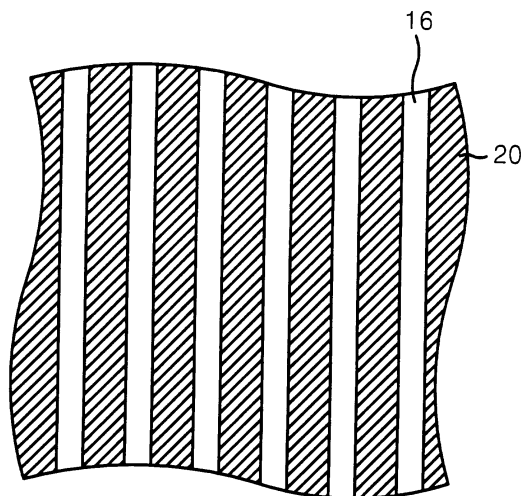
도면1



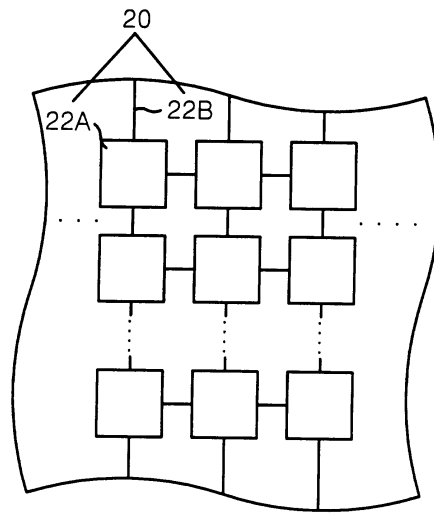
도면2



도면3



도면4



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR100849097B1</a>	公开(公告)日	2008-07-30
申请号	KR1020010004544	申请日	2001-01-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON KEUK SANG 권극상 PARK SUNG IL 박성일		
发明人	권극상 박성일		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/13439 G02F1/1368		
其他公开文献	KR1020020063985A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及减少线延迟量的液晶显示器。本发明的液晶显示器包括薄膜晶体管，其中相互正交位于信号布线的交叉点，下板的像素电极位于信号布线之间的单元区域中，其中数据是由薄膜晶体管提供的下层板和用于连接第一公共电极图案和第一公共电极图案的线形的第二公共电极图案，其中公共电极在像素电极中重叠，它包括上板，公共电极，其中公共电压在被满足并被图案化时从外部提供，并且液晶注入在上部和下部基板之间。根据本发明，通过图案化公共电极并通过信号布线使液晶的电容最小化，减少了线延迟量并提高了图像质量。

