

# (19)대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。Int. Cl. *G02F 1/1343* (2006.01)

(11) 공개번호

10-2007-0003317

(43) 공개일자

2007년01월05일

(21) 출원번호10-2005-0059204(22) 출원일자2005년07월01일

심사청구일자 없음

(71) 출원인 삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자 이우근

경기 용인시 기흥읍 보라리 현대모닝사이드 2차 102동 504호

류혜영

서울 성북구 정릉1동 16-96

김시열

경기 용인시 상현동 861번지 만현마을8단지 두산위브아파트 806동

1601호

(74) 대리인 유미특허법인

전체 청구항 수 : 총 12 항

### (54) 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치

### (57) 요약

본 발명은, 서로 교차하는 제1 및 제2 신호선, 상기 제1 및 제2 신호선과 연결되어 있는 제1 스위칭 소자, 상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기, 상기 제1 액정 축전기와 병렬로 상기 제1 스위칭 소자에 연결되어 있는 제1 유지 축전기, 상기 제1 및 제2 신호선과 연결되어 있는 제2 스위칭 소자, 상기 제2 스위칭 소자에 연결되어 있는 제2 액정 축전기, 그리고 상기 제2 액정 축전기와 병렬로 상기 제2 스위칭 소자에 연결되어 있는 제2 유지 축전기를 포함하고, 상기 제1 및 제2 유지 축전기는 각각 상기 스위칭 소자에 연결되어 있는 제1 단자, 상기 제1 단자의 반대 쪽에 위치한 제2 단자, 그리고 상기 제1 단자와 상기 제2 단자 사이에 위치하며 절연막 및 반도체를 포함하는 유전체를 포함하고, 상기 제1 유지 축전기의 제1 단자는 상기 제2 유지 축전기의 제1 단자에 비하여 상기 반도체에 더 가까운 액정 표시 장치이다. 제조 공정을 단순화하면서 제1 및 제2 유지 축전기의 용량 변화에 따른 각 부화소의 휘도 변화를 이용하여 시인성을 좋게 할 수 있고, 두 부화소의 휘도가 서로 상쇄되어 플리커 현상을 없애 화질을 개선할 수 있다. 또한 기존의 구동 주파수로도 시인성을 개선할 수 있다.

#### 대표도

도 4

### 특허청구의 범위

### 청구항 1.

서로 교차하는 제1 및 제2 신호선,

상기 제1 및 제2 신호선과 연결되어 있는 제1 스위칭 소자,

상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기,

상기 제1 액정 축전기와 병렬로 상기 제1 스위칭 소자에 연결되어 있는 제1 유지 축전기,

상기 제1 및 제2 신호선과 연결되어 있는 제2 스위칭 소자,

상기 제2 스위칭 소자에 연결되어 있는 제2 액정 축전기, 그리고

상기 제2 액정 축전기와 병렬로 상기 제2 스위칭 소자에 연결되어 있는 제2 유지 축전기

를 포함하고,

상기 제1 및 제2 유지 축전기는 각각 상기 스위칭 소자에 연결되어 있는 제1 단자, 상기 제1 단자의 반대 쪽에 위치한 제2 단자, 그리고 상기 제1 단자와 상기 제2 단자 사이에 위치하며 절연막 및 반도체를 포함하는 유전체를 포함하고,

상기 제1 유지 축전기의 제1 단자는 상기 제2 유지 축전기의 제1 단자에 비하여 상기 반도체에 더 가까운

### 청구항 2.

액정 표시 장치.

제1항에서,

상기 제1 및 제2 유지 축전기의 제2 단자는 동일한 전압에 연결되어 있는 액정 표시 장치.

### 청구항 3.

제2항에서,

상기 제2 신호선에 인가되는 신호는 상기 동일한 전압에 대하여 극성이 반전되는 액정 표시 장치.

### 청구항 4.

기판,

상기 기판 위에 형성되어 있는 게이트 전극,

상기 기판 위에 형성되어 있으며 상기 게이트선과 분리되어 있는 유지 전극,

상기 게이트 전극 및 상기 유지 전극과 분리되어 있는 용량 전극,

상기 유지 전극과 용량 전극 및 상기 제1 신호선 위에 형성되어 있으며 상기 용량 전극을 드러내는 제1 접촉 구멍을 가지는 제1 절연막.

상기 제1 절연막 위에 형성되어 있는 제1, 제2 및 제3 반도체,

상기 제1 반도체 위에 형성되어 있는 소스 전극,

상기 제1 및 제2 반도체 위에 형성되어 있으며 상기 소스 전극과 분리되어 있는 제1 드레인 전극,

상기 제1 반도체 위에 형성되어 있는 제2 드레인 전극,

상기 제3 반도체 위에 형성되어 있고 상기 용량 전극과 중첩하는 유지 도전체,

상기 제1 드레인 전극과 연결되어 있는 제1 부화소 전극,

상기 제2 드레인 전극과 연결되어 있으며 상기 제1 접촉 구멍을 통하여 상기 용량 전극과 연결되어 있는 제2 부화소 전극을 포함하며,

상기 유지 전극과 상기 유지 도전체에 공통 전압이 인가되는

박막 트랜지스터 표시판.

### 청구항 5.

제4항에서,

상기 제1 반도체와 상기 제2 반도체는 서로 연결되어 있는 박막 트랜지스터 표시판.

### 청구항 6.

제5항에서,

상기 제1 및 제2 반도체는 상기 소스 전극과 상기 제1 및 제2 드레인 전극 사이에 위치한 부분을 제외하면 상기 소스 전극 및 상기 제1 및 제2 드레인 전극과 실질적으로 동일한 평면 모양을 가지며, 상기 제3 반도체는 상기 유지 도전체와 실질적으로 동일한 평면 모양을 가지는 박막 트랜지스터 표시판.

### 청구항 7.

제4항에서,

상기 소스 전극과 상기 제1 및 제2 드레인 전극 위에 형성되어 있는 제2 절연막을 더 포함하고,

상기 제2 절연막은 상기 제1 및 제2 드레인 전극을 각각 드러내는 제2 및 제3 접촉 구멍 및 상기 제1 접촉 구멍과 연결되는 제4 접촉 구멍을 가지고,

상기 제1 및 제2 부화소 전극은 상기 제2 절연막 위에 형성되어 있고, 각각 상기 제2 및 제3 접촉 구멍을 통하여 상기 제1 및 제2 드레인 전극과 연결되어 있으며,

상기 제2 부화소 전극은 상기 제1 및 제4 접촉 구멍을 통하여 상기 용량 전극과 연결되어 있는

박막 트랜지스터 표시판.

### 청구항 8.

제7항에서,

상기 유지 도전체는 상기 제4 접촉 구멍이 관통하는 관통 구멍을 가지는 박막 트랜지스터 표시판.

### 청구항 9.

제7항에서.

상기 기판 위에 형성되어 있으며 상기 게이트 전극과 연결되어 있는 게이트선, 그리고 상기 제1 절연막 위에 형성되어 있으며 상기 소스 전극과 연결되어 있는 데이터선 을 더 포함하는 박막 트랜지스터 표시판.

### 청구항 10.

제9항에서,

상기 제2 절연막 위에 형성되어 있으며, 상기 데이터선과 중첩하는 차폐 전극을 더 포함하는 박막 트랜지스터 표시판.

### 청구항 11.

제10항에서,

상기 제2 절연막은 상기 유지 도전체를 노출하는 제5 접촉 구멍을 더 가지며,

상기 차폐 전극은 상기 제5 접촉 구멍을 통하여 상기 유지 도전체와 연결되어 있는

박막 트랜지스터 표시판.

### 청구항 12.

제4항에서,

상기 소스 전극에 인가되는 신호는 상기 공통 전압에 대하여 극성 반전을 하는 박막 트랜지스터 표시판.

### 명세서

### 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고, 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

액정 표시 장치는 또한 각 화소 전극에 연결되어 있는 스위칭 소자 및 스위칭 소자를 제어하여 화소 전극에 전압을 인가하기 위한 게이트선과 데이터선 등 다수의 신호선을 포함한다.

이러한 액정 표시 장치 중에서도, 전기장이 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 방식(vertically aligned mode)의 액정 표시 장치는 대비비가 크고 기준 시야각이 넓어서 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

수직 배향 방식의 액정 표시 장치에서 넓은 기준 시야각을 구현하기 위한 구체적인 방법으로는 전기장 생성 전극에 절개부를 형성하는 방법과 전기장 생성 전극 위 또는 아래에 돌기를 형성하는 방법 등이 있다. 절개부와 돌기는 액정 분자가 기울 어지는 방향(tilt direction)을 결정하므로, 이들을 적절하게 배치하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

이러한 액정 표시 장치의 표시판은 여러 개의 도전층과 절연층이 적층된 층상 구조를 가질 수 있다. 게이트선 및 유지 전 극, 박막 트랜지스터의 비정질 규소층, 데이터선, 화소 전극 등은 서로 다른 도전층으로 만들어지고 절연층으로 분리되며, 통상 아래에서부터 차례로 배치된다. 이러한 층상 구조는 여러 번의 사진 공정(photo lithography)으로 제조하는데, 생산 비용을 줄이기 위해서는 사진 공정의 수를 적게 하는 것이 바람직하다. 이를 위하여 중간 두께를 가지는 감광막을 형성하고, 이를 식각 마스크를 사용하여 데이터선과 비정질 규소층을 함께 패터닝하는 기술이 개발되고 있다.

이와 같은 제조 방법으로 만들어진 표시판에서는 주로 데이터선과 동일한 층으로 만들어진 도전체를 화소 전극과 연결하고, 게이트선과 동일한 층으로 만들어진 유지 전극과 중첩시켜 유지 축전기를 형성한다.

#### 발명이 이루고자 하는 기술적 과제

그런데 데이터선과 비정질 규소층은 함께 패터닝하므로 이 도전체 아래에 비정질 규소가 남아 있는 MOS 축전기(metal oxide semiconductor capacitor)가 된다. 이러한 MOS 축전기는 특성상 인가되는 전압의 극성과 크기에 따라 축전기의 용량이 변하게 되어 화면이 깜박거리는 플리커(flicker)현상이 생기고 화질을 저하시키게 된다.

또한 수직 배향 모드의 액정 표시 장치는 전면 시인성에 비하여 측면 시인성이 떨어진다. 예를 들어, 절개부가 구비된 PVA (patterned vertically aligned) 방식의 액정 표시 장치의 경우에는 측면으로 갈수록 영상이 밝아져서, 심한 경우에는 높은 계조 사이의 휘도 차이가 없어져 그림이 뭉그러져 보이기도 한다.

본 발명이 이루고자 하는 한 기술적 과제는 액정 표시 장치의 표시판의 제조 공정을 단순화하면서 플리커 현상 등을 없애 화질을 좋게 하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 측면 시인성을 향상하는 것이다.

#### 발명의 구성

본 발명의 한 실시예에 따른 액정 표시 장치는 서로 교차하는 제1 및 제2 신호선, 상기 제1 및 제2 신호선과 연결되어 있는 제1 스위칭 소자, 상기 제1 스위칭 소자와 연결되어 있는 제1 액정 축전기, 상기 제1 액정 축전기와 병렬로 상기 제1 스위칭 소자에 연결되어 있는 제1 유지 축전기, 상기 제1 및 제2 신호선과 연결되어 있는 제2 스위칭 소자, 상기 제2 스위칭 소자에 연결되어 있는 제2 액정 축전기, 그리고 상기 제2 액정 축전기와 병렬로 상기 제2 스위칭 소자에 연결되어 있는 제2 유지 축전기를 포함하고, 상기 제1 및 제2 유지 축전기는 각각 상기 스위칭 소자에 연결되어 있는 제1 단자, 상기 제1 단자의 반대 쪽에 위치한 제2 단자, 그리고 상기 제1 단자와 상기 제2 단자 사이에 위치하며 절연막 및 반도체를 포함하는 유전체를 포함하고, 상기 제1 유지 축전기의 제1 단자는 상기 제2 유지 축전기의 제1 단자에 비하여 상기 반도체에 더 가깝다.

상기 제1 및 제2 유지 축전기의 제2 단자는 동일한 전압에 연결되어 있을 수 있다.

상기 제2 신호선에 인가되는 신호는 상기 동일한 전압에 대하여 극성이 반전될 수 있다.

본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판은 기판, 상기 기판 위에 형성되어 있는 게이트 전극, 상기 기판 위에 형성되어 있으며 상기 게이트선과 분리되어 있는 유지 전극, 상기 게이트 전극 및 상기 유지 전극과 분리되어 있는 용량 전극, 상기 유지 전극과 용량 전극 및 상기 제1 신호선 위에 형성되어 있으며 상기 용량 전극을 드러내는 제1 접촉 구멍을 가지는 제1 절연막, 상기 제1 절연막 위에 형성되어 있는 제1, 제2 및 제3 반도체, 상기 제1 반도체 위에 형성되어 있는 소스 전극, 상기 제1 및 제2 반도체 위에 형성되어 있으며 상기 소스 전극과 분리되어 있는 제1 드레인 전극, 상기 제1 반도체 위에 형성되어 있으며 상기 소스 전극과 분리되어 있는 제1 드레인 전극, 상기 제1 반도체 위에 형성되어 있는 제2 드레인 전극, 상기 제3 반도체 위에 형성되어 있고 상기 용량 전극과 중첩하는 유지 도전체, 상기 제1 드레인 전극과 연결되어 있는 제1 부화소 전극, 상기 제2 드레인 전극과 연결되어 있으며 상기 제1 접촉 구멍을 통하여 상기 용량 전극과 연결되어 있는 제2 부화소 전극을 포함하며, 상기 제1 유지 전극과 상기 유지 도전체에 공통 전압이 인가된다.

상기 제1 반도체와 상기 제2 반도체는 서로 연결되어 있을 수 있다.

상기 제1 및 제2 반도체는 상기 소스 전극과 상기 제1 및 제2 드레인 전극 사이에 위치한 부분을 제외하면 상기 소스 전극 및 상기 제1 및 제2 드레인 전극과 실질적으로 동일한 평면 모양을 가지며, 상기 제3 반도체는 상기 유지 도전체와 실질적으로 동일한 평면 모양을 가질 수 있다.

상기 소스 전극과 상기 제1 및 제2 드레인 전극 위에 형성되어 있는 제2 절연막을 더 포함하고, 상기 제2 절연막은 상기 제1 및 제2 드레인 전극을 각각 드러내는 제2 및 제3 접촉 구멍 및 상기 제1 접촉 구멍과 연결되는 제4 접촉 구멍을 가지고, 상기 제1 및 제2 부화소 전극은 상기 제2 절연막 위에 형성되어 있고, 각각 상기 제2 및 제3 접촉 구멍을 통하여 상기 제1 및 제2 드레인 전극과 연결되어 있으며, 상기 제2 부화소 전극은 상기 제1 및 제4 접촉 구멍을 통하여 상기 용량 전극과 연결되어 있을 수 있다.

상기 유지 도전체는 상기 제4 접촉 구멍이 관통하는 관통 구멍을 가질 수 있다.

상기 기판 위에 형성되어 있으며 상기 게이트 전극과 연결되어 있는 게이트선, 그리고 상기 제1 절연막 위에 형성되어 있으며 상기 소스 전극과 연결되어 있는 데이터선을 더 포함할 수 있다.

상기 제2 절연막 위에 형성되어 있으며, 상기 데이터선과 중첩하는 차폐 전극을 더 포함할 수 있다.

상기 제2 절연막은 상기 유지 도전체를 노출하는 제5 접촉 구멍을 더 가지며, 상기 차폐 전극은 상기 제5 접촉 구멍을 통하여 상기 유지 도전체와 연결되어 있을 수 있다.

상기 소스 전극에 인가되는 신호는 상기 공통 전압에 대하여 극성 반전을 할 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

먼저, 도 1 내지 도 3를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 3에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(도시하지 않음)과 데이터 신호를 전달하는 복수의 데이터선(도시하지 않음)을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

도 2를 참고하면, 액정 표시판 조립체(300)는 복수의 게이트선(GL), 복수의 데이터선(DL) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.

각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 게이트선(GL) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기( $C_{LC}$ a/ $C_{LC}$ b), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(storage capacitor)( $C_{ST}$ a/ $C_{ST}$ b)를 포함한다.

각 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLa)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기( $C_{LC}a/C_{LC}b$ ) 및 유지 축전기( $C_{ST}a/C_{ST}b$ )와 연결되어 있다.

도 3을 참고하면, 액정 축전기( $C_{LC}$ a/ $C_{LC}$ b)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 한 쌍의 부화소 전극(PEa, PEb)은 서로 분리되어 있으며 하나의 화소 전극(PE)을 이룬다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.

액정 축전기( $C_{LC}$ a/ $C_{LC}$ b)의 보조적인 역할을 하는 유지 축전기( $C_{ST}$ a/ $C_{ST}$ b)는 하부 표시판(100)에 구비된 유지 전극선 (SL)과 부화소 전극(PEa/PEb)이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기( $C_{ST}$ a,  $C_{ST}$ b)는 부화소 전극(PEa, PEb)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 3은 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 3과는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.

다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 복수의 계조 전압(또는 기준 계조 전압)을 생성한다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 계조 전압 생성부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier

package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

그러면, 이러한 액정 표시판 조립체(300)에 대하여 도 4 내지 도 7을 참고로 하여 상세하게 설명한다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 5는 본 발명의 한 실시예에 따른 공통 전극 표시판의 배치도이고, 도 6은 도 4 및 도 5의 두 표시판을 포함하는 액정 표시 장치의 배치도이고, 도 7은 도 6의 액정 표시 장치를 VII-VII 선을 따라 잘라 도시한 단면도이다.

도 4 내지 도 7을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판(100)과 상부 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 도 4, 도 6 및 도 7을 참고하여 하부 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121), 복수의 유지 전국선 (storage electrode lines)(131) 및 복수의 용량 전극(storage electrode)(137b)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하고 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 아래위로 돌출한 복수의 게이트 전극(124)과 다른 층 또는 게이트 구동부(400)와의 접속을 위한 넓은 끝 부분(129)을 포함한다. 각 게이트 전극(124)은 위로 돌출한 제1 게이트 전극(gate electrode)(124a) 및 아래로 돌출한 제2 게이트 전극(124b)을 포함한다. 게이트 구동부(400)가 기판(110) 위에 집적되어 있는 경우 게이트선(121)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 공통 전압(Vcom) 등 소정의 전압을 인가 받으며, 게이트선(121)과 거의 나란하게 뻗는다. 각 유지 전 극선(131)은 인접한 두 게이트선(121) 사이에 위치하며 두 게이트선(121) 중 아래쪽에 더 가깝다. 유지 전극선(131)은 아래위로 확장된 유지 전극(storage electrode)(137a)을 포함한다. 용량 전극(137b)은 게이트선(121)에 대하여 유지 전극(137a)과 대략 대칭인 위치에 있으며 유지 전극(137a)과 모양 및 면적이 대략 동일하다. 그러나 용량 전극(137b) 및 유지 전극선(131)의 모양 및 배치는 여러 형태로 변형될 수 있다.

게이트 도전체(121, 131, 137b)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 (합금) 상부막 및 알루미늄 (합금) 하부막과 몰리브덴 (합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121, 131, 137b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트 도전체(121, 131, 137b)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트 도전체(121, 131, 137b) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 선형 반도체(151) 및 복수의 섬형 반도체(157b)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(154)를 포함하며, 각 돌출부(154)는 상부의 제1 돌출부(154a) 및 하부의 제2 돌출부(154b)를 포함한다. 섬형 반도체(157b)는 용량 전극(137b)과 대부분 중첩한다.

반도체(151, 157b) 위에는 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165a, 165b, 167b)가 형성되어 있다. 저항성 접촉 부재(161, 165a, 165b, 167b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.

선형 저항성 접촉 부재(161)는 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차한다. 각 선형 저항성 접촉 부재(161)는 게이트 전극(124)을 향하여 뻗은 복수의 돌출부(163)를 가지고 있다. 각 돌출부(163)는 다시 위아래로 돌출해 영문자 H자 모양을 이루고 대략 상하 대칭이다.

섬형 저항성 접촉 부재(165a/165b)는 반도체(151)의 제1 및 제2 돌출부(154a/154b)를 중심으로 선형 저항성 접촉 부재 (161)의 돌출부(163)와 마주한다. 섬형 저항성 접촉 부재(165a)는 돌출부(163)로 둘러싸인 막대형 한 쪽 끝에서부터 시작하여 유지 전극(137a)을 향하여 위로 뻗어 있고, 유지 전극(137a)과 중첩하는 확장부(167a)를 포함한다. 섬형 저항성 접촉 부재(165b)는 넓은 한 쪽 끝 부분과 선형 저항성 접촉 부재(161)의 돌출부(163)로 둘러싸인 막대형 다른 쪽 끝 부분을 포함한다. 섬형 저항성 접촉 부재(167b)는 선형 및 섬형 저항성 접촉 부재(161, 165a, 165b)와 분리되어 있고, 섬형 반도체(157b)위에 위치한다.

반도체(151, 157b)와 저항성 접촉 부재(161, 165a, 165b, 167b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사 각은 30° 내지 80° 정도이다.

저항성 접촉 부재(161, 165a, 165b, 167b) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171), 복수 쌍의 제 1 및 제2 드레인 전극(drain electrode)(175a, 175b) 및 복수의 유지 도전체(177b)를 포함하는 데이터 도전체가 형성되어 있다.

데이터선(171)은 데이터 신호를 전달하며 선형 저항성 접촉 부재(161)와 중첩하며 주로 세로 방향으로 뻗어 있고 게이트 선(121) 및 유지 전극선(131)과 교차한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뻗은 복수의 소스 전극(source electrode)(173)과 다른 층 또는 데이터 구동부(500)와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 각 소스 전극(173)은 위 및 아래로 돌출해 함께 영문자 H자 모양을 이루는 제1 및 제2 소스 전극(173a, 173b)을 포함한다. 데이터 구동부 (500)가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

제1 및 제2 드레인 전극(175a, 175b)과 유지 도전체(177b)는 서로 분리되어 있고 데이터선(171)과도 분리되어 있다.

제1/제2 드레인 전극(175a/175b)은 제1/제2 게이트 전극(124a/124b)을 중심으로 제1/제2 소스 전극(173a/173b)과 마주한다. 제1 드레인 전극(175a)은 제1 소스 전극(173a)으로 둘러싸인 막대형 한 쪽 끝에서부터 시작하여 유지 전극(137a)을 향하여 위로 뻗어 있고, 유지 전극(137a)과 중첩하는 확장부(177a)를 포함한다. 제2 드레인 전극(175b)은 넓은 한 쪽 끝부분과 제2 소스 전극(173b)로 둘러싸인 막대형 다른 쪽 끝부분을 포함한다. 유지 도전체(177b)는 용량 전극(137b)과 중첩한다.

제1/제2 게이트 전극(124a/124b), 제1/제2 소스 전극(173a/173b) 및 제1/제2 드레인 전극(175a/175b)은 선형 반도체 (151)의 제1/제2 돌출부(154a, 154b)와 함께 제1/제2 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb)를 이루며, 제 1/제2 박막 트랜지스터(Qa/Qb)의 채널(channel)은 제1/제2 소스 전극(173a/173b)과 제1/제2 드레인 전극(175a/175b) 사이의 제1/제2 돌출부(154a/154b)에 형성된다.

데이터 도전체(171, 175a, 175b, 177b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 175a, 175b, 177b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터 도전체(171, 175a, 175b, 177b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(161, 165a, 165b, 167b)는 그 아래의 반도체(151, 157b)와 그 위의 데이터 도전체(171, 175a, 175b, 177b) 사이에만 존재하며, 저항성 접촉 부재(161, 165a, 165b)는 이들 사이의 접촉 저항을 낮추어 준다. 반도체(151, 157b)는 데이터 도전체(171, 175a, 175b, 177b) 및 그 아래의 저항성 접촉 부재(161, 165a, 165b, 167b)와 실질적으로

동일한 평면 모양을 가지고 있다. 그러나 선형 반도체(151)의 돌출부(154a, 154b)는 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이 등 데이터 도전체(171, 175a, 175b, 177b) 및 그 아래의 저항성 접촉 부재(161, 165a, 165b, 167b) 로 가리지 않고 노출된 부분을 가지고 있다.

이러한 박막 트랜지스터를 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터 도전체(171, 175a, 175b, 177b), 반도체(151, 157b) 및 저항성 접촉 부재(161, 165a, 165b, 167b)를 한 번의 사진 공정으로 형성한다.

이러한 사진 공정에서 사용하는 감광막은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과 제2 부분을 포함한다. 제1 부분은 데이터 도전체(171, 175a, 175b, 177b)가 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터(Qa/Qb)의 채널 영역에 위치한다.

위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투광 영역(light transmitting area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿(slit) 패턴, 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투광 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록함으로써 얇은 부분을 형성하는 것이다.

이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.

데이터 도전체(171, 175a, 175b, 177b) 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179), 제1 드레인 전극(175a)의 확장부(177a) 및 제2 드레인 전극(175b)의 넓은 끝 부분을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185a, 185b), 유지 도전체(177b)를 드러내는 복수의 접촉 구멍(187), 그리고 용량 전극(137b) 위에 위치하고 게이트 절연막(140)을 드러내는 관통 구멍(188)가 형성되어 있다. 또한 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181) 및 관통 구멍(188) 내에 위치하고 용량 전극(137b)을 드러내는 복수의 접촉 구멍(186)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191), 복수의 차폐 전극(shielding electrode)(88) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

각 화소 전극(191)은 게이트선(121) 또는 데이터선(171)과 거의 평행한 네 개의 주 변을 가지며 왼쪽 모퉁이가 모따기되어 있는(chamfered) 대략 사각형 모양이다. 화소 전극(191)의 모딴 빗변은 게이트선(121)에 대하여 약 45°의 각도를 이룬다

각 화소 전극(191)은 간극(gap)(91)을 사이에 두고 나뉜 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)을 포함한다. 간극 (91)은 화소 전극(191)의 오른쪽 위아래 모퉁이에서부터 왼쪽 변을 향하여 뻗어 있는 상부 및 하부 사선부와 이들을 연결하는 세로부를 포함한다. 간극(91)의 상부 및 하부 사선부는 게이트선(121)과 약 45°를 이루며 서로 대략 수직이다. 따라서 제1 부화소 전극(191a)은 대략 직각만큼 회전한 이등변 사다리꼴이 되고, 제2 부화소 전극(191b)은 제1 부화소 전극(190a)의 빗변과 마주보고 대략 45°만큼 회전한 한 쌍의 사다리꼴부와 제1 부화소 전극(190a)의 왼쪽 변과 마주보는 세로부를 포함한다. 화소 전극(191)과 간극(91)은 게이트선(121)에 대하여 대략 반전 대칭(inversion symmetry)을 이룬다. 이하에서는 설명의 편의를 위하여 간극(91)도 절개부라고 표현한다.

제1/제2 부화소 전극(191a/191b)은 접촉 구멍(185a/185b)을 통하여 제1/제2 드레인 전극(175a/175b)과 물리적 전기적으로 연결되어 있으며, 제1/제2 드레인 전극(175a/175b)으로부터 데이터 전압을 인가 받는다. 또한, 용량 전극(137b)은 접촉 구멍(186)을 통하여 제2 부화소 전극(191b)과 물리적 전기적으로 연결되어 제2 부화소 전극(191b)과 같은 데이터 전압을 인가 받는다.

차폐 전극(88)은 공통 전압을 인가 받으며, 데이터선(171)을 따라 데이터선(171)을 완전히 덮으면서 뻗어 있고, 유지 도전체(177b)을 향해 뻗은 돌출부(89)를 포함한다. 차폐 전극(88)은 데이터선(171)과 화소 전극(191) 사이 및 데이터선(171)과 공통 전극(270) 사이의 전자기 간섭을 차단하여 화소 전극(191)의 전압 왜곡 및 데이터선(171)이 전달하는 데이터 전압의 신호 지연을 줄여준다.

제1/제2 부화소 전극(191a/191b)과 상부 표시판(200)의 공통 전극(270)은 그 사이의 액정층(3) 부분과 함께 제1/제2 액정 축전기 $(C_{L,C}a/C_{L,C}b)$ 를 이루어 박막 트랜지스터(Qa/Qb)가 턴 오프된 후에도 인가된 전압을 유지한다.

유지 도전체(177b)는 접촉 구멍(187)을 통하여 차폐 전극(88)과 물리적 전기적으로 연결되어 있으며, 차폐 전극(88)으로 부터 공통 전압을 인가 받는다. 제1 부화소 전극(191a)은 아래부터 차례대로 게이트 절연막(140), 반도체(157a), 저항성 접촉 부재(167a) 및 보호막(180)을 사이에 두고, 제1 드레인 전극(175a)의 확장부(177a)는 아래부터 차례대로 게이트 절 연막(140), 반도체(157a) 및 저항성 접촉 부재(167a)를 사이에 두고 각각 유지 전극(137a)과 중첩하여 제1 유지 축전기 ( $C_{ST}a$ )를 이룬다. 또한 제2 부화소 전극(191b)과 연결된 용량 전극(137b)은 아래부터 차례대로 게이트 절연막(140), 반도체(157b) 및 저항성 접촉 부재(167b)를 사이에 두고, 제2 부화소 전극(191b)은 보호막(180)을 사이에 두고 각각 유지 도전체(177b)와 중첩하여 제2 유지 축전기( $C_{ST}b$ )를 이룬다. 제1/제2 유지 축전기( $C_{ST}a$ )는 제1/제2 액정 축전기 ( $C_{C_{IC}a}/C_{IC}b$ )의 전압 유지 능력을 강화한다.

도 4 내지 도 7에 도시된 바와 같이, 제1/제2 유지 축전기( $C_{ST}a/C_{ST}b$ )는 유지 전극(137a)/용량 전극(137b)과 제1 드레인 전극(175a)의 확장부(177a)/유지 도전체(177b)가 게이트 절연막(140)과 반도체(157a/157b)를 유전체로서 사이에 두고 중첩하여 이루어진다. 즉, 제1 유지 축전기( $C_{ST}a$ )는 제1 드레인 전극(175a)을 상부 단자, 유지 전극(137a)을 하부 단자로 하여 상부 단자는 반도체(157a)와 인접하고, 하부 단자는 게이트 절연막(140)과 인접한다. 제2 유지 축전기( $C_{ST}b$ )는 유지 도전체(177b)를 상부 단자, 용량 전극(137b)을 하부 단자로 하여 상부 단자는 반도체(157b)와 인접하고, 하부 단자는 게이트 절연막(140)과 인접한다. 제1 유지 축전기( $C_{ST}a$ )의 상부 단자에 데이터 전압이 인가되고 하부 단자에 공통 전압 ( $V_{COM}$ )이 인가되며, 반대로 제2 유지 축전기( $V_{CST}a$ )의 상부 단자에 공통 전압( $V_{COM}a$ )이 인가되고 하부 단자에 데이터 전압이 인가되고 하부 단자에 데이터 전압이 인가되고 하부 단자에 대이터 전압이 인가되고 하부 단자에 대이터 전압이 인가되고 하부 단자에 대이터 전압이 인가되므로, 반도체(157a, 157b)와 인접한 단자에 인가되는 전압의 극성이 서로 반대가 되어 제1 및 제2 유지 축전기( $V_{CST}a$ )의 용량이 상대적으로 하나는 커지고 다른 하나는 작게 된다.

따라서, 제1 및 제2 유지 축전기( $C_{ST}$ a,  $C_{ST}$ b)의 용량 변화에 따라 누설 전류도 달라지고 제1 및 제2 액정 축전기( $C_{LC}$ a,  $C_{TC}$ b)의 전압도 서로 다르게 유지된다.

접촉 보조 부재(81, 82)는 각각 접촉 구멍(181, 182)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접착성을 보완하고 이들을 보호한다.

다음, 도 5 내지 도 7을 참고로 하여, 상부 표시판(200)에 대하여 설명한다.

투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 관통 구멍(225)를 가지고 있으며, 화소 전극(191) 사이의 빛샘을 막는다. 그러나 차광 부재(22)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.

기판(210) 및 차광 부재(220) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.

덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며 복수의 절개부(71, 72a, 72b) 집합을 가진다.

하나의 절개부(71, 72a, 72b) 집합은 하나의 화소 전극(191)과 마주 보며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 절개부(71, 72a, 72b) 각각은 화소 전극(191)의 절개부(91)와 모딴 빗변 또는 화소 전극(191)의 주 변 사이에 배치되어 있다. 또한, 각 절개부(71, 72a, 72b)는 화소 전극(191)의 절개부(91)의 상부 사선부 또는 하부 사선부와 평행하게 뻗은 적어도 하나의 사선부를 포함하며 게이트선(121)에 대하여 거의 반전 대칭을 이룬다.

하부 및 상부 절개부(72a, 72b) 각각은 사선부와 가로부 및 세로부를 포함한다. 사선부는 대략 화소 전극(191)의 위쪽 또는 아래쪽 변에서 왼쪽 변으로 뻗는다. 가로부 및 세로부는 사선부의 각 끝에서부터 화소 전극(191)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

중앙 절개부(71)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 대략 화소 전극(191)의 왼쪽 변에서부터 화소 전극(191)의 가로 중심선을 따라 오른쪽으로 뻗는다. 한 쌍의 사선부는 중앙 가로부의 끝에서부터 화소 전극(191)의 오른쪽 변을 향하여 중앙 가로부와 둔각을 이루면서, 각각 하부 및 상부 절개부(72a, 72b)와 거의 나란하게 뻗는다. 종단 세로부는 해당 사선부의 끝에서부터 화소 전극(191)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

절개부(71, 72a, 72b)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71, 72a, 72b)와 중첩하여 절개부(71, 72a 72b) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 형성되어 있으며 이들은 수직 배향막일 수 있다.

표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 편광축은 직교할수 있으며, 절개부(91)의 하부 및 상부 사선부 및 절개부(71, 72a, 72b)의 사선부와 대략 45°의 각도를 이루는 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.

본 실시예에 따른 액정 표시 장치는 액정층(3)의 지연을 보상하기 위한 위상 지연막(retardation film)(도시하지 않음)을 더 포함할 수 있다. 액정 표시 장치는 또한 편광자(12, 22), 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

절개부(71, 72a, 72b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면  $1024(=2^{10})$ ,  $256(=2^{8})$  또는  $64(=2^{6})$  개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체 (300) 및 데이터 구동부(500)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 출력한다. 출력 영상 신호(DAT)는 디지털 신호로서 정해진 수효의 값(또는 계조)을 가진다.

게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클록 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

데이터 제어 신호(CONT2)는 한 묶음의 부화소에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 액정 표시판 조립체(300)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 "데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 묶음의 부화소(PXa, PXb)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선에 인가하여 이 게이트선에 연결된 스위칭 소자(Qa, Qb)를 턴온시킨다. 그러면 데이터선에 인가된 데이터 신호가 턴온된 스위칭 소자(Qa, Qb)를 통하여 해당 부화소(PXa, PXb)에 인가된다.

도 4 내지 도 7에서, 한 화소 전극(191)을 이루는 제1 부화소 전극(191a)과 제2 부화소 전극(191b)이 각자의 스위칭 소자 (Qa, Qb)와 연결되어 있지만, 각 스위칭 소자(Qa, Qb)가 동일한 게이트선(121)과 동일한 데이터선(171)에 연결되어 있어 거의 동일한 데이터 전압을 인가 받는다.

이렇게 제1 또는 제2 액정 축전기( $C_{LC}$ a,  $C_{LC}$ b)의 양단에 전위차가 생기면 표시판(100, 200)의 표면에 거의 수직인 주 전기장(전계)(primary electric field)이 액정층(3)에 생성된다. [앞으로 화소 전극(190) 및 공통 전극(270)을 아울러 "전기장 생성 전극(field generating electrode)"라 한다.] 그러면 액정층(3)의 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.

액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 앞에서 설명한 바와 같이 제1 및 제2 유지 축전기  $(C_{ST}a,C_{ST}b)$ 의 용량이 하나는 커지고 다른 하나는 상대적으로 작아져 두 액정 축전기 $(C_{LC}a,C_{LC}b)$ 의 전압이 서로 달라지게 된다. 그러면, 액정 분자들이 기울어진 각도도 다르게 되고, 이에 따라 두 부화소의 휘도가 다르게 된다. 따라서 제1 및 제2 유지 축전기 $(C_{ST}a,C_{ST}b)$ 의 용량을 조절해 제1 액정 축전기 $(C_{LC}a)$ 의 전압과 제2 액정 축전기 $(C_{LC}b)$ 의 전압을 적절하게 맞추면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 할 수 있으며, 즉 측면 감마 곡선을 정면 감마 곡선에 최대한 가깝게 할 수 있다.

이렇게 함으로써 별도의 데이터선 또는 게이트선의 추가 또는 구동의 추가 없이도 측면 시인성을 향상할 수 있다.

또한, 하나의 화소(PX)에 한 개의 게이트선(121)과 한 개의 데이터선(171)이 연결되어 있으므로, 하나의 화소(PX)에 두 개 이상의 게이트선 또는 데이터선을 연결하여 각 부화소(PXa, PXb)를 따로 구동하는 구조에 비해 1/2의 구동 주파수만으로도 측면 시인성을 개선할 수 있다.

액정 분자들이 기울어지는 방향은 일차적으로 전기장 생성 전극(191, 270)의 절개부(91, 71, 72a, 71b)와 부화소 전극 (191a, 191b)의 변이 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정된다. 이러한 주 전기장의 수평 성분은 절개부(71, 72a, 71b, 91)의 변과 부화소 전극(191a, 191b)의 변에 거의 수직이다.

도 4 내지 도 7을 참고하면, 하나의 절개부 집합(71, 72a, 71b, 91)은 화소 전극(191)을 복수의 부영역(sub-area)으로 나누며, 각 부영역은 화소 전극(191)의 주 변과 빗각을 이루는 두 개의 주 변(primary edge)을 가진다. 각 부영역의 주 변은 편광자(12, 22)의 편광축과 약 45°를 이루며, 이는 광효율을 최대로 하기 위해서이다.

각 부영역 위의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

액정 분자들의 경사 방향을 결정하기 위한 절개부(71, 72a, 71b, 91)의 모양과 배치는 바뀔 수 있으며, 적어도 하나의 절개부(71, 72a, 71b, 91)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.

한편, 부화소 전극(191a, 191b) 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장(secondary electric field)의 방향은 부영역의 주 변과 수직이다. 따라서 부 전기장의 방향과 주 전기장의 수평 성분의 방향과 일치한다. 결국 부화소 전극 (191a, 191b) 사이의 부 전기장은 액정 분자들의 경사 방향의 결정을 강화하는 쪽으로 작용한다.

이와 같은 액정 표시 장치의 동작은 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 되풀이되며, 모든 게이트선(GL)에 대하여 차례로 게이트 온 전압(Von)을 인가하여모든 화소(PX)에 데이터 신호가 인가되면 한 프레임(frame)의 영상이 표시되는 것이다.

한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전").

이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나 (보기: 행 반전, 점 반전), 한 묶음의 화소에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전). 이 중에서, 점 반전 등의 경우에는 인접한 데이터선에 흐르는 데이터 전압의 극성이 반대이며 각 데이터선의 전압이 정극성과 부극성을 계속하여 반복한다.

앞에서 설명한 바와 같이, 데이터선에 흐르는 데이터 전압의 극성이 반대가 되면 제1 및 제2 유지 축전기( $C_{ST}$ a,  $C_{ST}$ b) 각 각의 용량도 바뀌게 된다. 즉, 정극성의 데이터 신호가 인가될 때 제1 유지 축전기( $C_{ST}$ a)의 용량을 C1이라 하고 데이터 신호가 부극성으로 바뀔 때의 용량을 C2라 하자. 또한 데이터선(171)에 정극성의 데이터 신호가 인가될 때 제2 유지 축전기 ( $C_{ST}$ b)의 용량을 C3이라 하고 부극성으로 바뀔 때의 용량을 C4라 하면,

#### C1>C2, C3<C4

이 된다. 즉, 정극성에서 부극성으로 바뀔 때 제1 유지 축전기( $C_{ST}a$ )의 용량은 더 작아지고 제2 유지 축전기( $C_{ST}b$ )의 용량은 커지므로, 제1 및 제2 유지 축전기( $C_{ST}a$ ,  $C_{ST}b$ )의 용량 변화가 서로 상쇄되고, 결국 두 부화소(PXa, PXb)의 휘도 변화가 서로 상쇄되므로 극성 반전에 따른 플리커 현상도 일어나지 않는다.

한편, 공통 전극(270)과 차폐 전극(88)에는 동일한 공통 전압이 인가되므로 둘 사이에는 전기장이 거의 없다. 따라서 공통 전극(270)과 차폐 전극(88) 사이에 위치한 액정 분자들은 초기 수직 배향 상태를 그대로 유지하므로 이 부분에 입사된 빛 은 투과되지 못하고 차단된다.

#### 발명의 효과

이와 같이, 본 발명의 실시예에서는 제조 공정을 단순화하면서 제1 및 제2 유지 축전기의 용량 변화에 따른 각 부화소의 휘도 변화를 이용하여 시인성을 좋게 할 수 있고, 두 부화소의 휘도가 서로 상쇄되어 플리커 현상을 없애 화질을 개선할 수 있다. 또한 기존의 구동 주파수로도 시인성을 개선할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리 범위에 속하는 것이다.

#### 도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고,

도 2는 본 발명의 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고,

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도이고,

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,

도 5는 본 발명의 한 실시예에 따른 공통 전극 표시판의 배치도이고,

도 6은 도 4 및 도 5의 두 표시판을 포함하는 액정 표시 장치의 배치도이고,

도 7은 도 6의 액정 표시 장치를 VII-VII 선을 따라 잘라 도시한 단면도이다.

<도면부호의 설명>

11, 21: 배향막 12, 22: 편광판

71, 72a, 72b: 공통 전극 절개부 91: 간극

81, 82: 접촉 보조 부재 100: 박막 트랜지스터 표시판

110, 210: 기판 121, 129: 게이트선

124: 게이트 전극 131: 유지 전극선

137a, 137b: 유지 전극 140: 게이트 절연막

154: 반도체

161, 163, 165a, 165b, 167a, 167b: 저항성 접촉 부재

171, 179: 데이터선 173a, 173b: 소스 전극

175a, 175b, 177a, 177b: 드레인 전극

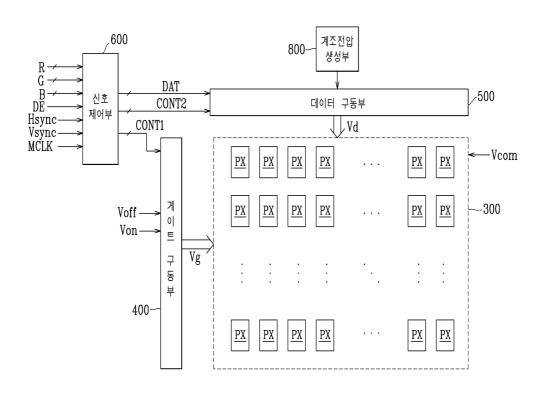
180: 보호막

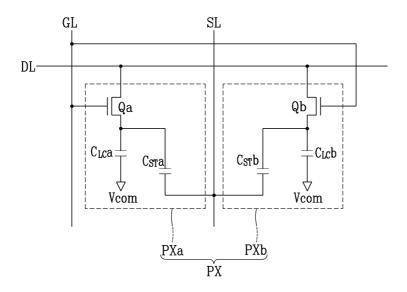
18, 182, 185a, 185b, 186, 187: 접촉 구멍

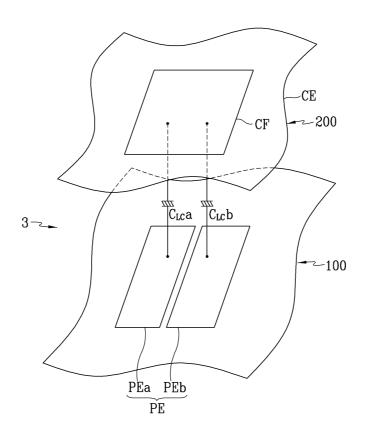
188: 관통 구멍 191, 191a, 191b: 화소 전극

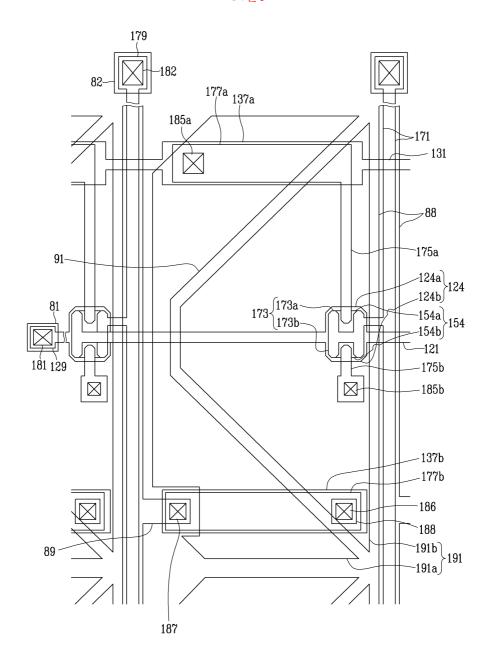
220: 차광 부재 230: 색필터

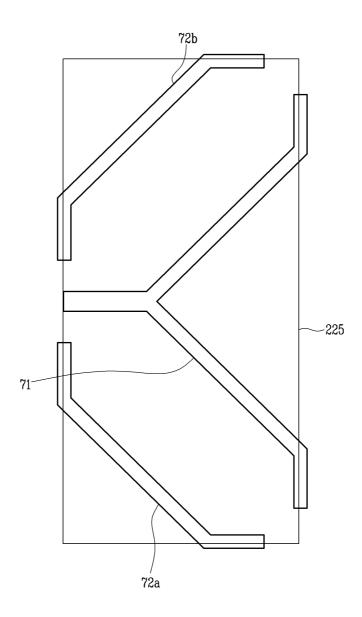
250: 덮개막 270: 공통 전극

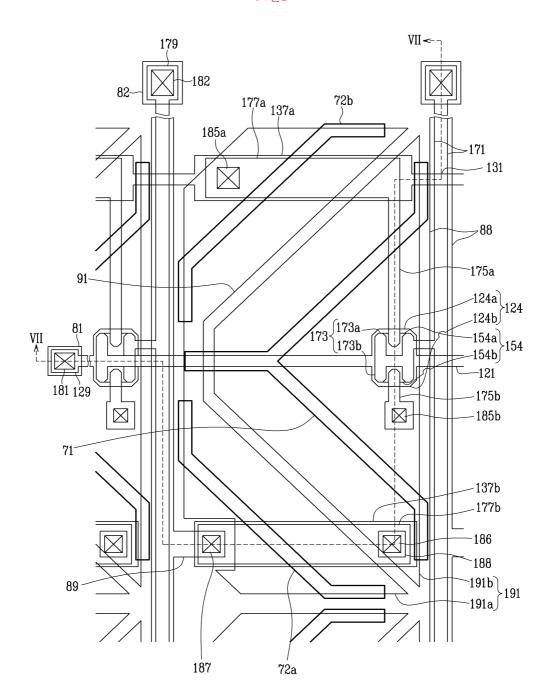


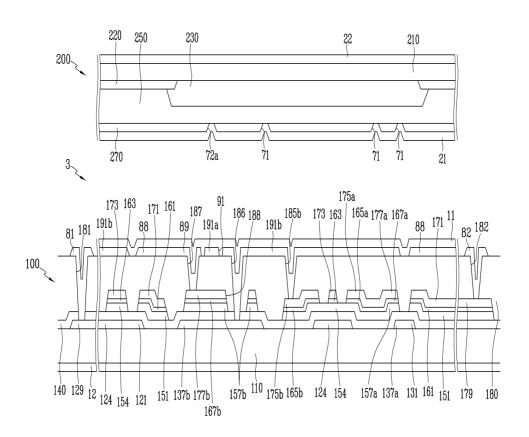














专利名称(译)	薄膜晶体管显示面板和包括其的液晶显示装置			
公开(公告)号	KR1020070003317A	公开(公告)日	2007-01-05	
申请号	KR1020050059204	申请日	2005-07-01	
[标]申请(专利权)人(译)	三星电子株式会社			
申请(专利权)人(译)	三星电子有限公司			
当前申请(专利权)人(译)	三星电子有限公司			
[标]发明人	LEE WOO GEUN 이우근 RYU HYE YOUNG 류혜영 KIM SHI YUL 김시열			
发明人	이우근 류혜영 김시열			
IPC分类号	G02F1/1343			
CPC分类号	G02F1/134309 G02F1/13439 G02F1/136213 G02F1/136227 G02F1/13624			
外部链接	Espacenet			

#### 摘要(译)

本发明包括交叉的第一和第二信号线,第一开关装置连接到第一和第二信号线,第一开关装置和第一维持电容器,与连接的第一液晶电容器并联连接到第一开关装置,和第一液晶电容器,第二开关元件连接到第一和第二信号线,第二液晶电容器连接到第二开关元件,第二维持电容器连接到第二开关元件,与第二液晶电容器并联。并且第一和第二维护电容器是连接到相应开关元件的第一端子,以及第一端子维护电容器包括位于第一端子和第二端子之间的绝缘层的电介质和包括半导体的液晶显示器与第二维持电容器的第一端子相比更靠近上述半导体。根据第一和第二维护冷凝器的容量变化,使用每个子像素的亮度变化使得可视性良好,同时简化制造过程。两个子像素的亮度偏移,消除了闪烁效应,可以提高图像质量。此外,可以将可视性提高到现有的驱动频率。4Mask,MOScap,TFT,闪烁,有机层,可见性结构体,。

