



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0003187
(43) 공개일자 2007년01월05일

(21) 출원번호 10-2005-0058944
(22) 출원일자 2005년06월30일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 김철세
대구광역시 달서구 용산동 보람타운 202동 303호

(74) 대리인 박장원

전체 청구항 수 : 총 29 항

(54) 액정표시장치

(57) 요약

본 발명은 데이터라인 수와 데이터IC 수를 줄여 제작비용을 낮출 수 있는 액정표시장치에 관한 것으로, 기판에 제 1방향으로 배열된 복수의 데이터라인과, 상기 기판에 제 2방향으로 배열된 복수의 게이트라인과, 상기 게이트라인에 순차적으로 주사신호를 출력하는 게이트구동부와, 상기 기판에 제 2방향으로 배열되어 두 개의 게이트라인 사이를 분할하며, 상기 게이트라인 및 데이터라인과 함께 복수의 영역을 구획하는 복수의 제어라인과, 상기 제어라인을 통해 주기적으로 제어신호를 출력하는 제어부와, 상기 데이터라인 양측에 구비되어 그 데이터라인에 전기적으로 연결되며, 매 수평주기에서 화상전압이 충전되는 시간이 서로 다른 제 1화소 및 제 2화소를 포함하여 구성된다.

대표도

도 2a

특허청구의 범위

청구항 1.

기판에 제 1방향으로 배열된 복수의 데이터라인;

상기 기판에 제 2방향으로 배열된 복수의 게이트라인;

상기 게이트라인에 순차적으로 주사신호를 출력하는 게이트구동부;

상기 기판에 제 2방향으로 배열되어 두 개의 게이트라인 사이를 분할하는 복수의 제어라인;

상기 제어라인을 통해 주기적으로 제어신호를 출력하는 제어부;

상기 데이터라인 양측에 구비되어 그 데이터라인에 전기적으로 연결되며, 매 수평주기에서 화상전압이 충전되는 시간이 서로 다른 제 1화소 및 제 2화소를 포함하여 구성된 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서, 매 수평주기마다 주사신호는 상기 제어신호와 1/2수평주기동안 중첩되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서, 상기 제 1화소와 제 2화소는 각각 상기 제어라인을 기준으로 양측으로 대칭되도록 구성된 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서, 상기 제 1화소는 상기 제어라인과 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 제어부는 1/2수평주기마다 제어신호를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5 항에 있어서, 상기 제어신호의 폭은 1/2수평주기인 것을 특징으로 하는 액정표시장치.

청구항 7.

제 1 항에 있어서, 상기 제 1화소에는 주사신호와 제어신호가 동시에 인가되는동안 화상전압이 충전되는 것을 특징으로 하는 액정표시장치.

청구항 8.

제 1 항에 있어서, 상기 제 1화소에 화상전압이 충전되는 시간에 비해 제 2화소에 화상전압이 충전되는 시간은 1/2수평주기만큼 긴 것을 특징으로 하는 액정표시장치.

청구항 9.

제 1 항에 있어서, 상기 제 1화소는

화상전압을 충전하는 제 1커패시터;

게이트전극이 상기 게이트라인에 연결되고, 소스전극이 상기 제어라인에 연결된 제 1트랜지스터; 및

게이트전극이 상기 제 1트랜지스터의 드레인전극과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 상기 제 1커패시터와 연결된 제 2트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 10.

제 1 항에 있어서, 상기 제 2화소는

화상전압을 충전하는 제 2커패시터; 및

게이트전극이 상기 게이트라인과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 상기 제 2커패시터와 연결된 제 3트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 11.

제 1 항에 있어서, 상기 제어라인, 게이트라인 및 데이터라인이 구획하는 각 영역에는 제 1화소와 제 2화소가 1개씩 구비된 것을 특징으로 하는 액정표시장치.

청구항 12.

제 1 항에 있어서, 상기 제 1방향과 제 2방향은 실질적으로 직교하는 것을 특징으로 하는 액정표시장치.

청구항 13.

기판에 제 1방향으로 배열된 복수의 데이터라인;

상기 기판에 제 2방향으로 배열된 복수의 게이트라인;

상기 게이트라인에 순차적으로 주사신호를 출력하는 게이트구동부;

상기 기판에 제 2방향으로 배열되어 두 개의 게이트라인 사이를 분할하는복수의 제어라인;

상기 제어라인을 통해 상기 주사신호가 출력되는 시간에 일치되도록 제어신호를 출력하는 제어부;

상기 데이터라인 양측에 구비되어 그 데이터라인에 전기적으로 연결되며, 매 수평주기에서 화상전압이 충전되는 시간이 서로 다른 제 1화소 및 제 2화소를 포함하여 구성된 것을 특징으로 하는 액정표시장치.

청구항 14.

제 13 항에 있어서, 상기 제 1화소는

화상전압을 충전하는 제 1커패시터;

게이트전극이 게이트라인에 연결되고, 소스전극이 데이터라인에 연결되며, 드레인전극이 상기 제 1커패시터에 연결된 제 1트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 15.

제 13 항에 있어서, 상기 제 2화소는

화상전압을 충전하는 제 2커패시터;

소스전극이 상기 데이터라인에 연결되고, 드레인전극이 상기 제 2커패시터에 연결된 제 2트랜지스터; 및

소스전극이 상기 게이트라인에 연결되고, 게이트전극이 제어라인에 연결되며, 드레인전극이 상기 제 2트랜지스터의 게이트전극에 연결된 제 3트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 16.

제 13 항에 있어서, 상기 게이트구동부는 매 수평주기에서 1/2수평주기동안만 주사신호를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 17.

제 13 항에 있어서, 상기 제 2화소는 제 1화소에 비해 1/2수평주기만큼 더 화상전압을 충전하는 것을 특징으로 하는 액정표시장치.

청구항 18.

기판에 제 1방향으로 배열된 복수의 데이터라인;

상기 기판에 제 2방향으로 배열된 복수의 게이트라인;

상기 게이트라인에 순차적으로 주사신호를 출력하는 게이트구동부;

상기 기판에 제 2방향으로 배열되어 두 개의 게이트라인 사이를 분할하는 복수의 제어라인;

상기 제어라인을 통해 주기적으로 제어신호를 출력하는 제어부;

상기 데이터라인 양측에 구비되어 그 데이터라인에 전기적으로 연결되며, 매 수평주기에서 화상전압이 충전되는 시간이 서로 다른 제 1화소, 제 2화소 및 제 3화소를 포함하여 구성된 것을 특징으로 하는 액정표시장치.

청구항 19.

제 18 항에 있어서, 상기 제어라인, 게이트라인 및 데이터라인이 직교하여 구획하는 영역에는 상기 제 1화소, 제 2화소 및 제 3화소가 1개씩 구비되는 것을 특징으로 하는 액정표시장치.

청구항 20.

제 18 항에 있어서, 상기 게이트구동부는 매 수평주기마다 2/3수평주기동안 주사신호를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 21.

제 18 항에 있어서, 상기 제 1화소는

화상전압을 충전하는 제 1커패시터;

게이트전극이 게이트라인에 연결되고, 소스전극이 제어라인에 연결된 제 1트랜지스터; 및

게이트전극이 상기 제 1트랜지스터의 드레인전극에 연결되고, 소스전극이 상기 데이터라인에 연결되며, 드레인전극이 상기 제 1커패시터에 연결된 제 2트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 22.

제 18 항에 있어서, 상기 제 2화소는

화상전압을 충전하는 제 2커패시터; 및

게이트전극이 상기 게이트라인에 연결되고, 소스전극이 상기 제 1화소의 제 2트랜지스터의 소스전극과 공통적으로 상기 데이터라인과 연결되며, 드레인전극이 상기 제 2커패시터에 연결된 제 3트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 23.

제 18 항에 있어서, 상기 제 3화소는

화상전압을 충전하는 제 3커패시터;

소스전극이 상기 데이터라인에 연결되고, 드레인전극이 상기 제 3커패시터에 연결된 제 4트랜지스터; 및

게이트전극이 상기 제어라인에 연결되고, 소스전극이 상기 게이트라인에 연결되며, 드레인전극이 상기 제 4트랜지스터의 게이트전극에 연결된 제 5트랜지스터로 구성된 것을 특징으로 하는 액정표시장치.

청구항 24.

제 18 항에 있어서, 상기 제 1화소, 제 2화소 및 제 3화소는 상기 제어라인을 기준으로 양측에 대칭되도록 구성된 것을 특징으로 하는 액정표시장치.

청구항 25.

제 18 항에 있어서, 상기 제어부는 매 수평주기마다 1/2수평주기동안 제어신호를 출력하는 것을 특징으로 하는 액정표시장치.

청구항 26.

제 18 항에 있어서, 매 수평주기마다 상기 제어신호와 주사신호는 1/2수평주기만큼 중첩되는 것을 특징으로 하는 액정표시장치.

청구항 27.

제 18 항에 있어서, 상기 제 2화소에는 상기 제 1화소에 비해 1/2수평주기만큼 더 화상전압이 충전되는 것을 특징으로 하는 액정표시장치.

청구항 28.

제 18 항에 있어서, 상기 제 3화소에는 상기 제 2화소에 비해 1/2수평주기만큼 더 화상전압이 충전되는 것을 특징으로 하는 액정표시장치.

청구항 29.

제 18 항에 있어서, 상기 주사신호는 1/2수평주기만큼 간격을 두고 출력되는 것을 특징으로 하는 액정표시장치.

명세서**발명의 상세한 설명****발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 액정표시장치에 관한 것으로, 특히, 데이터라인 수를 줄여 제작 비용을 낮출 수 있는 액정표시장치에 관한 것이다.

최근, 정보를 시각적으로 구현하는 다양한 표시장치가 개발되어 종래에 많이 사용되던 음극선관을 대체하고 있다. 이 중 액정표시장치는 얇고 가볍게 제작가능하며, 소비전력이 낮고 선명한 화질을 제공하는 장점으로 인해 그 수요가 늘어나고 있다.

액정표시장치는 액정의 광학적 이방성을 이용한 장치로서, 액정에 전계를 가하여 액정의 광투과율을 바꿈으로써, 다양한 컬러의 화상을 표시하는 장치이다.

도1은 일반적인 액정표시장치를 보인 도면이다.

도1을 참조하면, 액정표시장치는 화상을 표시하는 액정패널(10)과, 상기 액정패널(10)에 화상전압을 공급하는 데이터구동부(20)와, 상기 액정패널(10)에 주사신호를 공급하는 게이트구동부(30)를 포함하여 구성된다.

상기 액정패널(10)은 박막트랜지스터 어레이 기판과 컬러필터 기판이 합착된 것으로 상기 박막트랜지스터 어레이 기판과 컬러필터 기판 사이에 액정이 주입된다.

상기 액정패널(10)에는 복수의 데이터라인(22)과 게이트라인(32)이 배열되며, 이 데이터라인(22)과 게이트라인(32)은 수직으로 교차하여 복수의 영역을 구획한다. 이 영역이 화소(P)이다.

상기 화소는 상기 게이트라인(32)과 데이터라인(22)의 교차부마다 구비되어 상기 게이트라인(32)과 데이터라인(22)과 전기적으로 연결된다.

상기 액정패널(10)에 배열된 데이터라인(22)은 상기 데이터구동부(20)까지 연장되어 상기 데이터구동부(20)와 전기적으로 연결되며, 게이트라인(32)은 상기 게이트구동부(30)까지 연장되어 상기 게이트구동부(30)와 전기적으로 연결된다.

상기 게이트구동부(30)는 상기 게이트라인(32)에 순차적으로 주사신호를 출력하며, 상기 데이터구동부(20)는 각 게이트라인(32)에 주사신호가 인가되는 구간에 대응하여 해당 게이트라인(32)에 전기적으로 접속된 화소(P)들에 화상전압을 공급한다.

상기 데이터라인(22)과 게이트라인(32)은 통상 액정표시장치의 해상도에 따라 액정패널(10)에 배열된다. 예를 들어, 해상도가 1024×768 의 액정표시장치에서는 데이터라인(22)은 1024×3 개가 액정패널(10)에 수직방향으로 배열되어야 하고, 게이트라인(32)은 768개가 액정패널(10)에 수평방향으로 배열되어야 한다. 여기서, 액정패널(10)에 배열되는 화소(P)는 적색, 녹색 및 청색의 서브화소로 구성되므로, 데이터라인(22)은 해상도의 3배수가 배열된다.

상기 데이터구동부(20)는 통상 복수의 데이터IC(integrated circuit)로 구성되며, 상기 게이트구동부(30)도 통상 복수의 게이트IC로 구성된다. 상기 데이터IC와 게이트IC는 보통 수백개의 출력채널을 가지며, 각 채널은 데이터라인(22) 또는 게이트라인(32)에 개별적으로 연결된다. 즉, 상기 게이트IC와 데이터IC의 채널 수는 해상도에 대응하여 늘어난다.

최근, 액정표시장치는 점점 높은 해상도를 갖도록 제작되고 있다. 따라서, 액정패널(10)에는 높은 해상도에 대응하여 많은 수의 게이트라인(32)과 데이터라인(22)이 배열되어야 하며, 상기 게이트라인(32) 및 데이터라인(22)의 수와 동일한 수의 채널을 갖도록 데이터IC 및 게이트IC의 수도 늘려야 한다.

상기와 같이, 액정패널에 배열되는 데이터라인(22)의 수와 게이트라인(32)의 수를 늘리고, 이에 따라 데이터IC 및 게이트IC의 수를 늘릴수록 액정표시장치의 제작비용이 증가한다.

소형 액정패널에서는 높은 해상도를 위해 많은 수의 게이트라인(32)과 데이터라인(22)을 배열할 경우 라인간의 간격을 충분히 확보해줄 수 없기때문에 액정표시장치의 오동작을 일으킬 수도 있다.

특히, 액정표시장치에서 수직방향으로 형성되는 데이터라인(22)은 게이트라인(32)에 비해 많은 수가 촘촘하게 배열되므로, 라인 간의 간격확보가 더욱 어렵다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기한 바와 같은 종래의 문제점을 해결하기 위해 창안된 것으로, 본 발명의 목적은 종래보다 적은 수의 데이터라인만으로 동일한 동작을 수행할 수 있는 액정표시장치를 제공하는데 있다.

발명의 구성

본 발명의 목적을 달성하기 위한 액정표시장치는 기판에 제 1방향으로 배열된 복수의 데이터라인과, 상기 기판에 제 2방향으로 배열된 복수의 게이트라인과, 상기 게이트라인에 순차적으로 주사신호를 출력하는 게이트구동부와, 상기 기판에 제 2방향으로 배열되어 두 개의 게이트라인 사이를 분할하며, 상기 게이트라인 및 데이터라인과 함께 복수의 영역을 구획하는 복수의 제어라인과, 상기 제어라인을 통해 주기적으로 제어신호를 출력하는 제어부와, 상기 데이터라인 양측에 구비되어 그 데이터라인에 전기적으로 연결되며, 매 수평주기에서 화상전압이 충전되는 시간이 서로 다른 제 1화소 및 제 2화소를 포함하여 구성된다.

도2a는 본 발명에 따른 액정표시장치의 제 1실시예를 보인 도면이고, 도2b는 도2a의 액정표시장치의 구동파형을 나타낸 타이밍도이다.

도면을 참조하면, 액정표시장치는 기판과, 상기 기판에 수직방향으로 배열된 복수의 데이터라인(D_m, D_{m+1})과, 상기 기판에 수평방향으로 배열된 복수의 게이트라인($G_n \sim G_{n+3}$)과, 상기 기판에 수평방향으로 배열되며, 두 개의 게이트라인($G_n \sim G_{n+3}$) 사이를 분할하는 복수의 제어라인(CONT)과, 상기 데이터라인(D_m, D_{m+1})의 양측에 구비되어 그 데이터라인(D_m, D_{m+1})에 전기적으로 연결되는 제 1화소 및 제 2화소를 포함하여 구성된다.

도면에 도시하진 않았지만, 액정표시장치에는 상기 게이트라인($G_n \sim G_{n+3}$)에 순차적으로 주사신호($V_{G_n} \sim V_{G_{n+2}}$)를 출력하는 게이트구동부와, 상기 제어라인(CONT)에 주기적으로 제어신호(V_{cont})를 출력하는 제어부가 구비된다.

상기 제어부는 $1/2$ 수평주기의 폭을 갖는 제어신호(V_{cont})를 매 수평주기마다 출력한다.

상기 제 1화소는 화상전압을 충전하는 제 1커패시터(C1)와, 게이트전극이 상기 게이트라인에 연결되고, 소스전극이 상기 제어라인에 연결된 제 1트랜지스터(T1)와, 게이트전극이 상기 제 1트랜지스터(T1)의 드레인전극과 연결되고, 소스전극이 상기 데이터라인과 연결되며, 드레인전극이 상기 제 1커패시터(C1)와 연결된 제 2트랜지스터(T2)로 구성된다.

그리고, 상기 제 2화소는 화상전압을 충전하는 제 2커패시터(C2)와, 게이트전극이 상기 게이트라인($G_n \sim G_{n+3}$)과 연결되고, 소스전극이 상기 데이터라인(D_m, D_{m+1})과 연결되며, 드레인전극이 상기 제 2커패시터(C2)와 연결된 제 3트랜지스터(T3)로 구성된다.

상기 게이트라인($G_n \sim G_{n+3}$) 및 데이터라인(D_m, D_{m+1})은 실질적으로 직교하며, 상기 제어라인(CONT), 게이트라인($G_n \sim G_{n+3}$) 및 데이터라인(D_m, D_{m+1})이 구획하는 복수의 영역에는 제 1화소와 제 2화소가 각각 1개씩 구비된다.

상기 데이터라인(D_m, D_{m+1})의 양측에는 각각 1개씩의 제 1화소와 제 2화소가 구비되어 전기적으로 연결되므로, 하나의 데이터라인(D_m, D_{m+1})에 의해 두 개의 화소에 화상전압을 인가하게 된다.

상기 제 1화소 및 제 2화소는 상기 제어라인(CONT)을 기준으로 하여 양측으로 대칭되도록 구성된다. 따라서, 상기 제 1화소와 제 2화소는 해당 수평주기동안 동일하게 구동된다.

상기 제 1화소와 제 2화소 중 상기 제 1화소만 제 1트랜지스터(T1)를 통해 상기 제어라인(CONT)과 연결된다. 따라서, 상기 제 1화소의 구동은 상기 제어라인(CONT)으로부터 인가되는 제어신호의 영향을 받게되며, 상기 제 2화소는 제 3트랜지스터(T3)를 통해 게이트라인($G_n \sim G_{n+3}$)에만 연결되므로, 주사신호에 의해서만 동작이 제어된다.

도2b를 참조하며 더 자세한 구동을 설명하면 다음과 같다.

제 N번째 주사신호(G_n)가 인가되면, 상기 제 1화소의 제 1트랜지스터(T1)와 제 3트랜지스터(T3)가 턴-온된다.

상기 제 N번째 주사신호(G_n)가 인가되는 한 수평주기동안 상기 제어라인(CONT)에는 제어신호(V_{cont})가 1/2수평주기동안 인가된다.

상기 제어신호(V_{cont})와 주사신호(G_n)가 중첩되는 1/2수평주기동안, 즉, t_1 시간동안 상기 제 1화소는 턴-온된 제 1트랜지스터(T1)를 통해 인가된 제어신호(V_{cont})에 의해 상기 제 2트랜지스터(T2)도 턴-온되고, 상기 제 1커패시터(C1)에는 상기 제 2트랜지스터(T2)를 통해 화상전압이 충전된다. 그리고, 상기 제 3트랜지스터(T3)는 제 N번째 주사신호(V_{G_n})가 인가되는 한 수평주기(H)동안 턴-온상태를 유지하여 상기 제 2커패시터(C2)에는 한 수평주기동안 화상전압이 인가된다.

상기와 같이, 상기 제어신호(V_{cont})는 1/2수평주기의 폭을 갖도록 매 1/2수평주기마다 출력되며, 매 수평주기에서 각각의 주사신호($V_{G_n} \sim V_{G_{n+2}}$)와 1/2수평주기만큼 중첩된다. 이 중첩된 시간동안 상기 제 1화소는 화상전압을 충전한다. 즉, 상기 제 2화소는 상기 제 1화소에 비해 1/2수평주기만큼 더 길게 화상전압을 충전한다.

도3a는 본 발명에 따른 액정표시장치의 제 2실시예를 보인 도면이고, 도3b는 도3a의 액정표시장치의 구동파형을 나타낸 타이밍도이다.

제 2실시예에서도 제 1실시예에서와 같이 하나의 데이터라인(D_m, D_{m+1}) 양측에는 제 1화소와 제 2화소가 1개씩 구비되며, 상기 제 1화소와 제 2화소는 상기 데이터라인(D_m, D_{m+1})에 전기적으로 연결된다.

상기 제 1화소는 화상전압을 충전하는 제 1커패시터(C1)와, 게이트전극이 게이트라인($G_n \sim G_{n+3}$)에 연결되고, 소스전극이 데이터라인(D_m, D_{m+1})에 연결되며, 드레인전극이 상기 제 1커패시터(C1)에 연결된 제 1트랜지스터(T1)로 구성된다.

그리고, 제 2화소는 화상전압을 충전하는 제 2커패시터(C2)와, 소스전극이 상기 데이터라인(D_m, D_{m+1})에 연결되고, 드레인전극이 상기 제 2커패시터(C2)에 연결된 제 2트랜지스터(T2)와, 소스전극이 상기 게이트라인($G_n \sim G_{n+3}$)에 연결되고, 게이트전극이 제어라인(CONT)에 연결되며, 드레인전극이 상기 제 2트랜지스터(T2)의 게이트전극에 연결된 제 3트랜지스터(T3)로 구성된다.

상기 제 1화소는 상기 제 1트랜지스터(T1)를 통해 상기 게이트라인($G_n \sim G_{n+3}$)하고만 전기적으로 연결되며, 상기 제 2화소는 상기 제 3트랜지스터(T3)를 통해 상기 제어라인(CONT) 및 게이트라인($G_n \sim G_{n+3}$)과 전기적으로 연결되기때문에 상기 제 2화소는 제어신호(V_{cont}) 및 주사신호($V_{G_n} \sim V_{G_{n+3}}$) 모두에 의해 제어된다.

제 N번째 게이트라인(G_n)에 제 N번째 주사신호(V_{G_n})가 인가되면, 상기 제 1트랜지스터(T1)가 턴-온되어 상기 제 1커패시터(C1)는 상기 제 1트랜지스터(T1)를 통해 화상전압이 충전된다.

상기 제 N번째 주사신호(V_{G_n})와 제어신호(V_{cont})가 1/2수평주기동안 중첩되는 t1시간동안 상기 제 2화소의 제 3트랜지스터(T3)는 상기 제어신호(V_{cont})에 의해 턴-온되어 상기 제 2트랜지스터(T2)를 상기 제 N번째 주사신호(V_{G_n})에 의해 턴-온시켜 상기 제 2커패시터(C2)에 화상전압이 충전되도록 한다.

게이트구동부에서는 매 수평주기마다 1/2수평주기동안만 주사신호($V_{G_n} \sim V_{G_{n+3}}$)를 출력한다. 따라서, 마찬가지로 1/2수평주기의 폭으로 출력되는 제어신호(V_{cont})와 매 수평주기에서 출력구간이 일치하게 된다.

그런데, 상기 제 1화소는 t1시간동안 제 1트랜지스터(T1)를 통해 제 1커패시터(C1)에 화상전압을 충전하다가 t2시간에는 상기 제 1트랜지스터(T1)가 턴-오프되어 상기 제 1커패시터(C1)는 화상전압을 유지한다.

반면, 상기 제 2화소는 t1시간동안 상기 제 1화소와 마찬가지로 상기 제 2트랜지스터(T2)를 통해 상기 제 2커패시터(C2)에 화상전압을 충전하게되고, t2시간에도 상기 제 2트랜지스터(T2)와 제 3트랜지스터(T3) 사이에 플로팅된 전압에 의해 상기 제 2트랜지스터(T2)가 턴-온상태를 유지하므로, 상기 제 2커패시터(C2)에는 계속적으로 화상전압이 충전된다.

즉, 상기 제 1화소에 비해 제 2화소에는 1/2수평주기동안 더 화상전압이 충전된다.

도4a는 본 발명에 따른 액정표시장치의 제 3실시예를 보인 도면이고, 도 4b는 도4a의 액정표시장치의 구동파형을 나타낸 타이밍도이다.

제 3실시예는 상기 제 1,2실시예와 달리 하나의 데이터라인으로 3개의 화소를 구동하는 구조이다.

상기 데이터라인(D_m, D_{m+1})의 좌측에는 제 1,2화소가 구비되고, 우측에는 제 3화소가 구비된다.

상기 제 1화소, 제 2화소 및 제 3화소는 제 1실시예 및 제 2실시예에서와 마찬가지로 상기 제어라인을 기준으로 하여 대칭되도록 구성된다.

상기 제 1화소는 화상전압을 충전하는 제 1커패시터(C1)와, 게이트전극이 게이트라인($G_n \sim G_{n+3}$)에 연결되고, 소스전극이 제어라인(CONT)에 연결된 제 1트랜지스터(T1)와, 게이트전극이 상기 제 1트랜지스터(T1)의 드레인전극에 연결되고, 소스전극이 상기 데이터라인(D_m, D_{m+1})에 연결되며, 드레인전극이 상기 제 1커패시터(C1)에 연결된 제 2트랜지스터(T2)로 구성된다.

그리고, 상기 제 2화소는 화상전압을 충전하는 제 2커패시터(C2)와, 게이트전극이 상기 게이트라인($G_n \sim G_{n+3}$)에 연결되고, 소스전극이 상기 제 1화소의 제 2트랜지스터(T2)의 소스전극과 공통적으로 상기 데이터라인(D_m, D_{m+1})과 연결되며, 드레인전극이 상기 제 2커패시터(C2)에 연결된 제 3트랜지스터(T3)로 구성된다.

그리고, 상기 제 3화소는 화상전압을 충전하는 제 3커패시터(C3)와, 소스전극이 상기 데이터라인(D_m, D_{m+1})에 연결되고, 드레인전극이 상기 제 3커패시터(C3)에 연결된 제 4트랜지스터(T4)와, 게이트전극이 상기 제어라인(CONT)에 연결되고, 소스전극이 상기 게이트라인($G_n \sim G_{n+3}$)에 연결되며, 드레인전극이 상기 제 4트랜지스터(T4)의 게이트전극에 연결된 제 5트랜지스터(T5)로 구성된다.

게이트구동부는 매 수평주기마다 순차적으로 주사신호($V_{G_n} \sim V_{G_{n+3}}$)를 출력하며, 제어부는 매 수평주기마다 1/2수평주기만큼 제어신호(V_{cont})를 출력한다. 즉, 매 수평주기에서 상기 주사신호($V_{G_n} \sim V_{G_{n+3}}$)와 제어신호(V_{cont})는 1/2수평주기만큼 중첩된다.

제 N번째 게이트라인(G_n)에 제 N번째 주사신호(V_{G_n})가 인가됨과 동시에 제어신호(V_{cont})가 인가되는 t_1 시간동안 상기 제 1화소의 제 1커패시터(C_1)에는 화상전압이 충전되고, 상기 제 2화소의 제 2커패시터(C_2) 및 제 3화소의 제 3커패시터(C_3)에 모두 화상전압이 충전된다.

그러나, $1/2$ 수평주기가 경과하여 제어신호(V_{cont})의 인가가 중단되면, 상기 제 1화소의 제 1커패시터(C_1)에는 화상전압 충전이 중단되어 화상전압을 유지하게 되고, 상기 제 2화소의 제 2커패시터(C_2)와 제 3화소의 제 3커패시터(C_3)에는 계속 화상전압이 충전된다.

또, $1/2$ 수평주기가 경과하여 주사신호($V_{G_n} \sim V_{G_{n+3}}$)의 인가도 중단되면, 상기 제 2화소의 제 2커패시터(C_2)에는 더 이상 화상전압이 충전되지 않게 되고, 상기 제 3화소는 상기 제 4,5트랜지스터(T_4, T_5) 사이에 플로팅된 전압에 의해 상기 제 4트랜지스터(T_4)가 턴-온되므로, 상기 제 3커패시터(C_3)에는 계속 화상전압이 충전된다.

이와 같이, 상기 제 1화소, 제 2화소 및 제 3화소로 갈수록 화상전압 충전시간이 $1/2$ 수평주기만큼 길어지는 것이 특징이다.

한편, 주사신호($V_{G_n} \sim V_{G_{n+3}}$)는 $1/2$ 수평주기만큼 간격을 두고 출력된다.

상기한 바와 같이, 본 발명에 따른 제 1실시에 내지 제 3실시예에서 액정표시장치는 하나의 데이터라인에 의해 2개 내지 3개의 화소를 구동시키므로, 종래에 비해 $1/2$ 이상 데이터라인 수를 줄일 수 있다. 이에 따라, 데이터IC의 수도 줄일 수 있다.

이와 같이, 하나의 데이터라인에 전기적으로 연결되는 2개 내지 3개의 화소들을 게이트라인의 주사신호와 제어라인의 제어신호에 의해 그 구동을 제어한다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치는 하나의 데이터라인으로 2개 또는 3개의 화소를 구동시킬 수 있기 때문에 종래에 비해 $1/2$ 이상 데이터라인 수를 줄이고, 이에 따라 데이터IC의 수도 줄일 수 있게됨에 따라 액정표시장치의 제작 비용을 낮출 수 있다.

또한, 종래보다 적은 수의 데이터라인을 형성함에 따라 라인 간의 간격 확보가 용이하다.

도면의 간단한 설명

도1은 일반적인 액정표시장치를 보인 도면.

도2a는 본 발명에 따른 액정표시장치의 제 1실시예를 보인 도면.

도2b는 도2a의 액정표시장치의 구동파형을 나타낸 타이밍도.

도3a는 본 발명에 따른 액정표시장치의 제 2실시예를 보인 도면.

도3b는 도3a의 액정표시장치의 구동파형을 나타낸 타이밍도.

도4a는 본 발명에 따른 액정표시장치의 제 3실시예를 보인 도면.

도4b는 도4a의 액정표시장치의 구동파형을 나타낸 타이밍도.

도면의 주요 부분에 대한 부호의 설명

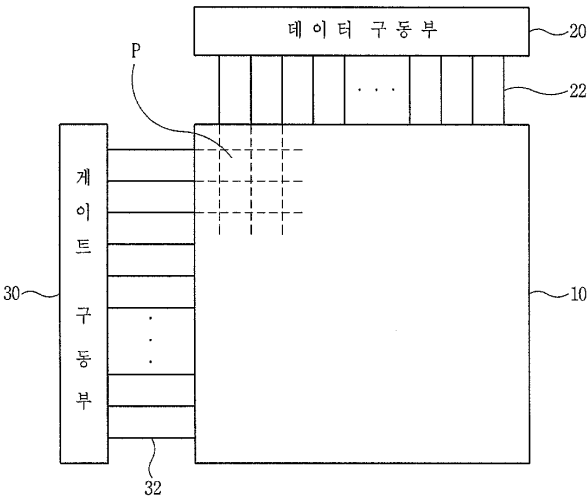
$G_n \sim G_{n+3}$: 게이트라인 D_m, D_{m+1} : 데이터라인

T_1, T_2, T_3 : 트랜지스터 C_1, C_2 : 커패시터

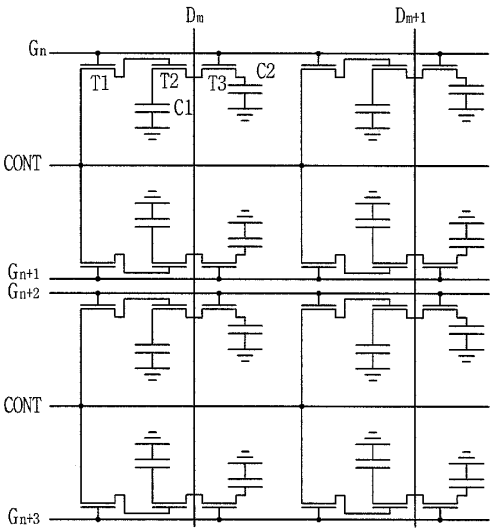
CONT: 제어라인

도면

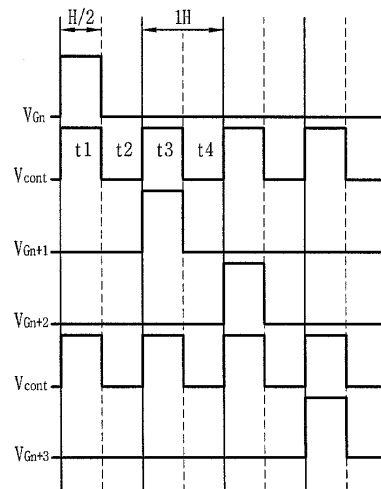
도면1



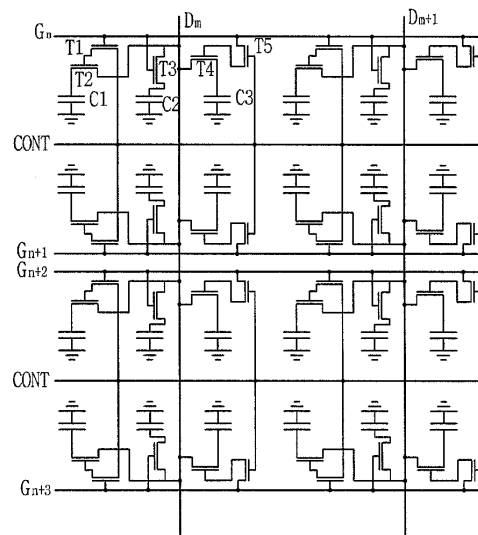
도면2a



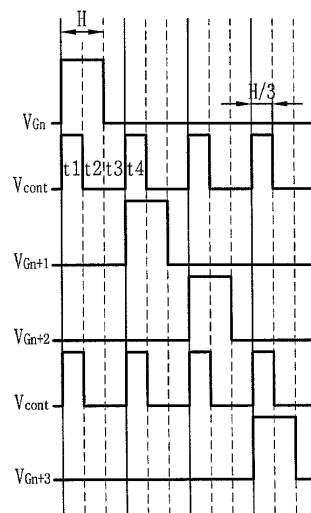
도면3b



도면4a



도면4b



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070003187A	公开(公告)日	2007-01-05
申请号	KR1020050058944	申请日	2005-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM CHEOL SE		
发明人	KIM,CHEOL SE		
IPC分类号	G02F1/133		
CPC分类号	G02F1/136286 G09G3/3677 G09G3/3688		
代理人(译)	PARK , JANG WON		
外部链接	Espacenet		

摘要(译)

本发明涉及数据线号和液晶显示器减少数据集成电路数，并且可以降低制造成本。并且它包括在数据线的沿第二方向排列的多个栅极线，以及在基板中沿第一方向排列的多个基板，栅极驱动单元，多个控制线和具有不同的第一像素控制单元。栅极驱动单元连续地将扫描信号输出到栅极线。多条控制线沿第二方向布置在基板中，并且它在两条栅极线之间分开，并且利用栅极线和数据线分隔多个区域。具有不同控制单元的第一像素，通过控制线周期性地输出控制信号，并且在数据线的任一侧配备时，并且在数据线的电连接，并且在每个水平周期和第二水平周期中对图像电压充电。像素。扫描信号，控制信号，对称性，水平周期，数据线。

