



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2007-0000528  
G02F 1/136 (2006.01) (43) 공개일자 2007년01월03일

(21) 출원번호 10-2005-0055915  
(22) 출원일자 2005년06월27일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 조의식  
서울 강남구 대치2동 미도아파트 202동 903호  
정진수  
경기 고양시 일산구 장항동 호수마을 206동 501호  
김장수  
경기 수원시 영통구 영통동 신나무실6단지아파트 신원아파트643동  
1703호

(74) 대리인 임창현  
권혁수  
송윤호  
오세준

전체 청구항 수 : 총 13 항

(54) 액정표시장치 기관 및 이의 제조방법

(57) 요약

본 발명은 액정표시장치 및 이의 제조방법을 제공한다. 본 발명의 액정표시장치에는 박막트랜지스터가 형성되는 기관이 구비되며, 상기 기관에는 박막트랜지스터와 투명도전막이 콘택되는 부위 등과 같이 기관상에 단차가 형성되는 영역에 단차방지부가 형성된다. 기관상에 단차가 형성되면 해당 영역으로 빛샘 등 다양한 문제가 발생될 수 있는데, 본 발명에서는 단차방지부를 통하여 단차를 제거하고 단차로 인한 여러가지 문제를 방지한다. 또한 상기 단차방지부는, 독자적으로 형성할 수도 있지만 스페이서와 같이 기관에 필요한 다른 구성 요소와 동시에 형성하여 추가 공정없이 형성될 수 있다.

대표도

도 2

특허청구의 범위

청구항 1.

기관에 형성되는 박막트랜지스터;

상기 기관과 박막트랜지스터를 덮고 박막트랜지스터의 드레인 전극의 일부를 노출하는 관통홀이 구비된 절연막;

상기 절연막상에 형성되며 상기 관통홀을 통하여 상기 드레인 전극과 전기적으로 연결되는 콘택부가 구비된 투명도전막;

상기 콘택부상에 형성되어, 상기 투명도전막과 상기 콘택부의 높이차에 의한 단차를 줄이는 단차방지부를 포함하는 액정 표시장치.

## 청구항 2.

제 1항에 있어서,

상기 투명도전막 또는 절연막상에 형성되며 일정한 높이를 갖는 복수의 스페이서를 더 포함하는 것을 특징으로 하는 액정 표시장치.

## 청구항 3.

제 2항에 있어서,

상기 스페이서는 상기 단차방지부와 동일한 높이로 형성된 것을 특징으로 하는 액정표시장치.

## 청구항 4.

제 3항에 있어서,

상기 스페이서는 그 높이가 상기 투명도전막과 콘택부간의 단차 이상으로 형성되는 것을 특징으로 하는 액정표시장치.

## 청구항 5.

제 4항에 있어서,

상기 투명도전막과 콘택부간의 단차는  $3 \sim 4\mu\text{m}$  이고, 상기 스페이서의 높이는  $3.5 \sim 4.5\mu\text{m}$  인 것을 특징으로 하는 액정표시장치.

## 청구항 6.

제 2항에 있어서,

상기 스페이서는 상기 단차방지부와 동일한 재질로 이루어진 것을 특징으로 하는 액정표시장치.

## 청구항 7.

제 2항에 있어서,

상기 스페이서와 단차방지부는 포토레지스트로 이루어진 것을 특징으로 하는 액정표시장치.

### 청구항 8.

제 1항 내지 제 7항 중 어느 한 항에 있어서,

상기 절연막은 저유전율의 유기막을 포함하는 것을 특징으로 하는 액정표시장치.

### 청구항 9.

제 1항 내지 제 7항 중 어느 한 항에 있어서,

상기 절연막은 컬러를 나타내는 컬러필터막을 포함하는 것을 특징으로 하는 액정표시장치.

### 청구항 10.

기관상에 박막트랜지스터를 형성하는 단계;

상기 기관과 박막트랜지스터를 덮는 절연막을 형성하고, 상기 절연막을 관통하며 상기 박막트랜지스터의 드레인 전극 일부를 노출하는 관통홀을 형성하는 단계;

상기 절연막상의 소정 영역을 덮으며 상기 관통홀에 삽입되는 투명도전막을 형성하는 단계;

상기 투명도전막 및 절연막상에 포토레지스트를 도포하여 감광막을 형성하고, 상기 감광막을 패터닝하여 상기 투명도전막 또는 절연막상의 소정 영역에 스페이서를 형성함과 동시에 상기 관통홀이 형성된 영역의 투명도전막상에 단차방지부를 형성하는 단계를 포함하는 액정표시장치의 제조방법.

### 청구항 11.

제 10항에 있어서,

상기 감광막을 패터닝한 후, 상기 기관상에 잉크젯 방식으로 배향막 물질을 분사하여 배향막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

### 청구항 12.

제 10항 또는 제 11항에 있어서,

상기 절연막은 저유전율의 유기막으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

### 청구항 13.

제 10항 또는 제 11항에 있어서,

상기 절연막은 컬러를 나타내는 컬러필터막으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 액정표시장치에 구비되는 두 개의 기관 중 박막트랜지스터가 구비되는 기관과 이러한 기관을 제조하는 방법에 관한 것이다.

일반적으로 평판표시장치(FPD; Flat Panel Display)란 두께가 얇고 평평한 화면을 제공하는 표시장치로, 대표적으로 노트북 컴퓨터 모니터로 널리 쓰이는 액정표시장치(LCD; Liquid Crystal Display device)나 대형 디지털 TV로 사용되는 플라즈마 디스플레이(PDP) 또는 휴대전화에 사용되는 유기전계발광디스플레이(OELD) 등이 있다.

상기 액정표시장치는, 인가 전압에 따라 액체와 결정의 중간 상태 물질인 액정(liquid crystal)의 광투과도가 변화하는 특성을 이용하여, 입력되는 전기 신호를 시각 정보로 변화시켜 영상을 전달한다. 통상의 액정표시장치는, 투명도전막이 형성되는 두 개의 기관과 상기 기관 사이에 주입되는 액정으로 구성된다. 상기 두 개의 기관상의 투명도전막에는 각각 상이한 전압이 인가되어 액정에 전계를 가하게 되며, 이 때 액정 분자들의 배열이 변경되어 광투과도가 변하게 된다. 이와 같은 액정표시장치는 동일한 화면 크기를 갖는 다른 표시장치에 비하여 무게가 가볍고 부피가 작으며 작은 전력으로 동작하여 최근 널리 보급되고 있다.

액정표시장치에 구비되는 두 개의 기관 중, 일측의 기관에는 전체적으로 동일한 레퍼런스 전압이 인가되는데 비해, 반대측 기관에는 각 화소별로 상이한 데이터 전압이 인가된다. 이를 위해 데이터 전압이 인가되는 기관상의 투명도전막은 각 화소별로 분리되어 형성되며, 상기 분리된 투명도전막에는 각각 박막트랜지스터가 연결 설치된다. 상기 박막트랜지스터는 스위칭 동작을 하며 그에 따라 투명도전막에 데이터 전압이 인가된다. 상기 박막트랜지스터는 소오스 전극과 드레인 전극 및 게이트 전극을 포함하며, 박막트랜지스터상에는 박막트랜지스터의 채널을 보호하기 위한 보호막 등의 절연막이 형성된다. 상기 절연막에는 투명도전막과 박막트랜지스터를 전기적으로 연결하기 위한 콘택이 형성된다. 즉, 절연막의 일정 부분이 제거되어 관통홀이 형성되고 상기 관통홀 내부로 투명도전막이 삽입되어 박막트랜지스터와 접촉된다.

상기 투명도전막은 스퍼터링 등을 이용하여 증착되므로, 상기 투명도전막 중 관통홀 내부로 삽입된 부분과 삽입되지 않은 부분간에는 상기 절연막의 두께에 비례하는 단차가 존재한다. 상기 절연막의 두께가 두껍지 않은 경우에는 상관없지만, 상기 절연막이 일정 두께 이상으로 두꺼운 경우에는 상기 단차도 커질 수 있어 여러가지 문제가 유발될 수 있다.

콘택 부위의 단차로 인한 다양한 문제점 중 하나는, 콘택 부위에서 빛샘이 발생되고 이로 인하여 세로줄 얼룩과 같은 화면 불량 발생된다는 점이다. 이에 대해 부연하면 다음과 같다. 통상 투명도전막상에는 액정을 일정 방향으로 배열시키기 위한 배향막이 형성된다. 상기 배향막은 폴리이미드 계열의 유기막이 사용되며, 잉크젯 방식으로 배향막 성분의 유체를 기관에 분사하는 방법으로 형성될 수 있다. 이 경우 통상의 투명도전막 상부면으로는 유체가 용이하게 분사되어 배향막이 형성될 수 있다. 그러나 상기 콘택 부위와 같이 단차진 영역에서는, 상기 관통홀에 삽입되는 투명도전막상에 균일한 두께의 배향막이 형성되기 어렵고 특히 관통홀의 측벽에 증착되는 투명도전막상에는 배향막이 형성되지 못할 수도 있다. 이로 인하여 상기 배향막이 형성되지 않은 영역에서는 원하는 방향으로 액정이 배열되지 못하고 해당 영역으로 빛이 새어나가는 빛샘 현상이 발생될 수 있다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기한 사정을 감안한 것으로, 본 발명이 이루고자 하는 기술적 과제는 박막트랜지스터와 투명도전막간에 콘택되는 부위의 단차를 줄일 수 있는 액정표시장치를 제공하는데 있다. 또한 본 발명의 다른 기술적 과제는 상기한 액정표시장치를 제조하는 방법을 제공하는데 있다.

## 발명의 구성

상기한 기술적 과제를 달성하기 위하여 본 발명은 액정표시장치를 제공한다. 상기 액정표시장치에는 박막트랜지스터가 형성되는 기관이 구비되며, 상기 기관에는 기관상에 단차가 생기는 영역을 채우는 단차방지부가 형성된다. 이로 인하여 상기 단차로 인한 빛샘 등의 다양한 문제가 발생하는 것을 방지한다.

구체적인 본 발명의 액정표시장치는, 기관에 형성되는 박막트랜지스터; 상기 기관과 박막트랜지스터를 덮고 박막트랜지스터의 드레인 전극의 일부를 노출하는 관통홀이 구비된 절연막; 상기 절연막상에 형성되며 상기 관통홀을 통하여 상기 드레인 전극과 전기적으로 연결되는 콘택부가 구비된 투명도전막; 상기 콘택부상에 형성되어, 상기 투명도전막과 상기 콘택부의 높이차에 의한 단차를 줄이는 단차방지부를 포함한다.

상기 절연막은 상기 박막트랜지스터의 채널을 보호하는 보호막을 포함한다. 또한 상기 보호막상에 저유전율의 유기막이나 컬러를 나타내는 컬러필터막이 추가될 수 있으며, 이 경우 절연막의 두께가 크게 증가된다. 그런데 상기 콘택부의 단차는 상기 절연막의 두께에 비례하며, 상기 콘택부의 단차가 증가할수록 상기 단차로 인한 문제가 증대된다. 따라서 상기 절연막으로 유기막 또는 컬러필터막 등이 사용되는 경우, 상기 단차방지부의 작용 효과도 크게 증대된다.

상기 단차방지부는 상기 콘택부상의 단차를 채울 수 있다면 재질이나 형성 방법에 특별한 제한은 없다. 그러나 상기 단차방지부를 기관에 구비되는 다른 필수적 요소와 동시에 형성할 수 있다면 공정수를 단축시킬 수 있다. 본 발명의 실시예에서는 상기 단차방지부를 기관상에 구비되는 필수적 요소인 스페이서와 동일한 재질로 구성하여, 상기 단차방지부와 스페이서를 동일한 절차에서 병합하여 형성되도록 한다. 상기 스페이서는, 액정표시장치에서 액정의 상하부에서 합착되도록 구비되는 두 개의 기관간 간격을 일정하게 유지하기 위해 필요하다. 상기 스페이서는 포토레지스트를 패터닝하여 일정한 높이를 갖는 기둥으로 형성되는데, 상기 포토레지스트의 패터닝시 상기 콘택부상에도 포토레지스트가 잔류되도록 함으로써 단차방지부가 형성될 수 있다.

따라서 구체적인 본 발명의 액정표시장치의 제조방법은, 기관상에 박막트랜지스터를 형성하는 단계; 상기 기관과 박막트랜지스터를 덮는 절연막을 형성하고, 상기 절연막을 관통하고 상기 박막트랜지스터의 드레인 전극 일부를 노출하는 관통홀을 형성하는 단계; 상기 절연막상의 소정 영역을 덮으며 상기 관통홀에 삽입되는 투명도전막을 형성하는 단계; 상기 투명도전막 및 절연막상에 포토레지스트를 도포하여 감광막을 형성하고, 상기 감광막을 패터닝하여 상기 투명도전막 또는 절연막상의 소정 영역에 스페이서를 형성함과 동시에 상기 관통홀이 형성된 영역의 투명도전막상에 단차방지부를 형성하는 단계를 포함한다.

이하 첨부한 도면들을 참조하여 본 발명의 실시예를 상세히 살펴보기로 한다. 다만 본 발명은 여기서 설명되어지는 실시예들에 한정되지 않고 다양한 형태로 응용되어 변형될 수도 있다. 오히려 아래의 실시예들은 본 발명에 의해 개시된 기술 사상을 보다 명확히 하고 나아가 본 발명이 속하는 분야에서 평균적인 지식을 가진 당업자에게 본 발명의 기술 사상이 충분히 전달될 수 있도록 제공되는 것이다. 따라서 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되는 것으로 해석되어서는 안 될 것이다. 또한 하기 실시예와 함께 제시된 도면들에 있어서, 층 및 영역들의 크기는 명확한 설명을 강조하기 위해서 간략화되거나 다소 과장되어진 것이며, 도면상에 동일한 참조번호들은 동일한 구성요소들을 나타낸다.

도 1은 본 발명의 일 실시예에 따른 액정표시장치에 사용되는 박막트랜지스터 기관의 평면도이다.

도 1을 참조하면, 기관(10)상에 복수의 게이트 라인(20)이 일방향, 예컨대 행방향으로 나란하게 형성된다. 또한 게이트 라인(20)과 교차하는 복수의 데이터 라인(30)이 일방향, 예컨대 열방향으로 나란하게 형성된다. 게이트 라인(20)과 데이터 라인(30)이 교차하면서 구분되는 영역이 화소 영역에 해당되며, 각 화소 영역에는 박막트랜지스터(T)와 전극으로 작동하는 투명도전막(40)이 구비된다. 박막트랜지스터(T)는 게이트 전극(21)과 소오스 전극(31) 및 드레인 전극(32)을 포함한다. 게이트 전극(21)은 게이트 라인(20)이 연장되어 형성되며, 소오스 전극(31)은 데이터 라인(30)이 연장되어 형성된다. 또한 드레인 전극(32)은 소오스 전극(31)과 대향되게 형성되며, 드레인 전극(32)의 일측 끝단에는 콘택부(50)가 형성되어 박막트랜지스터(T)와 투명도전막(40)이 전기적으로 연결된다. 한편, 기관(10)상에는 투명도전막(40)의 하측으로 스토리지 전극(60)이 형성되는데, 이에 대해서는 본 발명의 다른 실시예를 살펴보면 설명하도록 한다.

위와 같은 구조의 기관(10)이 액정표시장치에 사용되는 경우, 상기 기관(10)외에 별도의 기관이 상측에 구비되며 두 개의 기관 사이에는 액정이 주입된다. 여기서 게이트 라인(20)에 게이트 온 신호가 전달되어 박막트랜지스터(T)가 턴온되면, 상기 콘택부(50)에 의해 데이터 라인(30)을 따라 전달된 데이터 전압이 투명도전막(40)에 인가된다. 동시에 상기 상측의 기관에도 전압이 인가되며 기관간 전압차에 따르는 전계에 의해 액정의 배열 방향이 변화된다.

그런데 상기 콘택부(50)에는 일정한 단차가 존재하며, 앞서 살펴 본 바와 같이, 이러한 단차는 빔샘 등 다양한 문제를 유발한다. 본 발명에서는 단차를 없애기 위해 단차방지부(80)가 형성되는데, 이에 대한 상세한 사항은 예시 도면을 참조하여 살펴본다.

도 2는 도 1의 A-A' 라인을 따라 취해진 단면도이다.

도 2를 참조하면, 기판(10)상에 게이트 전극(21)과 게이트 전극(21)을 절연시키는 게이트 절연막(22)이 형성된다. 게이트 절연막(22)상의 게이트 전극(21)과 중첩되는 영역에는 반도체층(25)이 형성된다. 여기서 반도체층(25)은 비정질 실리콘 등으로 형성되며 액티브층(26)과 불순물 이온이 주입되는 오믹콘택층(27)으로 이루어진다. 상기 오믹콘택층(27)은 두 영역으로 분리되며, 각 영역의 상부에는 소오스 전극(31)과 드레인 전극(32)이 형성된다. 결과적으로 게이트 전극(21)/소오스 전극(31)/드레인 전극(32)을 포함하는 박막트랜지스터가 형성되며, 이 때 박막트랜지스터의 채널은 액티브층(26)에 형성된다.

이어서 기판(10)을 전체적으로 덮는 절연막(70)이 형성되는데, 상기 절연막(70)에는 여러가지 막이 포함될 수 있다. 먼저 박막트랜지스터의 채널이 습기 및 이온성 물질에 의해 쉽게 오염될 수 있기 때문에 이를 보호하기 위한 보호막이 필요하며, 보호막으로는 실리콘 질화막이 주로 사용된다. 다음으로 유기막이 추가될 수 있는데, 상기 유기막은 저유전율을 갖는 물질로 3 ~ 4 $\mu\text{m}$  정도로 두껍게 형성된다. 도 2에 도시된 바와 같이, 유기막상의 소정 영역에는 화소전극으로 사용되는 투명도전막(40)이 증착되는데, 두꺼운 유기막에 의하여 투명도전막(40)과 유기막 하부의 드레인 전극(32)간 수직 이격 거리가 증대된다. 이는 도 2에 나타나지는 않았지만, 소오스 전극(31)으로 연장되는 데이터 라인(30)에 대해서도 적용된다. 도 1을 참조하면, 데이터 라인(30)으로 데이터 전압이 전달되는 과정에서, 상기 데이터 전압이 인가되는 화소외에 데이터 라인(30)에 의한 전계가 인접한 다른 화소에도 영향을 미칠 수 있다. 이를 방지하려면 데이터 라인(30)과 인접한 화소의 투명도전막(40)간의 수직 거리를 충분히 확보함이 바람직하다. 이를 위해 두꺼운 유기막이 필요하며, 상기 유기막은 데이터 라인(30)과 인접한 투명도전막(40)간의 기생용량이 증대되지 않도록 저유전율을 갖는 것이 유리하다. 여기서 데이터 라인(30)에 의한 전계가 인접한 화소에 영향을 미치는 것을 보다 효과적으로 차단하기 위해 유기막상에 데이터 라인(30)과 중첩되게 전압이 인가되는 전극을 형성할 수도 있다.

상기 절연막(70)에는 유기막을 대신하여 컬러필터막이 포함될 수 있다. 또는 상기 절연막(70)은 컬러필터막과 유기막이 적층된 다층 구조로 형성될 수도 있다. 여기서 컬러필터막은 컬러를 나타내기 위해 빛의 삼원색에 해당하는 적색층/녹색층/청색층이 교대로 배치되어 이루어진다.

상기 절연막(70)상에는 전압이 인가되는 투명도전막(40)이 형성되는데, 투명도전막(40)은 도 1과 같이 각 화소별로 상이한 전압이 인가될 수 있도록 각각 분리되어 있다. 투명도전막(40)과 박막트랜지스터는 절연막(70)에 의해 절연되어 있으며, 이들을 전기적으로 연결하기 위해 절연막(70)의 소정 영역에 콘택부(50)가 형성된다. 콘택부(50)는 절연막(70)을 관통하는 관통홀(51)과 투명도전막(40) 중 상기 관통홀(51)로 삽입되는 부분(52)으로 이루어진다. 그런데 콘택부(50)의 관통홀(51)에 의해 투명도전막(40) 중 관통홀(51)에 삽입되는 부분(52)과 삽입되지 않는 부분 사이에는 관통홀(51)의 깊이 만큼 단차가 존재한다. 관통홀(51)은 절연막(70)을 관통하여 형성되므로 위와 같은 단차는 절연막(70)의 두께에 비례하며, 특히 두꺼운 유기막이나 컬러필터막이 사용된 경우 단차가 더욱 커지게 된다. 이러한 단차로 인하여 단차가 커질수록 빛샘 등 다양한 문제가 발생될 수 있음은, 앞서 살펴 본 바와 같다.

본 발명에서는 관통홀(51)에 삽입되는 투명도전막(40)상에 별도의 단차방지부(80)가 형성된다. 단차방지부(80)는 단차를 없앨 수 있도록 콘택부(50)상의 관통홀(51)을 채워서 형성되며, 재질이나 형성 방법에 특별한 제한은 없다. 그러나 단차방지부(80)를 기판(10)에 구비되는 다른 구성 요소와 동시에 형성한다면 공정수를 단축할 수 있는 바, 도 2에서는 상기 구성 요소로서 스페이서(90)를 사용한 예가 도시되어 있다. 스페이서(90)는 박막트랜지스터 기판(10)을 포함하여 통상의 액정 표시장치에 구비되는 두 개의 기판간 간격을 일정하게 유지하기 위해 사용된다. 박막트랜지스터 기판(10)은 박막트랜지스터와 게이트 라인(20)/데이터 라인(30) 등 비교적 복잡한 구조를 가지므로, 스페이서(90)는 박막트랜지스터 기판(10)상에 형성하지 않는 것이 일반적이다. 그러나 본 발명에서는 단차방지부(80)와 스페이서(90)를 동시에 형성할 수 있도록, 스페이서(90)가 박막트랜지스터 기판(10)상에 형성된다. 도 2에서 스페이서(90)는 투명도전막(40)상에 형성되어 있으나, 경우에 따라서는 스페이서(90)로 인한 개구율 저하를 방지하기 위해, 예컨대 도 1의 데이터 라인(30)과 중첩되게 형성될 수 있다. 이 경우 스페이서(90)는 절연막(70)상에 형성된다.

구체적인 단차방지부(80) 및 스페이서(90)의 제조 과정은 후술하며, 도 2를 참조하여 구조적인 면에 대해서만 살펴본다. 스페이서(90)의 높이는 액정표시장치에 사용되는 기판의 간격에 따라 정해지며, 3.5 ~ 4.5 $\mu\text{m}$  범위를 가질 수 있다. 이는 3 ~ 4 $\mu\text{m}$  범위의 유전막 보다 두꺼우며 대략 2500Å 정도 두께를 갖는 보호막을 포함하더라도, 스페이서(90)의 높이는 절연막(70)의 두께 보다 크게 형성될 수 있다. 따라서 스페이서(90)와 동일하거나 비슷한 높이를 갖도록 단차방지부(80)가 형성된다면, 단차방지부(80)에 의해 콘택부(50)의 단차를 없앨 수 있다. 이 경우 단차방지부(80)는 스페이서(90)와 동일한 재질로 이루어지는데, 스페이서(90)는 포토레지스트를 패터닝하여 형성될 수 있다.

도 3은 본 발명의 다른 실시예에 따른 액정표시장치에 사용되는 박막트랜지스터 기판의 평면도이고, 도 4는 도 3의 B-B' 라인을 따라 취해진 단면도이다.

본 실시예에서도, 도 1 및 도 2에 도시된 실시예와 마찬가지로, 박막트랜지스터(T)와 투명도전막(40)간 접촉되는 부분의 단차를 제거하기 위해 단차방지부(80)가 사용되며, 또한 단차방지부(80)는 스페이서(90)와 동일한 재질로서 형성된다. 이와 같이 공통되는 부분에 대한 설명은 생략한다.

도 3을 참조하면, 기판(10)상에 게이트/데이터 라인(20,30)이 형성되고, 게이트/데이터 라인(20,30)이 교차하는 영역마다 박막트랜지스터(T)와 이에 연결된 투명도전막(40)이 형성된다. 상기 투명도전막(40)에는 박막트랜지스터(T)를 통하여 데이터 전압이 인가되고, 이를 위해 투명도전막(40)과 박막트랜지스터(T)는 소정 영역에서 접촉된다. 투명도전막(40)과 박막트랜지스터(T)간 접촉은 콘택부(50)에서 이루어지는데, 본 실시예에서는 콘택부(50)가 스토리지 전극(60)에 형성된다.

도 4를 참조하면, 기판(10)상에 게이트 전극(21)/소오스 전극(31)/드레인 전극(32) 등을 구비한 박막트랜지스터가 형성되며, 또한 게이트 전극(21)과 동일한 높이에 스토리지 전극(60)이 형성된다. 스토리지 전극(60)은 게이트 절연막(22)을 사이에 두고 드레인 전극(32)의 일부분과 마주보도록 배치되고, 스토리지 전극(60)과 중첩되는 영역에서 드레인 전극(32)상에 투명도전막(40)이 접하게 된다. 상기 스토리지 전극(60)과 게이트 절연막(22) 및 드레인 전극(32)의 일부는 스토리지 커패시터를 형성한다. 스토리지 커패시터는, 데이터 라인(30)을 통하여 인가되는 제1 신호를 다음의 제2 신호를 수용할 때까지 일정 시간 동안 유지하도록 사용된다.

본 실시예와 같이 박막트랜지스터와 투명도전막(40)간의 전기적 접촉을 위한 콘택부(50)가 스토리지 전극(60)상에 형성되는 경우라도, 도 1/도 2에 도시된 실시예와 마찬가지로 콘택부(50)에는 단차가 존재한다. 이러한 단차를 제거하는 방법 또한 도 1/도 2에 도시된 실시예와 거의 동일하게 적용된다. 즉, 콘택부(50)에 특정한 물질을 삽입하여 단차방지부(80)를 형성하며 이를 통하여 단차가 제거될 수 있다. 상기 단차방지부(80)는 스페이서(90)와 같은 다른 구성 요소와 동시에 형성될 수 있다.

결국, 본 발명의 두 가지 실시예를 통하여 살펴본 바에 의하면, 박막트랜지스터와 투명도전막(40)간의 콘택이 형성되는 위치에는 불가피하게 단차가 존재하며, 이들은 본 발명의 단차방지부(80)를 통하여 제거될 수 있다. 이를 보다 일반화하면, 콘택 부위가 기판(10)상의 어떠한 영역이든 상관없이 상기 단차는 본 발명의 단차방지부(80)를 통하여 제거될 수 있다. 나아가 콘택부(50)에 의한 단차외에 다른 요인에 의한 단차에 대해서도 본 발명의 단차방지부(80)가 구조가 적용될 수 있다.

이하에서는 단차방지부가 형성된 박막트랜지스터 기판을 제조하는 방법을 살펴본다. 도 5a 내지 도 5f는 도 2의 기판을 제조하는 방법을 설명하기 위한 단면도이다. 도 4에 도시된 기판의 제조 과정에 대해서는, 구체적으로 도시하지는 않았지만 이하의 과정을 유사하게 적용할 수 있다.

도 5a를 참조하면, 먼저 투명한 절연 기판(10)상에 스퍼터링 방법등을 이용하여 금속막을 증착한 후, 마스크를 이용한 사진 식각 공정을 통하여 게이트 전극(21)을 형성한다. 이어서 기판(10) 및 게이트 전극(21)상에 실리콘 질화막 등으로 된 게이트 절연막(22)을 증착한다.

도 5b를 참조하면, 다음으로 게이트 절연막(22)상에 반도체층(25')을 증착한 후, 이를 마스크를 이용한 사진 식각 공정을 통하여 패터닝 한다. 상기 반도체층(25')은 비정질 실리콘층(26')과 비정질 실리콘이 불순물 이온으로 도핑된 층(27')을 포함한다.

도 5c를 참조하면, 다음으로 스퍼터링 방법등을 이용하여 제2 금속막을 증착하고 이를 패터닝하여 소오스 전극(31)과 드레인 전극(32)을 형성한다. 또한 소오스 전극(31)과 드레인 전극(32)을 마스크로 소오스 전극(31)과 드레인 전극(32) 사이에 노출된 반도체층(25')의 일부를 제거한다. 이 때 불순물 이온이 포함된 층(27')은 소오스 전극(31)과 드레인 전극(32)을 따라 두 개의 영역으로 분리되어 오믹콘택층(27)이 형성된다. 또한 오믹콘택층(27) 하부에는 액티브층(26)이 형성되며, 이로서 게이트 전극(21), 소오스 전극(31), 드레인 전극(32), 반도체층(25)을 포함하는 박막트랜지스터가 완성된다.

도 5d를 참조하면, 상기한 결과물상에 절연막(70)을 형성한 후 이를 패터닝하여 소정 영역에 절연막(70)을 관통하는 관통홀(51)을 형성한다. 상기 절연막(70)은 박막트랜지스터를 보호하기 위한 실리콘 질화막 성분의 보호막을 포함한다. 또한 앞서 살펴 본 바와 같이, 두꺼운 저유전율의 유기막이나 컬러필터막이 추가될 수 있다. 유기막 또는 컬러필터막이 추가될수록 절연막(70)의 두께가 증가하며 또한 관통홀(51)이 깊게 형성된다.

도 5e를 참조하면, 절연막(70)이 형성된 기판(10)상에 투명도전막(40)을 증착한 후 이를 패터닝한다. 이 때, 상기 관통홀(51)을 따라 관통홀(51)의 바닥과 측벽에도 투명도전막(40)이 증착되며, 관통홀(51)의 바닥 부분에서 투명도전막(40)과 드레인 전극(32)이 접하게 된다. 즉, 관통홀(51)과 투명도전막(40) 중 관통홀(51)에 삽입되는 부분에 의해 콘택부(50)가 형성되고, 상기 콘택부(50)에 의해 투명도전막(40)과 박막트랜지스터가 전기적으로 연결된다.

도 5f를 참조하면, 기판(10)상에 포토레지스트를 도포하여 절연막(70) 및 투명도전막(40)을 덮는 감광막(100)을 형성하고, 이어서 마스크(110)를 이용하여 노광 및 현상 공정을 진행한다. 만약 포지티브형의 포토레지스트가 사용된다면, 상기 마스크(110)에서 빛을 투과하는 영역(111) 아래 부분의 감광막(100)이 잔류하며, 빛을 투과하지 않는 영역(112) 아래의 감광막(100)은 현상 단계에서 제거된다. 이와 같이 마스크(110)를 이용한 사진 공정으로 감광막(100)의 소정 영역을 잔류시키는 것은, 스페이서(90)를 형성하기 위한 일반적인 방법이다. 그런데 본 발명에서는, 스페이서(90)와 함께 단차방지부(80)를 형성하기 위해 스페이서(90)가 형성되는 영역외에 콘택부(50)상에도 감광막(100)을 잔류시킨 것이다. 위와 같은 스페이서(90)와 단차방지부(80)가 동시에 형성되면, 스페이서(90)와 단차방지부(80)가 동일한 높이로 형성될 수도 있다.

위와 같은 과정을 거쳐서, 도 2와 같이 단차방지부(80)에 의해 콘택부(50)의 단차가 제거되는 박막트랜지스터 기판이 완성된다. 이후 액정을 일방향으로 배열시키기 위해 기판(10)상에 배향막을 형성하는데, 상기 배향막은 잉크젯 방식으로 배향막 성분의 유체를 기판(10)상에 분사하는 방법으로 형성할 수 있다. 이 경우 단차방지부(80)가 없다면, 관통홀(51)의 측벽 부분에는 배향막이 형성되지 못하여 해당 영역에서 빛샘이 발생할 수도 있다. 그러나 본 발명에서는 상기 관통홀(51)이 단차방지부(80)로 채워져 있으므로, 투명도전막(40) 및 단차방지부(80)상에 평평하게 배향막이 형성되고 빛샘이 발생하는 것을 방지할 수 있다.

### 발명의 효과

이상에서 살펴 본 바와 같이, 본 발명 액정표시장치에 의하면 박막트랜지스터와 투명도전막이 콘택되는 부위 등과 같이 기판상에 단차가 형성되는 영역에 단차방지부가 형성된다. 기판상에 단차가 형성되면 해당 영역으로 빛샘 등 다양한 문제가 발생할 수 있는데, 본 발명에서는 상기 단차방지부를 통하여 단차를 제거하고 단차로 인한 여러가지 문제를 방지한다. 또한 상기 단차방지부는 독자적으로 형성할 수도 있지만, 스페이서와 같이 기판에 필요한 다른 구성 요소와 동시에 형성할 수도 있어 단차방지부를 위한 별도의 공정이 필요하지 않다.

### 도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정표시장치에 사용되는 박막트랜지스터 기판의 평면도,

도 2는 도 1의 A-A' 라인을 따라 취해진 단면도,

도 3은 본 발명의 다른 실시예에 따른 액정표시장치에 사용되는 박막트랜지스터 기판의 평면도,

도 4는 도 3의 B-B' 라인을 따라 취해진 단면도,

도 5a 내지 도 5f는 도 2의 기판을 제조하는 방법을 설명하기 위한 단면도이다.

☞도면의 주요부분에 대한 부호의 설명☞

10 -- 기판 20 -- 게이트 라인

21 -- 게이트 전극 30 -- 데이터 라인

31 -- 소오스 전극 32 -- 드레인 전극

40 -- 투명도전막 50 -- 콘택부

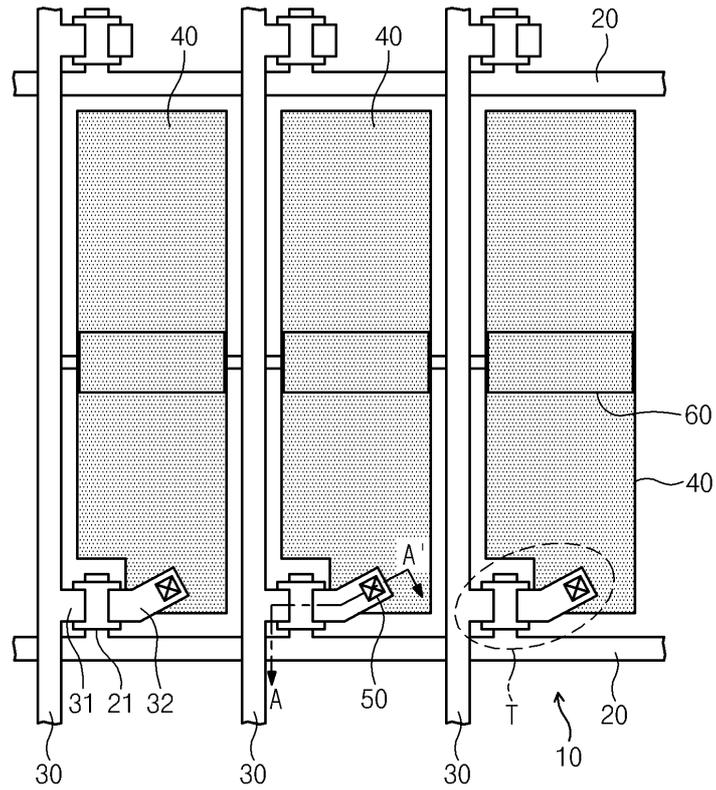
60 -- 스토리지 전극 70 -- 절연막

80 -- 단차방지부 90 -- 스페이서

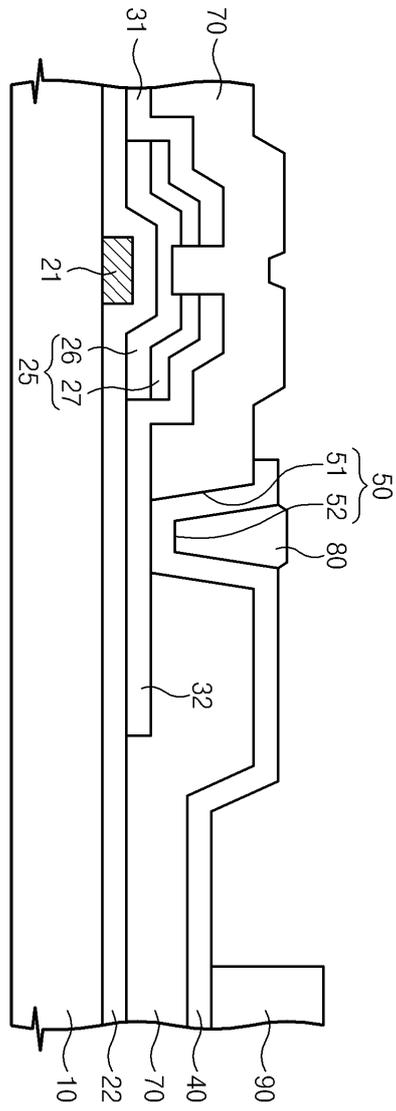
100 -- 감광막 110 -- 마스크

도면

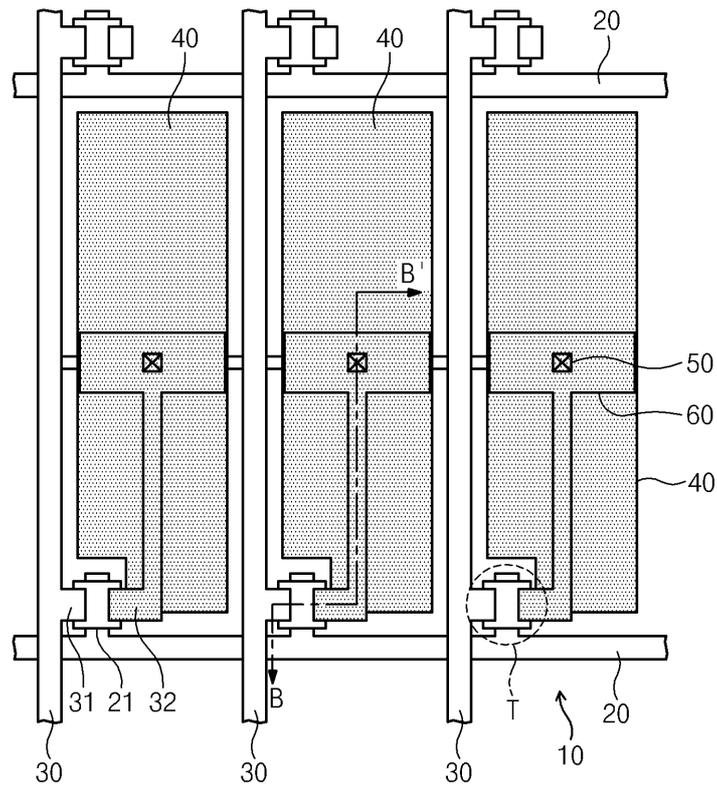
도면1



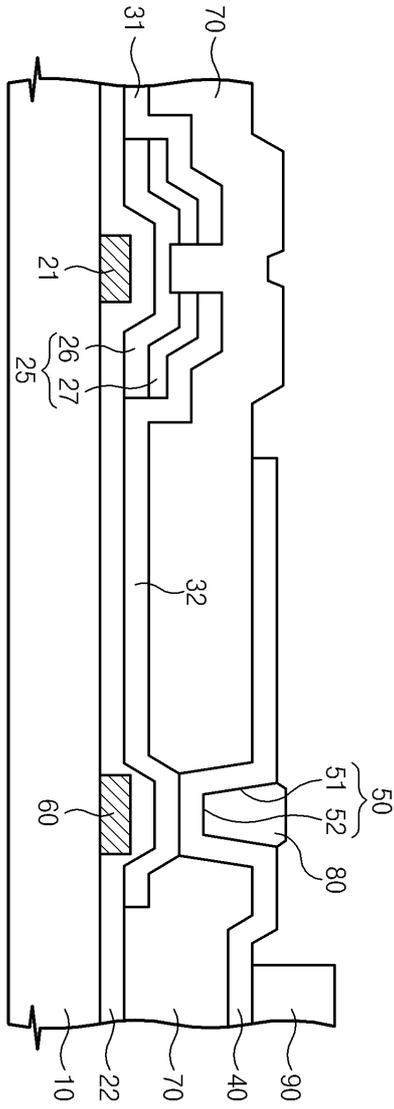
도면2



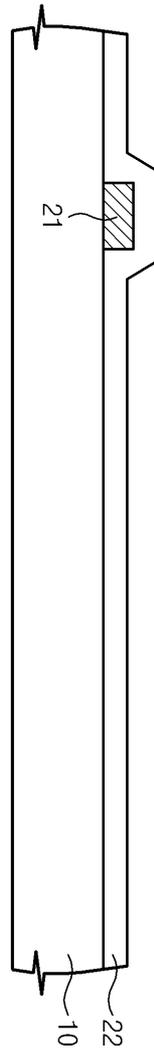
도면3



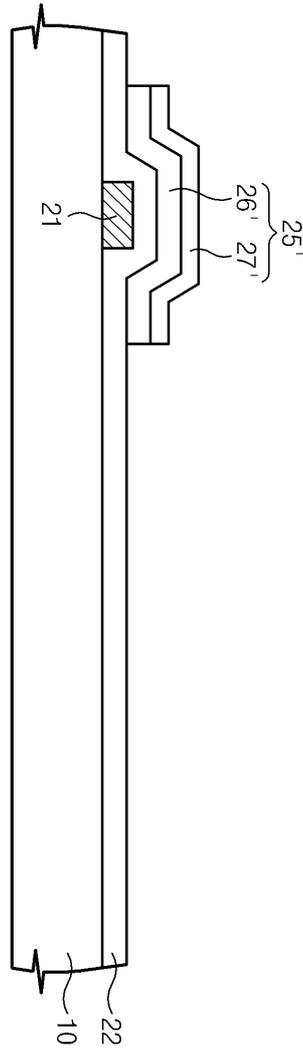
도면4



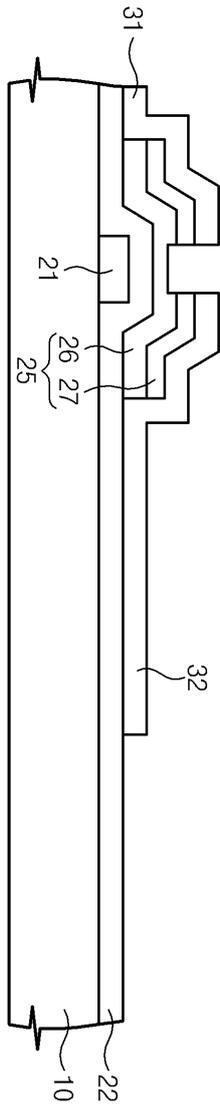
도면5a



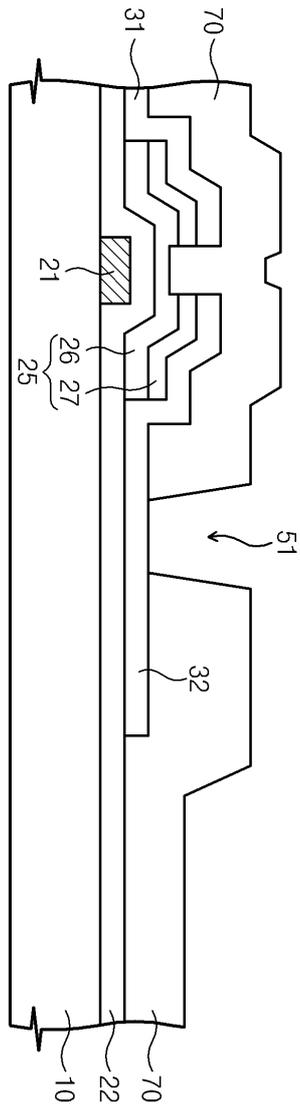
도면5b



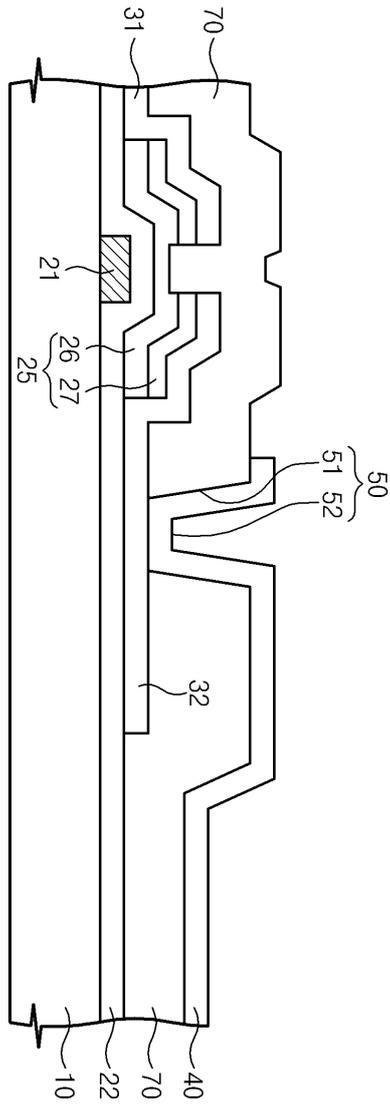
도면5c



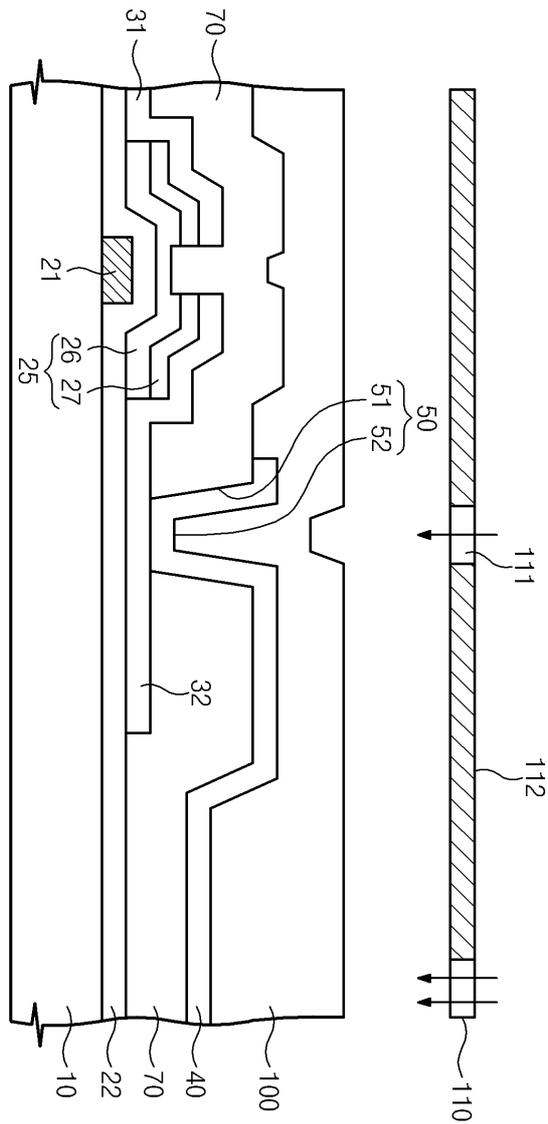
도면5d



도면5e



도면5f



专利名称(译)	液晶显示装置基板及其制造方法		
公开(公告)号	<a href="#">KR1020070000528A</a>	公开(公告)日	2007-01-03
申请号	KR1020050055915	申请日	2005-06-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHO EOU SIK 조의식 JUNG JIN SOO 정진수 KIM JANG SOO 김장수		
发明人	조의식 정진수 김장수		
IPC分类号	G02F1/136		
CPC分类号	G02F1/13439 G02F1/133345 G02F1/133514 G02F1/13394		
代理人(译)	SE JUN OH YIM, 常HYUN KWON, HYUK SOO 宋, 云何		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供了一种液晶显示器及其制造方法。其中形成薄膜晶体管的基板可以形成在本发明的液晶显示器上。并且，基板可以在基板上形成阶梯式带轮的区域中设置有阶梯式带轮防止单元，该基板上的薄膜晶体管和透明导电膜接触。如果在基板上形成有级滑轮，则可以在适用的文本区域产生包括光源等在内的各种问题。在本发明中，通过有级滑轮防止单元移除有级滑轮，并且防止了由于有级滑轮引起的各种问题。而且，同时，它与基板所需的其他元件一样形成，如隔板，可以单独地形成阶梯式滑轮防止单元，并且可以在没有附加工艺的情况下形成。液晶，薄膜晶体管，透明导电膜，触点，有级滑轮。

