

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 10-2005-0061610
G02F 1/1343 (43) 공개일자 2005년06월22일

(21) 출원번호 10-2005-7009690(분할)
(22) 출원일자 2005년05월27일
(62) 원출원 특허10-2001-7015872
원출원일자 : 2001년12월10일 심사청구일자 2002년02월08일
번역문 제출일자 2005년05월27일
(86) 국제출원번호 PCT/JP2000/003815 (87) 국제공개번호 WO 2000/77569
국제출원일자 2000년06월12일 국제공개일자 2000년12월21일

(30) 우선권주장 JP-P-1999-00164891 1999년06월11일 일본(JP)
JP-P-1999-00200101 1999년07월14일 일본(JP)
JP-P-1999-00303662 1999년10월26일 일본(JP)
JP-P-2000-00023687 2000년02월01일 일본(JP)

(71) 출원인 마쯔시다덴기산교 가부시키키가이샤
일본국 오사카후 가도마시 오아자 가도마 1006반지

(72) 발명자 야마키타 히로유키
일본 오사카후 오사카시 쓰루미쿠 이마즈키타 1-8-33-1113
구마가와 가즈히코
일본 오사카후 네야가와시 미도리마치 9-14-302
이노우에 가즈오
일본 오사카후 히라카타시 호시가오카 4-5-8-306
시오타 아키노리
일본 오사카후 히라카타시 나스즈쿠리 1-9-3-306
사토 이치로
일본 교토후 교타나베시 히가시 히가시카미야 93-8
사타니 히로시
일본 교토후 야와타시 야와타츠키요다 7-1-415
기무라 마사노리
일본 오사카후 다이토시 신마치 19-401
아사다 사토시
일본 이시가와켄 가나자와시 다카오다이 3-182-202

(74) 대리인 이병호

심사청구 : 있음

(54) 액정표시장치

요약

본 발명의 액정표시장치는 공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체스위칭소자를 형성한 어레이기판과, 대향기판과, 상기 어레이기판과 상기 대향기판 사이에 끼워진 액정층을 구비한다. 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 선폭은 상기 공통전극과 상기 화소전극 사이의 간격보다도 크고, 또한, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 막두께는 상기 주사신호선 및 영상신호선 중 적어도 어느 한쪽의 막두께보다도 크다. 이로써, 넓은 시야각, 고속응답 또한 고휘도 등의 고화질을 실현하는 횡전계방식의 액정표시장치를 실현한다.

대표도

도 1

색인어

액정표시장치, 화소전극, 어레이기판, 공통전극, 영상신호선

명세서

도면의 간단한 설명

- 도 1은 실시예 1-1에서의 액정표시장치의 구성을 도시하는 도면.
- 도 2는 실시예 1-1에서의 전극구조의 원리를 설명하기 위한 도면.
- 도 3은 실시예 1-1에서의 액정표시장치의 응답 특성을 도시하는 도면.
- 도 4는 실시예 1-2에서의 액정표시장치의 구성을 도시하는 도면.
- 도 5는 실시예 1-3에서의 액정표시장치의 구성을 도시하는 도면.
- 도 6은 실시예 1-3에서의 전극구조의 원리를 설명하기 위한 도면.
- 도 7은 실시예 1-4에서의 액정표시장치의 구성을 도시하는 도면.
- 도 8은 실시예 2-1에서의 액정표시장치의 구성을 도시하는 도면으로서, (a)는 실시예 2-1에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-1에서의 액정표시장치의 구성을 도시하는 평면도이고, (c)는 실시예 2-1에서의 액정표시장치의 구성을 도시하는 A-A선 상의 단면도.
- 도 9는 실시예 2-1에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도.
- 도 10은 실시예 2-1에서의 액정표시장치의 광투과율특성을 도시하는 도면.
- 도 11은 종래 기술의 액정표시장치의 광투과율특성을 도시하는 도면.
- 도 12는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 도면으로서, 그 중에 (a)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 평면도이고, (c)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 A-A선 상의 단면도.
- 도 13은 실시예 2-2에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도.
- 도 14는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 도면으로서, 그 중에 (a)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 평면도이고, (c)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 A-A선 상의 단면도.
- 도 15는 실시예 2-3에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도.
- 도 16은 실시예 2-4에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도.
- 도 17은 실시예 2-5에서의 액정표시장치의 구성을 도시하는 도면으로서, 그 중 (a)는 실시예 2-5에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-5에서의 액정표시장치의 구성을 도시하는 평면도.
- 도 18은 실시예 2-5에서의 액정표시장치의 광투과율특성을 도시하는 도면.
- 도 19는 실시예 2-5에서의 액정표시장치의 광투과율특성을 도시하는 도면.
- 도 20은 실시예 2-6에서의 액정표시장치의 구성을 도시하는 도면으로서, 그 중에 (a)는 실시예 2-6에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-6에서의 액정표시장치의 구성을 도시하는 평면도이고, (c)는 실시예 2-6에서의 액정표시장치의 구성을 도시하는 A-A선 상의 단면도.
- 도 21은 실시예 2-7에서의 액정표시장치의 구성을 도시하는 도면으로서, 그 중에 (a)는 실시예 2-7에서의 액정표시장치의 구성을 도시하는 단면도이며, (b)는 실시예 2-7에서의 액정표시장치의 구성을 도시하는 평면도이고, (c)는 실시예 2-7에서의 액정표시장치의 구성을 도시하는 A-A선 상의 단면도.
- 도 22는 실시예 2-7에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도.
- 도 23은 제 1 종래의 액정표시장치의 구성을 도시하는 도면.

도 24는 제 2 종래의 액정표시장치의 구성을 도시하는 도면.

도면의 주요부분에 대한 부호의 설명

1a : 어레이기판 1b : 대향기판

3 : 공통전극 4 : 화소전극

5 : 영상신호선 6 : 주사신호선

7 : 반도체스위칭소자

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[기술분야]

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 특히 넓은 시야각 및 고속응답이 얻어지는 액정표시장치 및 그 제조방법에 관한 것이다.

(제 1 배경 기술)

도 23의 (a) 및 (b)는 종래의 액정패널 내에서의 액정의 동작을 도시하는 측단면도이고, 도 23의 (c) 및 (d)는 그 정면도를 도시한다. 도 23에서는 액티브소자를 생략하고 있다. 또한, 스트라이프형의 전극을 구성하여 복수의 화소를 형성하지만, 여기에서는 1화소의 부분을 도시하고 있다.

전압 무인가 시의 셀층 단면을 도 23의 (a)에, 그 때의 정면도를 도 23의 (c)에 도시한다. 투명한 한 쌍의 기판의 내측에 선형의 전극(103, 104)이 형성되고, 그 위에 배향제어막(106)이 도포 및 배향 처리되어 있다. 그들 사이에는 액정조성물이 끼워져 있다. 막대형의 액정분자(105)는 전압 무인가 시에는 스트라이프형의 Y 전극의 길이방향에 대하여 약간의 각도, 즉, $45도 \leq |\psi_{LC}| < 90도$, (ψ_{LC}): 계면 근방에서의 액정분자 장축(광학축)방향이 이루는 각)을 가지도록 배향되어 있다. 상하 계면 상에서의 액정분자 배향방향은 여기에서는 평행으로 되어 있다. 또한, 액정조성물의 유전이방성은 정(正)을 상정하고 있다.

다음에, 전계(109)를 인가하면, 도 23의 (b) 및 (d)에 도시한 바와 같이 전계방향으로 액정이 그 방향을 바꾼다. 편광판(102)을 소정 각도(108)로 배치함으로써 전압 인가에 의해서 광투과율을 바꾸는 것이 가능해진다. 이렇게 하여 투명전극이 없어도 콘트라스트(contrast)를 부여하는 표시가 가능하다.

그러나, 이러한 횡전계방식의 액정표시장치에서는 네마틱 액정의 전장에 대한 응답이 느린 것에 더하여, 도 23에 도시하는 바와 같은 스트라이프형 등 독특한 전극구조이고, 전계가 액정에 인가되기 어렵기 때문에, 응답속도가 느리다는 문제가 있었다.

횡전계방식에서의 액정의 상승(trise) 및 하강시간(tfall)은 일본특개평7-225388호 공보에 기재된 바와 같은 다음 식으로 나타난다.

$$\tau_{rise} = \gamma_1 / (\epsilon_0 \Delta \epsilon E^2 - \pi^2 K_2 / d^2) \dots (1)$$

$$\tau_{fall} : \gamma_1 (d)^2 / \pi^2 K_2 = \gamma_1 / \epsilon_0 \Delta \epsilon E c^2 \dots (2)$$

여기서, γ_1 은 점성계수, K_2 는 트위스트의 탄성정수, d 는 셀갭, $\Delta \epsilon$ 는 유전이방성, ϵ_0 은 진공의 유전율, E 는 전계강도, $E(c)$ 는 임계치전계를 나타낸다.

상기 제 1 식 및 제 2 식으로부터, 횡전계방식에서의 액정표시장치를 고속응답으로 하기 위해서는 셀갭(d)을 작게 하거나, 점성계수(γ_1)가 작고 고유전율의 액정재료(예를 들면, 시아노계 액정 등)를 사용하거나, 또는 전계강도(E)를 크게 하기 위해서 구동전압을 크게 하는 수단이 취해지고 있다.

그러나, 상기와 같은 액정표시장치의 경우, 이하와 같은 과제가 남겨져 있었다.

(1) 셀갭을 작게 하면, 액정을 주입하는 데 요하는 시간이 길어져 제조에 요하는 시간이 길어진다. 또한, 갭의 정밀도 격차에 의한 불균일함이 눈에 띄기 쉬워진다.

(2) 불소계 액정재료 대신에, 시아노계 액정재료를 사용하거나 첨가율을 증가하면, 내열·내광성이 불안정하게 되어 콘트래스트의 부분적인 이상이나 플리커(flicker) 등의 표시불량으로 이어질 가능성이 있다.

(3) 구동전압을 크게 하면, 소비전력이 크게 될 뿐만 아니라, 종래 사용하고 있던 구동용 IC를 사용할 수 없게 되어 전용의 구동용 IC가 필요하게 된다.

(4) 투과율을 향상시키기 위해서, 화소전극 또는 공통전극에 ITO 등의 투명전극을 사용하고, 또한 응답속도의 향상도 도모하고자 하면, 보다 두꺼운 막을 형성할 필요가 있다. 그러나, 이러한 두꺼운 막을 형성하고자 하면, 미소한 결정의 퇴적에 의해 투과율이 저하됨과 동시에, 막 표면이 거칠게 되어, 그로 인해 광산란치가 증가하여 광이용효율이 저하하게 된다.

(제 2 배경기술)

도 24는 일본특개평9-236820호 공보에 개시된 횡전계 인가방식의 액정표시장치의 단면도이다. 또한 여기에, 횡전계 인가방식이란, 투명기판의 한쪽의 내면에 화소전극과 대향전극의 쌍방을 동일면 상에 형성하고, 이들 동일면 상에 형성한 화소전극과 대향전극 사이에 전위를 부여하고, 투명기판의 판면과 평행하는 방향의 횡전계를 액정에 인가하여 액정분자의 배열을 제어하는 방식이며, 이로써 장치 표시의 시야각 의존성의 개선을 도모하는 것이다.

도 24의 (a)는 소스버스트라인(영상신호선)에 직교하는 방향 또한 나중에 설명하는 반도체스위칭소자가 없는 부분의 상하 방향(기판면에 직교하는 방향) 단면을 도시하고, 도 24의 (b)는 동일하게 반도체스위칭소자가 존재하는 부분의 단면을 도시하며, 도 24의 (c)는 소스버스트라인에 평행방향 또한 반도체스위칭소자가 존재하는 부분의 단면을 도시한다.

도 24에서, 201a는 하부의, 201b는 상부의 투명기판이다. 202는 대향전극이다. 203a는 게이트전극이다. 204는 소스버스트라인이다. 205는 화소전극, 205a는 그 연장단부이다. 206은 반도체스위칭소자이다. 207는 액정층이다. 208a는 하부의, 208b는 상부의 배향막이다. 209는 투명절연층이다.

도 24에 도시하는 바와 같이, 이 액정표시장치에서는 2매의 투명기판(201a, 201b)이 서로 대향하게 배치되고, 그 대향면 사이에 배향막을 사이에 두고 액정이 봉입되어 있으며, 더욱이 배향막이 액정층의 상하 양면에 접촉하여 액정분자를 소정의 배향으로 정렬시키는 점은 종래에 널리 채용되는 것과 동일하다.

단, 어레이기판 측, 전극을 형성하는 측의 투명기판, 이 장치에서는 201a 측에는 배향막(208a)과 투명기판(201a) 사이에 투명절연층(209)이 배치되고, 이 투명절연층에 의해서 소스버스트라인과 대향전극 사이 및 소스버스트라인과 화소전극 사이를 각각 절연하고, 아울러 대향전극과 소스버스트라인의 위치를 본 장치의 사용자로부터 보아(본 장치의 사용자가 표시면을 보는 경우에) 겹쳐서 배치하는 것이 가능한 구조로 되어 있는 점에 특징이 있다.

이렇게 하면, 전극의 존재에 의해서 발생하는 차광부분의 면적을 작게 하는 것이 가능해지고, 화소부분의 개구율이 높아지기 때문에, 화면 전체의 휘도가 향상된다.

그러나, 상기와 같은 액정표시장치의 경우, 이하와 같은 과제가 남아 있다.

(1) 화소부에 형성된 화소전극, 대향전극이 비투과형 도전층인 경우, 그 부분에서 광을 투과하지 않기 때문에 개구율이 저하하게 된다. 또한, 화소전극, 대향전극을 투명도전층으로 형성하더라도, 종래의 전극구성, 액정재료의 조합으로는 전극상의 전계강도는 미약하므로, 광은 거의 투과하지 않기 때문에 실질 개구율의 향상은 바랄 수 없다.

(2) 게이트전극(주사신호선)과 대향전극을 동일 공정으로 형성하면, 제조공정 간략화되지만, 각각의 전극은 근접하고 있기 때문에 전기적 단락이 발생하여, 수율저하의 원인이 된다.

(3) 소스버스트라인(영상신호선) 바로 위에도 대향전극을 설치하는 것에 의해, 소스버스트라인(영상신호선) 바로 위에 설치한 대향전극 이외의 대부분의 대향전극과 화소전극으로 형성되는 전계분포에도 영향을 미친다.

(4) 소스버스트라인(영상신호선) 바로 위의 대향전극과 화소전극으로 형성되는 전계분포는 그 이외의 대향전극과 화소전극으로 형성되는 전계분포와 다르기 때문에, 휘도불균일, 또는 착색이 발생하는 요인으로 된다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 액정재료의 변경이나 셀갭의 협소화, 또는 구동전압을 크게 하지 않고서, 넓은 시야각으로 고속응답 또한 고휘도 등의 고화질이 얻어지는 액정표시장치 및 그 제조방법을 제공하는 것이다.

상기 목적을 달성하기 위해서, 본 발명 중 청구항 1에 기재된 발명은 공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체스위칭소자를 형성한 어레이기판과, 대향기판과, 상기 어레이기판과 상기 대향기판 사이에 끼워진 액정층을 구비하고, 상기 화소전극과 공통전극 사이에 전압을 인가하여, 기판에 거의 평행한 전계를 발생시켜 액정을 조광구동하는 액정표시장치로서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 선풍은 상기 공통전극과 상기 화소전극 사이의 간격보다도 큰 것을 특징으로 한다.

상기와 같이, 전극의 선풍을 공통전극과 상기 화소전극 사이의 간격(전극간격)보다도 크게 하는 것에 의해, 실질적으로 전극간격이 종래보다도 좁아진다. 이 결과, 전계의 상승이 전극 내부측까지 넓어지고, 전극단 근방에서의 전계강도가 커지기 때문에, 응답속도가 향상된다.

또한, 본 발명은 공통전극 및 화소전극 중 적어도 어느 한쪽의 막두께를 조사신호선 및 영상신호선 중 적어도 어느 한쪽의 막두께보다도 크게 하는 경우도 있다.

이렇게 하여도, 전계의 상승이 전극 내부층까지 넓어지고, 응답속도가 향상된다.

또한, 본 발명은 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 선편을 공통전극과 화소전극 사이의 간격보다도 크고, 또한, 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 막두께를 주사신호선 및 영상신호선 중 적어도 어느 한쪽의 막두께보다도 크게 하는 경우도 있다.

이러한 구성이라면, 선편을 크게 한 경우의 상기 효과와, 막두께를 크게 한 경우의 상기 효과를 단지 더한 이상의 상승적인 효과가 얻어진다.

또한, 본 발명은 공통전극 및 상기 화소전극 중 적어도 어느 한쪽을 투명도전층으로 구성하여도 좋다.

상술한 바와 같이, 전극간격을 좁게 하거나, 전극의 두께를 크게 하면, 전계분포가 전극상에 까지 넓어진다. 따라서, 불투명전극 대신에 투명전극을 사용하면, 전극 바로 위를 표시부로서 사용하는 것이 가능해져, 투과율의 향상을 도모할 수 있다.

또한, 본 발명은 공통전극 및 화소전극 중 적어도 어느 한쪽을, 적어도 2종류의 도전층으로 구성하여도 좋다.

또한, 본 발명은 공통전극 및 화소전극 중 적어도 어느 한쪽은 적어도 2종류의 다른 광학 특성을 갖는 투명도전체로 구성되어 있는 경우도 있다.

또한, 본 발명은 공통전극 및 화소전극 중 적어도 어느 한쪽은 절연층과 그 표면에 형성된 도전층으로 구성되어 있는 경우도 있다.

또한, 본 발명은 공통전극 및 화소전극 중 적어도 어느 한쪽은 투명절연층과 그 표면에 형성된 투명도전층으로 구성되어 있는 경우도 있다.

또한, 본 발명은 공통전극과 화소전극 사이의 전극간격은 적어도 상기 어레이기관과 상기 대향기관 사이의 간격보다도 작게 하는 경우도 있다.

또한, 본 발명은 공통전극과 화소전극의 일부 또는 전부가 비정질의 투명도전막으로 이루어지는 경우도 있다. 투명도전막의 막두께는 1500Å 이상으로 하여도 좋다.

어레이기관 및 대향기관 중 적어도 어느 한쪽은 수지제라도 좋다.

또한, 본 발명은 공통전극과 화소전극 중 적어도 일부가 비정질의 투명도전막으로 이루어지는 액정표시장치를 제조하는 방법으로서, 상기 투명도전막은 100°C 이하로 성막하는 것을 특징으로 한다.

투명도전막을 H₂O 또는 H₂를 첨가하여 무가열 성막하도록 하여도 좋다.

또한, 본 발명은 공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체소자층을 형성한 어레이기관과, 대향기관과, 상기 어레이기관과 상기 대향기관 사이에 끼워진 액정층을 구비하고, 상기 화소전극과 공통전극 사이에 전압을 인가하여, 기관에 거의 평행한 전계를 발생시켜 액정을 조광구동하는 액정표시장치로서, 상기 공통전극과 상기 화소전극 중 적어도 한쪽은 절연층을 사이에 두고 다른 층에 형성된 배선부와 전극부로 이루어지고, 상기 전극부가 투명도전층으로 구성된 것을 특징으로 한다.

이와 같이 전극부를 투명도전층으로 형성하는 것에 의해, 화소전극·공통전극이 적층형인 액정표시장치에서, 투과율을 종래보다도 크게 할 수 있다.

공통전극의 배선부가 주사신호선과 동일 공정으로 형성되는 경우도 있고, 화소전극의 배선부가 영상신호선과 동일 공정으로 형성되는 경우도 있다.

공통전극 및 화소전극을 구성하는 전극부의 각각의 선편과, 공통전극과 화소전극을 구성하는 전극부 사이의 간격은 그 한쪽 또는 양쪽이 어레이기관과 대향기관 사이의 간격과 거의 동일하거나, 또는 작은 경우라도 좋다.

또한, 투명도전층으로 형성된 전극부의 선편은 비투과형 도전층으로 제작할 때의 전극부의 선편에 구속될 필요는 없고, 다른 값을 사용해도 좋다. 특히, 투명도전층의 전극부 선편은 비투과형 도전층의 전극부 선편으로서 통상 사용되고 있는 값보다 크게 하는 것이 바람직하다. 이렇게 하면, 투과율을보다 크게 하는 것이 가능해진다.

또한, 본 발명은 공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체소자층을 형성한 어레이기관과, 대향기관과, 상기 어레이기관과 상기 대향기관 사이에 끼워진 액정층을 구비하고, 상기 화소전극과 공통전극 사이에 전압을 인가하여, 기관에 거의 평행한 전계를 발생시켜 액정을 조광구동하는 액정표시장치로서, 상기 공통전극의 일부와 상기 영상신호선은 기관면에 직교하는 방향에서 본 경우에, 각각의 형성 패턴의 위치가 서로 겹치도록 절연층을 사이에 두고 적층된 적층형

공통전극과 적층형 영상신호선이고, 상기 공통전극 및 상기 화소전극을 구성하는 전극부의 각각의 선폭과, 상기 공통전극과 상기 화소전극을 구성하는 전극부 사이의 간격은 그 한쪽 또는 양쪽이, 상기 어레이기판과 상기 대향기판 사이의 간격과 거의 동일하거나, 또는 작은 것을 특징으로 한다.

본 발명은 적층형 전극 중 적어도 한쪽이, 배선부와 전극부로 이루어지고, 상기 전극부가 투명도전층으로 구성되어 있는 경우도 있다.

또한, 적층형 전극은 배선부와 전극부로 이루어지고, 배선부가 주사신호선 또는 상기 영상신호선과 동일 공정으로 형성되어도 좋다. 또한, 적층형 공통전극 중, 적층형 영상신호선의 바로 위의 전극부를 포함하는 층은 비투과형 도전층으로 형성되어 있는 경우도 있다.

또한, 적층형 공통전극 중, 적층형 영상신호선의 바로 위의 전극부를 포함하는 층은 그 이외의 공통전극을 형성한 층과 다른 층에 형성되어 있는 경우도 있다.

또한, 적층형 공통전극 또는 상기 적층형 화소전극 중 적어도 한쪽이 상기 절연층의 어레이기판측에 형성되어 있어도 좋다.

또한, 본 발명은 공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체스위칭소자를 형성한 어레이기판과, 대향기판과, 상기 어레이기판과 상기 대향기판 사이에 끼워진 액정층을 구비하고, 상기 화소전극과 공통전극 사이에 전압을 인가하여, 기판에 거의 평행한 전계를 발생시켜 액정을 조광구동하는 액정표시장치로서, 상기 공통전극의 일부와 상기 영상신호선은 기판면에 직교하는 방향에서 본 경우에, 각각의 형성 패턴의 위치가 서로 겹치도록 절연층을 사이에 두고 적층된 적층형 공통전극과 적층형 영상신호선이며, 상기 적층형 공통전극 중, 상기 적층형 영상신호선의 바로 위의 전극부의 선폭은 다른 공통전극의 전극부의 선폭과 다른 것을 특징으로 한다.

본 발명은 공통전극 및 상기 화소전극을 구성하는 전극부의 각각의 선폭이 투명도전층으로 형성한 전극부상의 액정분자가 공통전극과 화소전극 사이에서 발생하는 전계에 의해서 변조가 가능한 선폭인 경우도 있다.

또한, 공통전극 및 화소전극을 구성하는 전극부의 각각의 선폭이 어레이기판과 대향기판 사이의 간격의 2배 이하라도 좋다.

또한, 공통전극 및 상기 화소전극을 구성하는 전극부의 각각의 선폭이 3 μ m 이상 8 μ m 이하라도 좋다.

또한, 액정층의 액정재료는 유전율이방성($\Delta\epsilon$)이 +8 이상인 경우도 있고, 밴드의 탄성정수(K33)가 18(pN) 이하인 경우도 있다. 더욱이, 액정층의 위상차($\Delta n \cdot d$; 리터레이션)가 200 내지 600nm인 경우도 있다.

액정층은 시아노계 화합물을 함유하는 액정재료라도 좋고, 시아노계 화합물은 함유율이 35% 이하인 것이 바람직하다.

또한, 공통전극 및 상기 화소전극을 구성하는 전극부는 화소 내에 적어도 하나의 굴곡부를 갖는 굴곡형이라도 좋고, 영상신호선은 상기 공통전극 및 상기 화소전극을 구성하는 전극부의 굴곡형상과 거의 동일한 굴곡각을 갖는 굴곡형이라도 좋다.

반도체스위칭소자는 채널 엣지형 박막트랜지스터인 경우도 있다.

또한, 반도체스위칭소자의 일부는 폴리실리콘으로 형성되어 있는 경우도 있다.

또한, 본 발명은 액정표시장치의 제조방법으로서, 액티브매트릭스기판에 비투과형 도전체를 형성하여 공통전극의 일부 또는 전부와 주사신호선으로 이루어지는 제 1 전극군을 소정 형상으로 패턴을 형성하는 공정과, 상기 제 1 전극군이 형성된 액티브매트릭스기판 상에 제 1 절연층을 형성하는 공정과, 상기 제 1 절연층의 소정 부분상에 반도체층을 형성하는 공정과, 상기 제 1 절연층 및 반도체층 상에 비투과형 도전체를 형성하여 영상신호선과 화소전극의 일부 또는 전부로 이루어지는 제 2 전극군을 소정 형상으로 패턴을 형성하는 공정과, 상기 제 2 전극군까지가 형성된 액티브매트릭스기판 상에 제 2 절연층을 형성하는 공정과, 상기 제 2 절연층의 위에 투명도전체를 형성하여 공통전극의 일부 및/또는 화소전극의 일부로 이루어지는 제 3 전극군을 소정 형상으로 패턴을 형성하는 공정을 포함하는 것을 특징으로 한다.

또한, 본 발명의 제조방법은 액티브매트릭스기판에 비투과형 도전체를 형성하여 공통전극의 일부 또는 전부와 주사신호선으로 이루어지는 제 1 전극군을 소정 형상으로 패턴을 형성하는 공정과, 상기 제 1 전극군이 형성된 액티브매트릭스기판 상에 제 1 절연층을 형성하는 공정과, 상기 제 1 절연층의 소정 부분 상에 반도체층을 형성하는 공정과, 상기 제 1 절연층 및 반도체층의 위에 비투과형 도전체를 형성하여 영상신호선과 화소전극의 일부 또는 전부로 이루어지는 제 2 전극군을 소정 형상으로 패턴을 형성하는 공정과, 상기 제 2 전극군까지가 형성된 액티브매트릭스기판 상에 제 2 절연층을 형성하는 공정과, 상기 제 2 절연층의 위에 투명도전체를 형성하여 공통전극 및 화소전극의 어느 한쪽의 일부로 이루어지는 제 3 전극군을 소정 형상으로 패턴을 형성하는 공정과, 상기 제 3 전극군까지가 형성된 액티브매트릭스기판 상에 제 3 절연층을 형성하는 공정과, 상기 제 3 절연층의 위에 투명도전체를 형성하여 공통전극 및 화소전극 중 나머지의 한쪽의 일부로 이루어지는 제 4 전극군을 소정 형상으로 패턴을 형성하는 공정을 포함하는 것을 특징으로 한다.

본 발명의 제조방법은 제 3 전극군을 소정패턴으로 형성하는 공정 후에, 제 3 절연층을 형성하는 공정을 포함하도록 하여도 좋다.

또한, 제 4 전극군을 소정패턴으로 형성하는 공정 후에, 제 4 절연층을 형성하는 공정을 포함하도록 하여도 좋다.

이 때, 제 3 절연층 또는 제 4 절연층은 SiN_x계 재료 또는 감광성수지재료 또는 SiO₂계 재료로 구성되는 경우도 있다. SiO₂계 재료로 구성하는 경우는 Sb₂O₅계 미립자를 첨가하는 것이 바람직하다.

발명의 구성 및 작용

[제 1 발명군]

이하, 본 발명의 제 1 발명군에 대하여, 도면을 참조하면서 설명한다.

(실시예 1-1)

본 발명의 실시예 1-1에 대하여 도면을 참조하여 설명한다. 도 1의 (a)는 본 발명의 실시예 1-1에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 1의 (b)는 본 발명의 실시예 1-1에서의 액정표시장치의 구성을 도시하는 평면도이다.

액정표시장치는 횡전계 인가방식(IPS(InPlaneSwiching) 방식)의 액정표시장치이다. 이 액정표시장치는 어레이기판측 기관(1A)과, 대향기관(1B)과, 어레이기판(1A)과 대향기관(1B) 사이에 끼워진 액정(2)을 갖는다.

상기 대향기관(1B)의 내측면에는 적색컬러필터재료(8(a), 녹색컬러필터재료(8(b), 청색컬러필터재료(8(c), 및 블랙매트릭스(10)가 소정패턴으로 형성되어 있다. 이들 컬러필터재료(8a, 8b, 8c) 및 블랙매트릭스(10)의 내측면에는 배향막(9B)이 형성되어 있다.

한편, 어레이기판측 기관(1A)에는 매트릭스형으로 배선된 복수의 주사신호선(6) 및 영상신호선(5)과, 주사신호선(6)과 영상신호선(5)의 교차점 부근에 배치된 반도체스위칭으로서의 박막트랜지스터(TFT: Thin Film Transistor; 7)와, 기관(1A, 1B)에 평행한 전계(횡전계)를 발생시키기 위한 쌍을 이루는 공통전극(3) 및 화소전극(4)이 형성되어 있다. 화소전극(4)은 영상신호선(5)으로부터의 영상신호가 공급되는 전극부(4A)와, 배선부(4B)로 구성되어 있고, 공통전극(3)은 전극부(3A)와, 배선부(3B)로 구성되어 있다. 공통전극(3) 및 화소전극(4)의 내측면에는 폴리이미드 등으로 이루어지는 배향막(9A)이 형성되어 있다.

여기에서, 주목해야 할 것은 공통전극(3) 및 화소전극(4)의 선폭(w1, w2)은 공통전극(3)과 화소전극(4) 사이의 간격(l; 전극부(4A)와 전극부(3A)의 간격을 의미함)보다도 크고(w1, w2>l), 또한, 공통전극(3) 및 화소전극(4)의 막두께(t1)는 주사신호선 또는 영상신호선의 막두께(t2)보다도 두껍게 구성되어 있다. 이러한 구성에 의해, 액정의 응답속도를 크게 할 수 있고, 더욱이, 투과율의 실질적인 향상을 도모하는 것도 가능해진다. 또한, 이러한 응답속도의 향상 및 투과율 향상의 이유에 대해서는 뒤에 상세하게 설명하기로 한다.

이어서, 상기 구성의 액정표시장치의 제조방법에 대하여 간단하게 설명한다. 우선, 어레이기판(1A) 상에 A1 등으로 이루어지는 도전막으로 패터닝된 주사신호선(6)을 형성하고, 또한 절연막을 형성한 후, a-Si 등으로 이루어지는 반도체스위칭소자(7), 또한, Al 등으로 이루어지는 도전막으로 패터닝된 영상신호선(5)을 형성한다.

본 실시예는 횡전계 인가방식이며, 공통전극(3) 및 화소전극(4)을 투명도전체인 ITO막, 또는 A1 등으로 이루어지는 도전막으로 밧살모양으로 패터닝 형성한다.

더욱이, 어레이기판(1A), 및 대향기관(1B)에는 액정(2)의 분자의 배열을 정렬시키기 위해서 폴리이미드 등으로 이루어지는 배향막(9A, 9B)을 형성한다. 투명기관(1B)은 투명기관(1A)에 대향하여 설치하고, 적색컬러필터재료(8a), 녹색컬러필터재료(8b), 청색컬러필터재료(8c), 및 블랙매트릭스(10)가 소정패턴으로 형성되어 있다.

이와 같이 제작된 어레이기판(1A), 및 대향기관(1B)은 각각 소정 방향으로 초기 배향방위를 형성하고, 주변부를 시일제로 접착한 후, 액정(2)을 주입하여 밀봉한다. 이렇게 해서, 액정표시장치가 제작된다.

이렇게 하여 제작된 액정표시장치의 표시 동작에 대하여 설명한다. 반도체스위칭소자(7)는 영상신호선(5) 및 주사신호선(6)으로부터 입력되는 구동신호에 의해서 온, 오프 제어된다. 그리고, 반도체스위칭소자(7)와 접속된 화소전극(4)과, 공통전극(3) 사이에 인가된 전압에 의해서 전계를 발생시켜서, 액정(2)의 배향을 변화시켜 각 화소의 휘도를 제어하고, 화상을 표시한다.

*이어서, 본 발명의 주된 특징인 전극구조에 대하여 설명한다. 도 1의 (a) 및 (b)에서, d는 셀갭, w1, w2는 공통전극(3) 및 화소전극(4)의 폭, l은 공통전극(3)과 화소전극(4)의 간격(간격), t1은 공통전극(3)의 두께, t2는 화소전극(4)의 두께, t5는 영상신호선(5) 및 주사신호선(6)의 두께를 도시한다.

종래의 구성에서는, 예를 들면, 일본특개평7-36058호 공보에 개시된 바와 같이, 공통전극(3)은 주사신호선(6)과 동일한 공정에 의해서 Cr 또는 Al계 등의 금속으로 형성하고, 또한, 화소전극(4)은 영상신호선(5)과 동일한 공정에 의해서 Mo 또는 Al계 등의 금속으로 형성하고 있다. 따라서, 이러한 공정으로 형성된 공통전극(3)의 막두께는 주사신호선(6)과 동일하고, 또한, 화소전극(4)의 막두께는 영상신호선(5)과 동일하게 된다.

한편, 본 실시예에서는 도 1에 도시하는 바와 같이, 공통전극(3) 및 화소전극(4)의 선폭(w1, w2)은 공통전극(3)과 화소전극(4) 사이의 간격보다도 크게 하고(w1, w2>l), 더욱이, 공통전극(3)의 막두께(t1) 및 화소전극(4)의 막두께(t2)는 주

사신호선 또는 영상신호선의 막두께(t_5)보다도 두껍게 하였다($t_1, t_2 > t_5$). 이 점이 본 실시예와 종래예가 크게 다른 점이다. 또한, 본 발명은 $w_1, w_2 > 1$ 또한 $t_1, t_2 > t_5$ 의 구성에 한정되지 않으며, $w_1, w_2 > 1$ 만의 구성 또는 $t_1, t_2 > t_5$ 만의 구성이라도 좋다.

이러한 전극구성에 의해, 고속응답성을 얻을 수 있고, 전극으로서 투명전극을 사용하면 투과율의 향상도 도모할 수 있다. 이하에서, 그 이유를 도 2를 참조하여, 상세하게 설명한다. 또, 도 2에서, 참조부호 M1으로 나타내는 곡선은 종래예의 전계분포를 도시하고, 참조부호 M2로 나타내는 곡선은 막두께만 큰 경우의 전계분포를 도시하며, 참조부호 M3로 나타내는 곡선은 전극간격만 좁게 한 경우의 전계분포를 도시하고, 참조부호 M4로 나타내는 곡선은 막두께를 크게 하고 또한 전극간격을 좁게 한 경우의 전계분포를 도시하고 있다.

도 2의 (a)는 종래예를 도시하고, 도 2의 (b)는 전극간격은 종래예와 동일하게 해 두고, 막두께만을 크게 한 예를 도시한다.

막두께를 크게 하면, 전극 단부 근방에서 도 2의 (b)에 도시하는 바와 같이 전계강도가 크게 발생한다. 이에 의해, 전극 상에 있더라도, 도 2의 (a)의 종래예와 비교하면, 전계강도가 커지고, 그 때문에, 전극 바로 위에 위치하는 액정분자를 구동할 수 있다. 종래예에서는 전계강도는 도 2의 (a)에 도시하는 상태이고, 전극간에서만, 액정분자를 구동하고, 전극 바로 위에 액정분자를 구동할 수 없었다. 따라서, 도 2의 (b)에 도시하는 예에서는 전극 바로 위의 액정분자를 구동할 수 있기 때문에, 이러한 전극을 투명전극으로 하면, 투과율을 향상시킬 수 있다. 또, 전극간에서의 전계강도도, 종래예보다 커지고 있다. 따라서, 이러한 관점으로부터도 고속응답성이 얻어지고, 또한, 고투과율특성도 얻어지게 된다.

이어서, 도 2의 (c)는 막두께는 종래예와 동일하게 해 두고, 전극간격만을 작게 한 예를 도시한다. 이와 같이, 전극간격을 종래예보다 작게 하면, 전극간에서의 전계강도는 종래예보다도 커진다. 더욱이, 전극 상에 있더라도 전계강도는 액정분자를 구동할 수 있을 정도로 커진다. 따라서, 이러한 도 2의 (c)에 도시하는 바와 같이, 전극간격을 작게 하면, 전극 상 및 전극간에서, 종래예보다도 전계강도를 크게 할 수 있고, 그 때문에, 고속응답성이 얻어진다. 더욱이, 전극을 투명전극으로 하는 것에 의해, 해당 전극 상에서의 액정분자의 구동에 의해, 개구율이 향상되는 동시에, 실질적인 투과를 향상시킬 수 있다. 따라서, 이러한 도 2의 (c)의 구성에서도, 고속응답성 및 고투과율특성이 얻어지게 된다.

이어서, 도 2의 (d)는 막두께를 크게 하고, 또한, 전극간격을 작게 한 예를 도시한다. 이 도 2의 (d)에 도시하는 예는 구성상, 도 2의 (b)의 구성에 도 2의 (c)의 구성을 더한 것이다. 그러나, 주목해야 할 것은 이 도 2의 (d)의 구성에서는 막두께만에 의한 효과에 전극간격만을 작게 한 효과를 단지 더한 효과 이상의 상승 효과가 얻어지는 점에서 특징을 갖는다. 즉, 전계강도는 도 2의 (d)에 도시하는 바와 같이, 전극상 및 전극간에서, 도 2의 (b)에 도시하는 전계강도와 도 2의 (c)에 도시하는 전계강도를 더한 이상의 전계강도가 얻어지고 있다. 그 이유는 막두께의 변화에 의한 전계강도의 효과와, 전극간격의 변화에 의한 전계강도의 효과가 상승적으로 작용한 것으로 추측된다.

본 발명자들은 상기 원리에 기초하여 실제로 도 2의 (a) 내지 (d)의 구성의 액정표시장치를 제작하여, 실험을 행하였다.

구체적으로는 본 실시예의 샘플로서, 3개의 샘플을 준비하였다. 샘플(1)은 전극간격 $l=6\mu\text{m}$, 전극폭 $w=10\mu\text{m}$, 셀갭 $d=4\mu\text{m}$, $t_1=t_2=0.4\mu\text{m}$ 의 구성으로 하고, 샘플(2)은 전극간격 $l=6\mu\text{m}$, 전극폭 $w=10\mu\text{m}$, 셀갭 $(d)=4\mu\text{m}$, $t_1=t_2=800\text{\AA}$ 의 구성으로 하며, 샘플(4)은 전극간격 $l=10\mu\text{m}$, 전극폭 $w=6\mu\text{m}$, 셀갭 $d=4\mu\text{m}$, $t_1=t_2=0.4\mu\text{m}$ 의 구성으로 하였다.

또한, 종래예의 샘플로서, 샘플(3)을 준비하였다. 샘플(3)은 전극간격 $l=10\mu\text{m}$, 전극폭 $w=6\mu\text{m}$, 셀갭 $d=4\mu\text{m}$, $t_1=t_2=2000\text{\AA}$ 의 구성으로 하였다.

전극구성 이외는 동일한 조건, 즉, 액정재료는 동일하고, 셀갭(d)은 $4\mu\text{m}$ 이며, 구동전압은 5V이고, 동일 환경하라는 조건에서, 상기 샘플(1) 내지 샘플(4)에 대하여 응답속도를 측정하였다. 도 3은 샘플(1) 내지 샘플(4)의 상승시간(trise)을 측정한 결과이고, 실선이 종래예의 샘플(3), 일점쇄선이 샘플(1), 파선이 샘플(2), 이점쇄선이 샘플(4)의 응답 특성을 도시하고 있다. 이 결과로부터도 분명한 바와 같이, 90% 응답의 상승시간은 종래예의 샘플(3)에 비하여, 샘플(1)에서 약 1/3로, 샘플(2)에서 약 1/4로 단축되어, 본 실시예가 고속응답에 유효한 것이 인정된다.

또한, 참고로 설명하면, 종래는 전극선폭(w_1, w_2)은 전극간격(l)보다도 작게($w_1, w_2 < l$) 설정되어 있었다. 이것은 이하의 이유에 의한다. 즉, 종래에는 화소전극 및 공통전극은 Al 등의 불투명전극을 사용하고 있었기 때문에, 개구율을 올리기 위해서, 전극간격(l)을 넓게 설정하는 것이 필요하다. 그러나, 지나치게 넓으면, 응답속도가 나빠지고, 배선과의 관계로 1화소 중에서의 전극선폭이 결정되어 있으며, 전극간격을 과도하게 넓히기 위해서는 제약이 있다. 따라서, 종래에서는 전극선폭과 응답속도 등의 조건을 가미하면서, 전극간격을 극력 넓게 한다는 설계 사상에 기초하고 있었다고 생각된다. 즉, 종래에는 전극간격을 좁게 한다는 사상이 없었다. 이 점에 관해서, 본 발명은 전극간격을 좁게 한다는 기술 사상에 기초하고 있고, 종래예와는 본질적으로 기술 사상이 상이하다.

또한, 전극의 두께를 크게 한다는 점에 관해서도, 본 발명은 종래예에 없는 것이다. 왜냐하면, 종래는 주사선이나 영상신호선의 제조공정 시에 동시에 화소전극 및 공통전극을 제작하고 있었다. 이 때, 영상신호의 기록을 위해서는 배선저항은 작은 쪽이 좋고, 그것을 위해서는 배선의 막두께는 얇은 쪽이 좋다. 따라서, 영상신호선 등의 배선은 얇게 형성되고, 이에 따라서 전극의 두께도 얇은 것이 현 상태이다. 요약하면, 전극의 두께는 영상신호선 등의 배선의 두께와 동일하게 얇았다. 따라서, 종래에는 전극의 두께를 배선의 두께와 다르게 하는 기술적 사상은 없고, 이 점에 관해서 전극의 두께를 변화시키는 본 발명과는 본질적으로 기술적 사상이 상이하다.

상기 예에서는 공통전극(3) 및 화소전극(4)에 Cr 또는 Al계 등 비투과형의 금속을 사용하는 경우에 대하여 설명하였지만, 개구율을 향상시키기 위해서 ITO 등의 투명전극을 사용하는 경우에 대하여 이하에 설명한다.

일반적으로 공통전극(3)이나 화소전극(4)에 사용되는 ITO는 200℃ 정도로 성막하고 있지만, ITO의 결정화 온도는 100 내지 200℃ 부근에 있고, 이 영역의 온도로 제작한 ITO는 비정질(amorphous)과 다결정이 혼재된 막으로 된다. 이와 같이

비정질과 다결정이 혼재된 막이고, 보다 두꺼운 막을 형성하고자 하면, 표면이 거칠게 되어 광산란치가 증가하여 광이용효율이 저하하게 된다. 그 때문에, 일반적으로 ITO의 막두께는 700Å 정도로 사용되고, 영상신호선(5)이나 주사신호선(6)에 사용되는 Cr 또는 Al계 등 비투과형의 금속의 경우(막두께 1200Å 내지 2000Å 정도)에 비하여 상당히 얇다. 따라서, 종래의 ITO막에서는 투과율을 향상하기 위해서는 막두께를 크게 할 수 없기 때문에, 상술한 바와 같이, 고속응답화를 위해 막두께를 크게 하는 것은 곤란하다.

그러나, ITO가 비정질이면, 표면이 매끄럽기 때문에, 막두께를 두껍게 하더라도 광산란치가 증가하여 투과율을 크게 저하시키는 일은 없다. 비정질 ITO의 경우, 파장 550nm에 투과율의 피크를 설치하고자 하면, 막두께 1500Å 정도로 할 필요가 있다. 따라서, 투과율의 향상과 고속응답화를 양립하기 위해서는 막두께 1500Å 이상으로 하는 것이 바람직하다.

즉, 비정질 ITO를 사용하면, 영상신호선(5)이나 주사신호선(6)에 사용되는 Cr 또는 Al계 등 비투과형의 금속과 같은 정도의 막두께(1200Å 내지 2000Å 정도)라도, 종래의 ITO막과 비교하여 고속응답화의 효과가 있게 된다. 물론, 영상신호선(5)이나 주사신호선(6)보다도 두껍고, 예를 들면, 2000Å 이상으로 후막화하면, 보다 고속응답화가 가능해진다. 단, 후막화에 의한 투과율, 광산란치 등의 광학 특성의 저하와의 트레이드오프(trade off)의 관계로 막두께를 최적화 할 필요가 있다.

이러한 비정질 ITO를 얻기 위해서는 100℃ 이하의 저온으로 성막한다. 또한, 더욱이, H₂O 또는 H₂를 첨가하여 무가열 성막하면, 챔버 중의 잔류 H₂O 분압의 저하에 의한 ITO가 미결정화되는 것을 방지할 수 있고, 안정된 비정질을 얻는 것이 가능해진다.

더욱이, 100℃ 이하의 공정으로 ITO를 성막할 수 있기 때문에, 어레이기판(1A) 및 대향기판(1B)의 양쪽 또는 한쪽을 폴리카보네이트와 같은 투명수지판으로 하는 것이 가능해진다. 따라서, 경량인 액정표시장치를 얻는 것이 가능하게 됨과 동시에, 제조시의 취급이나 운반시에 발생하는 기판의 균열, 깨어짐을 저감시킬 수 있다. 또한, 사용시의 낙하, 전도 등에 의한 충격에 의한 기판의 균열, 깨어짐도 저감시킬 수 있다.

도 4는 공통전극(3), 화소전극(4)을 2단계의 공정으로 분할하여 형성함으로써 블록형 단면형상으로 한 경우의 실시예이다.

즉, 제 1 공정으로 3', 4'의 도전층(막두께 t1'=t2'=4000Å, 전극폭 w1'=w2'=10μm)을 형성하고, 제 2 공정으로 3'', 4''의 도전층(막두께 t1'' : t2''=4000Å, 전극폭 w1''=w2''=6μm)을 형성함으로써, 공통전극(3), 화소전극(4)의 단면형상을 블록형으로 하였다. 이러한 블록형 단면형상으로 하여도 도 3의 샘플(2)과 거의 동일한 효과를 얻을 수 있었다.

따라서, 공통전극(3), 화소전극(4)의 단면형상은 반드시 직사각형 형상일 필요는 없고, 공통전극(3), 화소전극(4)의 막두께를 두껍게 하기 위한 제조공정으로, 전극의 단면형상의 각이 떨어져 R형이 되거나, 테이퍼형 단면형상이라도 상관없다.

(실시예 1-2)

다음에, 본 발명의 실시예 1-2에 대하여 도면을 참조하여 설명한다.

도 5는 본 발명의 실시예 1-2에서 액정표시장치의 구성을 도시하는 단면도이다. 도 5에서 3M, 4M은 투명수지층, 3N, 4N은 투명전극층이다. 즉, 공통전극(3)은 투명수지층(3M), 도전층(3N)으로 이루어지고, 화소전극(4)은 투명수지층(4M), 도전층(4N)으로 이루어진다. 또한, d는 셀갭, w1, w2는 공통전극(3) 및 화소전극(4)의 폭, l은 공통전극(3)과 화소전극(4)의 간격(간격), t1a는 공통전극(3)의 투명수지(3M)의 두께, t2a는 화소전극의 투명수지층(4M)의 두께, t1b는 공통전극(3)의 투명도전층(3N)의 두께, t2b는 화소전극(4)의 투명도전층(4N)의 두께를 도시한다.

투명도전층(3M, 4M)으로서는 예를 들면, 아크릴계 폴리머의 감광수지를 사용하면, 용이하게 1μm 정도의 막두께로, 빗살 모양 등의 소망의 패턴으로 형성하는 것이 가능하다. 또한, 투명전극층(3N, 4N)으로서는 예를 들면, ITO를 사용한다.

본 실시예에서는 셀갭 d=4μm, 전극간격 l=3μm, 전극폭 w=10μm, t1a=t2a=1μm, t1b=t2b=2000Å으로 하였다.

본 실시예 1-2에서는 공통전극(3)과 화소전극(4) 사이의 전극간격(l)을 어레이기판(1A)과 대향기판(1B) 사이의 간격(d)보다도 작아지도록 구성되어 있다. 이러한 구성에 의해, 공통전극(3) 및 화소전극(4)의 주변부의 전계강도가 커지는 것을 이용하여 각각의 전극 상의 액정을 변조 가능하게 되고, 또한, 공통전극(3) 및 화소전극(4)은 각각이 투명층으로 구성되어 있기 때문에, 전극 상의 광도 투과하는 것이 가능해진다.

도 6을 참조하여, 구체적으로 설명한다. 도 6의 (a)는 종래예(l>d의 경우)의 단면도이고, 도 6의 (b)는 종래예(l>d의 경우)에서 액정이 구동되는 영역을 모식적으로 도시하는 도면이고, 도 6의 (c)는 본 발명(l<d의 경우)의 단면도이며, 도 6의 (d)는 본 발명(l<d의 경우)에서 액정이 구동되는 영역을 모식적으로 도시하는 도면이다. 종래예에서는 전극 상의 액정분자는 구동되지 않고, 도 6의 (a)의 사선 영역(S1)만의 액정분자밖에 구동되지 않는다. 한편, 본 발명에서는 도 6의 (b)의 사선 영역(S2)으로 도시하는 바와 같이 전극 상의 넓은 영역에 걸쳐 구동된다. 이 때, 본 발명에서의 전극은 투명전극을 사용하기 때문에, 전극 상의 영역을 액정표시영역으로서 사용할 수 있다. 따라서, 투과율의 향상을 도모할 수 있다. 또한, 전극 간에서의 전계강도는 종래예의 쪽이 본 발명보다도 크다. 그러나, 전계에 의해 구동되는 액정의 영역은 본 발명쪽이 종래예보다도 크다. 즉, 도 6의 (b) 및 (d)에 도시하는 바와 같이, 액정이 구동되는 영역은 높이 H1>H2이지만, 영역 S1<S2이다. 따라서, 액정패널 전체로부터 보면, 본 발명쪽이 종래예에 비하여 밝고, 또한 콘트라스트가 높은 액정표시장치가 얻어지게 된다. 더욱이, 도 6의 (d)에 도시하는 바와 같이 전극 상에서의 전계분포의 변화가 완만하기 때문에, 표시불균일함이 없는 균일한 표시가 가능해진다.

이렇게 하여, 본 실시예는 투과율을 저하시키지 않고 고속응답의 액정패널을 얻는 것이 가능해진다.

또한, 본 실시예는 전극부의 투과율을 저하시키지 않고 전극층 두께(t1)를보다 두껍게 하고자 하는 경우의 실시예이고, 이러한 구성이라도 실시예 1-1과 동일하거나 또는 그 이상의 효과가 얻어진다.

(실시예 1-3)

다음에, 본 발명의 실시예 1-3에 대하여 도면을 참조하여 설명한다.

도 7은 본 발명의 제 2 실시예에서의 액정표시장치의 구성을 도시하는 단면도이다.

도 7에서 3-I는 공통전극(3)의 제 1 층, 3-II는 공통전극(3)의 제 2 층, 3-III는 공통전극(3)의 제 3 층이고, 4-I는 화소전극(3)의 제 1 층, 4-II는 화소전극(4)의 제 2 층, 3-III는 공통전극(3)의 제 3 층이다.

본 실시예에서는 3-I, 4-I는 적색(R) 즉, 700nm 부근의 파장영역, 3-II, 4-II는 녹색(G) 즉, 546nm 부근의 파장영역, 3-III, 4-III는 청색(B) 즉, 436nm 부근의 파장영역에서, 각각 가장 양호한 투과율이 얻어지는 분광특성을 갖도록 각각의 막 성분 및 막두께를 조정하여 성막된 ITO 전극이다.

이러한 구성으로 함으로써, 전체의 투과율을 저하시키지 않고서, 전극층 두께(t1, t2)를보다 두껍게 하는 것이 가능해진 다.

상기 예에서는 공통전극 및 화소전극은 적색(R), 녹색(G), 청색(B)에 각각 대응하는 분광특성을 갖는 3개의 층으로 구성 되어 있지만, 본 발명은 이것에 한정되지 않으며, 적색(R), 녹색(G), 청색(B) 중 적어도 1종류에 대응하는 분광특성을 갖는 층으로 구성하도록 하여도 좋다. 또한, 본 발명은 적색(R), 녹색(G), 청색(B)에 한정되지 않고, 사용하는 용도에 따라서 그 밖의 소망의 파장영역에서 가장 양호한 투과율이 얻어지는 분광특성을 갖는 층으로 구성하도록 하여도 좋다.

[제 2 발명군]

제 2 발명군은 화소전극·공통전극이 적층형의 액정표시장치에 관한 것이다. 이하, 본 발명의 제 2 발명군에 대하여, 도면 을 참조하면서 설명한다.

(실시예 2-1)

도 8의 (a)는 실시예 2-1에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 8의 (b)는 실시예 2-1에서의 액정표시 장치의 구성을 도시하는 평면도이다. 도 8의 (c)는 실시예 2-1에서의 액정표시장치의 구성을 도시하는 도 8의 (b)의 A-A 에서의 단면도이다.

도 9는 실시예 2-1에서의 액정표시장치의 반도체스위칭소자(7) 근방의 구성을 도시하는 단면 확대도이다.

도 8에서, 1A는 어레이기판, 1B는 대향기판, 2는 액정, 3은 공통전극, 4는 화소전극, 5는 화소전극(4)과 접속되어 영상 신호를 부여하는 영상신호선, 6은 주사신호선, 7은 반도체스위칭소자, 8은 제 1 절연층, 9A는 어레이기판(1A)의 내면에 형성한 배향막, 9B는 대향기판(1B)의 내면에 형성한 배향막, 10a는 적색컬러필터재료, 10b는 녹색컬러필터재료, 10c는 청색컬러필터재료, 11은 블랙매트릭스(차광층), 12는 제 2 절연층이다.

도 9에서, 7a는 a-Si층, 7b는 n⁺형 a-Si층, 8a는 제 1 절연층(8)에 설치한 콘택트홀, 12a는 제 2 절연층(12)에 설치한 콘택트홀이다.

*이하, 도 8 및 도 9를 사용하여, 상기 구성의 액정표시장치의 제조방법에 대하여 설명한다.

우선, 어레이기판(1A) 상에 Al, Ti 등으로 이루어지는 비투과형 도전체를 형성하고, 공통전극의 배선부(3d)와 주사신호 선(6)을 소정 형상으로 패터닝한다. 이와 같이 형성된 제 1 전극군의 위에 제 1 절연층(8)을 형성한 후, 이 제 1 절연층(8) 의 소정 부분의 위에 a-Si 층(7a)과 n⁺형 a-Si층(7b)으로 이루어지는 반도체스위칭소자(7)를 형성한다. 더욱이, 제 1 절 연층(8) 및 반도체스위칭소자(7)의 소정 부분의 위에 Al, Ti 등으로 이루어지는 비투과형 도전체를 형성하고, 영상신호선 과 화소전극으로 이루어지는 제 2 전극군을 소정 형상으로 패터닝을 형성한다.

다음에, 제 2 전극군까지가 형성된 어레이기판(1A) 상에 SiNx 등으로 이루어지는 제 2 절연층(12)을 형성한다. 제 2 절 연층(12)은 반도체스위칭소자(7)를 보호하는 보호막의 역할을 다하는 것이기도 하다.

더욱이, 공통전극의 전극부(3a, 3b, 3c)를 투명도전체인 ITO막으로 형성한다.

여기서, 비투과형 도전체로 형성된 공통전극의 배선부(3d)와, 투명도전체로 형성된 공통전극의 전극부(3a, 3b, 3c)의 전 기적 도통을 얻기 위해서, 제 1 절연층(8)과 제 2 절연층(12)은 각각, 콘택트홀(8a, 12a)을 설치한 구성으로 하고 있다.

그 후, 어레이기판(1A), 및 대향기판(1B)에는 액정(2) 분자의 배열을 정렬시키기 위해서 폴리이미드 등으로 이루어지는 배향막(9A, 9B)을 형성한다.

투명기판(1B)은 투명기판(1A)에 대하여 설치하고, 적색컬러필터재료(10a), 녹색컬러필터재료(10b), 청색컬러필터재료(10c), 및 블랙매트릭스(11)가 소정패턴으로 형성되어 있다.

이와 같이 제작된 어레이기판(1A), 및 대향기판(1B)은 각각 소정 방향으로 초기 배향방위를 형성하고, 주변부를 밀봉제로 접착한 후, 액정(2)을 주입하여 밀봉한다.

반도체스위칭소자(7)는 영상신호선(5) 및 주사신호선(6)으로부터 입력되는 구동신호에 의해서 온, 오프 제어된다. 그리고, 반도체스위칭소자(7)와 접촉된 화소전극(4)과, 공통전극(3) 사이에 인가된 전압에 의해서 전계를 발생시켜서 액정(2)의 배향을 변화시켜 각 화소의 휘도를 제어하고, 화상을 표시한다.

도 8에서, d는 셀갭, w1은 공통전극의 전극부(3b)의 선폭, w2는 화소전극의 전극부(4a)의 선폭, w1'는 공통전극의 전극부(3a)의 선폭, l은 공통전극의 전극부(3b)와 화소전극(4a)의 전극부와의 간격(간격)을 도시한다.

본 실시예에서는 도 8에 도시하는 바와 같이, 공통전극의 전극부(3a, 3b, 3c)의 선폭 w1=5 μ m, 화소전극의 전극부(4a, 4b)의 선폭 w2=4 μ m과, 셀갭 d=4 μ m, 전극 사이의 간격(간격) l=10 μ m로 하였다. 즉, 공통전극(3) 및 화소전극(4)의 각각의 전극부의 선폭(w1, w2)을 어레이기판과 대향기판 사이의 간격(d; 셀갭)과 거의 동일한 구성으로 하였다.

전극의 형상으로서의 예를 들면, 도 8의 (b)에 도시하는 바와 같이, 공통전극(3)의 전극부와 화소전극(4)의 전극부가 교차 배치된 빗살모양으로 패턴닝 형성하고, 공통전극(3)의 전극부와 화소전극(4)의 전극부 사이에 횡전계를 형성한다. 상기와 같은 전극구성으로 함으로써, 횡전계에 더하여, 각각의 전극 주변 전계에 의해서 전극 상의 전계강도가 커져서 액정이 회전하기 때문에, 전극에 투명도전재료를 사용함으로써, 전극상의 부분도 광을 투과하게 된다.

또한, 액정층(2)의 액정재료에는 시아노계 화합물을 10% 내지 20% 정도 함유한 시아노계 액정재료를 사용하여, 리터레이션($\Delta n \cdot d$; 셀갭(d)과 굴절율차(Δn)와의 곱)은 350nm 정도로 하였다. 또한, 액정층(2)의 액정재료의 스프레이탄성정수 K11=12(pN), 트위스트탄성정수 K22=7(pN), 밴드탄성정수 K33=18(pN), 유전율이방성 $\Delta \epsilon = +8$ 이다. 여기서, 유전율이방성($\Delta \epsilon$)과 밴드탄성정수(K33)는 액정의 구동전압을 결정하는 데에서 중요하고, 특히, 유전율이방성($\Delta \epsilon$)은 +8 이상, 밴드탄성정수(K33)는 18(pN) 이하로 하는 것이 바람직하다.

상기 전극구성에서 이러한 구성으로 이루어지는 액정층(2)을 조합하는 것에 의해, 종래 적용되고 있는 구동전압(5V 정도)으로 충분하게 전극 상의 전계강도를 크게 하여 액정을 구동할 수 있다.

더욱이, 이 빗살모양의 전극부를 굴곡시키는 것에 의해, 액정분자가 회전하는 방향이 2개의 방향으로 분리되기 때문에, 시야각 방향에 의한 착색을 서로 상쇄하여, 시야각 방향에 의한 색변화가 적은 패널구성으로 할 수 있다. 또한, 여기에서는 도시하고 있지 않지만, 영상신호선(5)과 블랙매트릭스(11)도 공통전극(3), 화소전극(4)의 전극부와 동일한 굴곡각을 갖는 굴곡형상으로 하면, 전극부를 굴곡형상으로 한 것에 의한 차광면적의 증가분을 잃을 수 있고, 보다 개구율이 높은 액정패널을 얻는 것이 가능해진다.

계속하여, 본 실시예에 따른 패널구성에서의 작용과 효과에 대하여 설명한다.

도 10에 본 실시예에 따른 패널구성으로 상기 시아노계 액정재료를 사용한 경우의 액정패널의 광투과율특성(전계분포, 액정다가랙터로부터 패널의 광투과율을 계산)을 도시한다. 구동전압은 5V이다. 또한, 전극구성은 도 10의 라인(a)가 공통전극(3a, 3b, 3c)의 선폭 w1=5 μ m, 화소전극(4a, 4b)의 선폭 w2=4 μ m, 셀갭 d=4 μ m, 전극 사이의 간격(간격) l=10 μ m라는 구성이고, 도 10의 라인(b)가 공통전극(3a, 3b, 3c)의 선폭 w1=6 μ m, 화소전극(4a, 4b)의 선폭 w2=6 μ m, 셀갭 d=4 μ m, 전극 사이의 간격(간격) l=11 μ m라는 구성이다.

일반적으로 ITO는 Al, Ti 등에 비하여 미세화 패턴닝이 약간 곤란하기 때문에, Al, Ti 등보다도 선폭을 약간 크게 해준다. Al, Ti 등은 광을 투과하지 않는 비투과형 도전체이기 때문에, 가능한 한 미세화하는 것이 바람직하지만, ITO는 광을 투과하기 때문에 약간 선폭이 커지더라도 크게 개구율을 저하시키는 일은 없다.

즉, 도 10의 라인(a)와 라인(b)은 전극선폭과 전극간격만이 다른 액정패널구성에서의 광투과율특성을 비교한 것이다.

또한, 도 10과 동일한 전극, 패널구성으로, 액정재료만 불소계 액정재료(스프레이탄성정수 K11=9(pN), 트위스트탄성정수 K22=9(pN), 밴드탄성정수 K33=22(pN), 유전율이방성 $\Delta \epsilon = +4.4$)을 사용한 경우의 액정패널의 광투과율특성(전계분포, 액정다가랙터로부터 패널의 광투과율을 계산)을 도 11에 도시한다. 구동전압은 도 10과 같이 5V이다.

이 결과로부터 분명한 바와 같이, 시아노계 액정재료를 사용한 도 10의 구성 외에, 불소계 액정재료를 사용한 도 11의 구성과 비교하여보다 높은 투과율을 얻는 것이 가능함을 알 수 있다.

특히, 불소계 액정재료를 사용한 도 11의 구성에서는 전극 상의 부분에서는 거의 광을 투과하지 않지만, 시아노계 액정재료를 사용한 도 10의 구성에서는 최저라도 10% 내지 20% 정도의 광을 투과하는 것이 가능하고, 전극에 ITO 등의 투명도전층을 사용하면 실질 개구율이 크게 향상된다. 또한, 전극선폭이 가늘수록 전계강도는 강하게 되어 전극 상의 투과율은 향상된다. 그러나, 종(縱)전계의 영향이 지나치게 강하면 시야각에 의한 색의 변화가 지나치게 커지기 때문에, 전극선폭은 최대 4 μ m 정도로 하는 것이 바람직하다.

더욱이, 주사신호선(6)과 공통전극(3)을 동일한 층으로 형성한 경우, 공통전극(3)의 전극부(3a, 3b, 3c)와 주사신호선(6)이 극히 근방에 배치되기 때문에, 쇼트에 의한 불량이 발생할 확률이 높지만, 본 실시예에 따른 구성으로서는 공통전극(3)의 전극부(3a, 3b, 3c)를 주사신호선(6)과 다른 층에 형성하기 때문에, 쇼트에 의한 불량을 없앨 수 있다.

또한, 본 실시예에서는 반도체스위칭소자(7)에 a-Si(비정질 실리콘)를 사용하는 예에 대하여 설명하였지만, p-Si(폴리실리콘) 등 다른 반도체층을 사용하더라도 동일한 효과를 얻을 수 있다.

또한, 본 실시예에서는 굴곡형의 전극의 예에 대하여 설명하였지만, 직선형의 전극, 포위형의 전극 등 전극의 형상에 관계 없이, 실질 개구율을 향상시키는 효과를 얻을 수 있다.

(실시예 2-2)

도 12의 (a)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 12의 (b)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 평면도이다. 도 12의 (c)는 실시예 2-2에서의 액정표시장치의 구성을 도시하는 도 12의 (b)의 A-A 선에서의 단면도이다.

도 13은 실시예 2-2에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도이다.

본 실시예는 화소전극의 전극부(4a, 4b)에 투명도전체를 사용하는 경우의 실시예이고, 이 점에서 실시예 2-1과는 다르다.

이하, 도 12 및 도 13을 사용하여 그 동작에 대하여 설명한다.

우선, 어레이기판(1A) 상에 Al, Ti 등으로 이루어지는 비투과형 도전체를 형성하고, 공통전극(3)과 주사신호선(6)을 소정 형상으로 패터닝한다. 이렇게 형성된 제 1 전극군의 위에 제 1 절연층(8)을 형성한 후, 이 제 1 절연층(8)의 소정 부분의 위에 a-Si 층(7a)과 n⁺형 a-Si 층(7b)으로 이루어지는 반도체스위칭소자(7)를 형성한다. 더욱이, 제 1 절연층(8) 및 반도체스위칭소자(7)의 소정 부분의 위에 Al, Ti 등으로 이루어지는 비투과형 도전체를 형성하여, 영상신호선(5)과 화소전극의 배선부(4c)로 이루어지는 제 2 전극군을 소정 형상으로 패터닝을 형성한다.

다음에, 제 2 전극군까지가 형성된 어레이기판(1A) 상에 SiN_x 등으로 이루어지는 제 2 절연층(12)을 형성한다. 제 2 절연층(12)은 반도체스위칭소자(7)를 보호하는 보호막의 역할을 하는 것이기도 하다.

더욱이, 화소전극의 전극부(4a, 4b)를 투명도전체인 ITO막으로 형성한다.

여기서, 비투과형 도전체로 형성된 화소전극의 배선부(4c)와, 투명도전체로 형성된 화소전극의 전극부(4a, 4b)의 도통을 얻기 위해서, 제 2 절연층(12)에는 콘택트홀(12a)을 설치한 구성으로 하고 있다.

또한, 그 이외의 부분의 전극형상, 액정재료 등은 상기 실시예 2-1과 동일해도 좋다.

이러한 구성이라도, 실시예 2-1과 동일하고, 실질 개구율이 높은 액정패널을 얻는 것이 가능하다.

(실시예 2-3)

도 14의 (a)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 14의 (b)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 평면도이다. 도 14의 (c)는 실시예 2-3에서의 액정표시장치의 구성을 도시하는 도 14의 (b)의 A-A 선에서의 단면도이다.

도 15는 실시예 2-3에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 단면 확대도이다.

본 실시예는 공통전극의 전극부(3a, 3b, 3c)와 화소전극의 전극부(4a, 4b)의 양쪽에 투명도전체를 사용하는 경우의 실시예이고, 이 점에서 상기 실시예 2-1 및 상기 실시예 2-2와는 다르다.

이하, 도 14 및 도 15를 사용하여 그 작동에 대하여 설명한다.

우선, 어레이기판(1A) 상에 Al, Ti 등으로 이루어지는 비투과형 도전체로 형성하고, 공통전극의 배선부(3d)와 주사신호선(6)을 소정 형상으로 패터닝한다. 이렇게 형성된 제 1 전극군 위에 제 1 절연층(8)을 형성한 후, 이 제 1 절연층(8)의 소정 부분의 위에 a-Si 층(7a)과 n⁺형 a-Si 층(7b)으로 이루어지는 반도체스위칭소자(7)를 형성한다. 더욱이, 제 1 절연층(8) 및 반도체스위칭소자(7)의 소정 부분의 위에 Al, Ti 등으로 이루어지는 비투과형 도전체를 형성하고, 영상신호선(5)과 화소전극의 배선부(4c)로 이루어지는 제 2 전극군을 소정 형상으로 패터닝을 형성한다.

다음에, 제 2 전극군까지가 형성된 어레이기판(1A) 상에 SiN_x 등으로 이루어지는 제 2 절연층(12)을 형성한다. 제 2 절연층(12)은 반도체스위칭소자(7)를 보호하는 보호막의 역할을 다하는 것이기도 하다. 더욱이, 공통전극의 전극부(3a, 3b, 3c)를 투명도전체인 ITO막으로 형성하고, SiN_x 등으로 이루어지는 제 3 절연층(13)을 형성한 후, 화소전극의 전극부(4a, 4b)를 투명도전체인 ITO막으로 형성한다.

여기서, 비투과형 도전체로 형성된 공통전극의 배선부(3d)와, 투명도전체로 형성된 공통전극의 전극부(3a, 3b, 3c)와의 전기적 도통을 얻기 위해서, 제 1 절연층(8) 및 제 2 절연층(12)에 콘택트홀(8a, 12b)을 설치하고, 또한, 비투과형 도전체로 형성된 화소전극의 배선부(4c)와, 투명도전체로 형성된 공통전극의 전극부(4a, 4b)와의 전기적 도통을 얻기 위해서, 제 2 절연층(12) 및 제 3 절연층(13)에 콘택트홀(12a, 13a)을 설치한 구성으로 하고 있다.

또, 그 이외의 부분의 전극형상, 액정재료 등은 상기 실시예 1 또는 상기 실시예 2-2와 동일하여도 좋다.

이러한 구성에 의해, 실시예 2-1 또는 실시예 2-2 이상으로 실질 개구율이 높은 액정패널을 얻는 것이 가능하다.

(실시예 2-4)

도 16은 실시예 2-4에서의 액정표시장치의 반도체소자 근방의 구성을 도시하는 단면 확대도이다.

본 실시예는 상기 실시예 2-3과 동일하게, 공통전극의 전극부(3a, 3b, 3c)와 화소전극의 전극부(4a, 4b)의 양쪽에 투명도전체를 사용하는 경우의 실시예이지만, 이들을 동일 층에 형성한 경우의 실시예이며, 이 점에서 상기 실시예 2-3과는 다르다.

따라서, 본 실시예 2-4에서의 액정표시장치를 제작할 때, 제 2 전극층을 형성하고, 제 2 절연층을 형성하는 공정까지는 실시예 2-3과 동일해도 좋고, 이 제 2 절연층의 위에 공통전극의 전극부(3a, 3b, 3c)와 화소전극의 전극부(4a, 4b)의 양쪽을 투명도전체로 형성한다.

이러한 구성에 의해, 상기 실시예 2-3보다 적은 공정수로 또한, 상기 실시예 2-1 또는 상기 실시예 2-2 이상으로 실질 개구율이 높은 액정패널을 얻는 것이 가능하다.

(실시예 2-5)

도 17의 (a)는 실시예 2-5에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 17의 (b)는 실시예 2-5에서의 액정표시장치의 구성을 도시하는 평면도이다.

도 17에서, 1A는 어레이기판, 1B는 대향기판, 2는 액정, 3은 공통전극, 4는 화소전극, 5는 화소전극(4)과 접속되어 영상신호를 주는 영상신호선, 6은 주사신호선, 7은 반도체스위칭소자, 8은 투명절연층, 9A는 어레이기판(1A)의 내면에 형성한 배향막, 9B는 대향기판(1B)의 내면에 형성한 배향막, 10a는 적색컬러필터재료, 10b는 녹색컬러필터재료, 10c는 청색컬러필터재료, 11은 블랙매트릭스(차광층)이다.

이하, 도 17을 사용하여, 상기 구성의 액정표시장치의 제조에 대하여 설명한다.

우선, 어레이기판(1A) 상에 Al 등으로 이루어지는 도전막으로 패터닝된 주사신호선(6)을 형성하고, 절연막을 형성한 후, a-Si 등으로 이루어지는 반도체스위칭소자(7), 또한, Al 등으로 이루어지는 도전막으로 패터닝된 영상신호선(5)을 형성한다.

본 실시예는 횡전계 인가방식이고, 공통전극(3) 및 화소전극(4)을 투명도전체인 ITO막, 또는 Al 등으로 이루어지는 도전막으로 도 17의 (b)에 도시하는 바와 같은 빗살모양으로 패터닝 형성한다.

화소전극(4)은 영상신호선(5), 주사신호선(6), 또는 반도체스위칭소자(7)를 형성하는 것과 같은 층으로 형성하고, 투명도전체인 ITO막 등으로 형성한다.

더욱이, 이러한 배선을 평탄화하는 데 충분한 두께를 갖는 투명절연층(8)을 형성한 후, 투명도전체인 ITO막으로 이루어지는 공통전극(3)을 형성한다.

또한, 영상신호선(5) 바로 위의 공통전극의 전극부(3a, 3d)의 선평(w1')은 다른 공통전극의 전극부(3b, 3c)의 선평(w1)보다도 크게 해 둔다.

그 후, 어레이기판(1A), 및 대향기판(1B)에는 액정(2)의 분자의 배열을 정렬시키기 위해서 폴리이미드 등으로 이루어지는 배향막(9A, 9B)을 형성한다.

대향기판(1B)은 어레이기판(1A)에 대향하여 설치하고, 적색컬러필터재료(10a), 녹색컬러필터재료(10b), 청색컬러필터재료(10c), 및 블랙매트릭스(11)가 소정패턴으로 형성되어 있다.

이와 같이 제작된 어레이기판(1A), 및 대향기판(1B)은 각각 소정 방향으로 초기 배향방위를 형성하고, 주변부를 시일제로 접착한 후, 액정(2)을 주입하여 밀봉한다.

반도체스위칭소자(7)는 영상신호선(5) 및 주사신호선(6)으로부터 입력되는 구동신호에 의해서 온, 오프 제어된다. 그리고, 반도체스위칭소자(7)와 접속된 화소전극(4)과, 공통전극(3) 사이에 인가된 전압에 의해서 전계를 발생시켜, 액정(2)의 배향을 변화시켜 각 화소의 휘도를 제어하여, 화상을 표시한다.

도 17에서, d는 셀갭, w1은 공통전극의 전극부(3b)의 선평, w2는 화소전극의 전극부(4a)의 선평, w1'는 공통전극의 전극부(3a)의 선평, l은 공통전극의 전극부(3b)와 화소전극의 전극부(4a)의 간격을 도시한다.

본 실시예에서는 도 17에 도시하는 바와 같이, 공통전극의 전극부(3b) 및 화소전극의 전극부(4a)의 선폭(w_1, w_2)은 셀갭(d)보다도 작게 하고($w_1, w_2 < d$), 간격(l)도 셀갭보다 작다($l < d$). 또한, 화소전극(4)을 투명절연층(8)이 형성되기 전의 공정으로 형성한, 즉, 투명수지층(8)의 하층인 어레이기판(1A)측에 설치한 구성으로 하고 있다.

더욱이, 영상신호선(5) 바로 위의 공통전극(3a, 3d)의 선폭(w_1')은 다른 공통전극(3b, 3d)의 선폭(w_1)보다 크다($w_1' > w_1$). 이러한 점이, 본 실시예가 종래예와 크게 다른 점이다.

이러한 구성에서는 횡전계에 더하여, 각각의 전극의 주변 전계에 의해서 전극 상의 전계강도가 커져 액정이 회전하기 때문에, 전극에 투명도전재료를 사용함으로써, 전극의 위의 부분도 광을 투과하게 된다.

더욱이, 영상신호선(5)의 위에도 공통전극(3a)을 설치하고 있기 때문에, 화소전극(4a) 사이에도 전계를 발생할 수 있다. 따라서, 종래, 블랙매트릭스(11)로 덮혀있는 부분도 광을 투과하게 되고, 실질 개구율이 향상하기 때문에 고휘도의 패널을 얻을 수 있다.

그러나, 이러한 구성의 경우, 공통전극(3), 화소전극(4)을 어떤 층에 형성할 지에 따라서 전계분포가 달라진다.

우선, 화소전극(4)을 투명절연층(8)이 형성되기 전의 공정으로 형성한, 즉, 투명수지층(8)의 하층인 어레이기판(1A) 측에 설치한 구성으로 하는 것의 작용과 효과에 대하여 설명한다.

도 18에 본 실시예에 따른 전극구성에서의 액정패널의 광투과율특성(전계분포, 액정다자렉터로부터 패널의 광투과율을 계산)을 도시한다.

구체적으로는 전극간격 $l=2\mu\text{m}$, 전극폭 $w_1=w_2=2\mu\text{m}$, 셀갭 $d=4\mu\text{m}$ 로 하였다 (즉, $w_1, w_2 < d$, 및 $l < d$ 를 만족하고 있다). 또한, 전극구성 이외는 동일한 조건, 즉, 액정재료는 동일하고, 구동전압은 5V, 동일 환경하의 조건으로 하였다.

도 18의 (a) 및 (b)의 구성에서 다른 점은 도 18의 (a)는 공통전극(3), 화소전극(4)의 양쪽을 투명절연층(8)의 상층, 즉, 대향기판(1B) 측에 설치한 구성이고, 도 18의 (b)는 화소전극(4)을 투명절연층(8)이 형성되기 전의 공정으로 형성한, 즉, 투명수지층(8)의 하층인 어레이기판(1A)측에 설치한 구성이라는 점이다.

이 결과로부터 분명한 바와 같이, 도 18의 (b)의 구성의 쪽이보다 높은 투과율을 갖는 것을 알 수 있다. 1 도트 사이즈가 $43\mu\text{m} \times 129\mu\text{m}$ 이라는 초고정밀 패널로 투과율을 측정된 결과, 적층형 공통전극을 사용하지 않는 구성에서의 투과율이 37%, 도 18의 (a)의 구성에서의 투과율은 44%에 대하여, 도 18의 (b)의 구성으로 하면 투과율은 60%로 크게 향상함을 알았다.

다음에, 영상신호선(5) 바로 위의 공통전극(3a)의 선폭(w_1)을 다른 공통전극(3b)의 선폭(w_1)보다 크게 하는 것($w_1' > w_1$)의 작용과 효과에 대하여 설명한다.

도 19에, 도 18의 (b)와 전극선폭, 전극간격이 다른 전극구성의 경우의 전기 광학 시뮬레이션(전계분포, 액정다자렉터로부터 패널투과율을 계산)의 결과를 도시한다.

구체적으로는 전극간격 $l=10\mu\text{m}$, 전극폭 $w_1=w_2=6\mu\text{m}$, 셀갭 $d=4\mu\text{m}$ 로 하였다. 또한, 전극구성 이외는 동일한 조건, 즉, 액정재료는 동일 구동전압은 5V, 동일 환경하의 조건으로 하였다.

도 19의 (a)에 도시하는 바와 같이, $w_1'=w_1=6\mu\text{m}$ 의 경우, 영상신호선(5) 바로 위의 공통전극(4a)과 화소전극(3a) 사이에 생기는 전계분포는 화소전극(3a)과 공통전극(4b) 사이에 생기는 전계분포와 다르고, 영상신호선(5)에 근접하게 됨에 따라서 보다 강한 전계가 발생하는 경사분포로 되기 때문에, 투과율분포도 영상신호선(5)에 근접하게 됨에 따라서 고투과율로 된다. 따라서, 휘도 불균일함 또는 착색의 원인으로 된다.

이것에 대하여, 도 19의 (b)에 도시하는 바와 같이, 영상신호선(5) 바로 위의 공통전극(4a)의 선폭을 다른 공통전극의 선폭보다 크게 하면($w_1'=10\mu\text{m} > w_1$ 의 경우), 영상신호선 바로 위의 공통전극(4a)과 화소전극(3a) 사이에 생기는 전계분포의 경사는 없어져, 휘도 불균일함, 착색의 발생을 방지할 수 있다.

또, 이 실시예에서는 특히 $w_1, w_2 < d$, 및 $l < d$ 를 만족하지 않는 구성의 예로 설명하였지만, 물론, $w_1, w_2 < d$, 및 $l < d$ 를 만족하는 구성이라도 동일한 효과를 얻을 수 있다.

(실시예 2-6)

도 20의 (a)는 실시예 2-6에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 20의 (b)는 실시예 2-6에서의 액정표시장치의 구성을 도시하는 평면도이다. 도 20의 (c)는 도 20의 (b)에 도시한 A-A선 상의 단면도이다.

도 20에서, 1A는 어레이기판, 1B는 대향기판, 2는 액정, 3은 공통전극, 4는 화소전극, 5는 화소전극(4)과 접속되어 영상신호를 주는 영상신호선, 6은 주사신호선, 7은 반도체스위칭소자, 8은 투명절연층, 9A는 어레이기판(1A)의 내면에 형성한 배향막, 9B는 대향기판(1B)의 내면에 형성한 배향막, 10a는 적색컬러필터재료, 10b는 녹색컬러필터재료, 10c는 청색컬러필터재료, 11은 블랙매트릭스(차광층), 12는 반도체스위칭소자(7)를 제작하는 공정에서 형성되는 절연층이다.

본 실시예는 영상신호선(5) 바로 위의 공통전극(3a, 3d)과, 그 이외의 공통전극(3b, 3c)을 다른 층에 형성할 때의 실시예이고, 영상신호선(5) 바로 위에 ITO 같은 고저항의 도전체를 형성할 수 없는 경우의 실시예이다.

본 실시예 2-6의 제조방법은 상기 실시예 2-5와 거의 동일하므로, 다른 공정만 설명한다. 즉, 공통전극(4)을 형성하는 공정에 대해서만 설명한다.

실시예 2-5와 동일하게, 공통전극(3) 및 화소전극(4)을 투명도전체인 ITO막, 또는 Al, Ti 등으로 이루어지는 도전막으로 도 20의 (b)에 도시하는 빗살모양으로 패터닝 형성한다.

화소전극(4)은 영상신호선(5), 주사신호선(6), 또는 반도체스위칭소자(7)를 형성하는 것과 동일한 층에서 형성하고, 투명도전체인 ITO막으로 형성한다.

다음에, 반도체스위칭소자(7)를 제작하는 공정에서 절연층(12)을 형성한 후, 투명도전체인 ITO막으로 공통전극(3b, 3c)을 형성한다.

더욱이, 이러한 배선을 평탄화하는 데 충분한 두께를 갖는 투명절연층(8)을 형성한 후 Al, Cr 등의 비투과형의 도전재료로 공통전극(3a, 3d)을 형성한다. 영상신호선(5)의 바로 위의 공통전극(3a, 3d)과 그 이외의 공통전극(3b, 3c)은 투명절연층(8)에 설치한 콘택트홀(8a)을 통하여 전기적 도통을 얻을 수 있는 구성이다.

이러한 구성으로 하여도, 원래 영상신호선(5)은 Al 등의 비투과형의 도전재료로 형성되어 있기 때문에, 투과율을 저하시키는 일은 없고, 영상신호선(5) 바로 위의 공통전극(4a, 4d)을, Al, Cr 등의 비투과형의 저저항 도전재료로 형성할 수 있다.

(실시예 2-7)

본 실시예 2-7에 대하여 도면을 참조하여 설명한다.

도 21의 (a)는 본 실시예 2-7에서의 액정표시장치의 구성을 도시하는 단면도이다. 도 21의 (b)는 본 실시예 2-7에서의 액정표시장치의 구성을 도시하는 평면도이다. 도 21의 (c)는 본 실시예 2-7에서의 액정표시장치의 구성을 도시하는 도 21의 (b)의 A-A 화살표 단면도이다.

도 22는 본 발명의 실시예 2-7에서의 액정표시장치의 반도체스위칭소자 근방의 구성을 도시하는 확대 단면도이다.

본 실시예는 액정재료 중의 불순물이온이 많고, 그 전하가 전극 상에 축적되는 것에 의해서 생기는 잔상, 이른바 놀러블기가 현저할 때의 실시예이고, 이 점에서 실시예 2-1로부터 실시예 2-4까지에서 설명한 구성과 다르다.

본 실시예 2-7의 제조방법은 상기 실시예 2-3과는 거의 동일하므로, 다른 공정만 설명한다. 즉, 제 4 절연층(14)을 더하는 공정과 그 효과에 대해서만 설명한다.

SiNx 등으로 이루어지는 제 3 절연층(13)을 형성한 후, 화소전극의 전극부(4a, 4b)를 투명도전체인 ITO막으로 형성할 때까지의 공정은 실시예 2-3과 동일하다. 본 실시예에서는 또한 제 4 절연층(14)을 형성한다.

실시예 2-1로부터 실시예 2-4에서 설명한 구성은 공통전극의 전극부(3a, 3b), 또는 화소전극의 전극부(4a, 4b)가 최상층에 노출된 구성이다. 즉, 배향막(9A)은 매우 얇은 막이기 때문에, 전극의 노출한 부분에 액정(2)이 거의 직접 접촉하는 구성으로 되며, 액정(2) 중의 불순물이온이 축적하여, 플릿커나 잔상, 늘어블기를 일으키는 요인으로 된다. 따라서, 특히 액정(2) 중의 불순물이온이 많은 경우는 플릿커나 잔상, 늘어블기가 현저하게 화질을 손상시킬 뿐만 아니라, 고온 고습의 환경하 등에서 화학 반응을 유발하여, 화상 결함을 한층 더 일으킬 우려가 있다.

그래서, 액정(2)이 공통전극의 전극부(3a, 3b), 또는 화소전극의 전극부(4a, 4b)와 직접 접촉하는 것을 방지하기 위해서 제 4 절연층(14)을 설치한 구성으로 하였다.

여기서, 제 4 절연층은 실시예 2-1 내지 실시예 2-6에서 설명한 어떠한 절연막이라도 상관없다. 즉, 다른 공정에서 사용되는 SiNx, 또는 중간 절연막 등으로 사용되는 아크릴계 감광성수지 등의 절연막을 사용하면, 제조장치를 추가하지 않고서 저 비용으로 고품질, 고신뢰성의 액정표시장치를 얻을 수 있다.

단, 확실하게 절연성을 얻기 위해서 표면저항은 $10^{10}\Omega/\square$ 전후, 막두께는 50nm 이상이 바람직하다.

또한, 제 4 절연층에 Sb₂O₅계 미립자를 첨가한 SiO₂계 재료를 사용하면, Na⁺, K⁺, NH₄⁺ 와 같은 불순물이온을 흡수하는 기능을 갖기 때문에보다 효과적이다.

발명의 효과

이상과 같이 본 발명의 구성에 따르면, 본 발명의 각 과제를 충분히 달성할 수 있다. 구체적으로는 이하와 같다.

(1) 셀갭을 작게 할 필요가 없기 때문에, 액정을 주입하는 데 요하는 시간을 길게 하지 않고, 또한, 갭의 정밀도 격차에 의한 불균일함이 생기지 않고서 고속화하는 것이 가능하다.

(2) 액정재료 또는 그 첨가율을 바꿀 필요가 없기 때문에, 내열·내광성 등의 저하에 의한 콘트라스트의 부분적인 이상이나 플리커 등의 표시불량을 발생하지 않고 고속화하는 것이 가능하다.

(3) 구동전압을 크게 할 필요가 없기 때문에, 소비전력을 크게 하지 않고서, 또한 종래의 구동용 IC를 사용하여 고속화하는 것이 가능하다.

(4) 투과율을 저하시키지 않고 고속화하는 것이 가능하다.

(5) 이상의 작용에 의해, 액정재료의 변경이나 셀갭의 협소화, 또는 구동전압을 크게 하지 않고서, 넓은 시야각으로 고속 응답 또한 고휘도 등의 고화질이 얻어지는 액정표시장치를 제공할 수 있기 때문에 공업적 가치는 극히 크다.

(6) 화소전극, 대향전극의 전극부를 투명전극층으로 형성하고, 또한, 전극 상의 전계강도를 강하게 하는 전극구성, 액정재료의 조합으로 한 것에 의해, 전극 상의 액정분자도 변조시켜 광을 투과할 수 있는, 실질 개구율이 높은 액정패널을 얻을 수 있다.

(7) 게이트전극(주사신호선)과 대향전극을 다른 층으로 형성하기 때문에, 게이트전극과 대향전극간에서의 전기적 단락을 현저하게 저감시킬 수 있다.

(8) 영상신호선 바로 위의 적층형 공통전극이 전계분포에 미치는 영향을 고려한 전극배치로 하였기 때문에, 전체적으로 높은 투과율을 얻을 수 있다.

(9) 영상신호선 바로 위의 공통전극의 선폭을 다른 공통전극의 선폭보다도 크게 하는 것에 의해, 영상신호선 바로 위의 공통전극과 화소전극 사이도 순조로운 투과율분포가 얻어지는 구성으로 하였기 때문에, 휘도 불균일함, 또는 착색이 없는 균일한 화상을 얻을 수 있다.

(10) 이상의 사실로부터, 넓은 시야각 또한 고휘도로, 휘도 불균일함, 착색 등이 없는 고화질이 얻어지는 액정표시장치를 제공할 수 있기 때문에 공업적 가치는 극히 크다.

(57) 청구의 범위

청구항 1.

공통전극, 화소전극, 주사신호선, 영상신호선 및 반도체스위칭소자를 형성한 어레이기판; 대향기판; 상기 어레이기판과 상기 대향기판 사이에 끼워진 액정층을 구비하고, 상기 화소전극과 상기 공통전극 사이에 전압을 인가하여, 기판에 거의 평행한 전계를 발생시켜서 액정을 조광구동하는 액정표시장치에 있어서,

상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 선폭은 상기 공통전극과 상기 화소전극 사이의 간격보다도 크고, 또한, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽의 막두께는 상기 주사신호선 및 상기 영상신호선 중 적어도 어느 한쪽의 막두께보다도 큰, 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽은 투명도전층으로 구성된, 액정표시장치.

청구항 3.

제 1 항에 있어서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽은 적층된 적어도 2종류의 도전층으로 구성되고, 블록형 단면형상으로 되어 있는, 액정표시장치.

청구항 4.

제 3 항에 있어서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽은 적어도 2종류의 다른 광학 특성을 갖고, 각각 가장 양호한 투과율이 얻어지는 파장영역이 다른 투명도전체로 구성된, 액정표시장치.

청구항 5.

제 1 항에 있어서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽은 절연층과 그 표면에 형성된 도전층으로 구성된, 액정표시장치.

청구항 6.

제 4 항에 있어서, 상기 공통전극 및 상기 화소전극 중 적어도 어느 한쪽은 투명절연층과 그 표면에 형성된 투명도전층으로 구성된, 액정표시장치.

청구항 7.

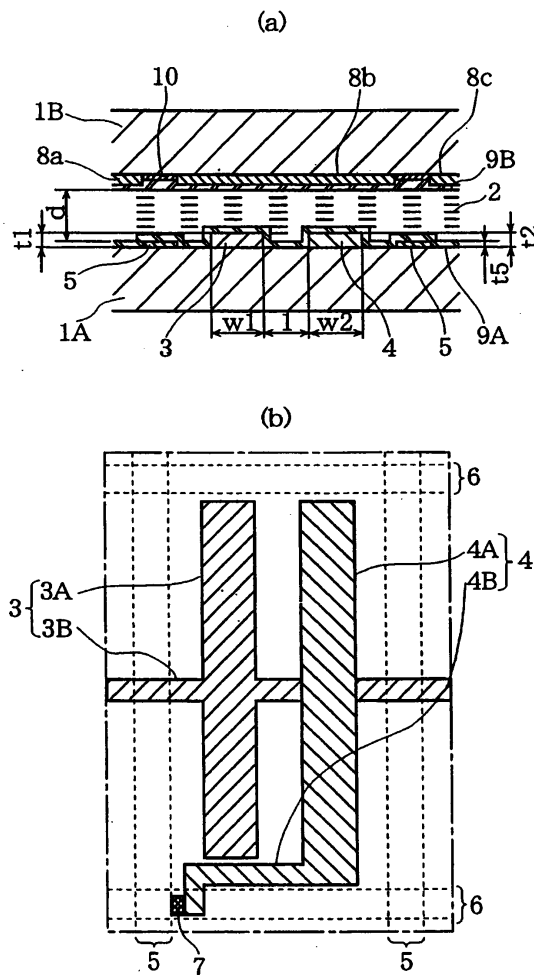
제 2 항에 있어서, 상기 공통전극과 상기 화소전극 사이의 전극간격은 적어도 상기 어레이기판과 상기 대향기판 사이의 간격보다도 작게 한, 액정표시장치.

청구항 8.

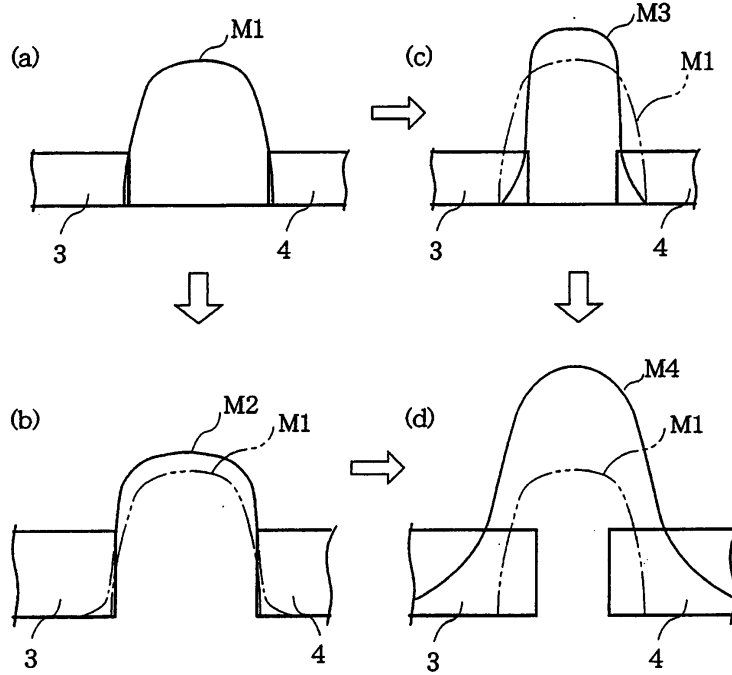
제 1 항에 있어서, 상기 공통전극과 상기 화소전극의 일부 또는 전부가 비정질의 투명도전막으로 이루어지는, 액정표시장치.

도면

도면1

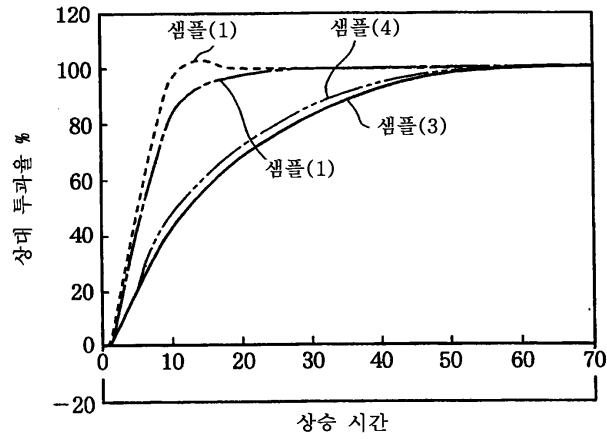


도면2

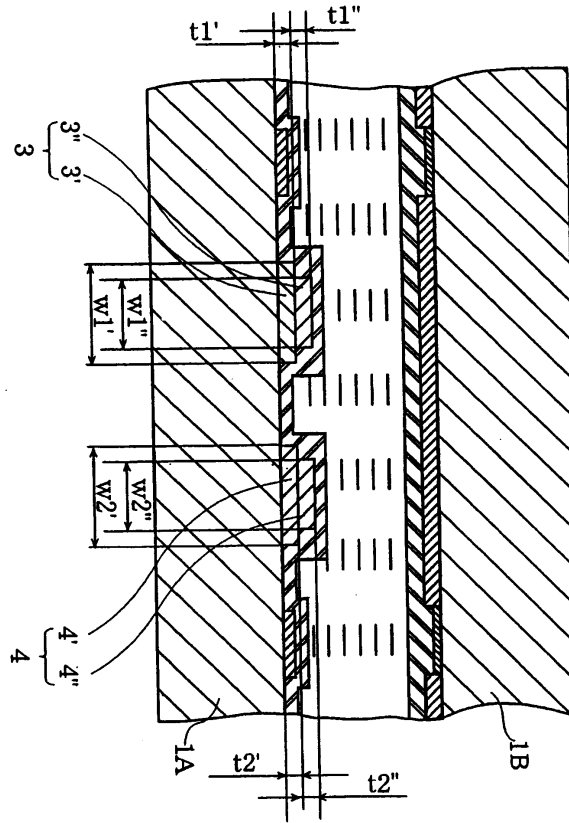


도면3

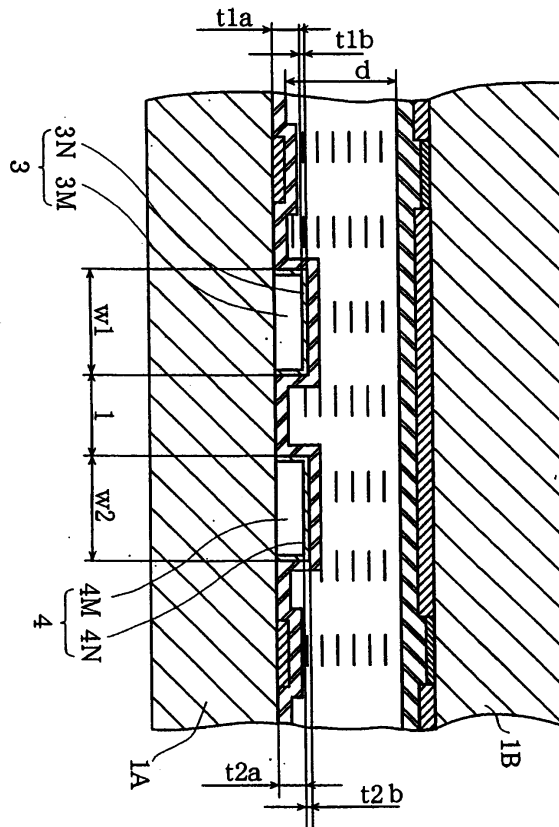
- (1) ——— 폭 10× 두께 0.2 μ m
- (2) - - - - - 폭 10× 두께 0.8 μ m
- (3) ——— 폭 6× 두께 0.2 μ m
- (4) - - - - - 폭 6× 두께 0.4 μ m



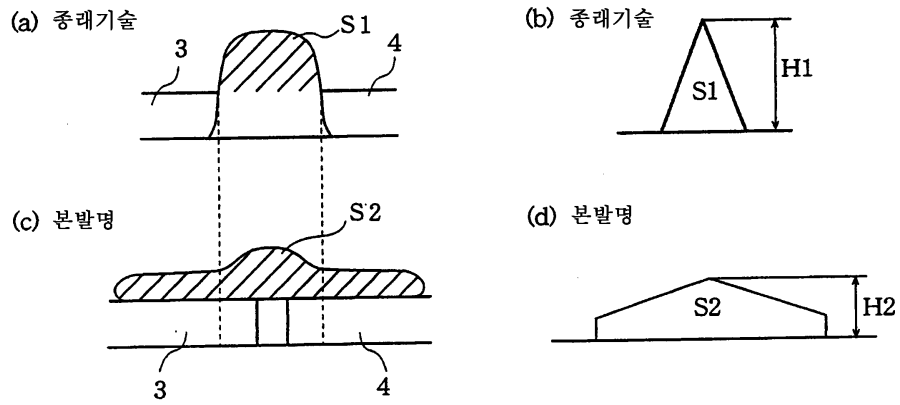
도면4



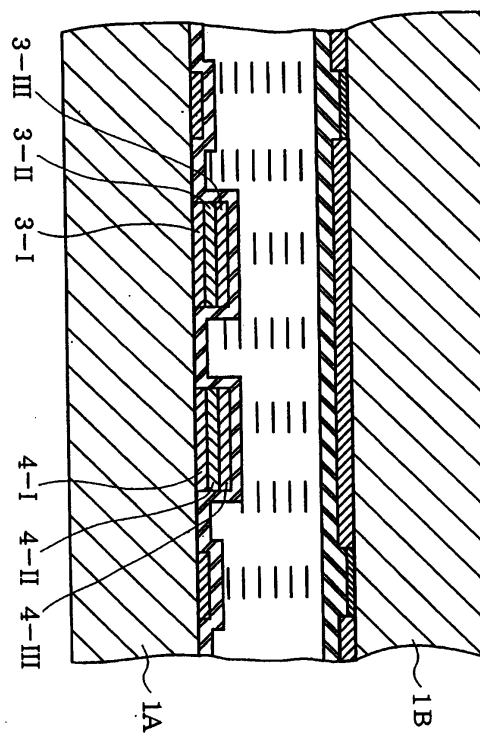
도면5



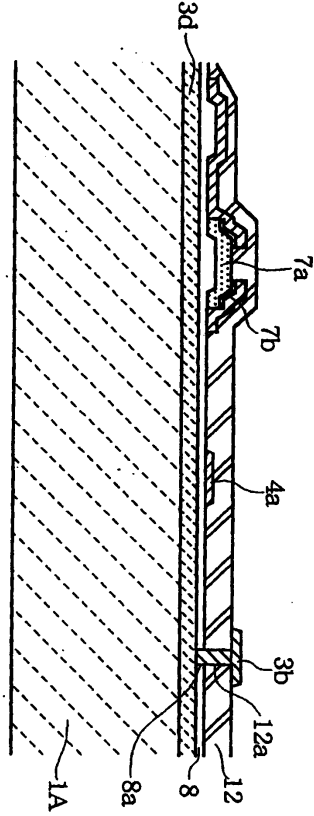
도면6



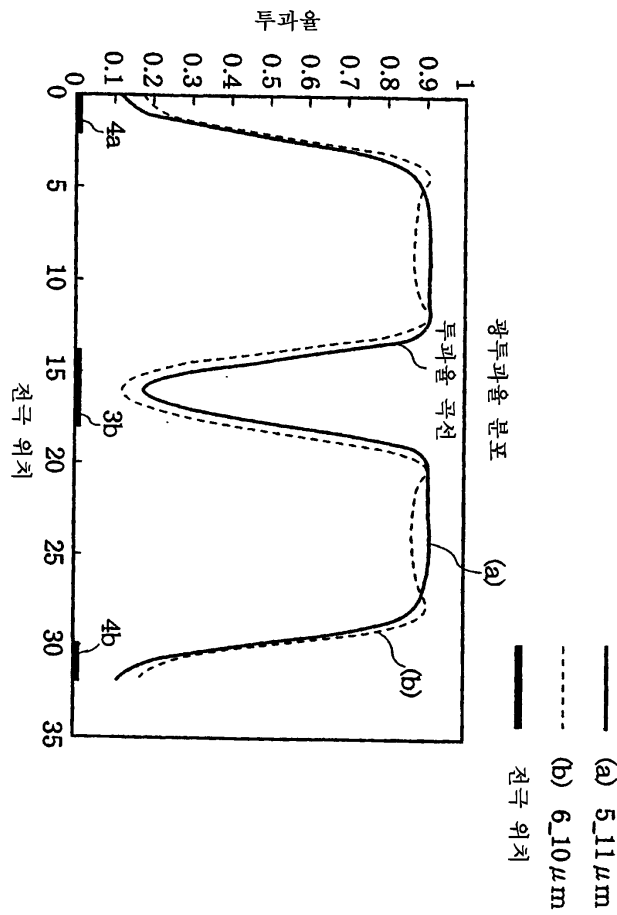
도면7



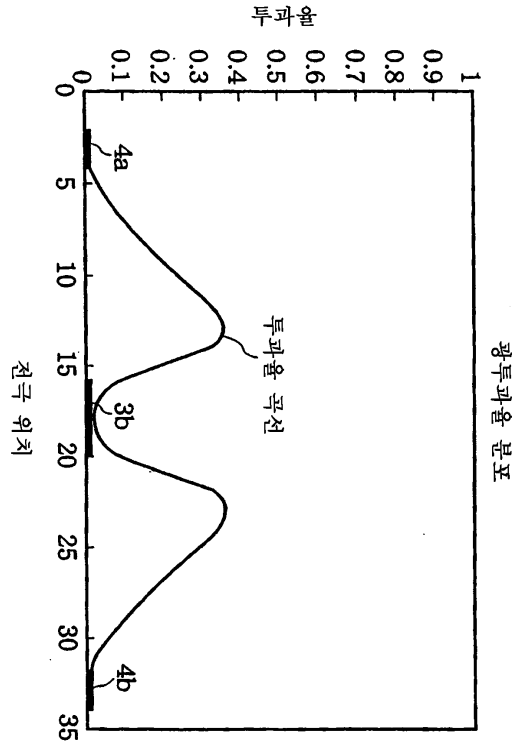
도면9



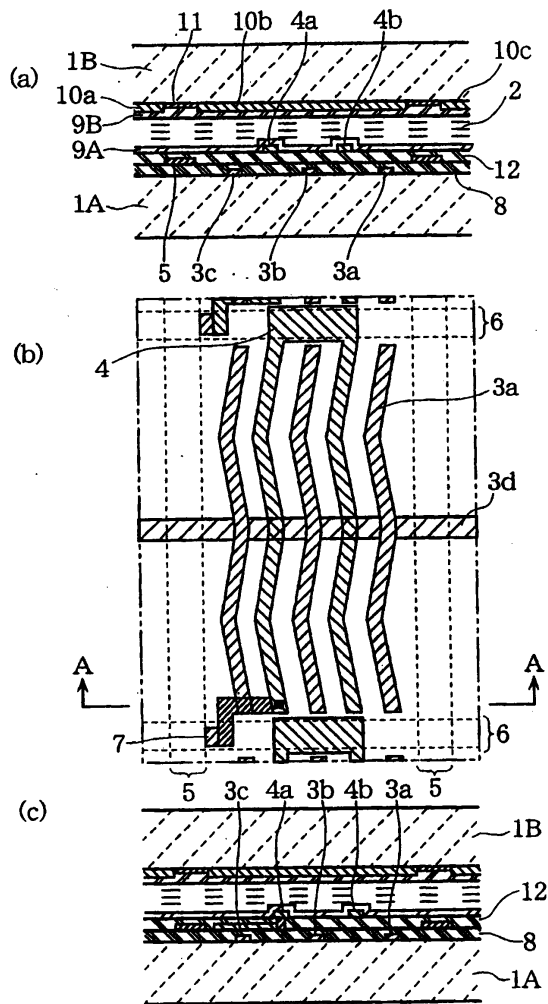
도면10



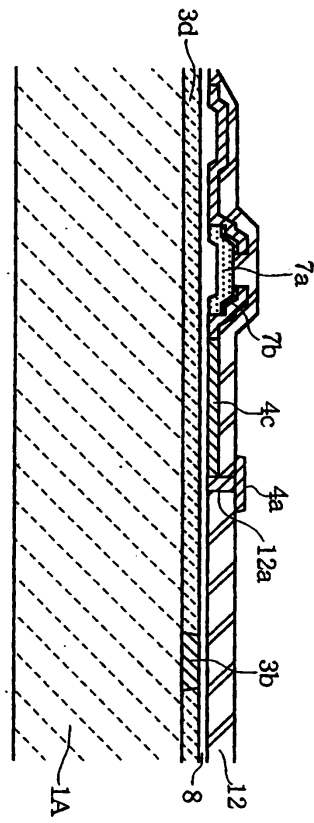
도면11



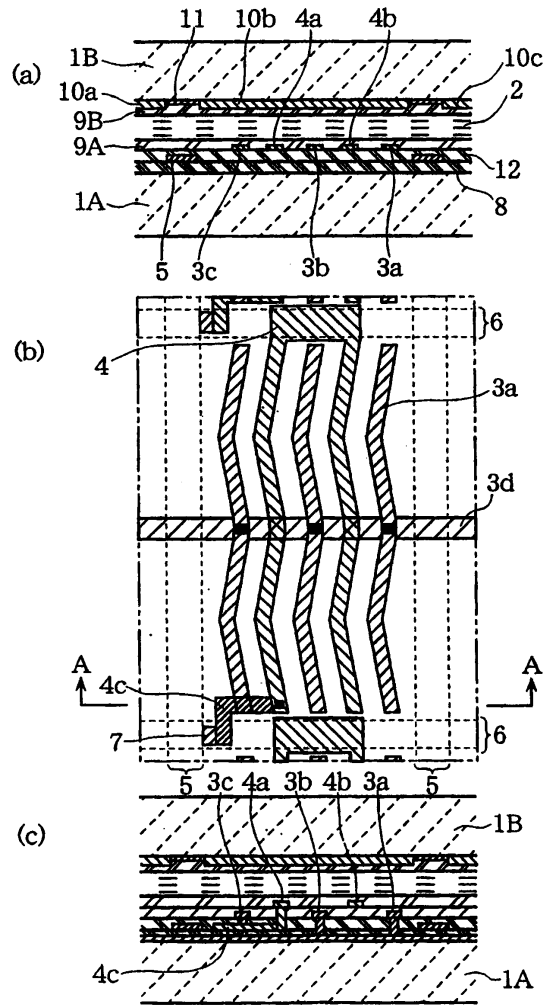
도면12



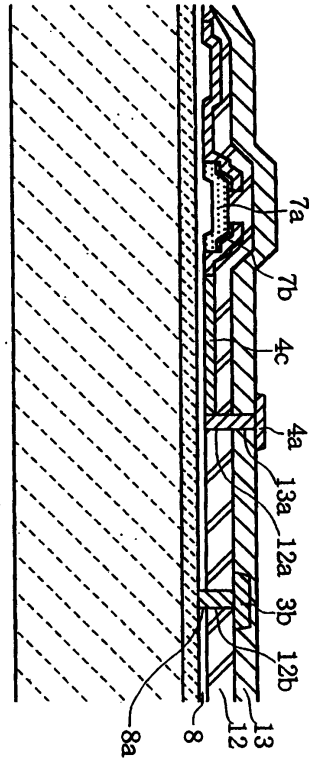
도면13



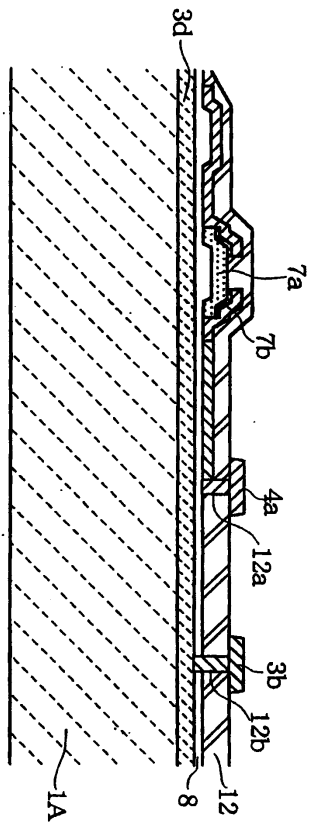
도면14



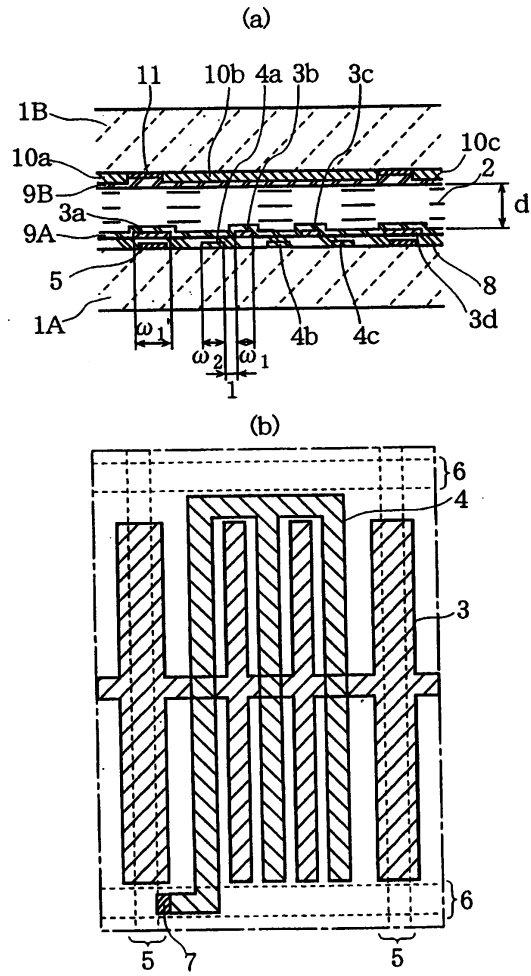
도면15



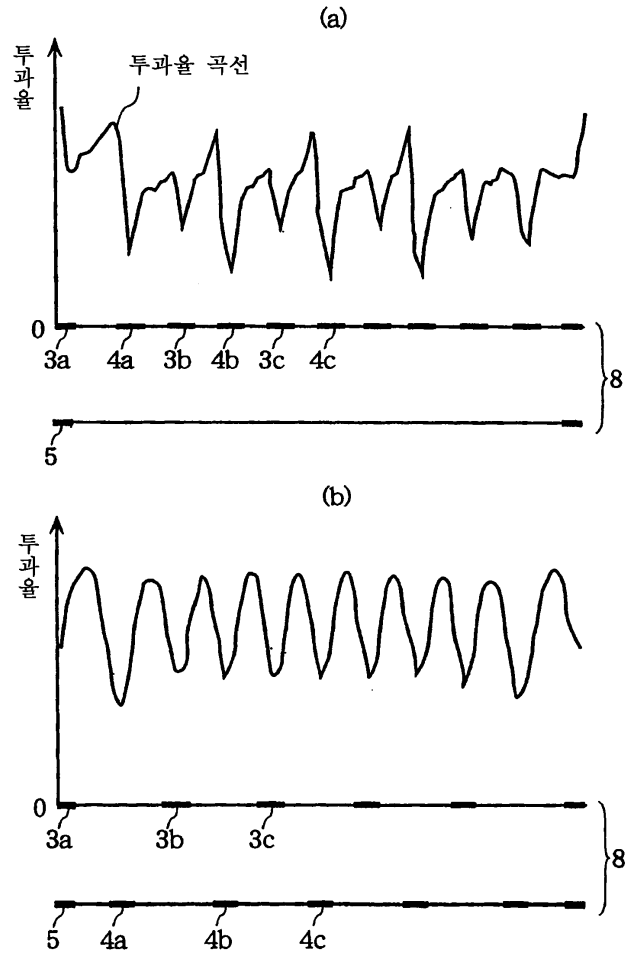
도면16



도면17

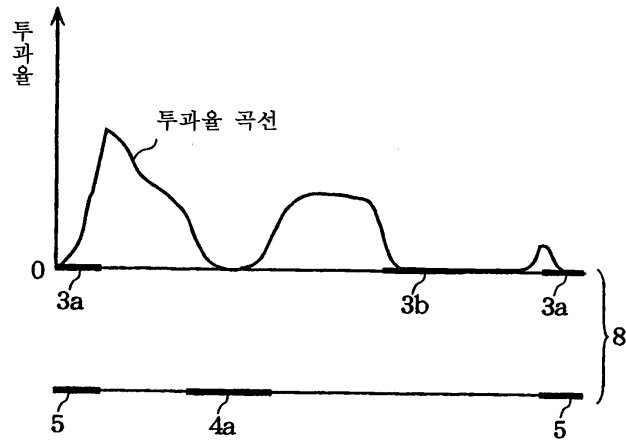


도면18

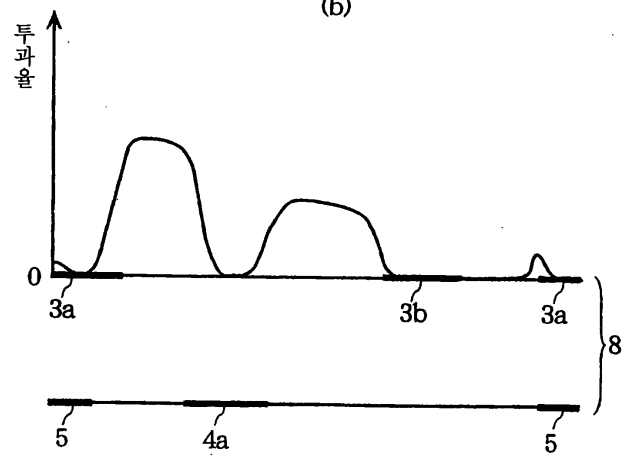


도면19

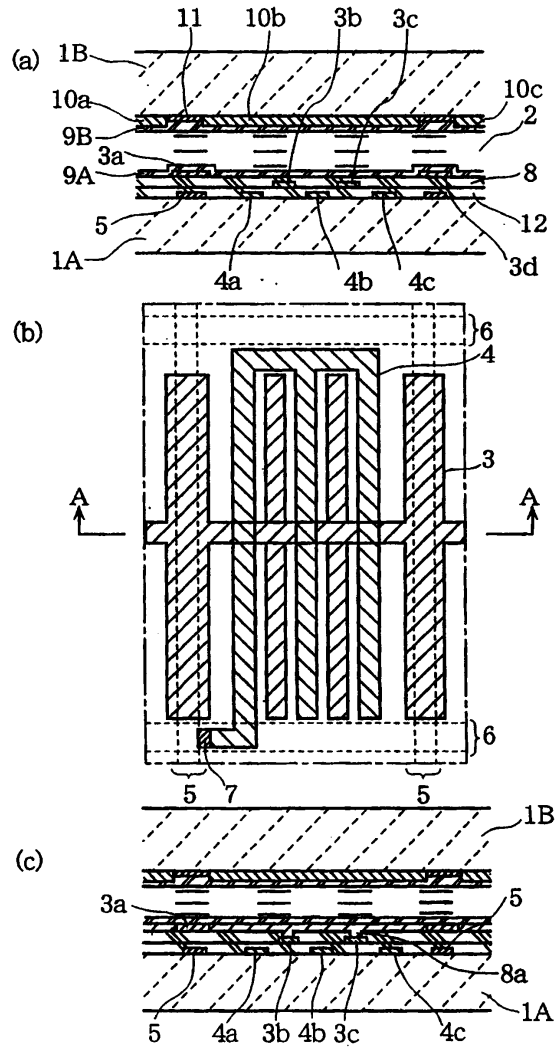
(a)



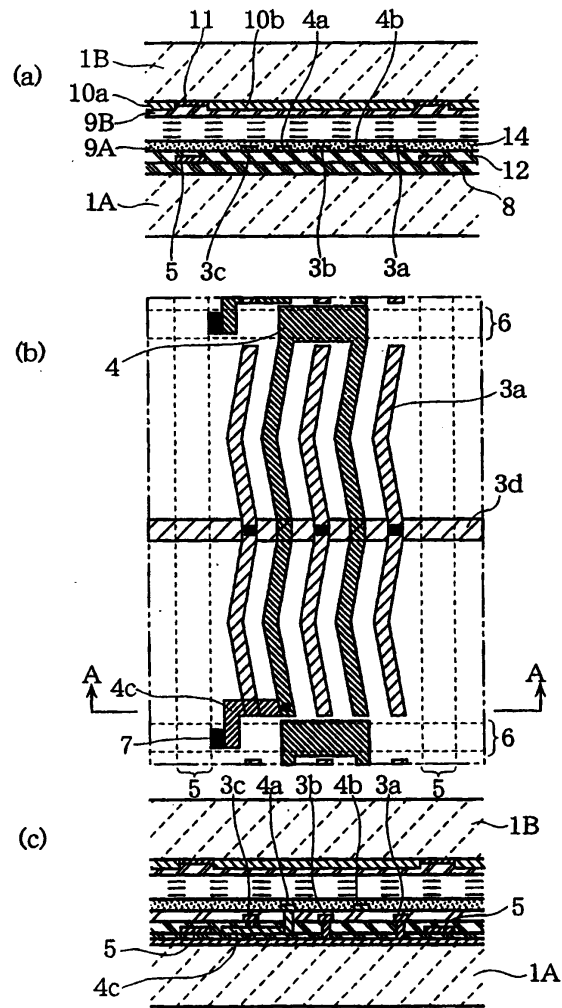
(b)



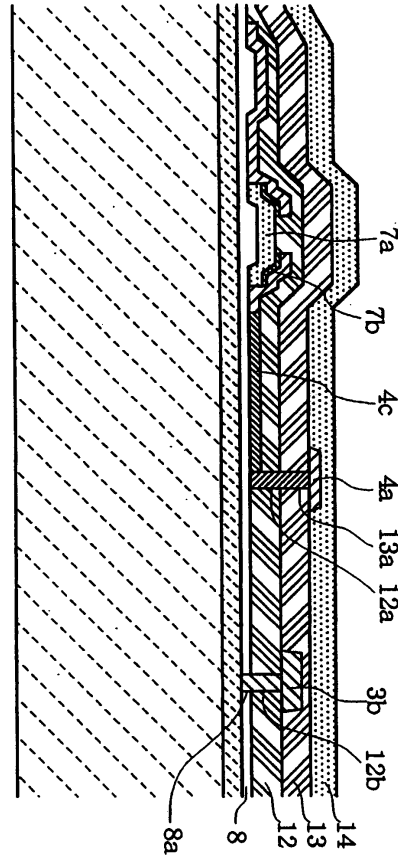
도면20



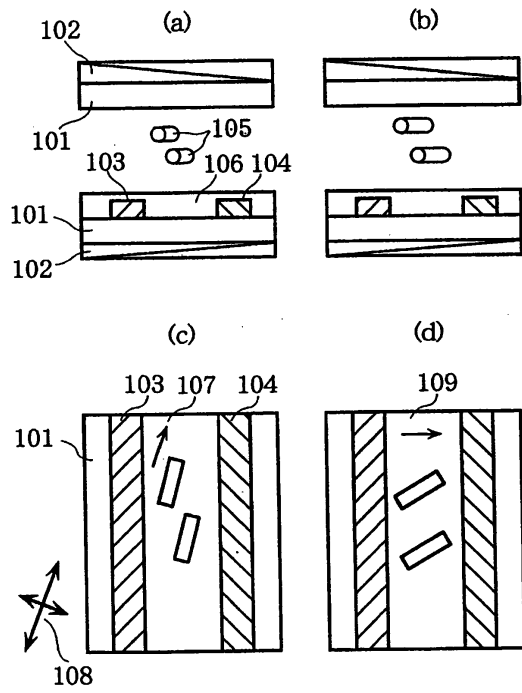
도면21



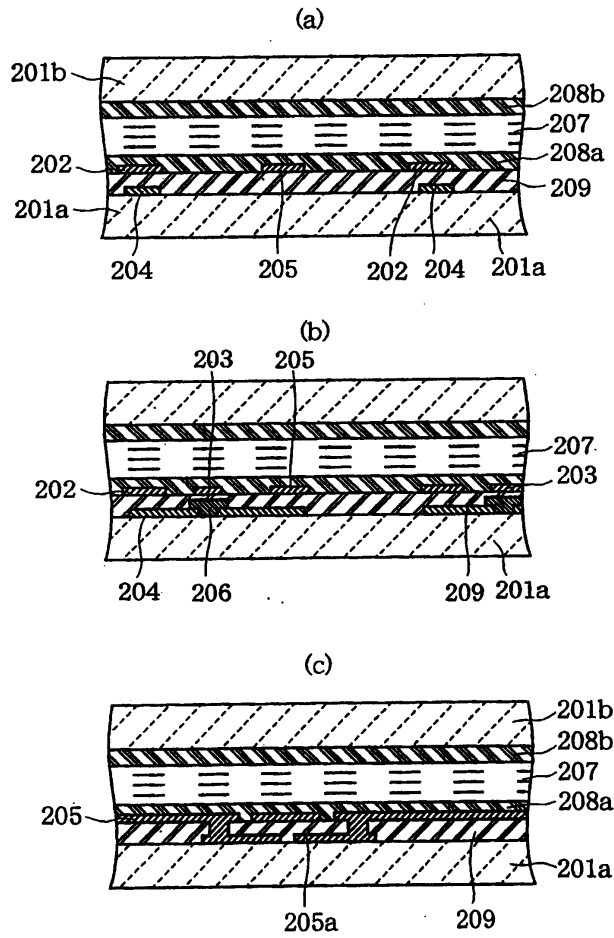
도면22



도면23



도면24



| | | | |
|---------------|---|---------|------------|
| 专利名称(译) | 液晶显示器 | | |
| 公开(公告)号 | KR1020050061610A | 公开(公告)日 | 2005-06-22 |
| 申请号 | KR1020057009690 | 申请日 | 2000-06-12 |
| 申请(专利权)人(译) | 松下电器产业株式会社 | | |
| 当前申请(专利权)人(译) | 松下电器产业株式会社 | | |
| [标]发明人 | YAMAKITA HIROYUKI 야마키타히로유키 KUMAGAWA KATSUHIKO 구마가와가츠히코 INOUE KAZUO 이노우에가즈오 SHIOTA AKINORI 시오타아키노리 SATO ICHIRO 사토이치로 SATANI HIROSHI 사타니히로시 KIMURA MASANORI 기무라마사노리 ASADA SATOSHI 아사다사토시 | | |
| 发明人 | 야마키타히로유키 구마가와가츠히코 이노우에가즈오 시오타아키노리 사토이치로 사타니히로시 기무라마사노리 아사다사토시 | | |
| IPC分类号 | G02F1/1343 | | |
| CPC分类号 | G02F1/134363 | | |
| 代理人(译) | 李, 何炳 | | |
| 优先权 | 1999164891 1999-06-11 JP 1999200101 1999-07-14 JP 1999303662 1999-10-26 JP 2000023687 2000-02-01 JP | | |
| 外部链接 | Espacenet | | |

摘要(译)

本发明的液晶显示装置包括：阵列基板，其上形成有公共电极，像素电极，扫描信号线，视频信号线和半导体开关元件；相对基板；以及夹在阵列基板和相对基板之间的液晶层。其中，公共电极和像素电极中的至少一个的线宽大于公共电极和像素电极之间的间隔，并且公共电极和像素电极中的至少一个的膜厚度大于公共信号线的线宽，大于其中至少一个的膜厚度。这实现了横向电场系统的液晶显示装置，其实现了高视角，高速响应和高图像质量。1 指数方面 液晶显示器，像素电极，阵列基板，公共电极，

