



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1345 (2006.01)

(11) 공개번호

10-2006-0123873

(43) 공개일자

2006년12월05일

(21) 출원번호 10-2005-0045504

(22) 출원일자 2005년05월30일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 최낙초
서울 양천구 신월4동 431-6
조식영
충남 예산군 삽교읍 두1리 803-274번지
손정호
서울 강남구 삼성2동 한솔아파트 102동 504호
손지원
경기 수원시 영통구 영통동 황골마을2단지 쌍용아파트 246동1302호

(74) 대리인 유미특허법인

전체 청구항 수 : 총 7 항

(54) 액정 표시 장치

(57) 요약

본 발명은 액정 표시 장치에 관한 것으로서, 특히 상부 표시판에 유기막 구조를 갖는 액정 표시 장치에서 공통 전압을 조정하여 잔상을 해결할 수 있는 액정 표시 장치에 관한 것이다.

이 액정 표시 장치는 상부 표시판, 하부 표시판 및 그 사이의 액정층을 포함하는데, 상기 상부 표시판은, 공통 전극, 그리고 상기 공통 전극 위에 형성되어 있으며 유기 물질 이루어져 있는 경사 부재를 포함하며, 상기 공통 전극에는 소정의 최적값보다 낮은 공통 전압이 인가된다.

이러한 방식으로, 유기 물질로 이루어진 경사 부재를 갖는 구조에서 플리커를 최소화 하는 최적값보다 약간 작은 값을 인가함으로써 잔상을 최소화 또는 제거할 수 있다.

대표도

도 12

특허청구의 범위

청구항 1.

상부 표시판, 하부 표시판 및 그 사이의 액정층을 포함하는 액정 표시 장치로서,

상기 상부 표시판은

기관,

상기 기관 위에 형성되어 있는 색 필터,

상기 색 필터 위에 형성되어 있는 공통 전극, 그리고

상기 공통 전극 위에 형성되어 있으며 유기 물질 이루어져 있는 경사 부재

를 포함하며,

상기 공통 전극에는 소정의 최적값보다 낮은 공통 전압이 인가되는

액정 표시 장치.

청구항 2.

제1항에서,

상기 공통 전압은 상기 최적값보다 0.1 내지 0.5V 작은 액정 표시 장치.

청구항 3.

제2항에서,

행렬 형태로 배열된 복수의 화소,

상기 화소에 데이터 전압을 전달하는 데이터선

을 더 포함하고,

상기 데이터 전압은 상기 공통 전압에 대하여 정극성과 부극성을 가지며,

상기 정극성의 데이터 전압과 상기 부극성의 데이터 전압의 평균과 상기 공통 전압의 차는 0.9 내지 1.1 사이인

액정 표시 장치.

청구항 4.

제3항에서,

상기 유기 물질은 아크릴계열인 액정 표시 장치.

청구항 5.

제4항에서,

상기 최적값은 상기 액정 표시 장치의 플리커를 최소화하는 값인 액정 표시 장치.

청구항 6.

제5항에서,

상기 액정층은 음의 유전율 이방성을 갖는 액정 표시 장치.

청구항 7.

제6항에서,

상기 액정층은 양의 유전율 이방성을 갖는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 잔상을 해결할 수 있는 액정 표시 장치에 관한 것이다.

일반적인 액정 표시 장치(liquid crystal display, LCD)는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 회로적으로 볼 때 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 이루는 기본 단위가 된다.

이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다.

한편, 상부 표시판에 유기 물질로 이루어지는 경사 부재(slope member)를 두어 액정의 응답 속도를 향상시키기 위한 구조가 개발되고 있다.

발명이 이루고자 하는 기술적 과제

그런데, 이러한 구조에서 유기 물질로 인해 발생하는 이온 불순물이 다음 프레임의 화소 전압에도 영향을 미쳐 잔상이 생기는 경우가 있다.

따라서, 본 발명이 이루고자 하는 기술적 과제는 잔상을 해결할 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성

이러한 기술적 과제를 이루기 위한 본 발명의 실시예에 따라, 상부 표시판, 하부 표시판 및 그 사이의 액정층을 포함하는 액정 표시 장치로서, 상기 상부 표시판은, 기관, 상기 기관 위에 형성되어 있는 색 필터, 상기 색 필터 위에 형성되어 있는 공통 전극, 그리고 상기 공통 전극 위에 형성되어 있으며 유기 물질 이루어져 있는 경사 부재를 포함하며, 상기 공통 전극에는 소정의 최적값보다 낮은 공통 전압이 인가되며, 이 공통 전압은 상기 최적값보다 0.1 내지 0.5V 작을 수 있다.

상기 액정 표시 장치는 행렬 형태로 배열된 복수의 화소, 그리고 상기 화소에 데이터 전압을 전달하는 데이터선을 더 포함하고, 상기 데이터 전압은 상기 공통 전압에 대하여 정극성과 부극성을 가지며, 상기 정극성의 데이터 전압과 상기 부극성의 데이터 전압의 평균과 상기 공통 전압의 차는 0.9 내지 1.1 사이일 수 있다.

상기 유기 물질은 아크릴계열일 수 있다.

상기 최적값은 상기 액정 표시 장치의 플리커를 최소화하는 값일 수 있다.

상기 액정층은 음의 유전율 이방성 또는 양의 유전율 이방성을 가질 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300)와 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500), 공통 전압 생성부(700)와 이에 연결된 DVR(710), 데이터 구동부(500)에 연결된 계조 전압 생성부(800) 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

표시 신호선(G_1-G_n , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 신호를 전달하는 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

각 화소는 표시 신호선(G_1-G_n , D_1-D_m)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC}) 및 유지 축전기(storage capacitor)(C_{ST})를 포함한다. 유지 축전기(C_{ST})는 필요에 따라 생략할 수 있다.

박막 트랜지스터 등 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며, 출력 단자는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})에 연결되어 있다.

액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상

부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

액정 축전기(C_{LC})의 보조적인 역할을 하는 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(V_{com}) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(C_{ST})는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소가 삼원색 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이들 삼원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 도 2는 공간 분할의 한 예로서 각 화소가 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

계조 전압 생성부(800)는 화소의 투과율과 관련된 두 별의 복수 계조 전압을 생성한다. 두 별 중 한 별은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

DVR(710)은 내부의 메모리(도시하지 않음)에 기억된 값을 기초로 공통 전압(V_{com})을 생성하여 공통 전압 생성부(700)에 내보내며 통상 집적 회로로 이루어진다.

공통 전압 생성부(700)는 DVR(710)로부터의 공통 전압(V_{com})에 기초하여 복수의 공통 전압(V_{com1} , V_{com2})을 생성하여 액정 표시판 조립체(300)에 인가된다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가하며 통상 복수의 집적 회로로 이루어진다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 통상 복수의 집적 회로로 이루어진다.

복수의 게이트 구동 집적 회로 또는 데이터 구동 집적 회로는 칩의 형태로 TCP(tape carrier package)(도시하지 않음)에 실장하여 TCP를 액정 표시판 조립체(300)에 부착할 수도 있고, TCP를 사용하지 않고 유리 기판 위에 이들 집적 회로 칩을 직접 부착할 수도 있으며(chip on glass, COG 실장 방식), 이들 집적 회로 칩과 같은 기능을 수행하는 회로를 액정 표시판 조립체(300)에 직접 형성할 수도 있다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 액정 표시 장치의 표시 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공한다. 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

게이트 제어 신호(CONT1)는 게이트 온 전압(V_{on})의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 전압(V_{on})의 출력 시기를 제어하는 게이트 클록 신호(CPV) 및 게이트 온 전압(V_{on})의 지속 시간을 한정하는 출력 인에이블 신호(OE) 등을 포함한다.

데이터 제어 신호(CONT2)는 영상 데이터(DAT)의 입력 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(V_{com})에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.

데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후, 이를 해당 데이터선(D_1-D_m)에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 턴온시키며, 이에 따라 데이터선(D_1-D_m)에 인가된 데이터 전압이 턴온된 스위칭 소자(Q)를 통하여 해당 화소에 인가된다.

화소에 인가된 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며, 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

1 수평 주기(또는 "1H") [수평 동기 신호(H_{sync}), 데이터 인에이블 신호(DE), 게이트 클록(CPV)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나(보기: "행 반전", "점 반전"), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: "열 반전", "점 반전").

그러면 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치의 구조에 대하여 좀더 상세히 설명한다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이고, 도 4는 도 3의 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 5는 도 3의 액정 표시 장치용 공통 전극 표시판의 배치도이고, 도 6은 도 3의 액정 표시 장치를 VI-VI'-VI''-VI'''선을 따라 잘라 도시한 단면도이다.

본 실시예에 따른 액정 표시 장치는 서로 마주 보는 박막 트랜지스터 표시판(100) 및 공통 전극 표시판(200)과 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 도 3, 도 4 및 도 6을 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.

절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrodes lines)(131)이 형성되어 있다.

게이트선(121)은 게이트 신호를 전달하며, 주로 가로 방향으로 뻗어 있고 서로 분리되어 있다. 각 게이트선(121)은 아래 위로 돌출한 복수의 게이트 전극(gate electrode)(124)과 다른 층 또는 구동 회로와의 접속을 위한 면적이 넓은 끝 부분(129)을 가진다. 구동 회로(도시하지 않음)가 박막 트랜지스터 표시판(100)에 집적되는 경우, 게이트선(121)이 연장되어 구동 회로와 연결될 수 있다.

각 유지 전극선(131)은 주로 가로 방향으로 뻗어 있고 인접한 두 게이트선(121) 사이에 위치하며, 두 게이트선(21) 중 위쪽 게이트선(121)에 가깝다. 유지 전극선(131)은 복수 별의 가지(133a~133d) 집합과 복수의 연결부(connection)(133e)를 포함한다.

각각의 가지 집합은 세로 방향으로 뻗으며 서로 분리되어 있는 제1 및 제2 유지 전극(133a, 133b)과 사선 방향으로 뻗으며 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결하는 제3 및 제4 유지 전극(133c, 133d)을 포함한다.

제1 유지 전극(133a)은 유지 전극선(131)에 연결되어 있는 고정단과 그 반대쪽에 위치하며 돌출부를 가지는 자유단을 가지고 있다.

제3 및 제4 유지 전극(133c, 133d)은 각각 제1 유지 전극(133a)의 중앙 부근에서 제2 유지 전극(133b)의 양단에 연결된다. 제3 및 제4 유지 전극(133c, 133d)은 인접한 두 게이트선(121) 사이의 중앙선에 대하여 반전 대칭을 이룬다. 연결부(133e)는 인접한 유지 전극 집합(133a~133d)의 인접한 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결한다.

유지 전극선(131)에는 공통 전극 표시판(200)의 공통 전극(270)에 인가되는 공통 전압 등 소정의 전압이 인가된다. 각각의 유지 전극선(131)은 가로 방향으로 뻗은 한 쌍의 줄기선을 포함할 수 있다.

게이트선(121) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 따위로 만들어지는 것이 바람직하다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 이 중 하나의 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열의 금속, 은 계열의 금속, 구리 계열의 금속으로 만들어질 수 있다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨(Ta), 또는 티타늄(Ti) 등으로 만들어질 수 있다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 이외에도 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

게이트선(121) 및 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiN_x) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소 등으로 만들어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 게이트 전극(124)을 향하여 뻗어 나온 복수의 돌출부(154)를 포함한다.

선형 반도체(151)는 게이트선(121) 및 유지 전극선(131) 부근에서 너비가 넓어져 이들을 폭넓게 덮고 있다.

반도체(151) 위에는 실리사이드(silicide) 또는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 배치되어 있다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 30-80°인 것이 바람직하다.

저항 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175) 및 복수의 고립 금속편(isolated metal piece)(178)이 형성되어 있다.

데이터선(171)은 데이터 전압을 전달하며, 주로 세로 방향으로 뻗어 게이트선(121)과 거의 수직으로 교차한다. 데이터선(171)은 또한 유지 전극선(131) 및 연결부(133e)와 교차하여 유지 전극선(131)의 인접한 가지 집합(133a~133d)의 인접

한 제1 유지 전극(133a)과 제2 유지 전극(133b) 사이에 위치한다. 각 데이터선(171)은 게이트 전극(124)을 향하여 뺨은 복수의 소스 전극(173)과 다른 층 또는 외부 장치와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 데이터 전압을 생성하는 데이터 구동 회로가 기판(110) 위에 집적되는 경우 데이터선(171)이 연장되어 데이터 구동 회로와 직접 연결될 수 있다.

각 드레인 전극(175)은 다른 층과의 접속을 위하여 면적이 넓은 끝 부분과 게이트 전극(124) 위에 위치한 막대형 끝 부분을 포함한다. 소스 전극(173)은 이 막대형 끝 부분을 일부 둘러싸도록 휘어져 있다.

하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

금속편(178)은 유지 전극(133a)의 끝 부분 부근의 게이트선(121) 위에 위치한다.

데이터선(171), 드레인 전극(175) 및 금속편(178)은 폴리브덴 계열, 크롬, 탄탈륨 및 티타늄 등 내화성 금속 또는 이들의 합금을 포함하는 것이 바람직하며, 내화성 금속 따위의 도전막(도시하지 않음)과 저저항 물질 도전막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 폴리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막 및 폴리브덴(합금) 하부막과 알루미늄(합금) 중간막과 폴리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 이들은 이외에도 여러 가지 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

게이트선(121) 및 유지 전극선(131)과 마찬가지로 데이터선(171) 및 드레인 전극(175)도 그 측면이 기판(110) 면에 대하여 약 30-80°의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 준다. 선형 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다. 대부분의 곳에서는 선형 반도체(151)의 너비가 데이터선(171)의 너비보다 작지만 앞서 설명했듯이 게이트선(121) 및 유지 전극선(131)과 만나는 부분에서 너비가 넓어져 표면의 프로파일을 부드럽게 함으로써 데이터선(171)의 단선을 방지한다.

데이터선(171), 드레인 전극(175) 및 금속편(178)과 이들로 덮이지 않고 노출된 반도체(151) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소나 산화규소 따위의 무기 절연물, 유기 절연물, 저유전율 절연물 따위로 만들어진다. 저유전율 절연물의 유전 상수는 4.0 이하인 것이 바람직하며 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등이 그 예이다. 유기 절연물 중 감광성을 가지는 것으로 보호막(180)을 만들 수도 있으며, 보호막(180)의 표면은 평탄할 수 있다. 또한 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(151) 부분에 해가 가지 않도록, 하부 무기막과 상부 유기막의 이중막 구조로 이루어질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 드레인 전극(175)의 확장된 끝 부분을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181), 제1 유지 전극(133a) 고정단 부근의 유지 전극선(131) 일부를 드러내는 복수의 접촉 구멍(183a), 그리고 제1 유지 전극(133a) 자유단의 돌출부를 드러내는 복수의 접촉 구멍(183b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(190), 복수의 접촉 보조 부재(contact assistant)(81, 82) 및 복수의 연결 다리(overpass)(83)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄 또는 은 합금의 반사성이 우수한 금속 중 적어도 하나로 만들어질 수 있다. 화소 전극(190)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(190)은 공통 전극(270)과 함께 전기장을 생성함으로써 액정층(3)의 액정 분자(31)의 방향을 결정한다.

화소 전극(190)과 공통 전극(270)은 앞서 설명한 것처럼 액정 축전기(C_{LC})를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지하며, 전압 유지 능력을 강화하기 위하여 액정 축전기(C_{LC})와 병렬로 연결된 유지 축전기(C_{ST})는 화소 전극(190)과 유지 전극선(131)의 중첩 등으로 만들어진다.

각 화소 전극(190)은 왼쪽 모퉁이에서 모따기되어 있으며(chamfered), 모따기된 빗변은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

화소 전극(190)에는 중앙 절개부(91), 하부 절개부(92a) 및 상부 절개부(92b)가 형성되어 있으며 이들 절개부(91, 92a, 92b)에 의하여 복수의 영역(partition)으로 분할된다. 절개부(91~92b)는 화소 전극(190)을 이등분하는 가상의 가로 중심선에 대하여 거의 반전 대칭을 이루고 있다.

하부 및 상부 절개부(92a, 92b)는 대략 화소 전극(190)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며, 제3 및 제4 유지 전극(133c, 133d)과 중첩한다. 하부 및 상부 절개부(92a, 92b)는 화소 전극(190)의 가로 중심선에 대하여 하반부와 상반부에 각각 위치하고 있다. 하부 및 상부 절개부(92a, 92b)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뻗어 있다.

중앙 절개부(91)는 화소 전극(190)의 가로 중심선을 따라 뻗으며 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다.

따라서, 화소 전극의 하반부는 하부 절개부(92a)에 의하여 두 개의 영역(partition)으로 나누어지고, 상반부 또한 상부 절개부(92b)에 의하여 두 개의 영역으로 분할된다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로 변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 각각 게이트선(121)의 끝 부분(129) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

연결 다리(83)는 게이트선(121)을 가로지르며, 게이트선(121)을 사이에 두고 반대쪽에 위치하는 접촉 구멍(183a, 183b)을 통하여 제1 유지 전극(133a) 자유단의 노출된 끝 부분과 유지 전극선(131)의 노출된 부분에 연결되어 있다. 연결 다리(83)는 금속편(178)과 중첩하며 금속편(178)과 전기적으로 연결될 수도 있다. 유지 전극(133a~133d)을 비롯한 유지 전극선(131)은 연결 다리(83) 및 금속편(178)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결함을 수리하는 데 사용할 수 있다. 게이트선(121)을 수리할 때에는 게이트선(121)과 연결 다리(83)의 교차점을 레이저 조사하여 게이트선(121)과 연결 다리(83)를 연결함으로써 게이트선(121)과 유지 전극선(131)을 전기적으로 연결한다. 이 때 금속편(178)은 게이트선(121)과 연결 다리(83)의 전기적 연결을 강화한다.

다음, 도 3, 도 5 및 도 6을 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 만들어진 절연 기관(210) 위에 블랙 매트릭스(black matrix)라고 하는 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부(opening)(225)를 가진다. 그러나 차광 부재(220)는 데이터선(171)을 따라서 뻗은 선형 부분만을 포함할 수 있으며, 여기에 더하여 박막 트랜지스터와 마주보는 부분을 더 포함할 수 있다. 차광 부재(220)는 크롬 단일막 또는 크롬과 산화 크롬의 이중막으로 이루어지거나 흑색 안료(pigment)를 포함하는 유기막으로 이루어질 수 있다.

기관(210) 위에는 또한 복수의 색필터(color filter)(230)가 형성되어 있으며 이들은 차광 부재(230)의 개구부(225) 내에 대부분 위치한다. 그러나 색필터(230)는 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 앞서 설명한 것처럼 기본색(primary color) 중 하나를 표시할 수 있으며, 기본색의 예로는 적색, 녹색, 청색 등의 삼원색을 들 수 있다. 이웃하는 색필터(230)의 가장자리는 중첩될 수 있다.

색필터(230) 위에는 ITO 또는 IZO 등의 투명한 도전체 따위로 만들어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)과 색필터(230) 사이에는 색필터가 노출되는 것을 방지하고 평탄면을 제공하기 위한 덮개막(overcoat)(도시하지 않음)이 형성될 수 있다.

공통 전극(270) 위에는 복수의 경사 부재(slope member)(330a, 330b, 330c) 집합이 형성되어 있다. 경사 부재(330a~330c)는 유전체로 만들어지며 그 유전 상수는 액정층(3) 이하인 것이 바람직하다.

각각의 경사 부재(330a~330c) 집합은 화소 전극(190)과 마주 보는 세 개의 경사 부재(330a~330c)를 포함한다. 각각의 경사 부재(330a~330c)는 주변(primary edge)과 부변(secondary edge)을 포함하는 평행 사다리꼴 또는 갈매기(ch Chevron)형이다. 주변은 절개부(91~92b)의 빗변 및 화소 전극(190)의 빗변과 실질적으로 평행하며, 절개부(91~92) 또는 화소 전극(190)의 빗변과 마주 본다. 부변은 게이트선(121) 또는 데이터선(171)과 평행하다.

각 경사 부재(330a~330c)는 도면에서 굵은 점선으로 표시한 능선과 사면을 포함한다. 능선은 경사 부재(330a~330c)의 절개부(91~92b) 사이 또는 절개부(92a, 92b)와 화소 전극(190)의 빗변 사이에 위치하고 절개부(91~92b)와 평행하게 뻗는다.

사면은 능선에서부터 주변에 이르기까지의 면으로서 점차 높이가 낮아진다. 능선의 높이는 약 $0.5\sim 2.0\mu\text{m}$ 이고 사면의 경사각(θ)은 약 $1\sim 10^\circ$ 인 것이 바람직하다.

하나의 경사 부재(330a~330c)가 차지하는 면적은 화소 전극(190) 면적의 반(1/2) 이상인 것이 바람직하다. 이웃하는 화소 전극(190)에 대한 경사 부재(330a~330c)는 서로 연결될 수 있다.

이상 설명한 두 표시판(100, 200)의 안쪽 면에는 배향막(11, 21)이 각각 도포되어 있는데 배향막(11, 21)은 수직 배향막일 수 있다. 두 표시판(100, 200)의 바깥쪽 면에는 편광자(도시하지 않음)가 각각 구비되어 있는데, 두 편광자의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다.

표시판(100, 200)과 편광자의 사이에는 액정층(3)의 지연값을 보상하기 위한 적어도 하나의 위상 지연 필름(retardation film)(도시하지 않음)이 깔 수 있다. 위상 지연 필름은 복굴절성(birefringence)을 가지며 액정층(3)의 복굴절성을 역으로 보상하는 역할을 한다. 지연 필름으로는 일축성 또는 이축성 광학 필름이 있으며, 특히 음성(negative) 일축성 광학 필름이 바람직하다.

박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이에는 절연 물질로 이루어져 있으며, 두 표시판(100, 200)의 간격을 일정하게 유지하기 위한 간격재(도시하지 않음)가 형성되어 있다.

액정 표시 장치는 또한 편광자, 위상 지연 필름, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자(31)는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 거의 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자를 통과하지 못하고 차단된다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(190)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전계가 생성된다. 액정 분자(31)들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 이때, 공통 전극(270)의 경사 부재(330a~330c), 화소 전극(190)의 절개부(91~92b)와 화소 전극(190)의 변은 액정 분자(31)들의 눕는 방향 또는 경사 방향(tilt direction)을 결정한다. 이에 대하여 상세하게 설명한다.

액정 분자(31)들은 전계가 가해지지 않은 상태에서 경사 부재(330a~330b)에 의하여 미리 기울어져 있다(pre-tilted, 선경사). 이렇게 미리 기울어져 있으면 전계를 인가하였을 때 그 방향으로 기울어지게 되며, 이 경사 방향은 절개부(91~92b)의 변과 화소 전극(190)의 변에 수직이다.

한편, 화소 전극(190)의 절개부(91~92b) 및 이들과 평행한 화소 전극(190)의 변은 전계를 왜곡하여 경사 방향을 결정하는 수평 성분을 만들어낸다. 전계의 수평 성분 또한 절개부(91~92b)의 변과 화소 전극(190)의 변에 수직이다.

또한, 경사 부재(330a~330c)의 두께 차이 때문에 전기장의 등전위선이 변화하고 이 또한 액정 분자(31)에 기울어지게 하는 힘을 가한다. 이와 같이 기울어지게 하는 힘 또한 절개부(91~92b) 및 경사 부재(330a~330c)에 의하여 결정되는 경사 방향과 일치하며 이는 경사 부재(330a~330c)의 유전 상수가 액정층(3)보다 작을 때 그러하다.

따라서 절개부(91~92b) 및 화소 전극(190)의 빗변에서 먼 액정 분자(31)들도 눕는 방향이 결정되어 액정 분자(31)의 응답 속도가 빨라진다.

한편, 도 1에 도시한 바와 같이, 하나의 절개부 집합(91~92b)과 경사 부재 집합(330a~330c)은 화소 전극(190)을 각각 두 개의 주변을 가지는 복수의 부영역(sub-area)으로 나누는데, 각 부영역의 액정 분자(31)들은 앞서 설명한 경사 방향으로 기울어지며, 기울어지는 방향은 대략 네 방향이다. 이와 같이 액정 분자(31)가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

그러면, 이러한 구조를 갖는 액정 표시 장치의 잔상을 해결할 수 있는 방법에 대하여 도면을 참고로 하여 상세히 설명한다.

도 7 내지 도 11b는 실험예에 근거하여 잔상을 해결할 수 있는 방법에 대한 것을 설명하는 도면으로서, 도 7은 본 발명의 한 실시예에 따른 실험예에서 잔상을 측정하기 위한 시험용 표시판이며, 도 8은 도 7에 도시한 시험용 표시판을 이용하여 잔상을 측정하기 위한 과정을 나타내는 도면이고, 도 9a 및 도 9b는 본 발명의 한 실시예에 따라 화소 전극 및 공통 전극에 인가되는 오프셋 전압을 각각 나타내는 도면이다. 도 10a 및 도 10b는 조건이 다른 서로 다른 세 개의 시료에서 잔상을 각각 측정한 도면이며, 도 11a 및 도 11b는 도 10a 및 도 10b에 나타난 결과를 해석하는데 참고로 할 도면이다.

도 7을 참고하면, 시험용 표시판(350)은 바둑판 모양으로 모두 네 개의 화소(a, b, c, d)를 가지며, 두 화소(a, d)는 서로 연결되어 단자(Tad)를 통하여 전압을 인가받고, 두 화소(b, c) 역시 서로 연결되어 단자(Tbc)를 통하여 전압을 인가받는다. 화소의 주변에는 접지 전압을 전달하기 위한 배선과 접지 전압을 인가하기 위한 단자(Tgnd)가 배치되어 있다.

이 때, 도 8에 도시한 것처럼, 처음에 화이트나 블랙이 아닌 중간 계조의 데이터 전압을 인가하여 화면의 휘도를 측정하고, 이어 두 번째에 나타낸 것처럼 예를 들어 화소(b, c)는 블랙을 표시하고 화소(a, d)는 화이트를 표시한 채 열 시간 정도 둔다. 이어, 처음에 인가한 중간 계조의 데이터 전압을 인가하여 화면의 휘도를 측정하여 잔상의 정도를 측정한다. 이러한 잔상을 정량화하는 방식은 알려진 바와 같이 다음과 같은 수학적식으로 이루어진다.

$$SI = 116 \times [1 - (1 - (\frac{|(Ya0 - Ya1) - (Yb0 - Yb1)|}{\max(Ya1, Yb1)})^{\frac{1}{3}})]$$

여기서, SI는 잔상 수치를 나타내고, Ya0 및 Yb0는 화소 a 및 b의 최초의 휘도를, Ya1 및 Yb1은 나중 휘도를 각각 나타낸다.

$$K = (V_{high} + V_{low})/2 - V_{com}$$

여기서, K는 오프셋 전압(offset voltage)을 나타내고, V_{high}는 정극성(+)의 데이터 전압을, V_{low}는 부극성(-)의 데이터 전압을 나타낸다.

또한, 휘도를 측정하면서 도 9a 및 도 9b와 같이 서로 다른 조건을 주었는데, 하나는 오프셋 전압을 +0.5V로 즉, 정극성의 전압의 절대값이 부극성의 전압의 절대값보다 1V 크게 하고, 다른 하나는 -0.5V로, 즉 부극성의 전압의 절대값이 정극성의 전압의 절대값보다 1V 크게 하여 측정하였다. 다만, 이러한 조건은 화이트를 나타내는 화소(a, d)에 대한 것이고, 블랙을 나타내는 화소(b, c)에는 전압을 인가하지 않았으며, 공통 전압(V_{com})은 접지 전압인 0V로 고정하였다.

또한, 이러한 측정은 도 10a 및 도 10b에 나타낸 것처럼, 세 개의 시료(test device)에 대하여 행하여 졌다.

도 10a 및 도 10b의 (a)에 나타낸 시료는 경사 부재(330)를 형성하지 않은 것이고, (b) 및 (c)에 나타낸 시료는 경사 부재(300)를 형성한 것으로서 다만 경사 부재(330)를 이루는 재료의 종류를 달리하여 한 것이다.

이 때, 도 10a에 나타낸 시료들은 도 9a에 나타낸 조건을 적용한 것이고, 도 10b에 나타낸 시료들은 도 9b에 나타낸 조건을 적용한 것이다. 도 10a에 나타낸 시료들의 사진은 잔상이 거의 없는 반면, 도 10b에 나타낸 시료들 중 (a)에 나타낸 시료는 잔상이 미미하지만 존재하고, (b) 및 (c)에 나타낸 시료들은 잔상이 상당히 눈에 띄는 것을 확인할 수 있었다.

이러한 원인으로는 액정 표시 장치의 각 층을 이루는 재료들이 가지는 전하가 어떠한 방식으로 분포하는가에 따라 달라진다고 여겨진다.

예를 들어, 경사 부재(330)를 이루는 유기막은 일반적으로 아크릴계열을 사용하는데, 이 아크릴계열은 형성 과정에서 부극성(-)의 전하를 낼 수 있는 카르복시기(COOH)와 같은 기(group)를 많이 가진다. 따라서, 아크릴계열을 포함하는 유기

막은 도 11a 및 도 11b에 도시한 것처럼 주위에 유기되는 전하에 관계없이 일정하게 부극성(-)을 띠고 있다. 이 때, 도 11a에 나타난 전하의 분포는 도 9a에 나타난 조건, 즉 +0.5V의 오프셋 전압을 인가한 경우를 나타낸 것이고, 도 11b에 나타난 전하의 분포는 -0.5V의 오프셋 전압을 인가하는 경우를 나타낸 것이다.

한편, 오프셋 전압의 정극성(+)과 부극성(-)은 화소 전극(190)에 대한 전압을 기준으로 한 것이므로, 도 11a의 경우에는 화소 전극(190)의 아래쪽에 정극성의 전하가 분포하고 공통 전극(270)의 위쪽에는 부극성의 전하가 분포하며, 도 11b의 경우에는 이와는 반대로 전하가 분포한다. 또한, 각 배향막(11, 21)에는 인접한 전극(190, 270)의 극성과 반대 극성의 전하가 분포한다.

이 때, 경사 부재(330)에는 항상 부극성의 전하가 분포하고 그 바깥에는 이와 반대인 정극성의 전하가 분포하는데, 이 정극성의 전하가 도 11a에 나타난 것처럼 공통 전극(270)에 부극성의 전하가 분포하는 경우에는 인력에 의하여 상부 표시판쪽으로 몰려서 분포하고, 화소 전극(190)에 부극성의 전하가 분포하는 경우에는 하부 표시판쪽으로 몰려서 분포하는 것으로 여겨진다. 그러면, 도 11a의 경우에는 상부 표시판의 전체 극성(P1)과 하부 표시판의 전체 극성(P1')이 각각 서로 상쇄되어 중성을 띠게 되어 액정층(3)에 아무런 전계가 인가되지 않는 반면, 도 11b에서는 전체 극성(P2)의 경우에는 부극성으로, 전체 극성(P2)의 경우에는 정극성을 띠게 되어 액정층(3)에 전계가 인가됨으로써 잔상을 유발하는 요인으로 작용한다.

한편, 도 12 내지 도 14는 실제 패널에서 공통 전압(Vcom)을 조절하여 잔상에 대한 실험을 행한 결과로서 이에 대하여 설명한다.

도 12는 본 발명의 한 실험예에 따라 실제 액정 표시 장치에서 공통 전압에 따른 잔상 수치를 측정한 그래프이고, 도 13은 본 발명의 한 실험예에 따라 실제 액정 표시 장치에서 K값에 따른 잔상 수치를 측정한 그래프이며, 도 14는 실제 액정 표시 장치에서 공통 전압의 오프셋값에 따른 잔상 화면을 촬영한 사진이다.

이 때, 시험용 표시판(350)을 사용하여 실험을 행하는 경우에는 공통 전압(Vcom)을 고정하고 데이터 전압을 변화시키지만, 실제 표시 장치를 사용하는 실험에서는 데이터 전압 대신 공통 전압을 변화시킨다는 점이 다르다.

도 12 및 도 13에서 세로축에 나타난 잔상 수치는 수학적 식 1에 나타난 잔상 수치 정량화 방식으로 구한 것이다.

액정 표시 장치를 제조하는 과정에서 공통 전압(Vcom)을 조정하여 플리커(flicker)를 조정하며, 이 플리커에 대하여 최적화된 값을 아래에서는 최적 공통 전압이라 하며, 본 발명의 실험예에서는 최적 공통 전압이 6.7V였다.

실험은 8 계조와 16 계조 두 계조에 대하여 행하여 졌으며, 이를 각각 8G 및 16G로 나타내었다. 최적 공통 전압인 6.7V보다 큰 공통 전압(Vcom)에서는 잔상 수치가 커지며 그 보다 작은 공통 전압(Vcom)에서는 잔상 수치가 작음을 확인할 수 있다. 이는 앞서의 실험 결과와 동일한 결과임을 알 수 있다. 도 9a 및 도 9b에 나타난 조건처럼 오프셋 전압이 정극성인 경우, 즉 공통 전압(Vcom)이 작으면 잔상 수치가 작고, 오프셋 전압이 부극성인 경우, 즉 공통 전압(Vcom)이 크면 잔상 수치가 크다는 것을 알 수 있다.

이를 수학적 식 2에 나타난 오프셋 전압으로 변환하면 도 13에 나타난 것과 같은 그래프를 얻을 수 있으며, 잔상은 K값이 0.9 내지 1.2 사이일 때 최소화됨을 알 수 있다.

한편, 도 14의 (a) 내지 (d)에는 실제 화면을 측정한 사진을 나타내었는데, (a)의 경우에는 최적 공통 전압인 6.7V보다 0.3V 작은 6.4V를 인가하였고, (b)의 경우에는 0.2V보다 작은 6.5V를, (c)의 경우에는 6.6V를 인가하였으며, (d)의 경우에는 0.3V 큰 7V를 인가하였다. 이 때, 최적 공통 전압보다 작은 경우에는 도 14의 (a) 내지 (c)에 나타난 것처럼 잔상이 육안으로 거의 확인되지 않으며, 최적 공통 전압보다 큰 경우에는 도 14의 (d)에 나타난 것처럼 잔상 패턴이 남아 있음을 확인할 수 있다. 따라서, 최적 공통 전압보다 0.1 내지 0.5V 정도 작은 전압이 바람직하다.

한편, 지금까지 상부 표시판에 경사 부재(330)가 형성된 경우를 일례로 설명하였으되, 하부 표시판에 형성되는 경우에는 앞서와 달리 최적 공통 전압보다 큰 전압을 인가하는 것이 바람직하다. 또한, 액정층(3)은 음의 유전율 이방성을 가지는 VA(vertically aligned) 모드에 대하여 설명하였으나, 양의 유전율 이방성을 갖는 TN(twisted nematic) 모드일 수 있다.

발명의 효과

이와 같이, 유기 물질로 이루어진 경사 부재(330)를 갖는 구조에서 최적 공통 전압보다 약간 작은 값을 인가함으로써 잔상을 최소화 또는 제거할 수 있음을 알 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 상세하게 설명함으로써 본 발명을 분명하게 하고자 한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 배치도이다.

도 4는 도 3의 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이다.

도 5는 도 3의 액정 표시 장치용 공통 전극 표시판의 배치도이다.

도 6은 도 3의 액정 표시 장치를 VI-VI'-VI''-VI'''선을 따라 잘라 도시한 단면도이다.

도 7은 본 발명의 한 실시예에 따른 실험예에서 잔상을 측정하기 위한 시험용 표시판이다.

도 8은 도 7에 도시한 시험용 표시판을 이용하여 잔상을 측정하기 위한 과정을 나타내는 도면이다.

도 9a 및 도 9b는 본 발명의 한 실시예에 따라 화소 전극 및 공통 전극에 인가되는 오프셋 전압을 각각 나타내는 도면이다.

도 10a 및 도 10b는 조건이 다른 서로 다른 세 개의 시료에서 잔상을 각각 측정한 도면이다.

도 11a 및 도 11b는 도 10a 및 도 10b에 나타난 결과를 해석하는데 참고로 할 도면이다.

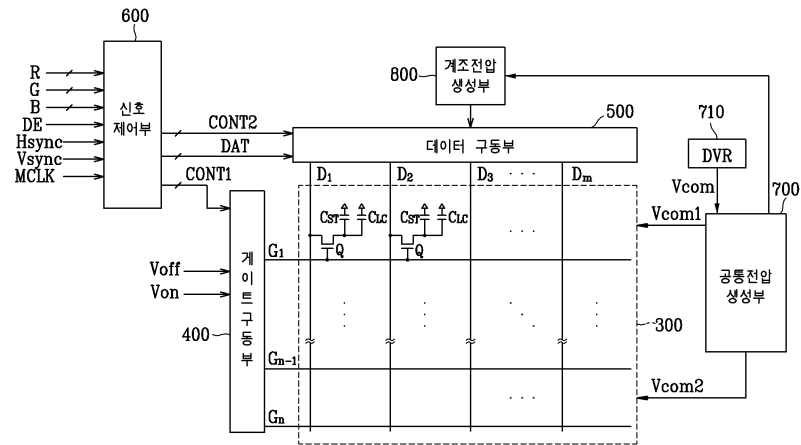
도 12는 본 발명의 한 실험예에 따라 실제 액정 표시 장치에서 공통 전압에 따른 잔상 수치를 측정한 그래프이다.

도 13은 본 발명의 한 실험예에 따라 실제 액정 표시 장치에서 K값에 따른 잔상 수치를 측정한 그래프이다.

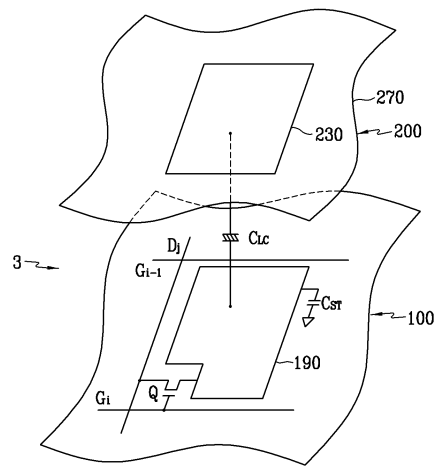
도 14는 실제 액정 표시 장치에서 공통 전압의 오프셋값에 따른 잔상 화면을 측정한 도면이다.

도면

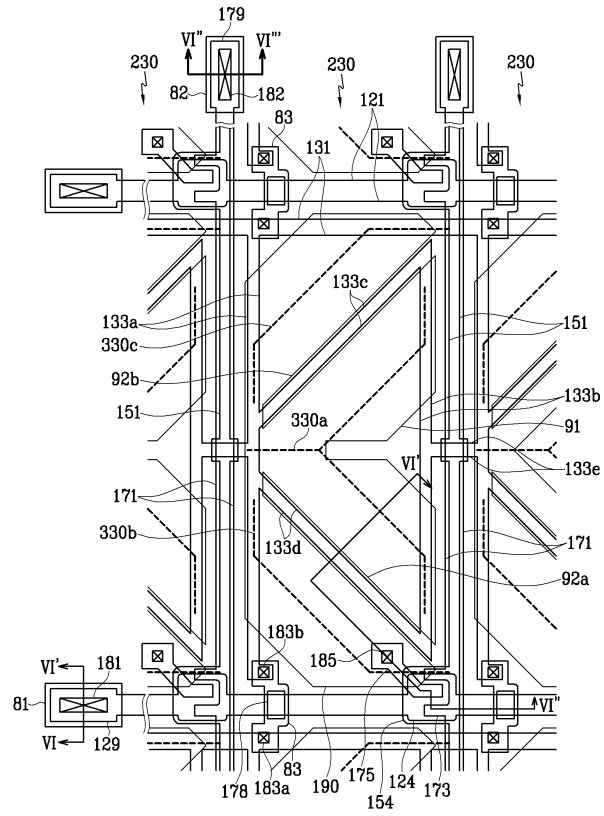
도면1



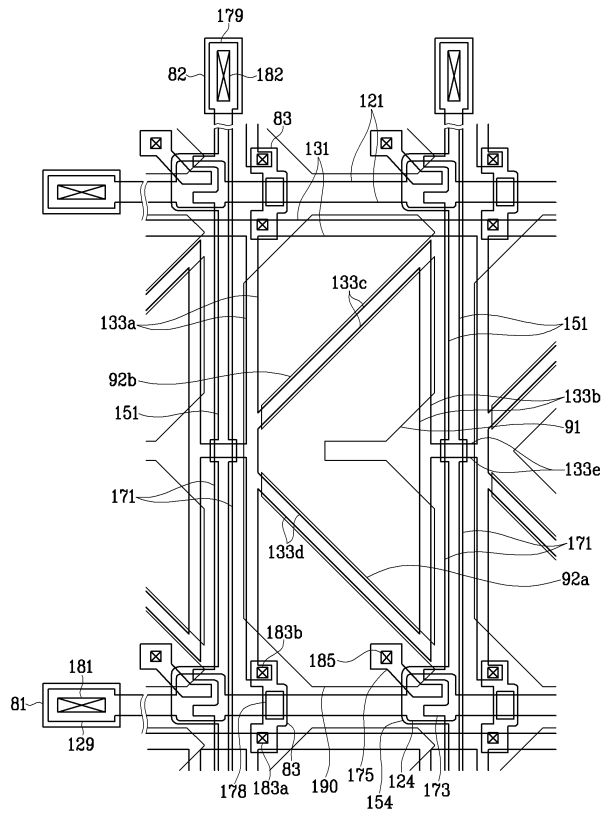
도면2



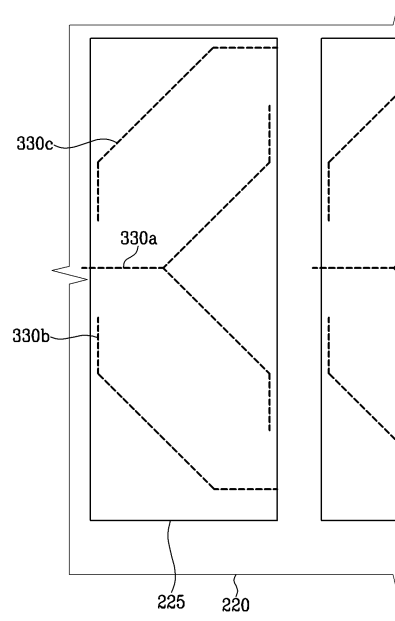
도면3



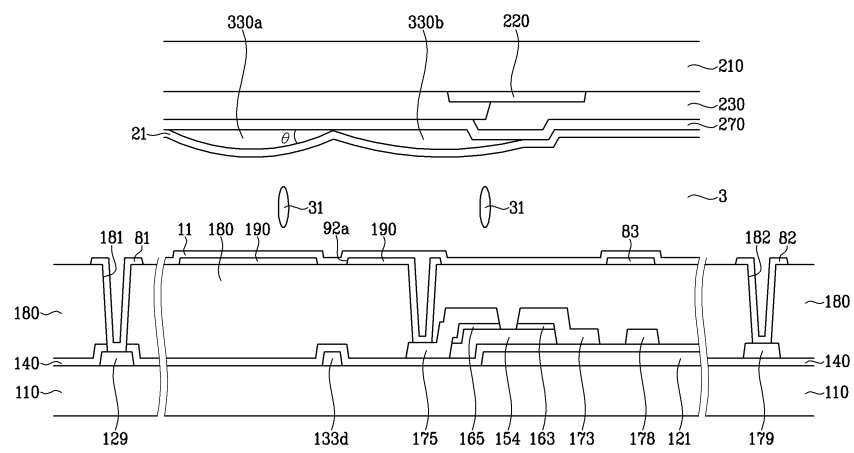
도면4



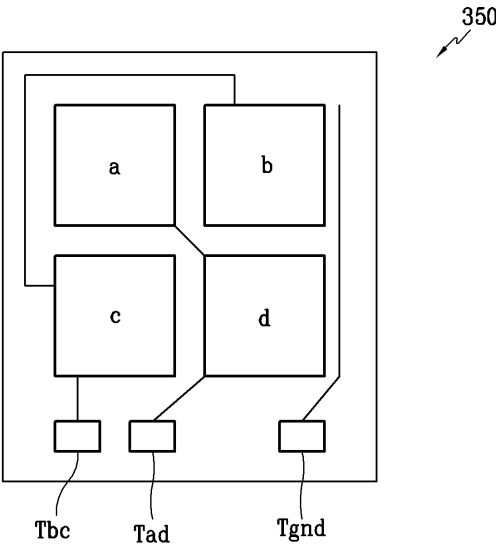
도면5



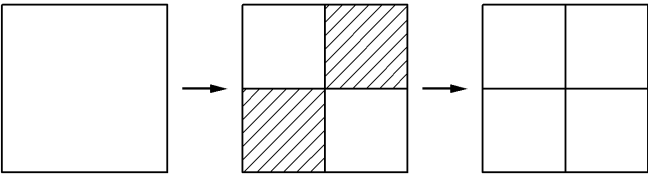
도면6



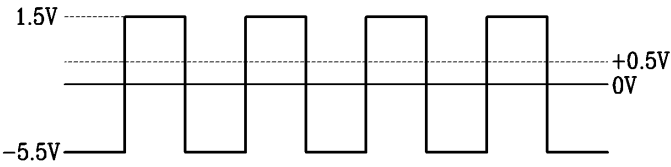
도면7



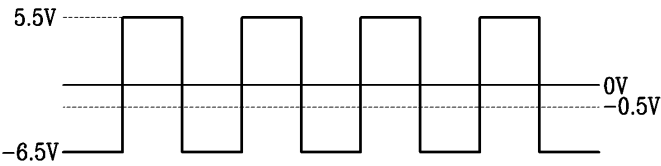
도면8



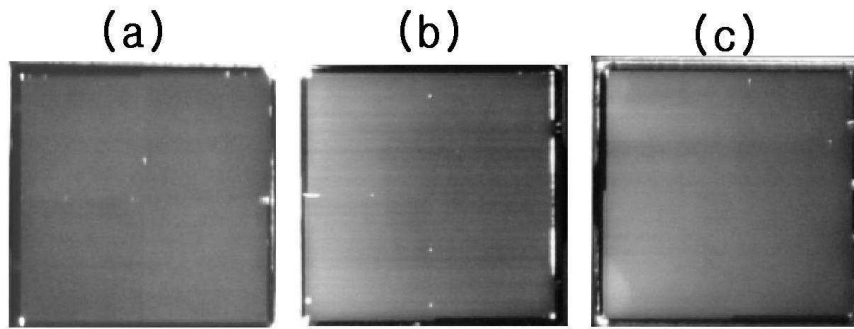
도면9a



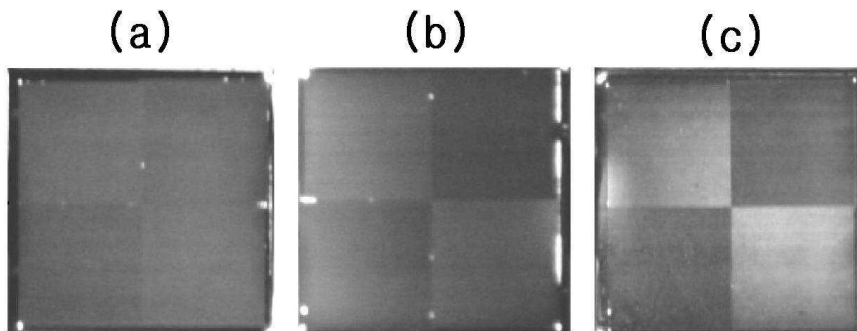
도면9b



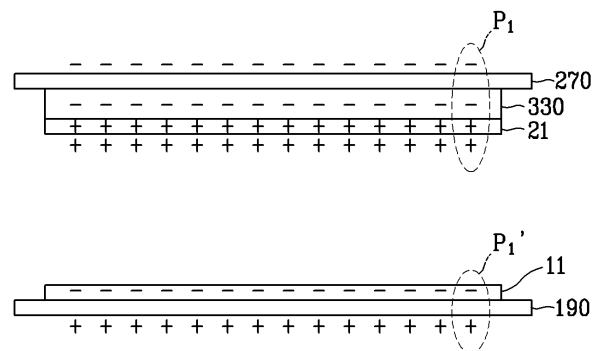
도면10a



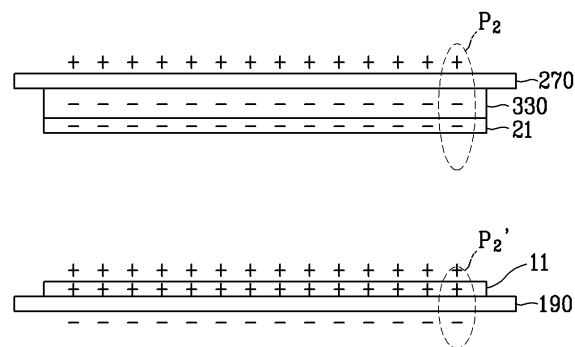
도면10b



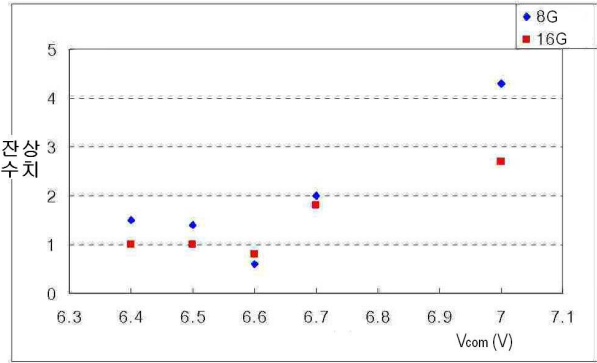
도면11a



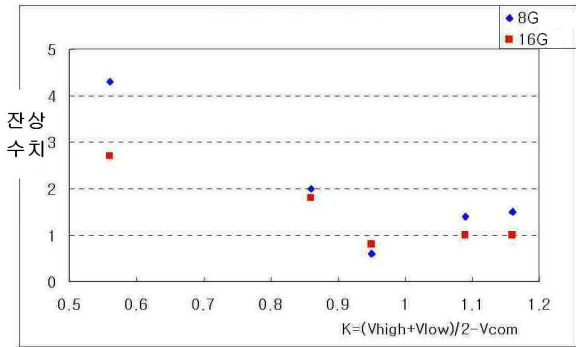
도면11b



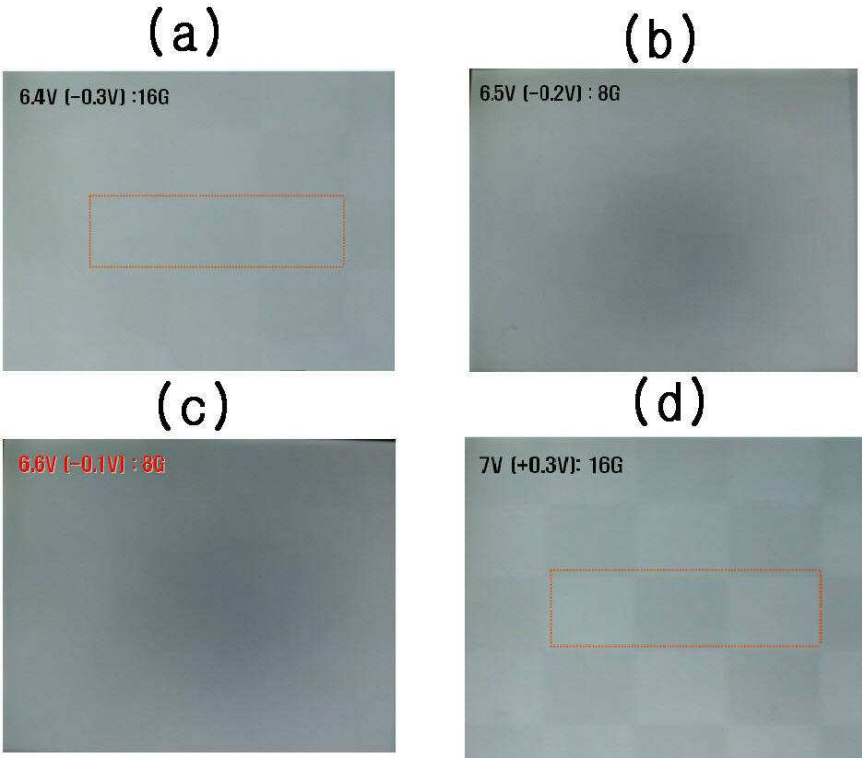
도면12



도면13



도면14



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060123873A	公开(公告)日	2006-12-05
申请号	KR1020050045504	申请日	2005-05-30
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHOI NAK CHO 최낙조 JO SIK YOUNG 조식영 SON JONG HO 손정호 SON JI WON 손지원		
发明人	최낙조 조식영 손정호 손지원		
IPC分类号	G02F1/136 G02F1/1345		
CPC分类号	G02F1/1362 G02F1/136286 G02F2201/121 H01L29/786		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器，尤其涉及一种液晶显示器液晶显示器，该液晶显示器在上部显示面板中具有有机层结构，调节公共电压并解决余像。该液晶显示器包括上部显示面板和上下显示面板的液晶层，其中上部显示面板包括公共电极和倾斜构件，该倾斜构件由有机材料制成，同时形成在公共电极。并且，将低于预定最佳值的公共电压施加在公共电极中。在具有以该模式完成并且包括有机材料的倾斜构件的结构中，通过稍微授权小的值而不是具有最小闪烁的最佳值，使残像最小化或者可以去除。液晶显示器，余像，闪烁，倾斜构件，有机层，公共电压。

