(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0003089
(43) 공개일자 2008년01월07일

(51) Int. Cl.
G02F 1/136 (2006.01)
(21) 출원번호 10-2006-0061627
(22) 출원일자 2006년06월30일
심사청구일자 없음

(71) 출원인
엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
김철세
대구광역시 달서구 용산동 보림타운 202동 303호
(74) 대리인
박장원

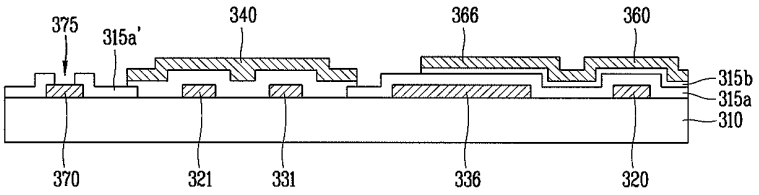
전체 청구항 수 : 총 15 항

(54) 박막 다이오드 액정표시장치 및 그 제조방법

(57) 요 약

본 발명의 박막 다이오드 액정표시장치 및 그 제조방법은 채널 절연막과 다이오드 및 데이터라인의 패터닝을 동시에 진행함으로써 3개의 마스크를 통해 이중 선택 다이오드(Dual Select Diode; DSD)방식의 어레이 기판을 제작하기 위한 것으로, 제 1 기판 위에 제 1, 제 2 접촉부를 가지는 화소전극과 제 1, 제 2 인입 전극을 가지는 제 1, 제 2 주사 신호선을 형성하는 단계; 제 1 절연막을 패터닝하여 상기 화소전극과 제 1, 제 2 주사 신호선 상부에 국지적으로 위치하는 제 1 절연막패턴을 형성하는 단계; 상기 제 1 기판 위에 제 2 절연막과 도전막을 형성하는 단계; 상기 제 2 절연막과 도전막을 패터닝하여 상기 제 1, 제 2 인입 전극과 제 1, 제 2 접촉부 상부에 상기 제 2 절연막으로 이루어진 제 1, 제 2 채널 절연막과 상기 도전막으로 이루어지며 상기 제 1, 제 2 채널 절연막과 동일한 형태로 패터닝된 제 1, 제 2 부유 전극을 형성하는 단계; 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

대표도 - 도6c



특허청구의 범위

청구항 1

제 1 기판 위에 형성된 제 1, 제 2 주사 신호선;

상기 제 1 기판 위에 형성되며, 제 1, 제 2 접촉부를 가진 화소전극;

제 1 인입 전극을 가지며 상기 제 1 주사 신호선과 화소전극을 연결하는 제 1 박막 다이오드 및 제 2 인입 전극을 가지며 상기 제 2 주사 신호선과 상기 화소전극을 연결하는 제 2 박막 다이오드;

상기 제 1 기판 위에 형성되며, 상기 제 1, 제 2 주사 신호선과 교차하여 화소영역을 정의하는 데이터 라인;

상기 제 1, 제 2 인입 전극과 상기 제 1, 제 2 접촉부 위에 국지적으로 형성된 제 1, 제 2 채널 절연막;

상기 제 1, 제 2 채널 절연막 위에 형성되며, 상기 제 1, 제 2 채널 절연막과 동일한 형태로 패터닝된 제 1, 제 2 부유 전극; 및

상기 제 1 기판과 대향하여 합착되는 제 2 기판을 포함하는 박막 다이오드 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 화소전극은 제 1 방향으로 뻗어 있는 화소전극라인과 상기 화소전극라인으로부터 제 2 방향으로 뻗어 나와 있는 가지부 및 상기 제 2방향으로 뻗어 나와 있으며 폭이 확장되는 중첩부를 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 3

제 1 항에 있어서, 상기 제 1, 제 2 접촉부 및 상기 데이터 라인은 동일한 도전물질로 이루어진 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 4

제 2 항에 있어서, 상기 데이터 라인에 연결되어 있으며, 상기 제 2 방향으로 뻗어 나와 상기 중첩부와 중첩하여 유지용량을 형성하는 유지 전극을 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 5

제 2 항에 있어서, 상기 중첩부를 포함하는 화소전극과 상기 제 1, 제 2 주사 신호선 상부에 국지적으로 형성된 제 1 절연막패턴을 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 6

제 5 항에 있어서, 상기 제 1 절연막패턴 위에 형성되며, 상기 데이터라인과 동일한 형태로 패터닝된 제 2 절연막패턴을 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 7

제 6 항에 있어서, 상기 제 1, 제 2 채널 절연막과 상기 제 2 절연막패턴은 동일한 절연물질로 이루어진 것을 특징으로 하는 박막 다이오드 액정표시장치.

청구항 8

제 1 기판 위에 제 1, 제 2 접촉부를 가지는 화소전극과 제 1, 제 2 인입 전극을 가지는 제 1, 제 2 주사 신호선을 형성하는 단계;

제 1 절연막을 패터닝하여 상기 화소전극과 제 1, 제 2 주사 신호선 상부에 국지적으로 위치하는 제 1 절연막패턴을 형성하는 단계;

상기 제 1 기판 위에 제 2 절연막과 도전막을 형성하는 단계;

상기 제 2 절연막과 도전막을 패터닝하여 상기 제 1, 제 2 인입 전극과 제 1, 제 2 접촉부 상부에 상기 제 2 절

연막으로 이루어진 제 1, 제 2 채널 절연막과 상기 도전막으로 이루어지며 상기 제 1, 제 2 채널 절연막과 동일한 형태로 패터닝된 제 1, 제 2 부유 전극을 형성하는 단계; 및

상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하는 박막 다이오드 액정표시장치의 제조방법.

청구항 9

제 8 항에 있어서, 상기 화소전극은 제 1 방향으로 뻗어 나와 있는 화소전극라인과 상기 화소전극라인으로부터 제 2 방향으로 뻗어 나와 있는 가지부 및 상기 제 2 방향으로 뻗어 있으며 폭이 확장되는 중첩부를 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 10

제 8 항에 있어서, 상기 제 1, 제 2 인입 전극은 각각 상기 제 1, 제 2 접촉부와 소정의 간격을 두고 인접하여 배치되는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 11

제 8 항에 있어서, 상기 제 1, 제 2 주사 신호선의 각각의 일측에 형성되며, 외부의 회로와 연결되어 상기 제 1, 제 2 주사 신호선에 주사신호를 전달하는 제 1, 제 2 패드부 배선을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 12

제 11 항에 있어서, 상기 제 1 절연막을 패터닝하여 상기 제 1, 제 2 패드부 배선 위에 형성하되, 상기 제 1, 제 2 패드부 배선의 일부를 노출시키는 패드부 절연막패턴을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 13

제 12 항에 있어서, 상기 제 2 절연막을 패터닝하여 상기 제 1, 제 2 패드부 배선의 일부를 노출시키는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 14

제 8 항에 있어서, 상기 제 2 절연막과 도전막을 패터닝하여 상기 제 1 절연막패턴 위에 상기 제 2 절연막으로 이루어진 제 2 절연막패턴 및 상기 도전막으로 이루어지며 상기 제 2 절연막패턴과 동일한 형태로 패터닝된 데이터 라인를 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

청구항 15

제 14 항에 있어서, 상기 데이터 라인은 상기 데이터 라인에 연결되어 있으며 제 1 방향으로 뻗어 있는 가지 전극과 유지 전극을 포함하는 것을 특징으로 하는 박막 다이오드 액정표시장치의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<16> 본 발명은 스위칭소자로 MIM(Metal Insulator Metal) 다이오드를 이용하는 박막 다이오드 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 이중 선택 다이오드(Dual Select Diode; DSD)방식의 박막 다이오드 액정표시장치 및 그 제조방법에 관한 것이다.

<17> 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및

화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

<18> 상기 액정표시장치는 크게 제 1 기판인 컬러필터(color filter) 기판과 제 2 기판인 어레이(array) 기판 및 상기 컬러필터 기판과 어레이 기판 사이에 형성된 액정층(liquid crystal layer)으로 구성된다.

<19> 이때, 상기 액정표시장치에 사용되는 스위칭소자로는 일반적으로 박막 트랜지스터(Thin Film Transistor; TFT)와 박막 다이오드(diode)로 구별되는데, 상기 박막 다이오드는 MIM(Metal Insulator Metal) 다이오드를 주로 사용한다.

<20> 이러한 MIM 다이오드를 이용하는 액정표시장치는 2개의 금속 박막 사이에 두께가 수십 나노미터인 절연막을 끼운 MIM 다이오드의 전기적 비선형성을 이용해 화상을 표시하는 구조로, 3단자형인 박막 트랜지스터와 비교하여 2단자를 가지고 있어 구조나 제조공정이 간단하여 상기 박막 트랜지스터보다 낮은 비용으로 제조되는 특징을 갖고 있다. 그러나, 상기 MIM 다이오드를 스위칭소자로 사용하는 경우에는 극성에 따라 인가되는 전압이 달라지는 비대칭성 때문에 대비비(contrast ratio)나 화질의 균일성에서 문제가 발생한다는 단점이 있다.

<21> 이러한 문제점을 해결하기 위해 두 개의 다이오드를 대칭으로 화소전극에 연결하고, 상기 두 개의 다이오드를 통하여 서로 반대의 극성을 가지는 신호를 인가하여 화소를 구동하는 이중 선택 다이오드(Dual Select Diode; DSD)방식이 개발되었다.

<22> 상기 DSD방식의 액정표시장치는 서로 반대의 극성을 가지는 신호를 화소전극에 인가함으로써 화질의 균일성을 향상시킬 수 있으며, 계조를 균일하게 제어할 수 있다. 또한, 화상의 대비비를 향상시킬 수 있고, 화소의 응답속도를 향상시킬 수 있어, 박막 트랜지스터를 이용하는 액정표시장치에 근접하게 고해상도로 화상을 표시할 수 있다.

<23> 상기와 같은 상기 액정표시장치의 제조공정은 기본적으로 박막 다이오드를 포함하는 어레이 기판의 제작에 다수의 마스크공정(즉, 포토리소그래피(photolithography)공정)을 필요로 하므로 생산성 면에서 상기 마스크공정의 수를 줄이는 방법이 요구되어지고 있다.

<24> 상기 포토리소그래피공정은 마스크에 그려진 패턴을 박막이 증착된 기판 위에 전사시켜 원하는 패턴을 형성하는 일련의 공정으로 감광액 도포, 노광 및 현상공정 등 다수의 공정으로 이루어져 있다. 그 결과 다수의 포토리소그래피공정은 생산 수율을 떨어뜨리는 등 많은 문제점이 있다.

<25> 특히, 패턴을 형성하기 위하여 설계된 마스크는 매우 고가이어서, 공정에 적용되는 마스크수가 증가하면 액정표시장치의 제조비용이 이에 비례하여 상승하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<26> 본 발명은 상기한 문제를 해결하기 위한 것으로, 어레이 기판의 제조에 사용되는 마스크수를 감소시킨 박막 다이오드 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.

<27> 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

발명의 구성 및 작용

<28> 상기한 목적을 달성하기 위하여, 본 발명의 박막 다이오드 액정표시장치의 제조방법은 제 1 기판 위에 제 1, 제 2 접촉부를 가지는 화소전극과 제 1, 제 2 인입 전극을 가지는 제 1, 제 2 주사 신호선을 형성하는 단계; 제 1 절연막을 패터닝하여 상기 화소전극과 제 1, 제 2 주사 신호선 상부에 국지적으로 위치하는 제 1 절연막패턴을 형성하는 단계; 상기 제 1 기판 위에 제 2 절연막과 도전막을 형성하는 단계; 상기 제 2 절연막과 도전막을 패터닝하여 상기 제 1, 제 2 인입 전극과 제 1, 제 2 접촉부 상부에 상기 제 2 절연막으로 이루어진 제 1, 제 2 채널 절연막과 상기 도전막으로 이루어지며 상기 제 1, 제 2 채널 절연막과 동일한 형태로 패터닝된 제 1, 제 2 부유 전극을 형성하는 단계; 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함한다.

<29> 또한, 본 발명의 박막 다이오드 액정표시장치는 제 1 기판 위에 형성된 제 1, 제 2 주사 신호선; 상기 제 1 기판 위에 형성되며, 제 1, 제 2 접촉부를 가진 화소전극; 제 1 인입 전극을 가지며 상기 제 1 주사 신호선과 화소전극을 연결하는 제 1 박막 다이오드 및 제 2 인입 전극을 가지며 상기 제 2 주사 신호선과 상기 화소전극을 연결하는 제 2 박막 다이오드; 상기 제 1 기판 위에 형성되며, 상기 제 1, 제 2 주사 신호선과 교차하여 화소영역을 정의하는 데이터 라인; 상기 제 1, 제 2 인입 전극과 상기 제 1, 제 2 접촉부 위에 국지적으로 형성된 제 1, 제 2 채널 절연막; 상기 제 1, 제 2 채널 절연막 위에 형성되며, 상기 제 1, 제 2 채널 절연막과 동일한 형

태로 패터닝된 제 1, 제 2 부유 전극; 및 상기 제 1 기판과 대향하여 합착되는 제 2 기판을 포함한다.

<30> 이하, 첨부한 도면을 참조하여 본 발명에 따른 박막 다이오드 액정표시장치 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.

<31> 도 1은 본 발명에 따른 박막 다이오드 액정표시장치의 구조를 개략적으로 나타내는 절개사시도이다.

<32> 도면에 도시된 바와 같이, 본 발명에 따른 박막 다이오드 액정표시장치는 하부 어레이 기판(110)과 상기 어레이 기판(110)과 대향하여 합착되는 상부 컬러필터 기판(105) 및 상기 하부 어레이 기판(110)과 상부 컬러필터 기판(105) 사이에 주입되어 상기 기판(105, 110)면에 대하여 수평으로 배향되어 있는 액정분자를 포함하는 액정층(180)으로 이루어진다.

<33> 상기 어레이 기판(110)에는 적, 녹 및 청색의 화소에 대응하는 화소전극(130)이 형성되어 있으며, 이러한 화소전극(130)에는 반대 극성을 가지는 신호를 전달하는 이중의 주사 신호선(120, 120')이 형성되어 있으며, 스위칭 소자로서 MIM 다이오드(D1, D2)가 형성되어 있다. 또한, 상기 어레이 기판(110)에는 액정분자를 구동하기 위한 전계를 형성하며 상기 이중의 주사 신호선(120, 120')과 교차하여 화소영역을 정의하는 데이터 라인(160)과 상기 데이터 라인(160)에 연결되어 있는 가지 전극(165')이 형성되어 있다.

<34> 상부 컬러필터 기판(105)에는 적, 녹 및 청색의 화소 각각에 순차적으로 대응하여 적, 녹 및 청색의 컬러필터(107)가 형성되어 있다.

<35> 도 2는 본 발명의 제 1 실시예에 따른 박막 다이오드 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도이다.

<36> 도면에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 어레이 기판(110) 위에 제 1, 제 2 접촉부(131, 131')를 가지는 화소전극(130)과 제 1, 제 2 인입 전극(121, 121')이 형성되어 있다.

<37> 여기서, 상기 화소전극(130)은 세로 방향으로 뻗어 있는 화소전극라인(132)과 상기 화소전극라인(132)으로부터 뻗어 나와 있으며 가로 방향으로 뻗어 있는 가지부(135) 및 가로 방향으로 뻗어 있으며 폭이 확장되어 있는 중첩부(136)를 포함한다.

<38> 또한, 상기 제 1 인입 전극(121)은 상기 제 1 접촉부(131)와 소정의 간격을 두고 인접하여 배치되어 있고, 상기 제 2 인입 전극(121')은 상기 제 2 접촉부(131')와 소정의 간격을 두고 인접하여 배치되어 있다.

<39> 여기서, 상기 화소전극(130)과 제 1, 제 2 인입 전극(121, 121') 등은 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투명한 도전물질은 물론 크롬(Cr), 알루미늄(Al), 몰리브덴(Mo) 및 이들의 합금과 같은 불투명한 도전물질로 형성할 수 있다.

<40> 상기 제 1 인입 전극(121)과 제 1 접촉부(131)의 상부와 제 2 인입 전극(121')과 제 2 접촉부(131')의 상부에는 각각 제 1, 제 2 채널 절연막(150, 150')이 국지적으로 형성되어 있다.

<41> 또한, 상기 제 1, 제 2 채널 절연막(150, 150') 상부에는 각각 제 1, 제 2 부유 전극(140, 140')이 형성되어 있다. 이때, 상기 제 1 부유 전극(140)은 상기 제 1 인입 전극(121) 및 제 1 접촉부(131)와 교차하고 있으며, 상기 제 2 부유 전극(140')은 상기 제 2 인입 전극(121') 및 제 2 접촉부(131')와 교차하고 있다.

<42> 이와 같이 구성된 상기 어레이 기판(110)에는 가로 방향으로 뻗어 있는 제 1, 제 2 주사 신호선(120, 120')이 형성되어 있으며, 이때 상기 제 1, 제 2 주사 신호선(120, 120')은 각각 상기 제 1 인입 전극(121) 및 제 2 인입 전극(121')과 전기적으로 접속되어 있다.

<43> 이때, 상기 제 1, 제 2 부유 전극(140, 140') 상부의 어레이 기판(110)에는 층간 절연막(미도시)이 전면적으로 형성되어 있으며, 상기 층간 절연막 위에는 세로 방향으로 뻗어 있는 데이터 라인(160)과 상기 데이터 라인(160)에 연결되어 있으며 가로 방향으로 뻗어 있는 가지 전극(165) 및 유지 전극(166)이 형성되어 있다.

<44> 여기서, 상기 가지 전극(165)은 상기 화소전극(130)의 가지부(135)와 소정 거리를 두고 나란하게 교대로 배치되어 있다. 또한, 상기 유지 전극(166)은 상기 화소전극(130)의 중첩부(136) 일부와 중첩하여 유지용량을 형성한다.

<45> 이러한 구조에서는 상기 제 1, 제 2 인입 전극(121, 121'), 제 1, 제 2 채널 절연막(150, 150'), 제 1, 제 2 부유 전극(140, 140') 및 제 1, 제 2 접촉부(131, 131')가 두 개의 MIM 다이오드를 이룬다. 이러한 MIM 다이오드는 상기 제 1, 제 2 주사 신호선(120, 120')을 통하여 임계 전압 이상의 전압이 인가되는 경우에만 해당 화소

에 전압이 인가된다. 한편, 신호가 전달되지 않는 경우에는 MIM 다이오드의 저항이 커서 화소에 전달된 전압은 다음의 구동 전압이 인가될 때까지 액정층과 액정 축전기에 저장된다.

<46> 이때, 도면에는 도시하지 않았지만, 상부 컬러필터 기판에는 블랙 매트릭스와 컬러필터가 형성되어 있다.

<47> 이와 같이 구성된 상기 어레이 기판(110)과 컬러필터 기판 사이에는 액정층(미도시)이 형성되어 있으며, 상기 액정층의 액정분자는 전계가 인가되지 않은 상태에서 상기 가지 전극(165) 및 가지부(135)와 나란하게 배열되어 있다. 이때, 상기 화소 전극(130)과 데이터 라인(160) 사이에 전압이 인가되어 상기 가지 전극(165)과 가지부(135) 사이에 전계가 형성되면 액정분자는 수평전계의 영향을 받아 상기 가지 전극(165)과 가지부(135)에 수직을 이루는 방향으로 회전하게 된다.

<48> 이와 같이, 액정분자가 상기 어레이 기판(110)과 컬러필터 기판에 대하여 수평을 이루는 면내에서 동작하면 경로에 따라 빛이 겪는 리타데이션(retardation)(Δnd)의 변화가 크지 않아 광시야각 구현에 매우 유리하다. 이러한 구동 방식의 액정표시장치는 보상 필름을 사용하지 않고도 충분히 넓은 시야각을 확보할 수 있고, 컬러 쉬프트(color shift)를 포함하여 측면 시인성이 우수하며, 계조간 응답 속도 분포가 균일하여 동화상 표현에 유리하다.

<49> 도 3a 내지 도 3e는 상기 도 2에 도시된 어레이 기판의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도이다.

<50> 도 3a에 도시된 바와 같이, 절연물질로 이루어진 기판(110) 위에 투명한 도전물질이나 금속 등의 불투명한 도전물질을 증착하고 포토리소그래피공정(제 1 마스크공정)을 이용하여 선택적으로 패터닝함으로써 접촉부(131)를 가지는 화소전극과 인입 전극(121)에 연결된 주사 신호선(120)을 형성한다.

<51> 이때, 상기 화소전극은 세로 방향으로 뻗어 있는 화소전극라인(미도시)과 상기 화소전극라인으로부터 뻗어 나와 있으며 가로 방향으로 뻗어 있는 가지부(미도시) 및 가로 방향으로 뻗어 있으며 폭이 확장되어 있는 중첩부(136)를 포함한다.

<52> 또한, 상기 인입 전극(121)은 상기 접촉부(131)와 소정의 간격을 두고 인접하여 배치되어 있다.

<53> 여기서, 상기 화소전극과 주사 신호선(120) 등은 인듐-틴-옥사이드 또는 인듐-징크-옥사이드와 같은 투명한 도전물질은 물론 크롬, 알루미늄, 몰리브덴 및 이들의 합금과 같은 불투명한 도전물질로 형성할 수 있다.

<54> 이어서, 도 3b에 도시된 바와 같이, 상기 기판(110) 전면에 실리콘질화막(SiNx)을 증착하고 포토리소그래피공정(제 2 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 인입 전극(121)과 화소전극의 접촉부(131) 상부에만 국지적으로 위치하는 채널 절연막(150)을 형성한다.

<55> 다음으로, 도 3c에 도시된 바와 같이, 알루미늄, 몰리브덴, 탄타늄(Ta), 티타늄(Ti) 또는 이들의 합금을 증착하고 포토리소그래피공정(제 3 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 채널 절연막(150) 상부에 부유 전극(140)을 형성한다.

<56> 그리고, 도 3d에 도시된 바와 같이, 실리콘산화막이나 실리콘질화막 등의 무기 절연막이나 수지 등의 유기 절연막을 형성하고 포토리소그래피공정(제 4 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 주사 신호선(120) 중 외부 회로와 연결되는 부분 등을 노출하는 콘택홀(미도시)을 가지는 층간 절연막(115)을 형성한다.

<57> 이어서, 도 3e에 도시된 바와 같이, 제 5 마스크공정을 통해 상기 층간 절연막(115)이 형성된 기판(110) 상부에 상기 주사 신호선(120)과 교차하여 화소영역을 정의하는 데이터 라인(160)과 상기 데이터 라인(160)에 연결되어 있으며 가로 방향으로 뻗어 있는 가지 전극(미도시) 및 유지 전극(166)을 형성한다.

<58> 여기서, 상기 유지 전극(166)은 상기 화소전극의 중첩부(136) 일부와 중첩하여 유지용량을 형성한다.

<59> 또한, 도면에는 도시하지 않았지만, 상기 가지 전극은 상기 화소전극의 가지부와 소정 거리를 두고 나란하게 교대로 배치되어 있다.

<60> 이와 같이 본 발명의 제 1 실시예에서는 5번의 마스크공정을 통해 박막 다이오드 액정표시장치의 어레이 기판을 제조하나, 더 적은 수의 마스크공정만으로도 박막 다이오드 액정표시장치의 어레이 기판을 제조할 수 있으며, 이를 다음의 제 2, 제 3 실시예를 통해 상세히 설명한다.

<61> 도 4a 내지 도 4d는 본 발명의 제 2 실시예에 따른 어레이 기판의 제조공정을 순차적으로 나타내는 단면도로써, 총 4번의 마스크공정을 통해 박막 다이오드 액정표시장치의 어레이 기판을 제조하는 과정을 나타내고 있다.

<62> 이때, 상기 제 2 실시예의 어레이 기판의 제조방법은 상기 제 1 실시예의 어레이 기판의 제조방법에서 제 3, 제 4 마스크공정의 순서를 바꾸어 진행하고 제 4 마스크공정을 통해 부유 전극과 데이터 라인을 동시에 패터닝함으로써 한번의 마스크공정을 줄일 수 있게 된다.

<63> 도 4a에 도시된 바와 같이, 절연물질로 이루어진 기판(210) 위에 투명한 도전물질이나 금속 등의 불투명한 도전물질을 증착하고 포토리소그래피공정(제 1 마스크공정)을 이용하여 선택적으로 패터닝함으로써 접촉부(231)를 가지는 화소전극과 인입 전극(221)에 연결된 주사 신호선(220)을 형성한다.

<64> 이때, 상기 화소전극은 세로 방향으로 뻗어 있는 화소전극라인(미도시)과 상기 화소전극라인으로부터 뻗어 나와 있으며 가로 방향으로 뻗어 있는 가지부(미도시) 및 가로 방향으로 뻗어 있으며 폭이 확장되어 있는 중첩부(236)를 포함한다.

<65> 또한, 상기 인입 전극(221)은 상기 접촉부(231)와 소정의 간격을 두고 인접하여 배치되어 있다.

<66> 이어서, 도 4b에 도시된 바와 같이, 상기 기판(210) 전면에 제 1 실리콘질화막을 증착하고 포토리소그래피공정(제 2 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 인입 전극(221)과 화소전극의 접촉부(231) 상부에만 국지적으로 위치하는 채널 절연막(250)을 형성한다.

<67> 다음으로, 도 4c에 도시된 바와 같이, 상기 기판(210) 전면에 제 2 실리콘질화막을 증착하고 포토리소그래피공정(제 3 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 중첩부(236)를 포함하는 주사 신호선(220) 상부에만 국지적으로 위치하는 제 2 절연막패턴(215)을 형성한다.

<68> 이때, 상기 채널 절연막(250)과 제 2 절연막패턴(215)은 유사한 제 1 실리콘질화막과 제 2 실리콘질화막으로 형성하므로 상기 제 2 실리콘질화막 패터닝시 박막의 식각 선택성이 떨어져 상기 채널 절연막(250)에 손상을 줄 우려가 존재한다.

<69> 그리고, 도 4d에 도시된 바와 같이, 알루미늄, 몰리브덴, 탄타늄, 티타늄 또는 이들의 합금을 증착하고 포토리소그래피공정(제 4 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 채널 절연막(250) 상부에 부유 전극(240)을 형성하는 동시에 상기 제 2 절연막패턴(215) 상부에 상기 주사 신호선(220)과 교차하여 화소영역을 정의하는 데이터 라인(260)과 상기 데이터 라인(260)에 연결되어 있으며 가로 방향으로 뻗어 있는 가지 전극(미도시) 및 유지 전극(266)을 형성한다.

<70> 이상에서 살펴본 바와 같이, 본 발명의 제 2 실시예에서는 총 4번의 마스크공정만으로 박막 다이오드 액정표시장치의 어레이 기판을 제조할 수 있다.

<71> 도 5는 본 발명의 제 3 실시예에 따른 박막 다이오드 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도로써, 주사 신호선의 일측에 연결된 패드부를 화소부와 함께 나타내고 있다.

<72> 도면에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 어레이 기판(310) 위에 제 1, 제 2 접촉부(331, 331')를 가지는 화소전극(330)과 제 1, 제 2 인입 전극(321, 321')이 형성되어 있다.

<73> 여기서, 상기 화소전극(330)은 세로 방향으로 뻗어 있는 화소전극라인(332)과 상기 화소전극라인(332)으로부터 뻗어 나와 있으며 가로 방향으로 뻗어 있는 가지부(335) 및 가로 방향으로 뻗어 있으며 폭이 확장되어 있는 중첩부(336)를 포함한다.

<74> 또한, 상기 제 1 인입 전극(321)은 상기 제 1 접촉부(331)와 소정의 간격을 두고 인접하여 배치되어 있고, 상기 제 2 인입 전극(321')은 상기 제 2 접촉부(331')와 소정의 간격을 두고 인접하여 배치되어 있다.

<75> 상기 제 1 인입 전극(321)과 제 1 접촉부(331)의 상부와 제 2 인입 전극(321')과 제 2 접촉부(331')의 상부에는 각각 제 1, 제 2 채널 절연막(350, 350')이 국지적으로 형성되어 있다.

<76> 또한, 상기 제 1, 제 2 채널 절연막(350, 350') 상부에는 각각 제 1, 제 2 부유 전극(340, 340')이 형성되어 있다. 이때, 상기 제 1 부유 전극(340)은 상기 제 1 인입 전극(321) 및 제 1 접촉부(331)와 교차하고 있으며, 상기 제 2 부유 전극(340')은 상기 제 2 인입 전극(321') 및 제 2 접촉부(331')와 교차하고 있다. 또한, 상기 제 1, 제 2 부유 전극(340, 340')은 각각 그 하부의 상기 제 1, 제 2 채널 절연막(350, 350')과 동일한 마스크공정을 통해 동일한 형태로 패터닝되게 된다.

<77> 이와 같이 구성된 상기 어레이 기판(310)에는 가로 방향으로 뻗어 있는 제 1, 제 2 주사 신호선(320, 320')이 형성되어 있으며, 이때 상기 제 1, 제 2 주사 신호선(320, 320')은 각각 상기 제 1 인입 전극(321) 및 제 2 인

입 전극(321')과 전기적으로 접속되어 있다.

<78> 이때, 상기 중첩부(336)를 포함하는 화소전극(330)과 제 1, 제 2 주사 신호선(320, 320') 상부에는 제 1 절연막패턴(315a)이 국지적으로 형성되어 있으며, 상기 제 1 절연막패턴(315b) 위에는 제 2 절연막패턴(315b) 및 상기 제 2 절연막패턴(315b)과 동일한 형태로 패터닝되며 세로 방향으로 뻗어 있는 데이터 라인(360)과 상기 데이터 라인(360)에 연결되어 있으며 가로 방향으로 뻗어 있는 가지 전극(365) 및 유지 전극(366)이 형성되어 있다.

<79> 상기 가지 전극(365)은 상기 화소전극(330)의 가지부(335)와 소정 거리를 두고 나란하게 교대로 배치되어 있다. 또한, 상기 유지 전극(366)은 상기 화소전극(330)의 중첩부(336) 일부와 중첩하여 유지용량을 형성한다.

<80> 이때, 상기 제 1, 제 2 주사 신호선(320, 320')의 일측에는 제 1, 제 2 콘택홀(375, 375')을 통해 외부의 회로와 연결되는 제 1, 제 2 패드부 배선(370)이 연결되어 있다.

<81> 여기서, 상기 가지 전극(365)과 유지 전극(366) 및 데이터라인(360)은 상기 제 1, 제 2 부유 전극(340, 340')과 동일한 마스크공정을 통해 동일한 도전물질로 형성함으로써 마스크수를 줄일 수 있게 되는데, 이를 다음의 어레이 기판의 제조공정을 통해 상세히 설명한다.

<82> 도 6a 내지 도 6c는 상기 도 5에 도시된 어레이 기판의 V-V'선에 따른 제조공정을 순차적으로 나타내는 단면도이며, 도 7a 내지 도 7c는 상기 도 5에 도시된 어레이 기판의 V-V'선에 따른 제조공정을 순차적으로 나타내는 평면도이다.

<83> 도 6a 및 도 7a에 도시된 바와 같이, 절연물질로 이루어진 기판(310) 위에 투명한 도전물질이나 금속 등의 불투명한 도전물질을 증착하고 포토리소그래피공정(제 1 마스크공정)을 이용하여 선택적으로 패터닝함으로써 제 1, 제 2 접촉부(331, 331')를 가지는 화소전극(330)과 제 1, 제 2 인입 전극(321, 321')에 연결된 제 1, 제 2 주사 신호선(320, 320')을 형성한다.

<84> 이때, 상기 화소전극(330)은 세로 방향으로 뻗어 있는 화소전극라인(332)과 상기 화소전극라인(332)으로부터 뻗어 나와 있으며 가로 방향으로 뻗어 있는 가지부(335) 및 가로 방향으로 뻗어 있으며 폭이 확장되어 있는 중첩부(336)를 포함한다.

<85> 또한, 상기 제 1, 제 2 인입 전극(321, 321')은 각각 상기 제 1, 제 2 접촉부(331, 331')와 소정의 간격을 두고 인접하여 배치되어 있다.

<86> 또한, 상기 제 1, 제 2 주사 신호선(320, 320')의 각각의 일측에는 외부의 회로와 연결되어 상기 제 1, 제 2 주사 신호선(320, 320')에 주사신호를 전달하는 제 1, 제 2 패드부 배선(370, 370)이 형성되어 있다.

<87> 여기서, 상기 화소전극(330)과 제 1, 제 2 주사 신호선(320, 320') 및 제 1, 제 2 패드부 배선(370, 370) 등은 인듐-틴-옥사이드 또는 인듐-징크-옥사이드와 같은 투명한 도전물질은 물론 크롬, 알루미늄, 몰리브덴 및 이들의 합금과 같은 불투명한 도전물질로 형성할 수 있다.

<88> 이어서, 도 6b 및 도 7b에 도시된 바와 같이, 상기 기판(310) 전면에 실리콘질화막과 같은 제 1 절연막을 증착하고 포토리소그래피공정(제 2 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 중첩부(336)를 포함하는 화소전극(330)과 제 1, 제 2 주사 신호선(320, 320') 상부에만 국지적으로 위치하는 제 1 절연막패턴(315a)을 형성한다. 이때, 상기 제 2 마스크공정을 통해 상기 및 제 1, 제 2 패드부 배선(370, 370) 위에는 상기 및 제 1, 제 2 패드부 배선(370, 370)의 일부를 노출시키는 패드부 절연막패턴(315a')이 형성되게 된다.

<89> 다음으로, 도 6c 및 도 7c에 도시된 바와 같이, 실리콘질화막과 같은 제 2 절연막을 증착한 다음 알루미늄, 몰리브덴, 탄타늄(Ta), 티타늄(Ti) 또는 이들의 합금과 같은 도전막을 증착하고, 포토리소그래피공정(제 3 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 제 1, 제 2 인입 전극(321, 321')과 제 1, 제 2 접촉부(331, 331') 상부에 상기 제 2 절연막으로 이루어진 제 1, 제 2 채널 절연막(350, 350')과 상기 도전막으로 이루어지며 상기 제 1, 제 2 채널 절연막(350, 350')과 동일한 형태로 패터닝된 제 1, 제 2 부유 전극(340, 340')을 형성한다.

<90> 그리고, 상기 제 1 절연막패턴(315b) 위에는 상기 제 3 마스크공정을 통해 상기 제 2 절연막으로 이루어진 제 2 절연막패턴(315b) 및 상기 도전막으로 이루어지며 상기 제 2 절연막패턴(315b)과 동일한 형태로 패터닝된 데이터 라인(360)과 상기 데이터 라인(360)에 연결되어 있으며 가로 방향으로 뻗어 있는 가지 전극(365) 및 유지 전극(366)이 형성되어 있다. 이때, 상기 제 2 절연막의 식각은 상기 제 1, 제 2 패드부 배선(370, 370)의 일부가 노출될 때까지 진행하여야 한다.

<91> 이와 같이 본 발명의 제 3 실시예에서는 총 3번의 마스크공정만으로 박막 다이오드 액정표시장치의 어레이 기판을 제조할 수 있다.

<92> 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

발명의 효과

<93> 상술한 바와 같이, 본 발명에 따른 박막 다이오드 액정표시장치 및 그 제조방법은 어레이 기판 제조에 사용되는 마스크수를 줄여 제조공정 및 비용을 절감시키는 효과를 제공한다.

<94> 또한, 본 발명에 따른 박막 다이오드 액정표시장치 및 그 제조방법은 공정이 단순화됨에 따라 수율 향상이 기대되며, 초기 투자비가 감소하는 효과가 기대된다.

도면의 간단한 설명

<1> 도 1은 본 발명에 따른 박막 다이오드 액정표시장치의 구조를 개략적으로 나타내는 절개사시도.

<2> 도 2는 본 발명의 제 1 실시예에 따른 박막 다이오드 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도.

<3> 도 3a 내지 도 3e는 도 2에 도시된 어레이 기판의 II-II'선에 따른 제조공정을 순차적으로 나타내는 단면도.

<4> 도 4a 내지 도 4d는 본 발명의 제 2 실시예에 따른 어레이 기판의 제조공정을 순차적으로 나타내는 단면도.

<5> 도 5는 본 발명의 제 3 실시예에 따른 박막 다이오드 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도.

<6> 도 6a 내지 도 6c는 도 5에 도시된 어레이 기판의 V-V'선에 따른 제조공정을 순차적으로 나타내는 단면도.

<7> 도 7a 내지 도 7c는 도 5에 도시된 어레이 기판의 V-V'선에 따른 제조공정을 순차적으로 나타내는 평면도.

<8> ** 도면의 주요부분에 대한 부호의 설명 **

<9> 120,220,320 : 제 1 주사 신호선 120',320' : 제 2 주사 신호선

<10> 121,221,321 : 제 1 인입 전극 121',321' : 제 2 인입 전극

<11> 130,330 : 화소전극 131,231,331 : 제 1 접촉부

<12> 131',331' : 제 2 접촉부 135,335 : 가지부

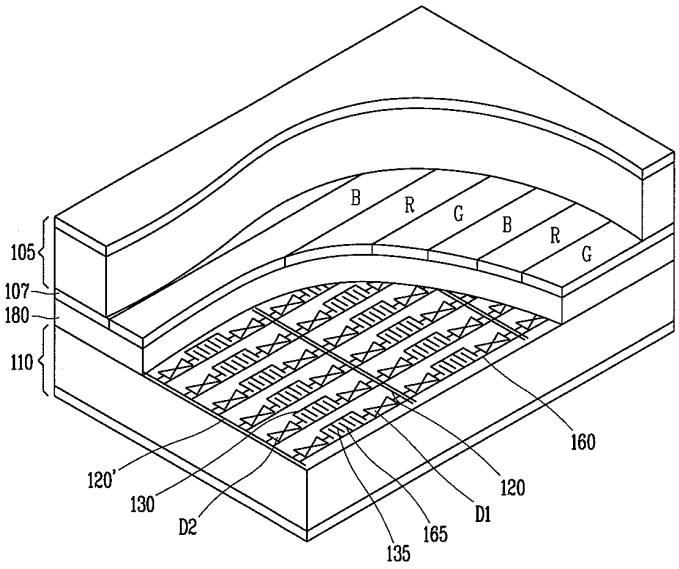
<13> 140,240,340 : 제 1 부유 전극 140',340' : 제 2 부유 전극

<14> 150,250,350 : 제 1 채널 절연막 150',350' : 제 2 채널 절연막

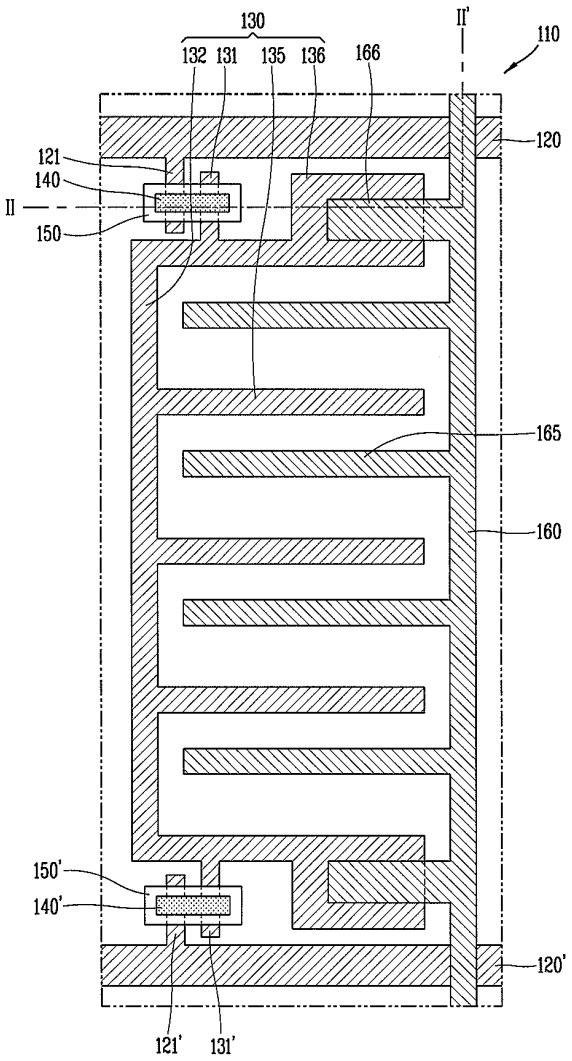
<15> 160,260,360 : 데이터 라인 165,365 : 가지 전극

도면

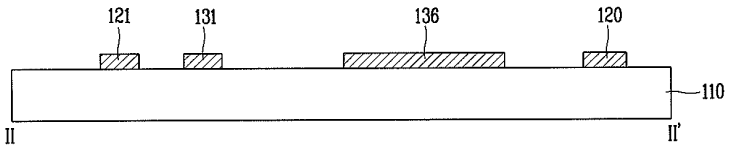
도면1



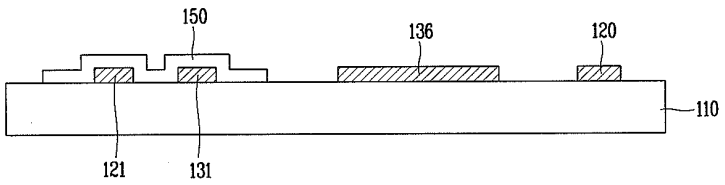
도면2



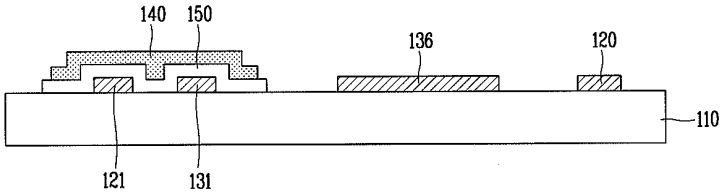
도면3a



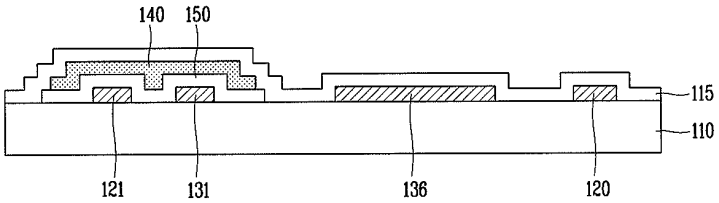
도면3b



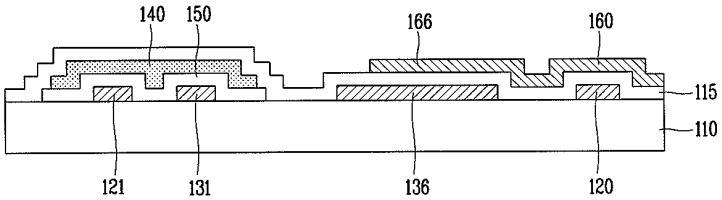
도면3c



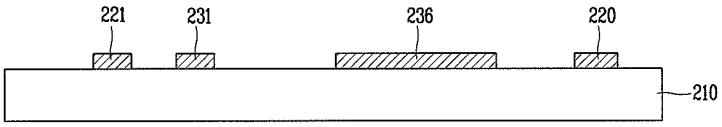
도면3d



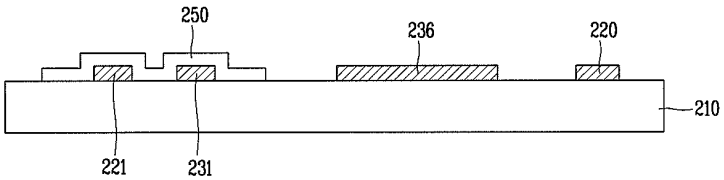
도면3e



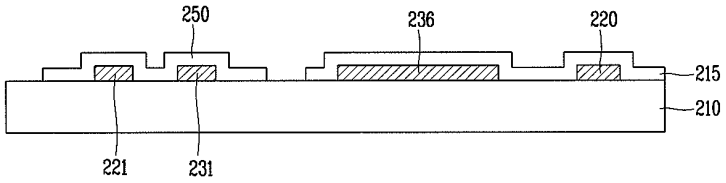
도면4a



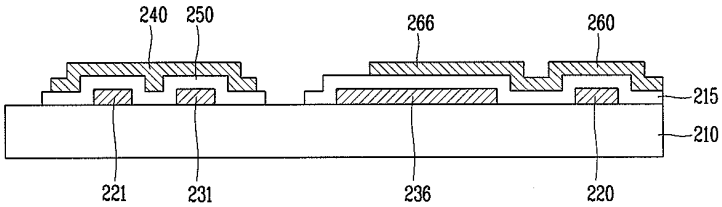
도면4b



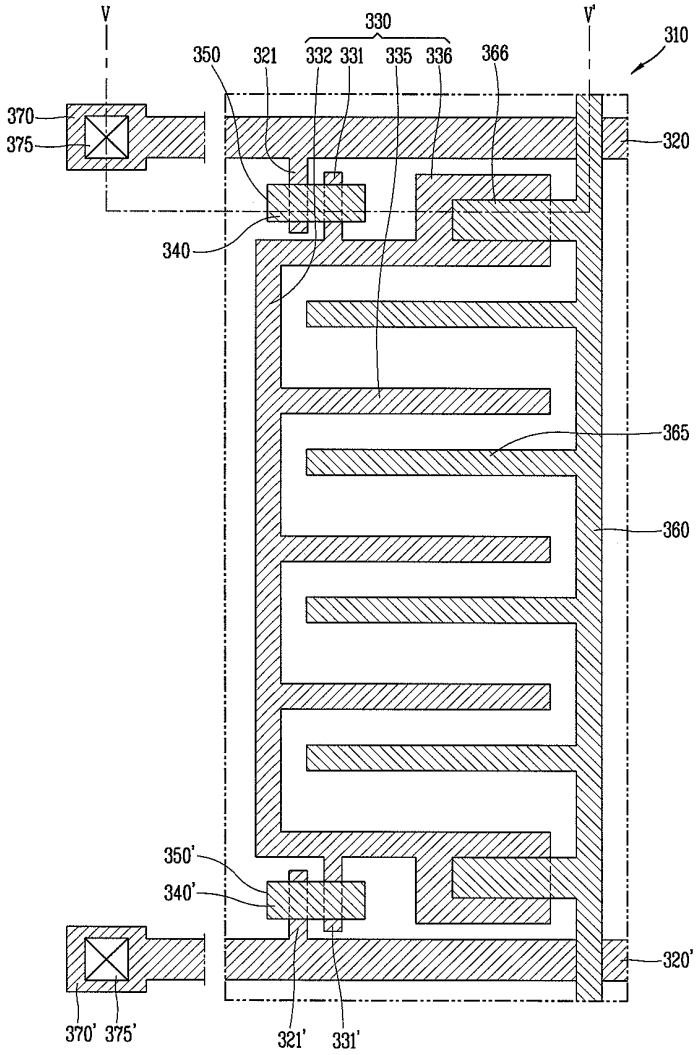
도면4c


250
236
220
215
210
221
231

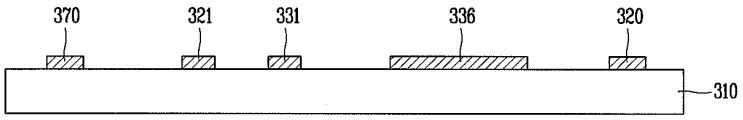
도면4d


240
250
266
260
215
210
221
231
236
220

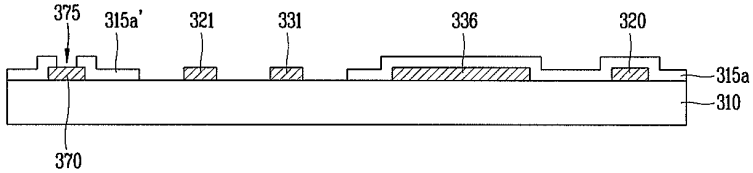
도면5



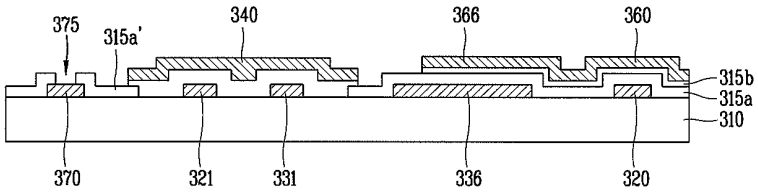
도면6a



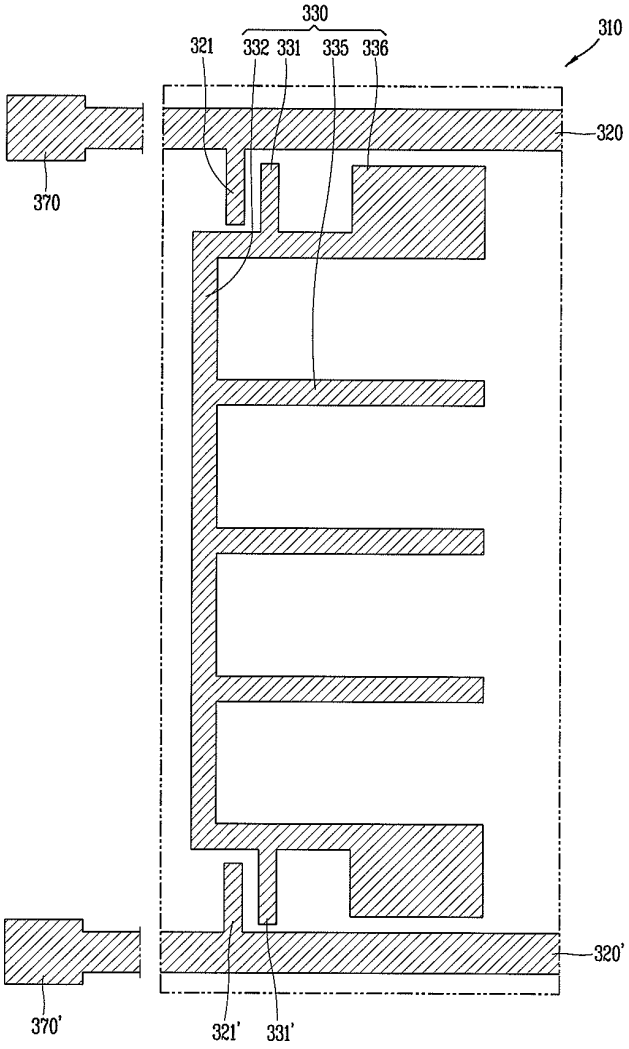
도면6b



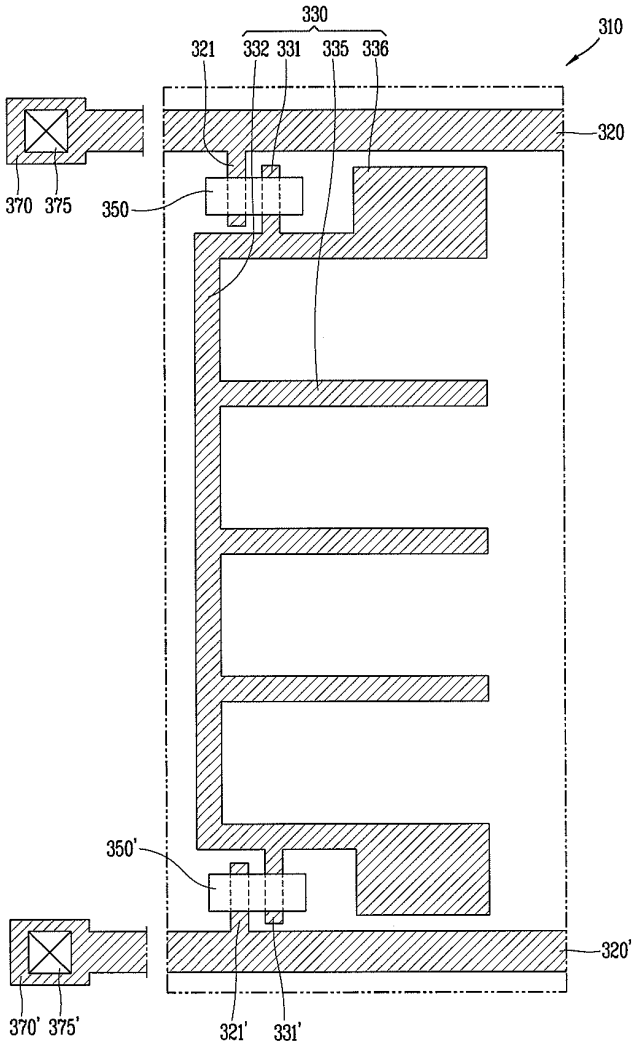
도면6c


375
315a'
340
366
360
315b
315a
310
370
321
331
336
320

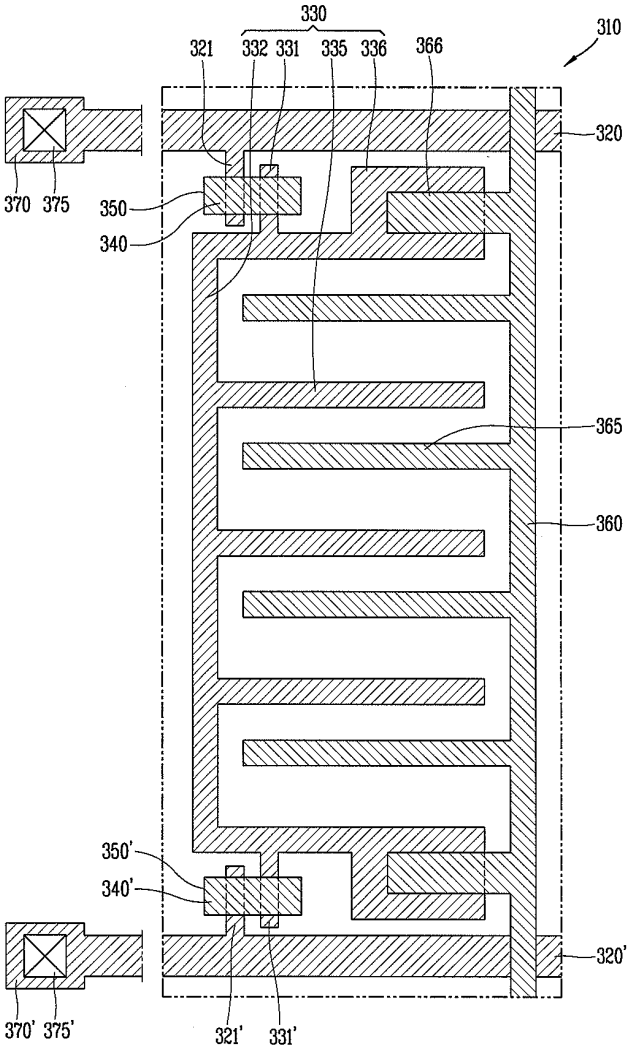
도면7a


330
321
332
331
335
336
310
320
370
320'
370'
321'
331'

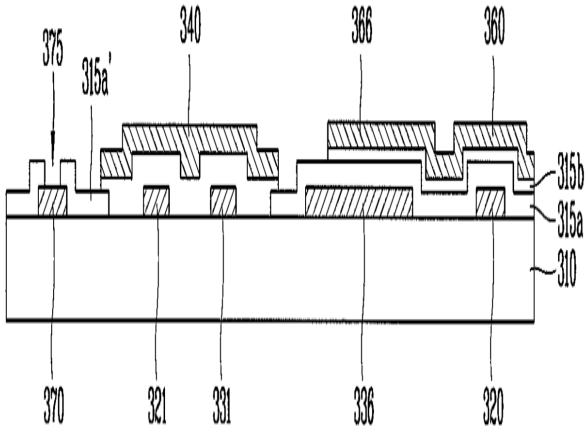
도면7b


330
321
332
331
335
336
310
320
370
375
350
350'
320'
370'
375'
321'
331'

도면7c


330
321
332
331
335
336
366
310
320
370
375
350
340
365
360
350'
340'
320'
370'
375'
321'
331'

专利名称(译)	薄膜二极管液晶显示装置及其制造方法		
公开(公告)号	KR1020080003089A	公开(公告)日	2008-01-07
申请号	KR1020060061627	申请日	2006-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM CHEOL SE		
发明人	KIM,CHEOL SE		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136 G02F1/13452 G02F2001/136231 H01L29/786		
代理人(译)	PARK，JANG WON		
外部链接	Espacenet		

摘要(译)

本发明的薄膜二极管液晶显示装置及其制造方法包括：第一基板，用于制作选择二极管（双选择二极管：DSD）模块的阵列面板，通过其中的掩模为3。同时，通过进行沟道绝缘层，二极管和数据线的图案化，具有第二接触单元的像素电极和具有第一和第二进入电极的第一接触单元，以及形成第二扫描信号线的步骤：形成图案化第一绝缘层的第一绝缘层图案的步骤，并且区域性地位于像素电极的上部和第一绝缘层和第二绝缘层的上部扫描信号线：在第一基板和导电膜上形成第二绝缘层的步骤：第一绝缘层和第二沟道绝缘层，第二绝缘层和导电膜被图案化，导电膜由第一绝缘层制成，第二沟道绝缘层和由第一，第二引入电极和第一绝缘层以及第二绝缘层构成的导电膜在第二接触单元的上部形成图案化的第一和第二浮动电极的步骤：以及附接第一基板和第二基板的步骤。 DSD，薄膜二极管，液晶显示器，横向电场，掩模数。