



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0049442
(43) 공개일자 2008년06월04일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0119997

(22) 출원일자 2006년11월30일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

권선영

대구 북구 산격4동 1211-10번지(18/4)

(74) 대리인

김용인, 박영복

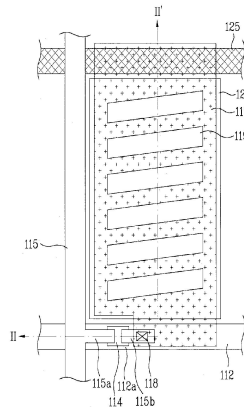
전체 청구항 수 : 총 15 항

(54) 액정표시소자 및 그 제조방법

(57) 요약

본 발명은 서브-화소의 개구영역에 공통배선을 형성하지 않음으로써 개구영역에서의 공통배선의 단차로 인한 여러 가지 문제점 즉, 개구율 감소 및 콘트라스트 저하 등을 방지하고자 하는 FFS모드의 액정표시소자 및 그 제조 방법에 관한 것으로, 특히 액정표시소자는 기관 상에서 수직교차하여 개구영역 및 비개구영역으로 분할되는 서브-화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 배치되는 박막트랜지스터와, 상기 서브-화소에 형성되는 상대전극과, 상기 게이트 배선에 평행하고 상기 비개구영역의 상대전극 상면에 형성되는 공통배선과, 상기 상대전극으로부터 절연되어 상기 상대전극과 함께 전계를 형성하는 화소전극과, 상기 기관에 대향하는 대향기관 및 두 기관 사이에 개재되는 액정층을 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

기관 상에서 수직교차하여 개구영역 및 비개구영역으로 분할되는 서브-화소를 정의하는 게이트 배선 및 데이터 배선과,

상기 게이트 배선 및 데이터 배선의 교차 지점에 배치되는 박막트랜지스터와,

상기 서브-화소에 형성되는 상대전극과,

상기 게이트 배선에 평행하고 상기 비개구영역의 상대전극 상면에 형성되는 공통배선과,

상기 상대전극으로부터 절연되어 상기 상대전극과 함께 전계를 형성하는 화소전극과,

상기 기관에 대향하는 대향기관 및 두 기관 사이에 개재되는 액정층을 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

청구항 2

제 1 항에 있어서,

상기 상대전극 및 화소전극 중 어느 하나는 복수개의 슬릿을 가지고, 다른 하나는 플레이트 형상으로 형성되는 것을 특징으로 하는 액정표시소자.

청구항 3

제 1 항에 있어서,

상기 화소전극 및 상대전극은 투명한 도전물질층인 것을 특징으로 하는 액정표시소자.

청구항 4

제 1 항에 있어서,

상기 공통배선은 금속재질인 것을 특징으로 하는 액정표시소자.

청구항 5

제 1 항에 있어서,

상기 상대전극 및 공통배선은 상기 게이트 배선과 동일층에 구비되는 것을 특징으로 하는 액정표시소자.

청구항 6

제 1 항에 있어서,

상기 상대전극 및 공통배선은 상기 데이터 배선을 포함한 전면에 형성되는 절연막 상에 구비되는 것을 특징으로 하는 액정표시소자.

청구항 7

기관 상에 게이트 배선을 형성하는 단계와,

상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하는 단계와,

상기 게이트 절연막 상에 상기 게이트 배선과 서로 교차하여 개구영역과 비개구영역으로 분할되는 서브-화소를 정의하는 데이터 배선을 형성하는 단계와,

상기 게이트 배선 및 데이터 배선의 교차 부위에 박막트랜지스터를 형성하는 단계와,

상기 서브-화소에 상대전극을 형성하고, 상기 비개구영역의 상대전극 상면에 공통배선을 형성하는 단계와,

상기 상대전극으로부터 절연되고 상기 상대전극과 함께 전계를 발생시키는 화소전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 8

제 7 항에 있어서,

상기 상대전극 및 공통배선은 회절노광마스크를 사용한 포토식각공정을 적용하여 동시에 패터닝하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 9

제 8 항에 있어서,

상기 상대전극 및 공통배선을 형성하는 단계는,

상기 기판 상에 투명한 도전물질층 및 금속층을 차례로 형성하는 단계와,

상기 금속층 상에 이중두께의 포토레지스트 패턴을 형성하는 단계와,

상기 포토레지스트 패턴을 마스크로 하여 상기 투명한 도전물질층 및 금속층을 식각하는 단계와,

상기 포토레지스트 패턴을 에싱하여 상기 금속층을 노출시키는 단계와,

상기 에싱된 포토레지스트 패턴 사이로 노출된 상기 금속층을 식각하여 투명한 도전물질층의 상대전극과 금속층의 공통배선을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 10

제 9 항에 있어서,

상기 투명한 도전물질층은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 11

제 9 항에 있어서,

상기 금속층은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 또는 몰리브덴-텅스텐(MoW)으로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 12

제 7 항에 있어서,

상기 공통배선은 상기 게이트 배선과 평행하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 13

제 7 항에 있어서,

상기 상대전극 및 화소전극 중 어느 하나는 복수개의 슬릿을 가지도록 패터닝하고, 다른 하나는 플레이트 형상으로 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 14

제 7 항에 있어서,

상기 상대전극 및 공통배선을 형성하는 단계는, 상기 게이트 배선을 형성하는 단계와 동시에 수행하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 15

제 7 항에 있어서,

상기 상대전극 및 공통배선을 형성하는 단계는,

상기 데이터 배선을 포함한 전면에 절연막을 형성하는 단계 이후에 수행하는 것을 특징으로 하는 액정표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 액정표시소자(LCD ; Liquid Crystal Display Device)에 관한 것으로, 특히 콘트라스트 특성을 향상시키고자 하는 FFS 모드(Fringe Field Switching Mode) 액정표시소자 및 그 제조방법에 관한 것이다.
- <14> 최근, 액티브 매트릭스 액정표시소자는 그 성능이 급속하게 발전함에 따라, 평판 TV, 휴대용 컴퓨터, 모니터 등에 광범위하게 사용되고 있다.
- <15> 상기 액티브 매트릭스 액정표시소자 중 트위스티드 네마틱(TN : Twisted Nematic) 방식의 액정표시소자가 주로 사용되고 있는데, 트위스티드 네마틱 방식은 두 기판에 각각 전극을 설치하고 액정 방향자가 90° 트위스트 되도록 배열한 다음, 전극에 전압을 가하여 액정 방향자를 구동하는 기술이다.
- <16> 트위스티드 네마틱 방식 액정표시소자는 우수한 콘트라스트(contrast)와 색상 재현성을 제공한다는 이유로 각광 받고 있지만, 시야각이 좁다는 고질적인 문제를 안고 있다.
- <17> 이러한 TN방식의 시야각 문제를 해결하기 위해서, 하나의 기판 상에 두개의 전극을 형성하고 두 전극 사이에서 발생하는 횡전계로 액정의 방향자를 조절하는 IPS 모드가 도입되었다.
- <18> 이후에는, 상기 IPS 모드의 낮은 개구율 및 투과율을 향상시키기 위해서, 상대전극과 화소전극을 투명전도체로 형성하면서 상대 전극과 화소전극 사이의 간격을 좁게 형성하여 상기 상대 전극과 화소전극 사이에서 형성되는 프린지 필드에 의해 액정분자를 동작시키는 FFS 모드가 대두되었다.
- <19> 이하에서, 상기 FFS모드 액정표시소자를 실시예로 하여 종래기술에 의한 액정표시소자에 대해 설명하기로 한다.
- <20> 도 1은 종래 기술에 의한 FFS 모드 액정표시소자의 평면도이고, 도 2는 도 1의 I-I' 선상에서의 절단면도이다.
- <21> FFS모드 액정표시소자는 컬러필터층이 구비되어 있는 컬러필터층 어레이 기판과 박막트랜지스터, 상대전극 및 화소전극이 구비되어 있는 TFT 어레이 기판이 액정층을 사이에 두고 대향합착되어 있는바, 상기 TFT 어레이 기판에는, 도 1 및 도 2에 도시된 바와 같이, 불투명한 금속으로 형성되고 서로 수직교차하여 서브-화소(sub-pixel)를 정의하는 게이트 배선(12) 및 데이터 배선(15)과, 상기 두 배선의 교차지점에서 전압의 온/오프를 스위칭하는 박막트랜지스터와, 투명한 금속으로 형성되고 절연막에 의해 절연되며 화소 내부에서 서로 오버랩되는 플레이트형 상대전극(24) 및 화소전극(17)이 형성되어 있다.
- <22> 상기 박막트랜지스터는 게이트 전극(12a), 게이트 절연막(13), 반도체층(14), 소스/드레인 전극(15a, 15b)으로 적층되며, 상기 드레인 전극은 제 1 콘택홀(18)을 통해 상기 화소전극(17)에 전기적으로 연결된다.
- <23> 그리고, 상기 화소전극(17)은 제 2 절연막(20)에 의해 상기 상대전극으로부터 절연되고 규칙적인 형상의 다수개의 슬릿(19)을 포함하고 있으며 투명한 금속으로 형성되어 있다. 통상, 상기 슬릿(19)의 폭은 대략 2~6 μ m 사이의 값을 가진다.
- <24> 그리고, 상기 상대전극(24)은 제 1 절연막(16)에 의해 데이터 배선(15) 형성층과 절연되고 플레이트형으로 서브-화소 전면에서 형성되며 상기 화소전극과 동일하게 투명한 금속으로 형성된다. 상기 상대전극은 게이트 절연막(13) 및 제 1 절연막(16)을 관통하여 공통배선(25)에 콘택되어, 공통배선으로부터 Vcom 신호를 제공받는다.
- <25> 이러한, 상기 상대전극(24)과 화소전극(17) 사이에 프린지 필드가 형성되는데, 상기 프린지 필드에 의해 액정층이 구동된다. 즉, 전압 무인가시 러빙에 의해 초기 배향되어 있던 액정들이 프린지 필드에 의해 회전하여 빛이 투과하게 된다. 이 때, 상대전극(24)에는 Vcom신호가 전달되고, 화소전극(17)에는 박막트랜지스터를 통과한 픽셀전압이 전달된다.
- <26> 한편, 상기 컬러필터층 어레이 기판에는 일정한 순서로 배열되어 색상을 구현하는 적색(Red), 녹색(Green), 청

색(Blue)의 컬러필터층과, R,G,B 셀 사이의 구분과 광차단 역할을 하는 블랙 매트릭스가 형성되는데, 상기 각 색상의 컬러필터층은 각 서브-화소가 하나의 색소를 가지도록 서브-화소에 대응되도록 형성되고, 통상적으로, R,G,B의 색소를 갖는 화소가 배열되는데, 각각 독립적으로 구동되고 이들의 조합에 의해 하나의 화소(pixel)의 색이 표시된다.

발명이 이루고자 하는 기술적 과제

- <27> 상기와 같은 종래기술에 의한 액정표시소자는 다음과 같은 문제점이 있었다.
- <28> 첫째, 공통배선(25)은 게이트 배선(12)과 동일층에 구비되는데, 상부에 구비되는 상대전극(24)에 콘택시키기 위해서 공통배선과 상대전극 사이에 구비된 절연막을 제거하여 콘택홀을 형성하여야 하므로 공정이 번거로워질 염려가 있다.
- <29> 둘째, 일반적인 FFS 모드 액정표시소자의 경우, 도 1에 도시된 바와 같이, 공통배선(25)을 서브-화소 중간에 배치하는데, 공통배선의 경우 불투명한 금속물질로 형성하므로 개구율을 감소시키는 원인이 되고 있다.
- <30> 셋째, 공통배선으로 인해 서브-화소의 개구영역 중간에 단차가 발생하는데, 이러한 단차로 인해 배향막 러빙공정에서 러빙포가 닿지 않아 러빙이 되지 않는 영역이 발생하게 되고 결국, 해당영역에서의 액정층은 원하는 방향으로 배열이 제어되지 않고 무질서한 상태로 배열된다. 그리고, 단차가 있는 표면은 타영역 대비 배향막이 얇게 도포되는데, 배향막의 두께가 낮은 경우 액정분자와 배향막 사이의 앵커링 에너지가 작아지는 문제점도 있었다.
- <31> 이러한 러빙불량 및 배향막 두께 저하는 빛샘문제로 귀결되는데, 이러한 빛샘은 화이트 상태에서는 문제가 되지 않지만, 블랙 상태에서는 휘도가 높아져 콘트라스트비가 저하된다. 따라서, 소자의 화상품질이 떨어지게 된다.
- <32> 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 서브-화소의 개구영역에 공통배선을 형성하지 않음으로써 개구영역에서의 공통배선의 단차로 인한 여러 가지 문제점 즉, 개구율 감소 및 콘트라스트 저하 등을 방지하고자 하는 FFS모드의 액정표시소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

- <33> 상기와 같은 목적을 달성하기 위한 본 발명의 액정표시소자는 기판 상에서 수직교차하여 개구영역 및 비개구영역으로 분할되는 서브-화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선 및 데이터 배선의 교차 지점에 배치되는 박막트랜지스터와, 상기 서브-화소에 형성되는 상대전극과, 상기 게이트 배선에 평행하고 상기 비개구영역의 상대전극 상면에 형성되는 공통배선과, 상기 상대전극으로부터 절연되어 상기 상대전극과 함께 전계를 형성하는 화소전극과, 상기 기판에 대향하는 대향기판 및 두 기판 사이에 개재되는 액정층을 포함하여 구성되는 것을 특징으로 한다.
- <34> 그리고, 본 발명의 목적을 달성하기 위한 본 발명의 액정표시소자의 제조방법은 기판 상에 게이트 배선을 형성하는 단계와, 상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하는 단계와, 상기 게이트 절연막 상에 상기 게이트 배선과 서로 교차하여 개구영역과 비개구영역으로 분할되는 서브-화소를 정의하는 데이터 배선을 형성하는 단계와, 상기 게이트 배선 및 데이터 배선의 교차 부위에 박막트랜지스터를 형성하는 단계와, 상기 서브-화소에 상대전극을 형성하고, 상기 비개구영역의 상대전극 상면에 공통배선을 형성하는 단계와, 상기 상대전극으로부터 절연되고 상기 상대전극과 함께 전계를 발생시키는 화소전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 한다.
- <35> 이하, 첨부된 도면을 참조하여 본 발명에 의한 액정표시소자 및 그 제조방법을 상세히 설명하면 다음과 같다.
- <36> 도 3은 본 발명에 의한 FFS 모드 액정표시소자의 평면도이고, 도 4는 도 3의 II-II' 선상에서의 절단면도이며, 도 5a 내지 도 5d는 본 발명에 의한 FFS모드 액정표시소자의 공정단면도이다.
- <37> 먼저, 본 발명에 의한 액정표시소자의 박막트랜지스터 어레이 기판에는, 도 3 및 도 4에 도시된 바와 같이, 수직 교차하여 서브-화소를 정의하고 게이트 절연막(도시하지 않음)에 의해 서로 절연되는 게이트 배선(112) 및 데이터 배선(115)과, 상기 게이트 배선과 데이터 배선의 교차 지점에 형성되는 박막트랜지스터와, 상기 서브-화소 내에 서로 절연되도록 배치되어 프린지 필드를 발생시켜 액정층을 구동하는 상대전극(124) 및 화소전극(117)과, 상기 상대전극 상면에 접촉되고 상기 게이트 배선(112)에 평행하는 공통배선(125)이 형성되어 있다.
- <38> 상기 박막트랜지스터는 전압의 온/오프를 제어하는 스위칭 역할을 하는데, 상기 박막트랜지스터(TFT)는 상기 게

이트 배선(112)의 소정 영역인 게이트 전극(112a)과, 상기 게이트 전극(112a)을 포함한 전면에 형성된 게이트 절연막(113)과, 상기 게이트 전극(112a) 상부의 게이트 절연막 상에 형성된 반도체층(114)과, 상기 데이터 배선(115)에서 분기되어 상기 반도체층 상에 형성되는 소스 전극(115a) 및 드레인 전극(115b)으로 구성되며, 이러한 박막트랜지스터를 포함한 전면에는 제 1 절연막(116)이 구비된다.

- <39> 상기 서브-화소는 빛이 투과되어 화상을 표시하는 개구영역과 빛이 투과되지 않는 서브-화소 가장자리의 비개구 영역으로 구분되며, 상기 공통배선은 상기 비개구영역에 배치되어 개구율 저하를 방지한다.
- <40> 그리고, 상기 서브-화소 내에는 상기 공통배선(125)에 접촉되어 Vcom 전압이 인가되고 상기 서브-화소 전체에 통자로 형성된 플레이트형의 상대전극(124)과, 상기 박막트랜지스터의 드레인 전극(115b)에 접촉되어 픽셀전압이 인가되고 제 2 절연막(120)에 의해 상기 상대전극(124)과 절연되며 복수개의 슬릿(119)을 가지는 화소전극(117)이 형성되어 있다. 이때, 상기 슬릿을 통해 상대전극과 화소전극 사이에 프린지 필드가 형성되어 액정층을 구동하게 된다. 다만, 화소전극이 플레이트형으로 형성되고 상대전극이 복수의 슬릿을 가지도록 형성되어도 무방할 것이다.
- <41> 이때, 상기 상대전극(124) 및 화소전극(117)은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 도전물질로 형성되고, 상기 상대전극은 게이트 배선층과 동일층에 상기 게이트 배선층과 쇼트되지 않도록 배치되거나 또는, 도 4에 도시된 바와 같이, 상기 데이터 배선층 상부의 제 1 절연막(116) 상에서 상기 데이터 배선층과 쇼트되지 않도록 배치될 수 있다.
- <42> 상기 게이트 배선층과 동일층에 상대전극을 형성하는 전자의 경우에는, 상대전극 상면에 형성되는 공통배선과 게이트 배선층을 동시에 형성할 수 있다. 즉, 기판 상에 투명한 도전물질 및 금속을 증착하고 이를 일괄패터닝하여 게이트 배선층, 공통배선 및 상대전극의 형상을 제작한 후, 상기 상대전극의 금속을 제거하기만 하면 된다.
- <43> 한편, 상기 데이터 배선 상부에 상대전극을 구비하는 후자의 경우에는, 데이터 배선을 포함한 전면에 형성된 제 1 절연막 상에 상대전극 및 공통배선을 형성하고 상기 상대전극 상에 제 2 절연막을 형성하여 화소전극과 절연시킨다. 즉, 제 1 절연막 상에 투명한 도전물질 및 금속을 증착하고 이를 일괄패터닝하여 공통배선 및 상대전극의 형상을 제작한 후, 상기 상대전극의 금속을 제거하기만 하면 된다.
- <44> 상기에서 상대전극 및 공통배선의 배치 실시예를 두가지 살펴보았는데, 그 어떠한 경우에도 상대전극은 개구영역 및 비개구영역을 포함한 서브-화소내에 형성되고 공통배선은 비개구영역의 상대전극 상면에 바로 형성된다.
- <45> 따라서, 개구영역에 공통배선이 배치되지 않으므로 소자의 개구율 저하를 방지할 수 있고, 공통배선과 상대전극을 콘택시키기 위한 콘택홀이 불필요해진다. 그리고, 공통배선이 비개구영역에 형성되므로 공통배선에 의한 단차가 발생하여 빛샘이 발생하더라도 어차피 화상표시와 무관한 비개구영역이므로 콘트라스트비도 저하되지 않는다.
- <46> 이때, 상대전극은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 도전물질로 형성되고, 공통배선은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등의 금속물질로 형성된다.
- <47> 이와같이, 재질이 서로 다른 상대전극과 공통배선을 형성하기 위해서는 투명한 도전물질로 상대전극을 형성한 후 그 위에 금속물질로 공통배선을 형성하여도 되지만, 공정의 간소화를 위해서 회절노광 마스크를 사용하여 적층된 투명한 도전물질 및 금속물질을 일괄 패터닝하여 형성할 수도 있을 것이다.
- <48> 이하에서, 회절노광법을 적용하여 상대전극과 공통배선을 형성한 일실시예에 대해서 자세히 서술하기로 한다.
- <49> 먼저, 도 5a에 도시된 바와 같이, 기판(111) 전면에 낮은 비저항을 가지는 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 몰리브덴-텅스텐(MoW) 등의 금속을 증착한 후 패터닝하여 게이트 배선(112) 및 게이트 전극(112a)을 형성한다.
- <50> 다음, 상기 게이트 배선(112)을 포함한 전면에 실리콘 산화물(SiOx) 또는 실리콘 질화물(SiNx) 등의 무기 절연물질을 통상, 플라즈마 강화형 화학 증기 증착(PECVD: plasma enhanced chemical vapor deposition) 방법으로 증착하여 게이트 절연막(113)을 형성하고, 상기 게이트 절연막을 포함한 전면에 비정질 실리콘을 증착하고 포토식각공정으로 패터닝하여 게이트 전극(112a) 상부에 반도체층(114)을 형성한다.
- <51> 이어서, 상기 반도체층(114)을 포함한 전면에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum

Neodymium), 몰리브덴(Mo), 몰리브덴-텅스텐(MoW) 등의 저저항 금속을 증착한 후 패터닝하여 데이터 배선(115) 및 소스/드레인 전극(115a, 115b)을 형성한다.

- <52> 상기 데이터 배선(115)은 상기 게이트 배선(112)과 교차하도록 형성하여 서브-화소를 정의하고, 상기 소스/드레인 전극(115a, 115b)은 상기 반도체층(114) 양끝에 오버랩되도록 형성하여 박막트랜지스터를 완성한다.
- <53> 이어서, 상기 데이터 배선(115)을 포함한 전면에 실리콘질화물질, 실리콘산화물질 등의 무기재료를 증착하거나 또는 BCB, 아크릴 수지 등의 유기재료를 도포하여 제 1 절연막(116)을 형성하고, 그 위에 투명한 도전물질층(124a)과 금속층(125a)을 차례로 증착한다.
- <54> 상기 투명한 도전물질층은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등으로 형성하고, 상기 금속층은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등으로 형성한다.
- <55> 이후, 상기 금속층(125a) 상에 스핀(spin)법, 롤 코팅(roll coating)법 등으로 UV 경화성 수지(Ultraviolet curable resin)인 포토레지스트(Photo resist)를 도포한 후, 상기 포토레지스트 상부에 회절노광마스크(도시하지 않음)를 씌워서 UV 또는 x-선 파장에 노출시켜 노광시킨 뒤, 회절노광된 포토레지스트를 현상하여 이중두께의 포토레지스트 패턴(150)을 형성한다.
- <56> 여기서, 상기 회절노광마스크는 투명기관 상에 금속재질의 차광층 및 반투과층이 형성되어, 투과영역, 반투과영역, 차광영역의 3영역으로 분할되는데, 투과영역에는 광투과율이 100%이고, 차광영역은 광투과율이 0%이며, 반투과 영역은 광투과율이 0%~100%미만이다.
- <57> 따라서, 회절 노광된 상기 포토레지스트 패턴(150)의 잔존 두께도 3영역으로 구분되는데, 회절노광 마스크의 투과영역에 얼라인되어 이후 현상공정에서 완전히 제거되는 부분과, 회절노광 마스크의 차광 영역에 얼라인되어 이후 현상공정에서 전혀 제거되지 않는 부분과, 회절노광 마스크의 반투과영역에 얼라인되어 중간두께를 가지는 부분으로 구분된다. 다만, 노광된 부위가 제거되는 포토레지스트는 포지티브 포토레지스트에 한하며, 네가티브 포토레지스트는 노광되지 않은 부위가 제거된다.
- <58> 이와같이 형성된 포토레지스트 패턴은 공통배선이 형성될 영역에서는 제거되지 않고 그대로 남아있고, 상대전극이 형성될 영역에서는 중간두께를 가진다.
- <59> 이후, 이중두께의 포토레지스트 패턴(150)을 마스크로 하여 상기 투명한 도전물질층(124a) 및 금속층(125a)을 식각하여, 도 5b에 도시된 바와 같이, 플레이트형의 상대전극의 크기를 정의한다.
- <60> 이어서, 중간두께의 포토레지스트 패턴(150)이 완전히 제거될 때까지 상기 포토레지스트 패턴(150)을 에칭하고, 에칭된 포토레지스트 패턴 사이로 노출된 금속층(125a)을 식각하여, 도 5c에 도시된 바와 같이, 공통배선(125)을 형성한다.
- <61> 이때, 금속층이 식각된 부분은 투명한 도전물질층이 노출되어 상대전극이 되고 금속층이 남아있는 부분은 공통배선이 된다. 공통배선은 화상이 표시되지 않는 비개구영역에 형성되도록 하고, 게이트 배선(112)에 평행하도록 형성한다. 이러한 방법에 의해서, 비개구영역의 상대전극 상면에 바로 공통배선을 형성할 수 있다.
- <62> 이후, 도 5d에 도시된 바와 같이, 상기 상대전극 및 공통배선을 포함한 전면에 실리콘질화물질, 실리콘산화물질 등의 무기재료를 증착하거나 또는 BCB, 아크릴 수지 등의 유기재료를 도포하여 제 2 절연막(120)을 형성하고, 박막트랜지스터의 드레인 전극(115b)이 노출되도록 제 1, 제 2 절연막(116, 120)을 선택적으로 제거하여 콘택홀(118)을 형성한다.
- <63> 그 위에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 투명한 도전물질을 증착하고 포토식각기술로 패터닝하여 복수의 슬릿(119)을 가지는 화소전극(117)을 형성한다. 상기 슬릿의 방향은 게이트 배선 또는 데이터 배선 방향으로 형성하며, 도 3에 도시된 바와 같이, 광시야각을 확보하기 위해 상기 게이트 배선 및 데이터 배선 방향으로부터 일정한 각도 기울어지도록 사선 방향으로 형성할 수 있다.
- <64> 이로써, 상대전극 및 화소전극을 구비하는 TFT 어레이 기관이 완성되며, 상기 TFT 어레이 기관 전면에 배향막을 형성하고, 상기 TFT 어레이 기관에 대향하는 컬러필터층 어레이 기관에도 배향막을 형성한 후, 두 기관을 대향 합착한후 그 사이에 액정층을 형성함으로써 횡전계방식 액정표시소자를 완성한다. 여기서, 컬러필터층 어레이 기관에는 비개구영역에 형성되어 빛샘을 방지하는 블랙 매트릭스와 화상을 컬러풀하게 표현하기 위한 컬러필터층이 더 형성되어 있다.

<65> 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

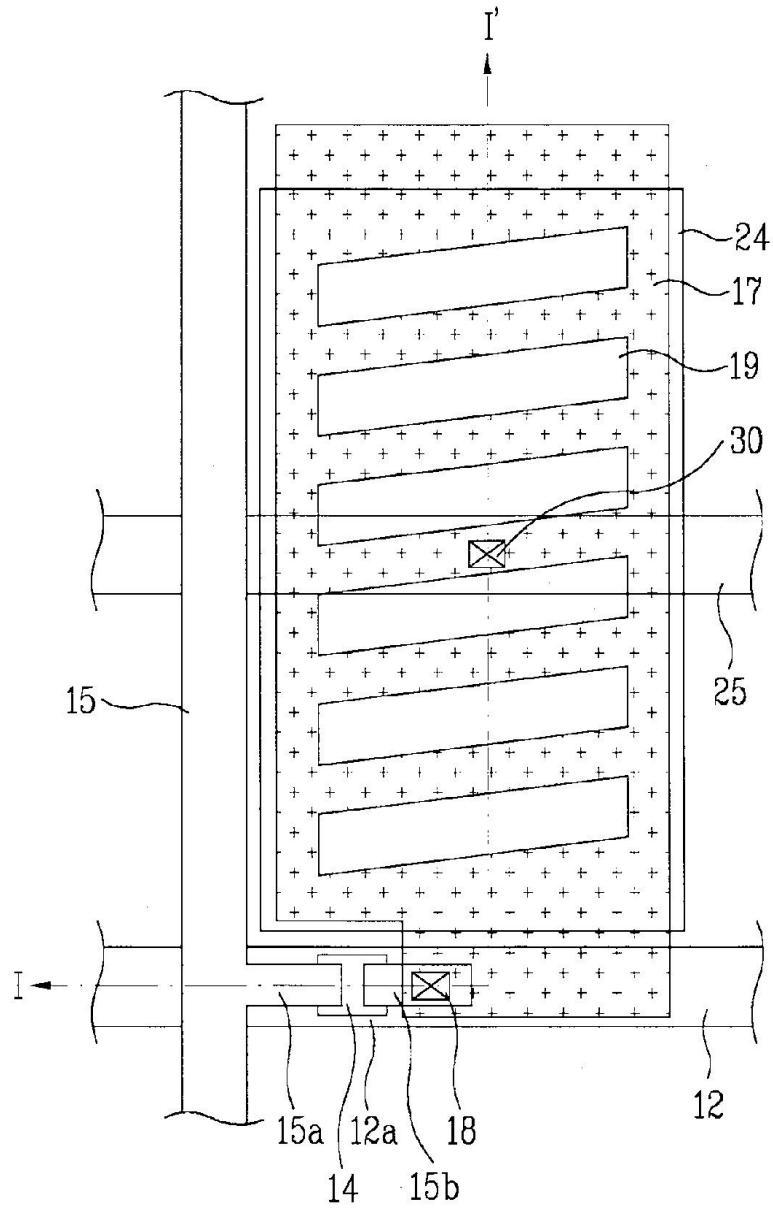
- <66> 상기와 같은 본 발명에 의한 액정표시소자 및 그 제조방법은 다음과 같은 효과가 있다.
- <67> 서브-화소의 중간에 공통배선을 형성하지 않음으로써 개구율이 향상되고 개구영역에 공통배선에 의한 단차가 발생하지 않으므로 소자의 콘트라스트비도 향상된다.
- <68> 즉, 개구영역에 불투명한 금속재질의 공통배선을 형성하지 않으므로 공통배선 크기만큼 소자의 개구율을 확보할 수 있다.
- <69> 그리고, 개구영역에 공통배선으로 인한 단차가 발생하지 않으므로 단차에 의한 액정배열 무질서를 방지할 수 있고 배향막의 두께가 다른 영역에 비해서 얇게 도포되는 것을 방지할 수 있어서 해당영역에서의 빛샘을 방지할 수 있다.
- <70> 이와같이, 개구영역에 빛샘이 발생하지 않으므로 블랙 상태에서의 휘도를 낮출 수 있게 되어 소자의 콘트라스트비를 향상시킬 수 있는 것이다.

도면의 간단한 설명

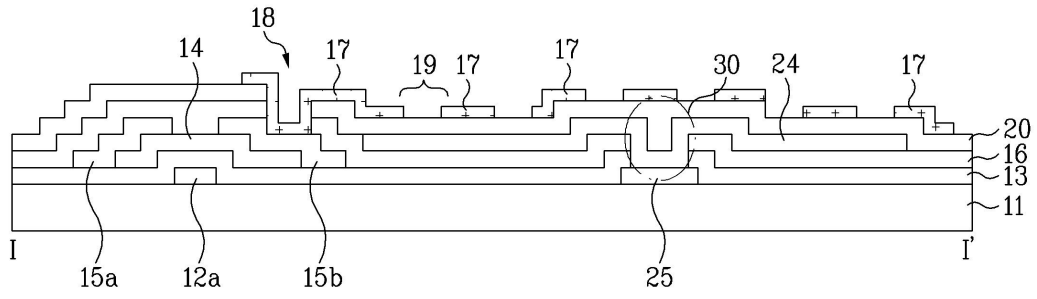
- <1> 도 1은 종래 기술에 의한 FFS 모드 액정표시소자의 평면도.
- <2> 도 2는 도 1의 I-I' 선상에서의 절단면도.
- <3> 도 3은 본 발명에 의한 FFS 모드 액정표시소자의 평면도.
- <4> 도 4는 도 3의 II-II' 선상에서의 절단면도.
- <5> 도 5a 내지 도 5d는 본 발명에 의한 FFS모드 액정표시소자의 공정단면도.
- <6> *도면의 주요 부분에 대한 부호설명
- <7> 112 : 게이트 배선 112a : 게이트 전극
- <8> 114 : 반도체층 115 : 데이터 배선
- <9> 115a : 소스 전극 115b : 드레인 전극
- <10> 117 : 화소전극 119 : 슬릿
- <11> 124 : 상대전극 125 : 공통배선
- <12> 150 : 포토레지스트 패턴

도면

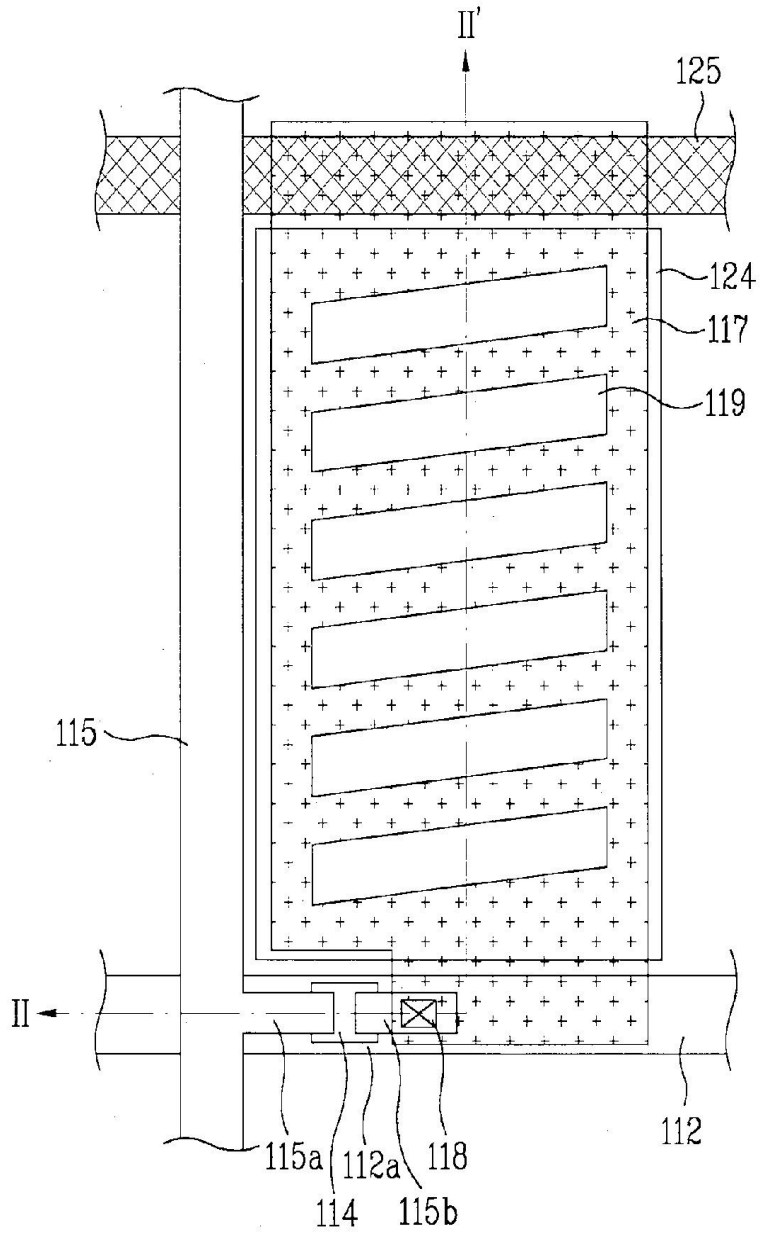
도면1



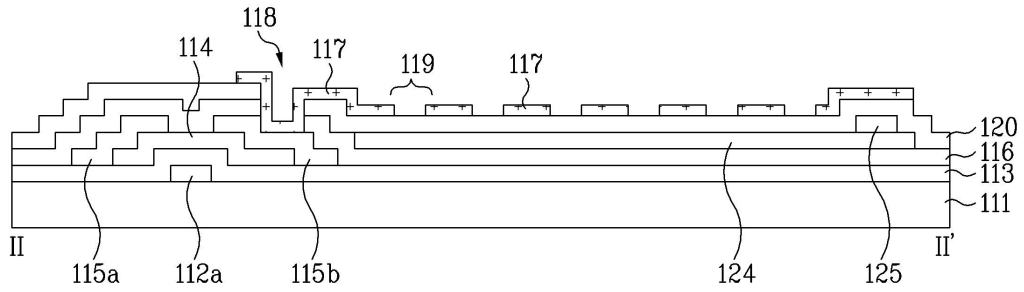
도면2



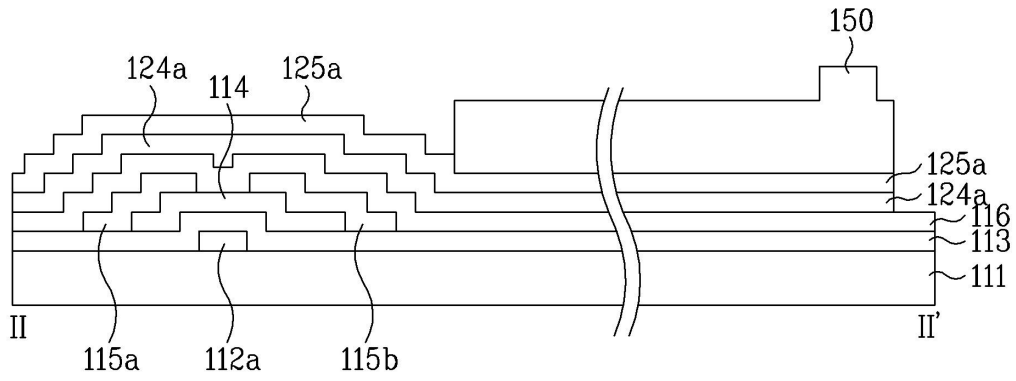
도면3



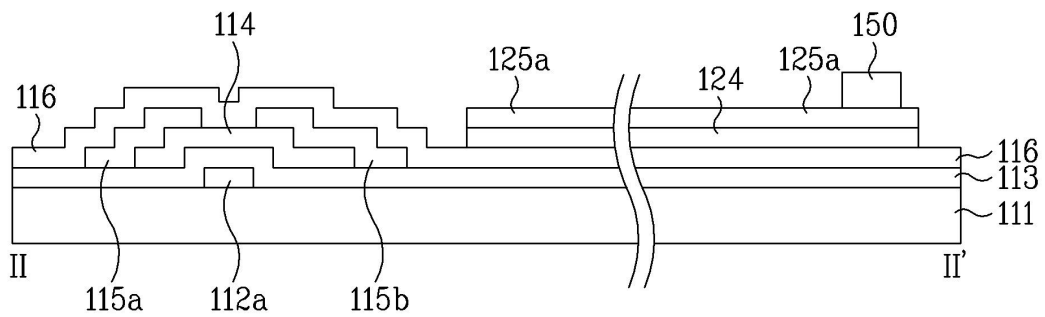
도면4



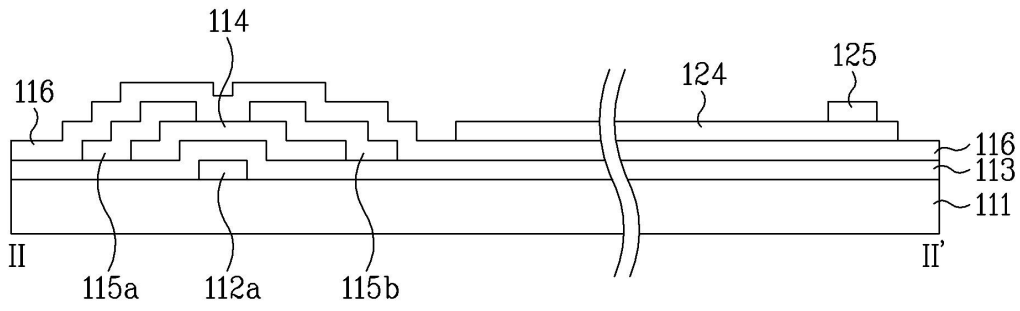
도면5a



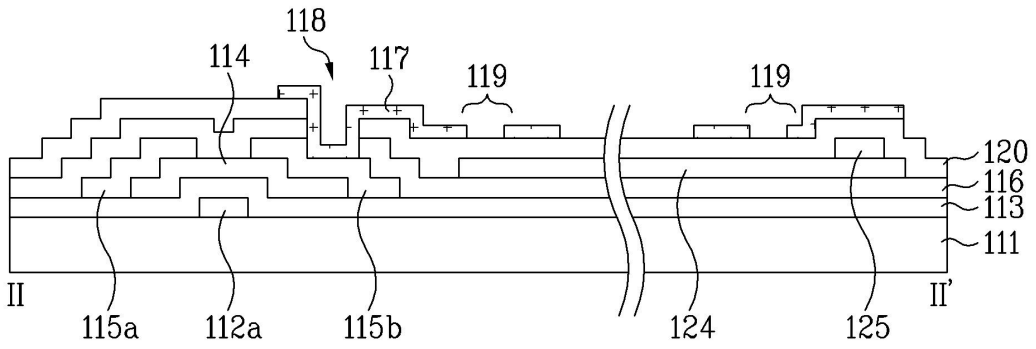
도면5b



도면5c



도면5d



专利名称(译)	液晶显示元件及其制造方法		
公开(公告)号	KR1020080049442A	公开(公告)日	2008-06-04
申请号	KR1020060119997	申请日	2006-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON SUN YOUNG		
发明人	KWON,SUN YOUNG		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/136 G02F2001/134372 G02F2001/13625 G02F2001/136295 G02F2201/121		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示装置及其制造边缘场切换模式的方法，以防止由于开口区域的公共线的阶梯式滑轮引起的许多问题，换句话说，开口率降低和对比度下降等。通过在子像素的开口区域上形成公共线。特别地，液晶显示装置可以包括栅极布线和数据线，其垂直地跨越在基板上并限定开口区域和子像素被划分为非开口区域，薄膜晶体管布置在数据的交叉点线和栅极布线，以及形成在子像素上的对电极的对电极上侧中形成的公共线，以及与栅极布线平行的非开口区域，以及与计数器一起形成电场的像素电极电极与对电极绝缘，液晶层允许在相对的相对板和双板之间的基板中。FFS，孔径比和对比度。

