



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1335 (2006.01)

(11) 공개번호 10-2007-0022992

(43) 공개일자 2007년02월28일

(21) 출원번호 10-2005-0077127

(22) 출원일자 2005년08월23일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김동규
경기 용인시 풍덕천2동 삼성5차아파트 523동 1305호

(74) 대리인 조희원

전체 청구항 수 : 총 5 항

(54) 액정표시장치

(57) 요약

본 발명은 교차 구조로 적, 녹, 청의 화소 영역을 각각 형성하는 게이트 라인 및 데이터 라인과, 상기 적, 녹, 청의 화소 영역 각각에 형성된 화소 전극과, 상기 게이트 라인 및 상기 데이터 라인과 상기 화소 전극 사이에 접속된 박막 트랜지스터와, 상기 화소 전극과 접속된 스토리지 커패시터를 구비하고, 상기 녹색 화소의 스토리지 커패시터 용량이 상기 적색 및 청색 화소의 스토리지 커패시터 용량보다 크게 형성된 것을 특징으로 하는 액정표시장치를 제공한다.

대표도

도 4

특허청구의 범위

청구항 1.

교차 구조로 적, 녹, 청의 화소 영역을 각각 형성하는 게이트 라인 및 데이터 라인과;

상기 적, 녹, 청의 화소 영역 각각에 형성된 화소 전극과;

상기 게이트 라인 및 상기 데이터 라인과 상기 화소 전극 사이에 접속된 박막 트랜지스터와;

상기 화소 전극과 접속된 스토리지 커패시터를 구비하고;

상기 녹색 화소의 스토리지 커패시터 용량이 상기 적색 및 청색 화소의 스토리지 커패시터 용량보다 크게 형성된 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 녹색 화소의 스토리지 커패시터 용량은 상기 적색 및 청색 스토리지 커패시터의 용량의 합과 같은 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 스토리지 커패시터는 상기 화소 전극이 절연막을 사이에 두고 전단 게이트 라인과 중첩되어 형성되며,

상기 녹색 화소 전극의 면적을 상기 적색 및 청색 화소 전극의 면적보다 상대적으로 크게 하여 녹색 화소의 스토리지 커패시터 용량을 상대적으로 크게 한 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 녹색 화소에 형성된 박막 트랜지스터의 채널폭이 상기 적색 및 청색 화소에 형성된 박막 트랜지스터의 채널폭보다 큰 것을 특징으로 하는 액정표시장치.

청구항 5.

제 1 항에 있어서,

인접된 액정셀들에 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정셀들에 공급되는 데이터 신호들의 극성이 반전되는 수직 2도트 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 그리니쉬(Greenish)를 해결하여 화질을 향상시킬 수 있는 액정표시장치에 관한 것이다.

액정표시장치는 전계를 이용하여 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 이를 위하여 액정표시장치는 액정셀들이 매트릭스 형태로 배열된 액정패널과 이 액정패널을 구동하기 위한 구동부를 구비한다.

도 1을 참조하면, 종래 액정표시장치는 화상을 표시하는 액정 패널(2)과, 액정 패널(2)의 게이트 라인들(GL1 내지 GLn)을 구동하는 게이트 드라이버(4)와 액정 패널(2) 데이터 라인들(DL1 내지 DLm)을 구동하는 데이터 드라이버(6)와, 액정 패널(2)의 스토리지 라인들(SL1 내지 SLn)을 구동하는 스토리지 전압 발생부(10)를 구비한다.

게이트 드라이버(4)는 액정 패널(2)의 게이트 라인(GL1 내지 GLn)에 라인 순차적으로 스캔 신호를 공급한다.

데이터 드라이버(6)는 액정 패널(2)의 게이트 라인(GL1 내지 GLn)에 스캔 신호가 공급될 때마다 데이터 라인(DL1 내지 DLm)에 데이터 신호를 공급한다.

스토리지 전압 발생부(10)는 스토리지 라인(SL1 내지 SLn)에 공통으로 스토리지 전압(Vst)을 공급한다.

액정 패널(2)은 게이트 라인(GL1 내지 GLn) 및 데이터 라인(DL1 내지 DLm)의 교차로 정의된 서브 화소 영역마다 형성된 액정셀(Clc)과, 그 교차부마다 형성되어 액정셀(Clc)과 접속된 박막 트랜지스터(TFT)를 구비한다. 또한, 액정 패널(2)은 액정셀(Clc), 즉 액정 커패시터와 병렬 접속된 스토리지 커패시터(Cst)를 더 구비한다.

박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 데이터 라인(DL)으로부터의 데이터 신호를 액정셀(Clc)로 공급한다.

액정셀(Clc)은 박막 트랜지스터(TFT)와 접속되어 하부 기판에 형성된 화소 전극이 액정을 사이에 두고 상부 기판의 공통 전극과 중첩됨으로써 커패시터 형태로 형성된다. 이러한 액정셀(Clc)은 박막 트랜지스터(TFT)를 통해 화소 전극에 공급된 데이터 신호와 공통 전극에 공급된 공통 전압(Vcom)과의 차전압에 따라 유전 이방성을 갖는 액정이 회전하여 광투과율을 조절함으로써 데이터 신호에 따른 계조를 구현하게 된다. 그리고, 적, 녹, 청색 컬러 필터를 각각 포함하는 3개의 액정셀(Clc)의 조합으로 하나의 화소가 구현된다.

이때, 스토리지 커패시터(Cst)는 박막 트랜지스터(TFT)로부터의 데이터 신호와 스토리지 라인(SL)으로부터의 스토리지 전압(Vst)과의 차전압을 충전하여 액정 커패시터(Clc)에 충전된 전압이 박막 트랜지스터(TFT)가 턴-오프되더라도 안정적으로 유지되게 한다. 여기서, 스토리지 전압(Vst)으로는 공통 전압(Vcom)과 동일한 전압이 사용되거나, 다른 스토리지 전압이 사용된다.

이러한 종래의 액정표시장치는 액정 열화 방지 및 화질 향상을 위하여 액정셀의 극성을 주기적으로 반전시키는 인버전 구동 방법을 이용한다. 특히, 액정표시장치는 소비 전력을 줄이면서도 도트 인버전 방법의 플리커 문제를 해결할 수 있는 수직 2도트 인버전 방법을 주로 사용한다.

도 2를 참조하면, 수직 2도트 인버전 방법은 수평 방향으로 1도트 단위도 액정셀의 극성이 반전되게 하고, 수직 방향으로 2도트 단위로 액정셀의 극성이 반전되게 한다.

예를 들면, 녹색(G) 액정셀에 정극성(+)(Vcom 기준)의 데이터 신호를 충전하는 경우 양쪽으로 인접한 적색(R) 및 청색(B) 액정셀은 부극성(-)의 데이터 신호를 충전하게 된다. 반대로 녹색(G) 액정셀에 부극성(-)의 데이터 신호를 충전하는 경우 양쪽으로 인접한 적색(R) 및 청색(B) 액정셀은 정극성(+)의 데이터 신호를 충전하게 된다.

이러한 액정 패널에 도 2와 같이 블랙 계조와 중간 계조, 예를 들면 31 계조가 화소 단위로 교번하는 패턴을 표시하는 경우 적색(R) 및 청색(B)과 극성이 다른 녹색(G) 액정셀이 상대적으로 밝게 표시되는 그리니쉬 문제가 발생되고 있다. 이는 녹색(G) 액정셀의 스토리지 전압이 기생 커패시터의 커플링 작용으로 인하여 극성이 상반된 적색(R) 및 청색(B) 데이터 전압을 따라 쉬프트 되기 때문이다. 도 2를 참조하면, 높은 전압인 블랙 계조를 표시하는 적색(R) 및 청색(B)의 블랙 데이터 전압의 극성을 따라 녹색(G) 액정셀의 스토리지 전압이 쉬프트 되기 때문이다.

예를 들어, 제1 수평 라인(1H)에서 블랙 계조를 표시하는 화소에 공급되는 적색(R) 및 청색(B)의 블랙 데이터 전압이 부극성(-)인 경우 그 수평 라인(1H)의 스토리지 전압은 부극성(-) 쪽으로 쉬프트된다. 이렇게 부극성(-) 쪽으로 쉬프트된 스토리지 전압에 의하여 31계조를 표시하는 인접 화소에서 정극성(+) 데이터 전압이 충전된 적색(R) 및 청색(B) 액정셀은 휘도가 감소한 반면, 부극성(-) 데이터 전압이 충전된 녹색(G) 액정셀은 휘도가 증가함으로써 그리니쉬 문제가 발생하게 된다.

나아가, 스토리지 전압의 쉬프트로 인한 그리니쉬 현상은 패널의 면적이 대형화될 수록 패널의 중앙부에서 더욱 선명해지게 된다. 이는 패널의 면적이 대형화되면서 구동 회로와 가까운 패널의 에지부에서 중앙부로 갈수록 스토리지 라인의 라인 저항 및 기생 커패시터가 증가하여 스토리지 전압이 감소되기 때문이다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 녹색 스토리지 커패시터의 용량을 적색 및 청색의 그것보다 크게 형성하여 그리니쉬(Greenish) 현상을 제거하여 화질을 향상시킬 수 있는 액정표시장치를 제공하는 데 있다.

발명의 구성

상기한 목적을 달성하기 위해 본 발명은 교차 구조로 적, 녹, 청의 화소 영역을 각각 형성하는 게이트 라인 및 데이터 라인과; 상기 적, 녹, 청의 화소 영역 각각에 형성된 화소 전극과; 상기 게이트 라인 및 상기 데이터 라인과 상기 화소 전극 사이에 접속된 박막 트랜지스터와; 상기 화소 전극과 접속된 스토리지 커패시터를 구비하고; 상기 녹색 화소의 스토리지 커패시터 용량이 상기 적색 및 청색 화소의 스토리지 커패시터 용량보다 크게 형성된 것을 특징으로 하는 액정표시장치를 제공한다.

상기 녹색 화소의 스토리지 커패시터 용량은 상기 적색 및 청색 스토리지 커패시터의 용량의 합과 같은 것을 특징으로 한다.

상기 스토리지 커패시터는 상기 화소 전극이 절연막을 사이에 두고 전단 게이트 라인과 중첩되어 형성되며, 상기 녹색 화소 전극의 면적을 상기 적색 및 청색 화소 전극의 면적보다 상대적으로 크게 하여 녹색 화소의 스토리지 커패시터 용량을 상대적으로 크게 한 것을 특징으로 한다.

상기 녹색 화소에 형성된 박막 트랜지스터의 채널폭이 상기 적색 및 청색 화소에 형성된 박막 트랜지스터의 채널폭보다 큰 것을 특징으로 한다.

인접된 액정셀들에 상반된 극성의 데이터신호가 공급되게 합과 아울러 프레임마다 액정셀들에 공급되는 데이터 신호들의 극성이 반전되는 수직 2도트 인버전 방식으로 구동되는 것을 특징으로 한다.

상기의 목적 외에 본 발명의 다른 목적 및 특징들은 후술할 설명을 통해 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예들을 도 3 내지 도 9를 참조하여 상세히 설명하기로 한다.

도 3은 본 발명의 제1 실시 예에 따른 액정표시장치의 박막 트랜지스터기판을 나타내는 평면도이고 도 4는 도 3의 I-I'선을 따라 자른 절단면을 도시한 단면도이다.

도 3 및 도 4에 도시된 박막 트랜지스터 기판은 게이트 라인(GL) 및 데이터 라인(DL)과, 게이트 라인(GL) 및 데이터 라인(DL)의 교차부마다 형성된 박막 트랜지스터를 구비한다. 그리고, 박막 트랜지스터 기판은 게이트 라인 및 데이터 라인의 교차로 정의된 적색(R), 녹색(G) 및 청색(B) 화소 영역 각각에 형성되어 박막 트랜지스터와 접속된 화소 전극(100)과, 접속된 화소 전극(100)과 접속된 스토리지 커패시터(Cst)를 더 구비한다.

게이트 라인(GL)은 스캔 신호를 공급하고, 데이터 라인(DL)은 데이터 신호를 공급한다. 이러한 게이트 라인(GL) 및 데이터 라인(DL)은 게이트 절연막(40)을 사이에 두고 교차하여 R, G, B 화소 영역 각각을 정의한다.

박막 트랜지스터는 게이트 라인(GL)의 스캔 신호에 응답하여 데이터 라인(DL)의 데이터 신호를 화소 전극(100)으로 공급한다. 이를 위하여, 박막 트랜지스터는 게이트 라인(GL)과 접속된 게이트 전극(20), 데이터 라인(DL)과 접속된 소스 전극(70), 화소 전극(100)과 접속된 드레인 전극(80), 게이트 절연막(40)을 사이에 두고 중첩되어 소스 전극(100) 및 드레인 전극(80) 사이에 채널을 형성하는 반도체층(60)을 구비한다. 또한, 반도체층(60)과 소스 전극(70) 및 드레인 전극(80)과의 오믹 접촉을 위한 오믹 접촉층(60)을 더 구비한다.

화소 전극(100)은 보호막(90)을 관통하는 콘택홀(200)을 통해 박막 트랜지스터의 드레인 전극(80)과 접속된다. 이러한 화소 전극(100)은 박막 트랜지스터를 통해 공급된 데이터 신호를 충전하여 상부 기관의 공통 전극에 공급된 공통 전압(Vcom)과 전압차를 발생시키게 된다. 이 전압차에 따라 화소 전극(100) 및 공통 전극 사이의 액정이 유전 이방성에 의해 회전하여 광투과율을 조절하게 된다.

스토리지 커패시터(Cst)는 화소 전극(100)에 충전된 데이터 신호가 박막 트랜지스터가 턴-오프 되더라도 안정적으로 유지되게 한다. 이를 위하여 스토리지 커패시터(Cst)는 현재단 화소 전극(100)이 전단 게이트 라인(GLn-1)과 절연막(보호막 및/또는 게이트 절연막)을 사이에 두고 중첩되어 형성된다.

특히, 전술한 바와 같이 적색 및 청색 화소와 상반된 극성의 데이터 신호를 충전하는 녹색 화소가 밝게 보이는 그리니쉬 현상을 방지하기 위하여 녹색 스토리지 커패시터(GCst)를 적색 및 청색 스토리지 커패시터(RCst 및 BCst) 보다 크게 형성하게 된다.

예를 들면, 수학식 1과 같이 녹색 화소 영역의 스토리지 커패시터(GCst)의 용량을 적색 및 청색의 그것(RCst, BCst)보다 크게 형성한다. 녹색 스토리지 커패시터(GCst)의 용량을 크게 하기 위해 녹색 액정셀 영역의 게이트 라인(GL)과 화소 전극(100)의 중첩되는 영역을 적색 및 청색의 그것보다 크게 형성한다.

$$GCst > RCst, BCst$$

수학식 2와 같이 적색 및 청색 스토리지 커패시터(RCst, BCst) 용량을 같게 하고, 녹색 스토리지 커패시터(GCst)의 용량을 적색 및 청색 스토리지 커패시터(RCst, BCst) 용량의 합과 같도록 한다.

$$GCst = RCst + BCst$$

이와 같이, 녹색 스토리지 커패시터(GCst)를 적색 및 청색 스토리지 커패시터(RCst, BCst) 보다 크게 하면 녹색 영역의 화소 전압의 변동값(GVp)이 줄어들고, 적색 및 청색 영역의 화소 전압의 전압 변동값(RVp, BVp)과의 차도 줄어들어 녹색, 적색 및 청색 영역의 화소 전압의 변동값(Vp)은 줄어들게 된다.

이에 따라, 그레이 화면에서 스토리지 커패시터에 가해지는 커플링은 녹색 화소의 전압이 정극성(+)이고 적색 및 청색 화소에는 부극성(-)일 때 혹은 이와 반대로 녹색 화소의 전압이 부극성(-)이고 적색 및 청색 화소의 전압이 정극성(+) 일 때 녹색 화소 전압과 적색 및 청색 화소 전압이 서로 상쇄되어 스토리지 커패시터의 전압 왜곡이 발생하지 않게 되어 그리니쉬 현상이 제거된다.

이를 위하여, 녹색 스토리지 커패시터를 형성하는 화소 전극(100)과 전단 게이트 라인의 중첩 면적을 적색 및 청색 스토리지 커패시터를 형성하는 화소 전극(100)의 중첩 면적보다 크게 한다. 이때, R, G, B 화소의 개구율을 동일하게 하기 위하여 블랙 매트릭스에 의해 차단되는 영역내에서 녹색 화소 전극(100)과 게이트 전극의 중첩 면적을 크게 한다.

이러한 구성을 갖는 본 발명의 제1 실시 예에 따른 박막 트랜지스터 기관은 다음과 같은 제조방법으로 형성된다.

먼저, 제1 마스크 공정을 통해 절연 기관(10) 위에 게이트 라인(GL) 및 게이트 전극(20)을 포함하는 제1 도전 패턴군이 형성된다.

구체적으로, 절연 기관(10) 위에 제1 도전층을 스퍼터링과 같은 증착 방법을 통해 형성한다. 제1 도전층은 알루미늄, 크롬, 구리 및 몰리브덴 등과 같은 금속 또는 그들의 합금이 단일층으로 형성되거나, 그들의 조합으로 이루어진 다층 구조로 형성된다. 이어서, 제1 마스크를 이용한 포토리소그래피 공정과 식각 공정으로 제1 도전층을 패터닝함으로써 게이트 라인(GL) 및 게이트 전극(20)으로 이루어진 제1 도전 패턴군이 형성된다. 이때, 녹색 화소 영역에 형성되는 게이트 라인(GL)의 면적은 적색 및 청색 화소 영역에 형성되는 게이트 라인(GL)의 면적보다 크게 형성할 수도 있다.

다음으로, 제2 마스크 공정을 통해 제1 도전 패턴군이 형성된 기관상에 게이트 절연막(40), 반도체층(50) 및 오믹 접촉층(60)이 차례로 적층된다.

구체적으로, 게이트 라인(GL) 및 게이트 전극(20)이 형성된 기관상에 게이트 절연막(40), 비정질 실리콘층 및 고농도 도핑된 비정질 실리콘층이 플라즈마 화학증착법(Plasma Enhanced Chemical Vapor Deposition; PEVCD) 등의 증착 방법을

통해 순차적으로 적층된다. 이어서, 제2 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 비정질 실리콘층 및 고농도 도핑된 비정질 실리콘층이 패터닝됨으로써 반도체층(50) 및 오믹 접촉층(60)이 형성된다. 게이트 절연막(40)으로는 SiNx, SiOx 등의 무기 절연 물질이 이용된다.

다음으로, 제3 마스크 공정을 통해 반도체층(50) 및 오믹 접촉층(60)이 형성된 게이트 절연막(40) 위에 데이터 라인(DL), 소스 전극(70) 및 드레인 전극(80)을 포함한 제2 도전 패턴군이 형성된다.

구체적으로, 소스 전극(70) 및 드레인 전극(80)은 반도체층(50) 및 오믹 접촉층(60)이 형성된 게이트 절연막(40) 위에 스퍼터링 등의 증착 방법을 통해 제2 도전층을 형성한 다음, 제3 마스크 공정을 이용한 포토리소그래피 공정 및 식각 공정으로 제2 도전층을 패터닝함으로써 형성된다. 제2 도전층으로는 알루미늄, 크롬, 구리 및 폴리브텐 등의 금속 또는 그들의 합금이 단일층으로 형성되거나, 그들의 조합으로 이루어진 다층 구조로 형성된다.

다음으로, 제4 마스크 공정을 통해 제2 도전 패턴군이 형성된 게이트 절연막(40) 위에 콘택홀(200)를 갖는 보호막(90)이 형성된다.

상세하게는, 보호막(90)은 제2 도전 패턴군이 형성된 기판 상에 PECVD, 스퍼터링 등의 증착 방법을 통해 형성되고, 제4 마스크를 이용한 포토리소그래피 공정 및 식각 공정으로 보호막(90)을 관통하여 드레인 전극(80)을 노출시키는 콘택홀(200)이 형성된다. 보호막(90)으로는 게이트 절연막(40)과 같은 무기 절연 물질이 이용되거나, 유기 절연 물질이 이용된다.

다음으로, 제5 마스크 공정을 통해 보호막(90) 위에 화소 전극(100)이 형성된다.

구체적으로, 화소 전극(100)은 보호막(90) 위에 스퍼터링 등의 방법을 통해 투명 도전층의 형성된 다음, 제5 마스크를 이용한 포토리소그래피 및 식각 공정으로 투명 도전층을 패터닝하여 형성된다. 투명 도전층으로는 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 및 TO(Tin Oxide) 등과 같은 투명 도전 물질이 이용된다. 화소 전극(100)은 콘택홀(200)을 통해 드레인 전극(80)과 접속된다.

이때, 화소 전극(100)은 게이트 라인(GL)과 중첩되게 형성하며, 녹색 화소 영역에서 중첩되는 면적이 적색 및 청색 화소 영역에서 중첩되는 면적보다 크게 한다. 이를 위해 녹색 화소 영역에 형성되는 화소 전극(100)의 세로 방향의 길이를 적색 및 청색 화소 영역에 형성되는 화소 전극(100)의 세로 방향의 길이보다 길게 한다.

한편, 녹색 스토리지 커패시터(GCst)의 용량을 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량보다 크게 하여 그리니쉬 현상을 제거할 수 있다.

도 5는 본 발명의 제1 실시 예에 따른 액정표시장치의 박막 트랜지스터기판을 나타내는 평면도이고 도 6은 도 5의 II-II'선을 따라 자른 절단면을 도시한 단면도이다.

도 5 및 도 6에 도시된 박막 트랜지스터 기판은 도 3 및 도 4에 도시된 박막트랜지스터 기판과 대비하여 스토리지 커패시터(Cst)가 스토리지 라인(SL)과 화소 전극(100)이 중첩되어 형성된 것을 제외하고 동일한 구성요소들을 구비하므로 중복된 구성요소들에 대한 설명은 생략하기로 한다.

게이트 라인(GL)과 평행하게 형성된 스토리지 라인(SL)은 도 7에 도시한 바와 같이, 녹색 화소 영역에서 화소 전극(100)과 중첩되는 면적이 적색 및 청색 화소 영역에서 화소 전극(100)과 중첩되는 면적보다 더 크게 형성한다. 이를 통해 녹색 스토리지 커패시터(GCst)의 용량이 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량보다 커져 그리니쉬 현상을 제거할 수 있다.

더욱 바람직하게는 녹색 스토리지 커패시터(RCst)가 적색 및 청색의 그것(RCst, BCst)의 합과 같도록 형성한다.

먼저, 제1 마스크 공정을 통해 기판 위에 게이트 라인(GL) 및 게이트 전극(20)과 스토리지 라인(SL)을 포함하는 제1 도전 패턴군(GL, 20, SL)이 형성된다.

구체적으로, 게이트 라인(GL)에 평행하게 스토리지 라인(SL)을 형성한다. 절연 기판(10) 위에 제1 도전층을 스퍼터링과 같은 증착 방법을 통해 형성한다. 제1 도전층은 알루미늄, 크롬, 구리 및 폴리브텐 등과 같은 금속 또는 그들의 합금이 단일

층으로 형성되거나, 그들의 조합으로 이루어진 다층 구조로 형성된다. 이어서, 제1 마스크를 이용한 포토리소그래피 공정과 식각 공정으로 제1 도전층을 패터닝함으로써 게이트 라인(GL)과 게이트 전극(20) 및 스토리지 라인(SL)으로 이루어진 제1 도전 패턴군이 형성된다.

이때, 스토리지 라인(SL)은 녹색 화소 영역에 형성되는 면적을 적색 및 청색의 화소 영역에 형성되는 면적보다 크게 한다. 이를 통해, 스토리지 라인(SL)과 절연막을 사이에 두고 중첩되어 형성되는 화소 전극(100)을 통해 스토리지 커패시터가 형성되고, 녹색 스토리지 커패시터(GCst)의 용량이 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량보다 커진다.

다음 공정은 본 발명의 제1 실시 예와 비교하여 동일하므로 그 구체적인 설명을 생략하기로 한다.

한편, 도 7은 본 발명의 제3 실시 예에 따른 액정표시장치의 박막 트랜지스터 기판을 나타내는 도면이고, 도 8은 도 7의 III-III'선을 따라 자른 단면도이다.

본 발명에 따른 제3 실시 예에서 그 구성 요소는 상기한 도 3 및 도 5와 대비하여 동일한 구성 요소에 대해서는 그 설명을 생략하기로 한다.

도 7 및 도 8을 참조하면, 스토리지 라인(SL)은 게이트 라인(GL)과 나란하게 형성되고, 각 화소 영역에서 화소 전극(100)의 양측부를 따라 신장된 돌출부(130)를 더 구비한다.

스토리지 커패시터는 병렬 접속된 제1 및 제2 스토리지 커패시터(140, 150)를 구비한다.

제1 스토리지 커패시터(140)은 화소 전극(100)이 절연막을 사이에 두고 게이트 라인(GL)과 중첩되어 형성된다. 이때, 화소 전극(100)은 스토리지 라인(SL)을 지나서 이전단 게이트 라인(GL_{n-1})과 중첩된다.

제2 스토리지 커패시터(150)은 화소 전극(100)이 절연막을 사이에 두고 스토리지 라인(SL) 및 스토리지 라인의 돌출부(130)와 중첩되어 형성된다.

이때, 녹색 스토리지 커패시터(GCst)의 용량을 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량 보다 크게 하기 위해 제1 및 제2 스토리지 커패시터(140, 150) 중 적어도 어느 하나의 스토리지 커패시터 용량이 적색 및 청색 화소보다 녹색 화소에서 더 크게 형성한다.

이를 위해, 녹색 화소에서 화소 전극(100)과 전단 게이트 라인(GL_{n-1})의 중첩 면적을 적색 및 청색 화소 전극(100)과 전단 게이트 라인(GL_{n-1})의 중첩 면적보다 크게 한다.

또는, 녹색 화소에서 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적을 상기 적색 및 청색 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적보다 크게 한다.

그리고, 블랙 매트릭스에 의해 차단되는 영역내에서 녹색 화소 영역에 형성되는 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적을 적색 및 청색 화소의 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적보다 크게 한다.

녹색 스토리지 커패시터(GCst)의 용량을 늘리기 위해 녹색 화소의 화소 전극(100)의 가로폭을 적색 및 청색의 그것보다 크게 한다. 이는 동일한 개구율을 유지하면서 녹색 스토리지 커패시터(GCst)의 용량을 크게 하기 위함이다. 이때, 도 11에 도시한 바와 같이 녹색 화소의 화소 전극(100)의 면적이 증가하여 커패시터 용량이 증가하므로 녹색 액정셀 영역에 형성된 박막 트랜지스터의 채널폭(W)을 적색 및 청색 화소 영역에 형성된 박막 트랜지스터(TFT)의 채널폭(W) 보다 크게 형성한다.

다음으로 본 발명의 제3 실시 예에 따른 액정표시장치의 박막 트랜지스터 기판의 제조방법을 자세히 설명한다.

먼저, 제1 마스크 공정을 통해 기판 위에 게이트 라인(GL)과 게이트 전극(20)과 스토리지 라인(SL) 및 스토리지 라인(SL)에 연결된 보조 스토리지 라인(130)을 포함하는 제1 도전 패턴군이 형성된다.

구체적으로, 기판 위에 제1 도전층을 스퍼터링과 같은 증착 방법을 통해 형성한다. 제1 도전층은 알루미늄, 크롬, 구리 및 몰리브덴 등과 같은 금속 또는 그들의 합금이 단일층으로 형성되거나, 그들의 조합으로 이루어진 다층 구조로 형성된다. 이어서, 제1 마스크를 이용한 포토리소그래피 공정과 식각 공정으로 제1 도전층을 패터닝함으로써 게이트 라인(GL)과 게이트 전극(20)과 스토리지 라인(SL) 및 스토리지 돌출부(130)을 포함하는 제1 도전 패턴군(GL, 20, SL, 130)이 형성된다.

다음으로, 제2 마스크 공정을 통해 제1 도전 패턴군이 형성된 기판상에 게이트 절연막(40), 반도체층(50) 및 오믹 접촉층(60)이 차례로 적층된다. 그리고 제3 마스크 공정을 통해 반도체층(50) 및 오믹 접촉층(60)이 형성된 게이트 절연막(40) 위에 데이터 라인(DL), 소스 전극(70) 및 드레인 전극(80)을 포함한 제2 도전 패턴군이 형성된다.

다음으로, 보호막(90)이 형성된다. 이러한 단계는 본 발명의 제1 실시 예와 비교하여 동일한 공정이므로 그 구체적인 설명은 생략하기로 한다.

다음으로, 제5 마스크 공정을 통해 보호막(90) 위에 투명 도전 물질로 이루어진 화소 전극(100)이 형성된다.

구체적으로, 화소 전극(100)은 보호막(90) 위에 스퍼터링 등의 방법을 통해 투명 도전층의 형성된 다음, 제5 마스크를 이용한 포토리소그래피 및 식각 공정으로 투명 도전층을 패터닝하여 형성된다.

절연막 위에 형성된 화소 전극(100)은 전단 게이트 라인(GL)과 중첩되어 제1 스토리지 커패시터(140)를 형성한다. 이때, 화소 전극(100)은 스토리지 라인(SL)을 지나서 전단 게이트 라인(GL_{n-1})과 중첩된다.

그리고, 절연막을 사이에 두고 스토리지 라인(SL) 및 스토리지 라인의 돌출부(130)와 화소 전극(100)이 중첩시켜 제2 스토리지 커패시터(150)를 형성한다.

이때, 녹색 스토리지 커패시터(GCst)의 용량을 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량 보다 크게 하기 위해 제1 및 제2 스토리지 커패시터(140, 150) 중 적어도 어느 하나의 스토리지 커패시터 용량이 적색 및 청색 화소보다 녹색 화소에서 더 크게 형성한다. 이때, 녹색 스토리지 커패시터(GCst)의 용량을 적색 및 청색 스토리지 커패시터(RCst, BCst)의 용량보다 크게 하기 위해 제1 및 제2 스토리지 커패시터(140, 150) 중 적어도 어느 하나의 스토리지 커패시터 용량이 적색 및 청색 화소보다 녹색 화소에서 더 크게 형성한다.

이를 위해, 녹색 화소에서 화소 전극(100)과 전단 게이트 라인(GL_{n-1})의 중첩 면적을 적색 및 청색 화소 전극(100)과 전단 게이트 라인(GL_{n-1})의 중첩 면적보다 크게 한다.

또는, 녹색 화소에서 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적을 상기 적색 및 청색 화소 전극(100)과 전단 게이트 라인(GL_{n-1})과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적보다 크게 한다.

그리고, 블랙 매트릭스에 의해 차단되는 영역내에서 녹색 화소 영역에 형성되는 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적을 적색 및 청색 화소의 화소 전극(100)과 전단 게이트 라인(GL)과 스토리지 라인(SL) 및 스토리지 돌출부(130)의 중첩 면적보다 크게 한다.

그리고 본 발명의 제1 내지 제3 실시 예에 따른 박막 트랜지스터 기판은 녹색 화소에 형성된 박막 트랜지스터의 채널폭(W)을 적색 및 청색 화소에 형성된 박막 트랜지스터의 채널폭보다 크게 형성한다.

그리고 본 발명의 제1 내지 제3 실시 예에 따른 액정표시장치는 인접된 액정셀들에 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정셀들에 공급되는 데이터 신호들의 극성이 반전되는 수직 2도트 인버전 방식으로 구동된다.

한편, 본 발명의 주요한 특징은 녹색 화소의 스토리지 커패시터 용량을 적색 화소 및 청색 화소의 스토리지 커패시터의 용량보다 크게 한 것으로 상기 실시 예에서는 각 화소 전극과 스토리지 전극의 중첩 면적의 상대적인 차를 이용하여 이를 구현하였으나 당업자라면 화소 전극과 스토리지 전극의 간격 또는 화소 전극과 스토리지 전극 사이에 개재되는 절연물질의 유전율을 각각 다르게 하여 이를 구현 할 수 있음을 알 수 있을 것이다.

발명의 효과

본 발명에 따른 액정표시장치 및 그의 제조방법은 녹색 스토리지 커패시터의 용량을 적색 및 청색의 그것보다 크게 하여 그리니쉬 현상을 제거하여 화질을 개선할 수 있다.

이때, 개구율을 동일하게 하여 개구율 편차를 방지한다.

또한, 스토리지 커패시터의 증가를 위해 녹색 화소의 화소 전극의 면적을 크게하는 경우 박막 트랜지스터의 채널폭을 크게 한다.

이상에서 상술한 본 발명은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 여러 가지 치환, 변형 및 변경이 가능하다 할 것이다. 따라서 본 발명은 상술한 실시 예 및 첨부된 도면에 한정하지 않고 청구범위에 의해 그 권리가 정해져야 할 것이다.

도면의 간단한 설명

도 1은 종래 액정표시장치를 도시한 평면도이다.

도 2는 종래의 액정표시장치에서 그리니쉬를 유발하는 특정 패턴을 도시한 도면이다.

도 3은 본 발명의 제1 실시 예에 따른 액정표시장치를 도시한 평면도이다.

도 4는 도 4의 I-I'선을 따라 절단된 단면을 나타내는 단면도이다.

도 5는 본 발명의 제2 실시 예에 따른 액정표시장치를 도시한 평면도이다.

도 6은 도 5의 II-II' 선을 따라 절단한 단면을 나타내는 단면도이다.

도 7은 본 발명의 제 3 실시 예에 따른 액정표시장치를 도시한 평면도이다.

도 8은 도 7의 III-III' 선을 따라 절단한 단면을 나타내는 단면도이다.

도 9는 도 7의 박막 트랜지스터를 확대한 평면도이다.

<도면부호의 간단한 설명>

GL : 게이트 라인 DL : 데이터 라인

TFT : 박막 트랜지스터 SL : 스토리지 라인

10 : 절연 기판 20 : 게이트 전극

40 : 게이트 절연막 50 : 반도체층

60 : 오믹 접촉층 70 : 소스 전극

80 : 드레인 전극 90 : 보호막

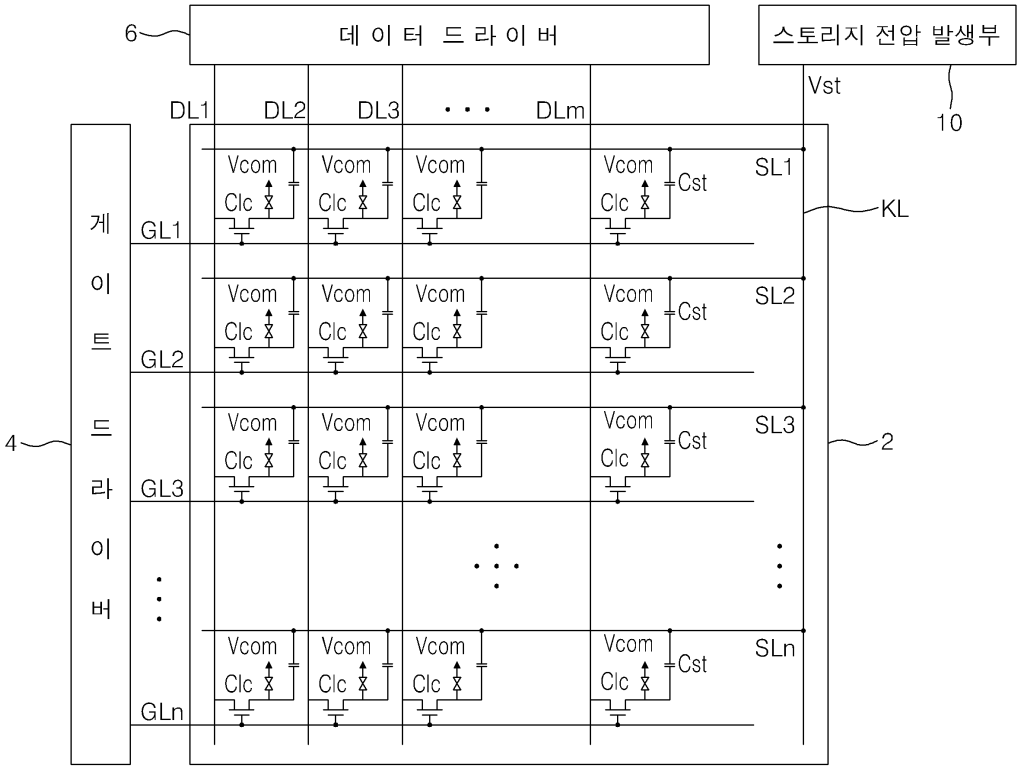
100 : 화소 전극 130 : 스토리지 돌출부

140 : 제1 스토리지 커패시터 150 : 제2 스토리지 커패시터

200 : 콘택홀

도면

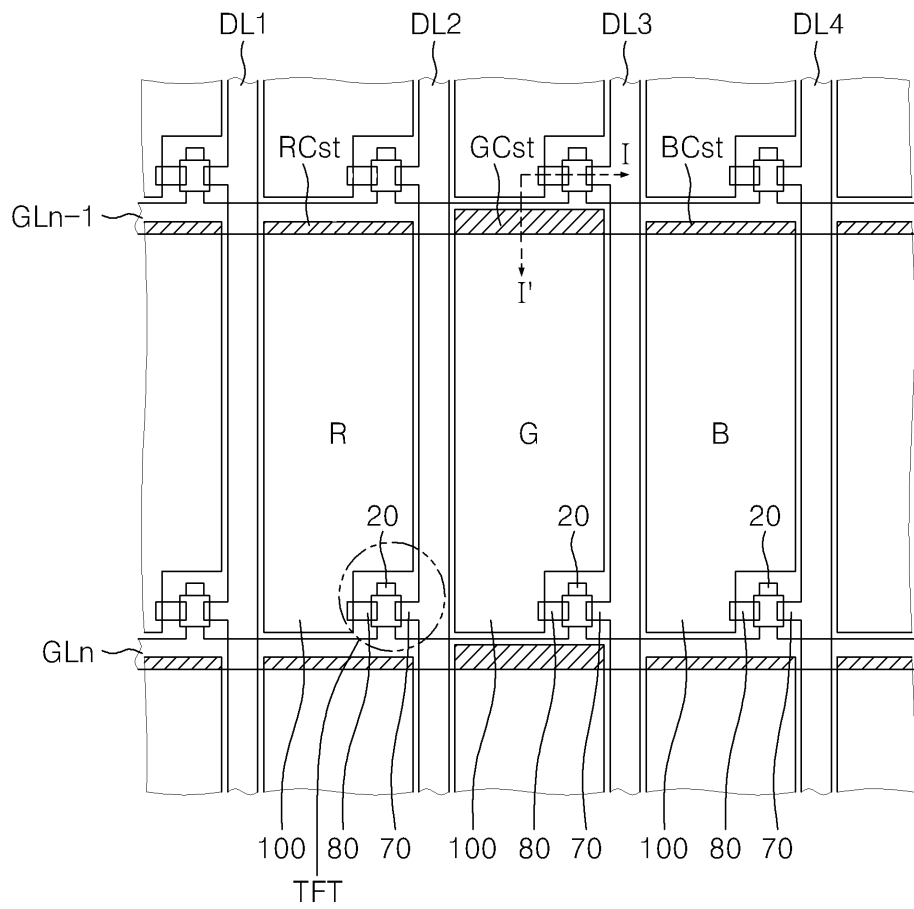
도면1



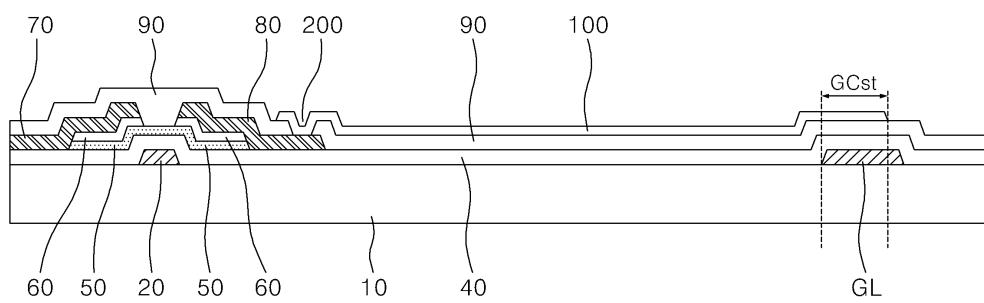
도면2

	R	G	B	R	G	B	R	G	B	R	G	B
1H	+	-	+	-	+	-	+	-	+	-	+	-
2H	+	-	+	-	+	-	+	-	+	-	+	-
3H	-	+	-	+	-	+	-	+	-	+	-	+
4H	-	+	-	+	-	+	-	+	-	+	-	+
5H	+	-	+	-	+	-	+	-	+	-	+	-
6H	+	-	+	-	+	-	+	-	+	-	+	-
7H	-	+	-	+	-	+	-	+	-	+	-	+
8H	-	+	-	+	-	+	-	+	-	+	-	+
	그레이			블랙			그레이			블랙		

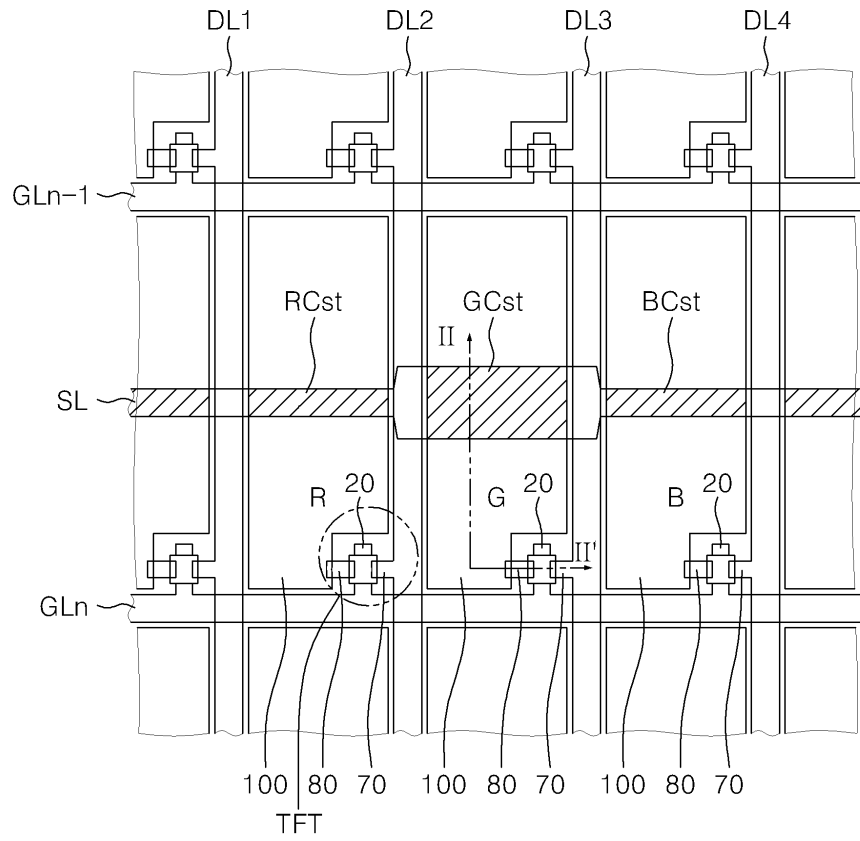
도면3



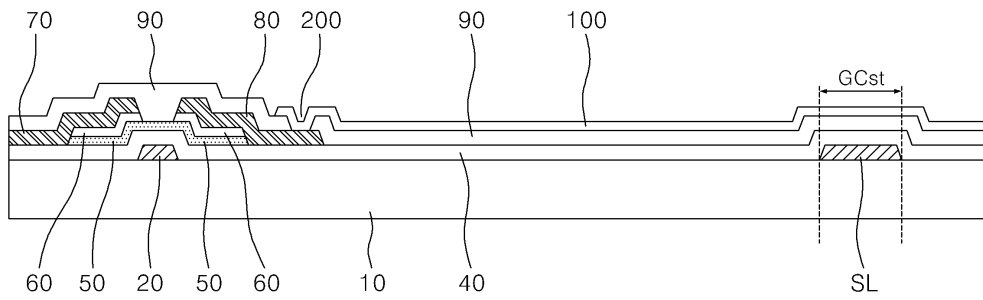
도면4



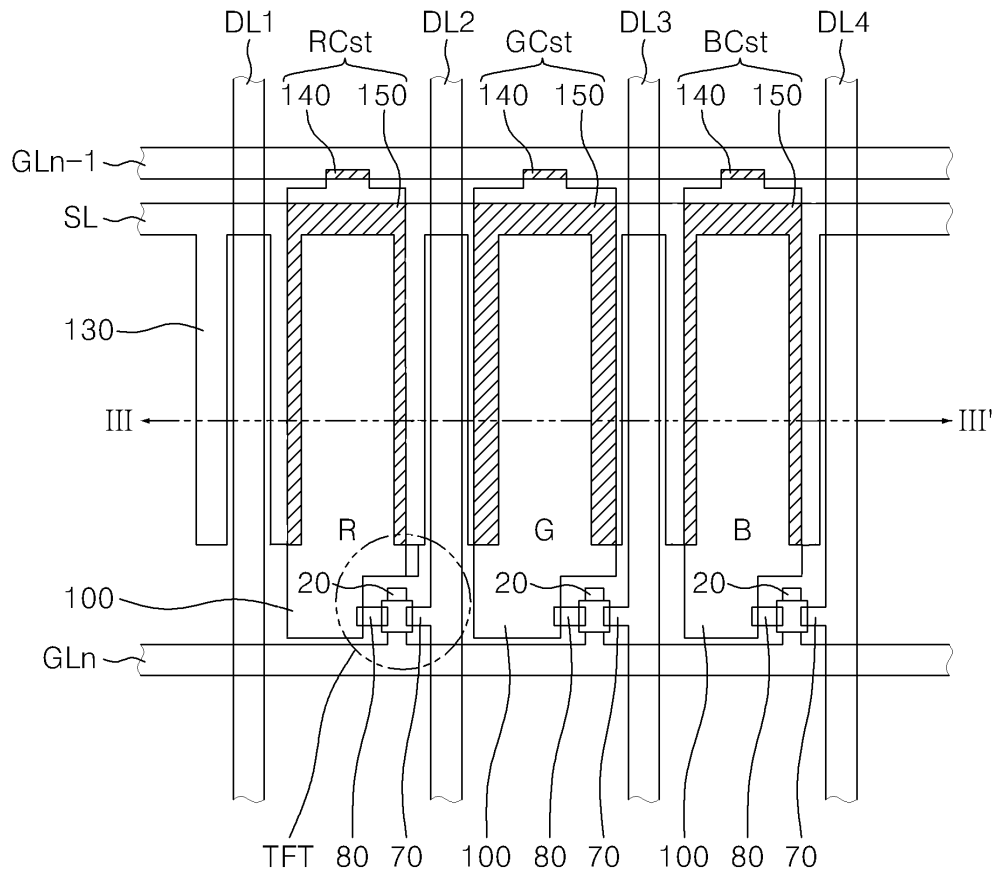
도면5



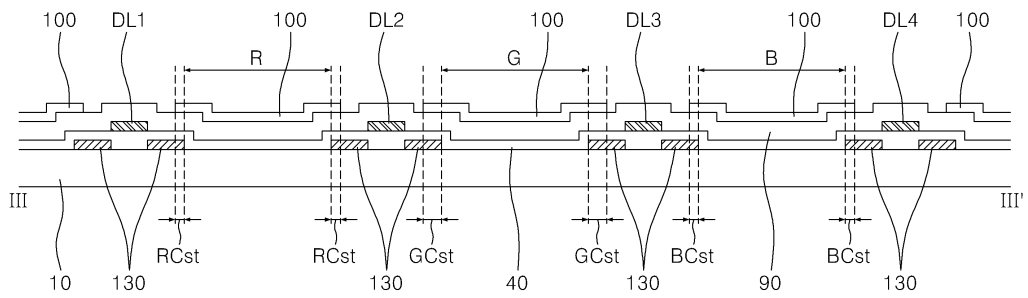
도면6



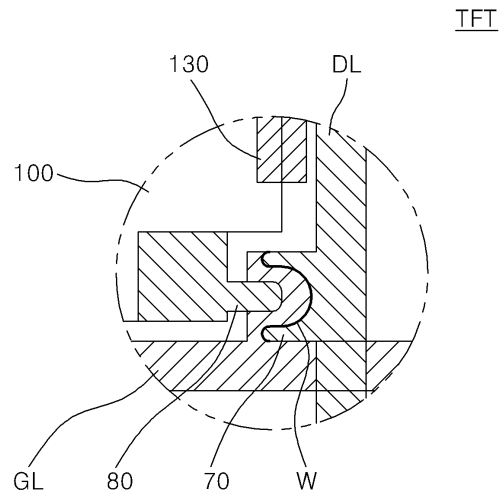
도면7



도면8



도면9



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070022992A	公开(公告)日	2007-02-28
申请号	KR1020050077127	申请日	2005-08-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DONG GYU		
发明人	KIM, DONG GYU		
IPC分类号	G02F1/136 G02F1/1335		
CPC分类号	G02F1/136213 G02F1/13624 G02F1/136286		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋，云何		
外部链接	Espacenet		

摘要(译)

本发明包括形成蓝色衣服像素区域的敌人，铁锈和相应的栅极线的交叉结构以及连接到分别形成的像素电极和栅极线和数据线之间的薄膜晶体管的存储电容器。像素电极和像素电极连接。并且，提供形成绿色像素的存储电容器量的液晶显示器，而不是蓝色像素的存储电容器量和红色。薄膜晶体管，存储线，存储电容，绿色。

