

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>7</sup> (11) 공개번호 10-2005-0103524  
G02F 1/133 (43) 공개일자 2005년10월31일

(21) 출원번호 10-2004-0028780  
(22) 출원일자 2004년04월26일

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자 김우현  
서울특별시서대문구봉원동45-9  
유상희  
서울특별시영등포구대림1동906번지54호

(74) 대리인 김영호

심사청구 : 없음

(54) 액정표시장치 및 그의 구동방법

요약

본 발명은 데이터라인 수 및 이에 대응하는 데이터 드라이브 집적회로의 수를 줄일 수 있도록 한 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 다수의 데이터라인들 및 게이트라인들과; 게이트라인들의 상/하측에 형성되는 다수의 제 1 및 제 2제어라인들과; 데이터라인들을 기준으로 제 1측에 형성되는 제 1액정셀들과; 데이터라인들을 기준으로 제 2측에 형성되는 제 2액정셀들과; 제 1제어라인에 접속되는 제 1박막 트랜지스터 및 게이트라인에 접속되는 제 2박막 트랜지스터를 이용하여 제 1액정셀을 구동하기 위한 제 1스위칭부와; 제 2제어라인에 접속되는 제 3박막 트랜지스터 및 게이트라인에 접속되는 제 4박막 트랜지스터를 이용하여 제 2액정셀을 구동하기 위한 제 2스위칭부를 구비하며; 제 1박막 트랜지스터 및 제 3박막 트랜지스터는 인접된 데이터라인에 전기적으로 접속된다.

대표도

도 2

명세서

도면의 간단한 설명

- 도 1은 종래의 액정표시장치를 개략적으로 나타내는 도면.
- 도 2는 본 발명의 제 1실시예에 의한 액정표시장치를 나타내는 도면.
- 도 3은 도 2에 도시된 제어라인으로 공급되는 제어신호 및 게이트라인으로 공급되는 게이트신호를 나타내는 파형도.
- 도 4는 본 발명의 제 2실시예에 의한 액정표시장치를 나타내는 도면.

도 5a 및 도 5b는 도 3에 도시된 제어신호에 대응하여 구동되는 액정셀들을 나타내는 도면.

도 6a 및 도 6b는 데이터 드라이버에서 공급되는 블랭킹 데이터 및 더미 데이터를 나타내는 도면.

도 7은 본 발명의 제 3실시예에 의한 액정표시장치를 나타내는 도면.

도 8은 본 발명의 제 4실시예에 의한 액정표시장치를 나타내는 도면.

< 도면의 주요 부분에 대한 부호의 설명 >

2,20 : 액정패널 4,22 : 데이터 드라이버

6,24 : 게이트 드라이버 10,16 : 액정셀

12,14 : 스위칭부 26 : 제어신호 공급부

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그의 구동방법에 관한 것으로 특히, 데이터라인 수 및 이에 대응하는 데이터 드라이브 집적회로의 수를 줄일 수 있도록 한 액정표시장치 및 그의 구동방법에 관한 것이다.

액정표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 화소 매트릭스를 가지는 액정패널과 액정패널을 구동하기 위한 구동회로를 구비한다. 구동회로는 화상정보가 표시패널에 표시되도록 화소 매트릭스를 구동하게 된다.

도 1은 종래의 액정표시장치를 나타내는 도면이다.

도 1을 참조하면, 종래의 액정표시장치는 액정패널(2)과, 액정패널(2)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(4)와, 액정패널(2)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(6)를 구비한다.

액정패널(2)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다.

게이트 드라이버(6)는 도시되지 않은 타이밍 제어부로부터의 제어신호에 따라 게이트 라인들(GL1 내지 GLn)에 순차적으로 게이트신호를 공급한다. 데이터 드라이버(4)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 게이트라인들(GL1 내지 GLn)에 게이트신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLm)로 공급한다.

박막 트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트신호에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 데이터를 액정셀로 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과, 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성되므로 등가적으로 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때 까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(도시되지 않음)를 포함한다.

이와 같은 종래의 액정표시장치의 액정셀들은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 위치되기 때문에 데이터라인들(DL1 내지 DLm)의 수만큼(즉 m개)의 수직라인을 형성한다. 다시 말하여, 액정셀들은 m개의 수직라인 및 n개의 수평라인을 이루도록 매트릭스 형태로 배치된다.

여기서 알수 있듯이, 종래에는  $m$ 개의 수직라인의 액정셀들을 구동하기 위하여  $m$ 개의 데이터라인들(DL1 내지 DL $m$ )을 필요로한다. 따라서,  $m$ 개의 데이터라인을 각각 구동하기 위해서  $m/i$ ( $i$ 는 하나의 데이터 드라이버 집적회로가 공급하는 데이터 출력라인 수)개의 데이터 드라이버 집적회로가 요구되어진다. 그러므로, 액정표시장치의 해상도가 증가할수록 고가인 데이터 드라이버 집적회로의 수가 증가할 뿐 아니라 드라이버 집적회로를 부착하는 공정시간 및 제조비용도 증가되어 결국 액정표시장치의 코스트 상승요인으로 작용하는 문제가 있다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 데이터라인 수 및 이에 대응하는 데이터 드라이브 집적회로의 수를 줄일 수 있도록 한 액정표시장치 및 그의 구동방법을 제공하는 것이다.

### 발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 다수의 데이터라인들 및 게이트라인들과; 게이트라인들의 상/하측에 형성되는 다수의 제 1 및 제 2제어라인들과; 데이터라인들을 기준으로 제 1측에 형성되는 제 1액정셀들과; 데이터라인들을 기준으로 제 2측에 형성되는 제 2액정셀들과; 제 1제어라인에 접속되는 제 1박막 트랜지스터 및 게이트라인에 접속되는 제 2박막 트랜지스터를 이용하여 제 1액정셀을 구동하기 위한 제 1스위칭부와; 제 2제어라인에 접속되는 제 3박막 트랜지스터 및 게이트라인에 접속되는 제 4박막 트랜지스터를 이용하여 제 2액정셀을 구동하기 위한 제 2스위칭부를 구비하며; 제 1박막 트랜지스터 및 제 3박막 트랜지스터는 인접된 데이터라인에 전기적으로 접속된다.

상기 한프레임의 전반부 및 후반부 1/2프레임 각각의 기간동안 게이트라인들로 게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와, 게이트라인들로 게이트신호가 공급될 때 데이터라인들로 비디오신호를 공급하기 위한 데이터 드라이버와, 한프레임의 1/2프레임 기간동안 제 1제어라인으로 제 1제어신호를 공급함과 아울러 한 프레임의 나머지 1/2프레임 기간동안 제 2제어라인으로 제 2제어신호를 공급하기 위한 제어신호 공급부를 구비한다.

상기 제 1박막 트랜지스터는 제 1제어신호가 공급되는 1/2프레임기간동안 턴-온상태를 유지하고, 제 2박막 트랜지스터는 게이트신호가 공급될 때 턴-온되면서 제 1박막 트랜지스터를 경유하여 공급되는 비디오신호를 제 1액정셀로 공급한다.

상기 제 3박막 트랜지스터는 제 2제어신호가 공급되는 1/2프레임기간동안 턴-온상태를 유지하고, 제 4박막 트랜지스터는 게이트신호가 공급될 때 턴-온되면서 제 3박막 트랜지스터를 경유하여 공급되는 비디오신호를 제 2액정셀로 공급한다.

상기 데이터 드라이버는 제어신호 공급부에서 공급되는 제 1제어신호 및 제 2제어신호의 극성이 반전되는 시점에 블랭킹 데이터를 공급한다.

상기 데이터 드라이버는  $i$ ( $i$ 는 자연수)번째 게이트라인으로 게이트신호가 공급된 후  $i+1$ 번째 게이트라인으로 게이트신호가 공급되기 이전의 시간동안 더미 데이터를 공급한다.

본 발명의 액정표시장치의 구동방법은 한 프레임의 전반부 1/2프레임 기간동안 데이터라인의 제 1측에 형성된 제 1액정셀들로 비디오신호가 공급되는 단계와, 한 프레임의 후반부 1/2프레임 기간동안 데이터라인의 제 2측에 형성된 제 2액정셀들로 비디오신호가 공급되는 단계와, 제 1액정셀들로 공급될 마지막 비디오신호가 공급된 후 제 2액정셀들로 공급될 첫 번째 비디오신호가 공급되기 이전의 기간동안 블랭킹 데이터가 공급되는 단계를 포함한다.

상기 제 1액정셀들로 비디오신호가 공급되는 단계는 제어신호를 공급하여 제 1액정셀들 각각과 접속된 스위칭부에 포함된 제 1박막 트랜지스터를 턴온시키는 단계와, 모든 게이트라인들로 순차적으로 게이트신호를 공급하여 스위칭부에 포함된 제 2박막 트랜지스터를 순차적으로 턴온시키는 단계를 포함한다.

상기 제 2액정셀들로 비디오신호가 공급되는 단계는 제어신호를 공급하여 제 2액정셀들 각각과 접속된 스위칭부에 포함된 제 1박막 트랜지스터를 턴온시키는 단계와, 모든 게이트라인들로 순차적으로 게이트신호를 공급하여 스위칭부에 포함된 제 2박막 트랜지스터를 순차적으로 턴온시키는 단계를 포함한다.

$i$ ( $i$ 는 자연수)번째 게이트라인으로 게이트신호가 공급된 후  $i+1$ 번째 게이트라인으로 게이트신호가 공급되기 이전의 시간동안 더미 데이터를 공급한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하 도 2 내지 도 8을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 2는 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면이다.

도 2를 참조하면, 본 발명의 실시예에 의한 액정표시장치는 액정패널(20)과, 액정패널(20)의 데이터라인들(DL1 내지 DL $m$ /2)을 구동하기 위한 데이터 드라이버(22)와, 액정패널(20)의 게이트라인들(GL1 내지 GL $n$ )을 구동하기 위한 게이트 드라이버(24)와, 게이트라인들(GL1 내지 GL $n$ )과 나란하게 형성된 제 1 및 제 2제어라인들(C1, C2)을 구동하기 위한 제어신호 공급부(26)를 구비한다.

액정패널(20)은 게이트라인들(GL1 내지 GL $n$ )과 데이터라인들(DL1 내지 DL $m$ /2)의 교차부에 교번적으로 형성된 제 1 액정셀(16) 및 제 2액정셀(10)과, 제 1액정셀(16)을 구동하기 위한 제 1스위칭부(12)와, 제 2액정셀(10)을 구동하기 위한 제 2스위칭부(14)를 구비한다.

제 1 및 제 2액정셀(16,10)은 액정을 사이에 두고 대면하는 공통전극과, 제 1스위칭부(12) 및 제 2스위칭부(14)에 각각 접속되는 화소전극으로 구성되므로 등가적으로 액정 캐패시터로 표시될 수 있다. 여기서, 제 1 및 제 2액정셀(16,10)들은 액정 캐패시터에 충전된 비디오신호의 전압을 다음 비디오신호가 공급될 때 까지 유지시키기 위하여 이전단 게이트라인(또는 공통전극) 및/또는 제어라인(C1,C2)에 접속된 도시되지 않은 스토리지 캐패시터를 더 포함한다.

제 1액정셀(16) 및 제 1스위칭부(12)는 데이터라인(DL)의 우측에 형성된다. 제 2액정셀(10) 및 제 2스위칭부(14)는 데이터라인(DL)의 좌측에 형성된다. 다시 말하여, 제 1액정셀(16) 및 제 2액정셀(10)은 하나의 데이터라인(DL)을 사이에 두고 좌/우측에 형성된다. 그리고, 제 1액정셀(16) 및 제 2액정셀(10)은 게이트라인(GL)을 사이에 두고 지그재그 형태로 배치된다.

한편, 특정 데이터라인(DL)의 좌/우측에 형성된 제 1 및 제 2액정셀(16,10)들은 특정 데이터라인(DL)으로부터 비디오신호를 공급받는다. 이를 상세히 설명하면, 특정 데이터라인(DL)의 우측에 형성된 제 1액정셀(16)은 제 1제어라인(C1) 및 게이트라인(GL)의 제어에 의하여 특정 데이터라인(DL)으로부터 비디오신호를 공급받는다. 특정 데이터라인(DL)의 좌측에 형성된 제 2액정셀(10)은 제 2제어라인(C2) 및 게이트라인(GL)의 제어에 의하여 특정 데이터라인(DL)으로부터 비디오신호를 공급받는다. 즉, 본 발명에서는 하나의 데이터라인(DL)으로부터 공급되는 비디오신호를 좌/우측에 위치한 액정셀들(16,10)로 공급할 수 있고, 이에 따라 도 1에 도시된 종래의 액정표시장치에 비하여 데이터라인(DL)의 수가 절반으로 줄어들게 된다.

한편, 본 발명에서 제 1액정셀(16) 및 제 2액정셀(10)의 위치는 도 4와 같이 변경될 수 있다. 즉, 도 4와 같이 제 1액정셀(16) 및 제 1스위칭부(12)가 데이터라인(DL)의 좌측에 형성되고, 제 2액정셀(10) 및 제 2스위칭부(14)가 데이터라인(DL)의 우측에 형성될 수 있다.

제 1 및 제 2제어라인(C1,C2)은 게이트라인(GL)의 상측 및 하측에 나란하게 형성되어 제 1스위칭부(12) 및 제 2스위칭부(14) 중 어느 하나에 각각 접속된다. 여기서, 제 1제어라인(C1)은 제 1스위칭부(12)에 접속되고, 제 2제어라인(C2)은 제 2스위칭부(14)에 접속된다.

제 1액정셀(16)을 구동하기 위한 제 1스위칭부(12)는 제 1박막 트랜지스터(TFT1) 및 제 2박막 트랜지스터(TFT2)를 구비한다. 제 1박막 트랜지스터(TFT1)는 데이터라인(DL) 및 제 1제어라인(C1)에 접속되어 제 1제어라인(C1)으로 제 1제어신호가 공급될 때 턴-온된다. 제 2박막 트랜지스터(TFT2)는 제 1박막 트랜지스터(TFT1)와 게이트라인(GL)에 접속되어 게이트라인(GL)으로 게이트신호가 공급될 때 제 1박막 트랜지스터(TFT1)를 경유하여 공급되는 비디오신호를 제 1액정셀(16)로 공급한다.

제 2액정셀(10)을 구동시키기 위한 제 2스위칭부(14)는 제 3박막 트랜지스터(TFT3) 및 제 4박막 트랜지스터(TFT4)를 구비한다. 제 3박막 트랜지스터(TFT3)는 데이터라인(DL) 및 제 2제어라인(C2)에 접속되어 제 2제어라인(C2)으로 제 2

제어신호가 공급될 때 턴-온된다. 제 4박막 트랜지스터(TFT4)는 제 3박막 트랜지스터(TFT3)와 게이트라인(GL)에 접속되어 게이트라인(GL)으로 게이트신호가 공급될 때 제 3박막 트랜지스터(TFT3)를 경유하여 공급되는 비디오신호를 제 2액정셀(10)로 공급한다.

게이트 드라이버(24)는 도시되지 않은 타이밍 제어부로부터 공급되는 제어신호에 대응하여 도 3과 같이 1/2프레임(1/2F) 단위로 게이트라인들(GL1 내지 GLn) 각각에 게이트신호(SP)를 순차적으로 공급한다. 즉, 본 발명의 게이트 드라이버(24)는 1/2프레임(1/2F) 단위로 게이트라인들(GL1 내지 GLn)을 구동시킨다.

데이터 드라이버(22)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 데이터라인들(DL1 내지 DLm/2)로 공급한다. 여기서, 데이터 드라이버(22)는 1/2프레임 단위로 제 1액정셀(16)로 공급될 비디오신호와 제 2액정셀(10)로 공급될 비디오신호를 교번적으로 공급한다. 이에 대한 상세한 설명은 후술하기로 한다.

제어신호 공급부(26)는 도 3과 같이 1/2프레임(1/2F) 단위로 제 1제어신호(CS1) 및 제 2제어신호(CS2)를 제 1 및 제 2 제어라인(C1,C2)으로 공급한다. 예를 들어, 제어신호 공급부(26)는 전반부 1/2프레임(1/2F) 기간동안 제 1제어라인(C1)으로 제 1제어신호(CS1)를 공급하고, 후반부 1/2프레임(1/2F) 기간동안 제 2제어라인(C2)으로 제 2제어신호(CS2)를 공급할 수 있다. 그리고, 제어신호 공급부(26)는 전반부 1/2프레임(1/2F) 기간동안 제 2제어라인(C2)으로 제 2제어신호(CS2)를 공급하고, 후반부 1/2프레임(1/2F) 기간동안 제 1제어라인(C1)으로 제 1제어신호(CS1)를 공급할 수 있다. 이와 같은 제어신호 공급부(26)는 타이밍 제어부의 내부 또는 외부에 설치된다.

액정셀들(16,10)로 비디오신호가 공급되는 과정을 상세히 설명하면, 먼저 전반부 1/2프레임(1/2F) 기간동안 제 1제어라인(C1)으로 제 1제어신호(CS1)가 공급된다. 그러면, 제 1제어라인(C1)과 접속된 제 1박막 트랜지스터(TFT1)들이 턴-온된다. 즉, 제 1박막 트랜지스터(TFT1)들은 전반부 1/2프레임(1/2F) 기간동안 턴-온상태를 유지한다.

전반부 1/2프레임(1/2F) 기간동안 게이트라인들(GL1 내지 GLn)로는 게이트신호(SP)가 순차적으로 공급된다. 이때, 게이트라인(GL)과 접속되도록 형성된 제 2박막 트랜지스터(TFT2)가 수평라인 단위로 턴-온된다. 그리고, 전반부 1/2프레임(1/2F) 기간동안 게이트라인들(GL1 내지 GLn)로 공급되는 게이트신호(SP)에 동기되도록 데이터라인들(DL1 내지 DLm/2)로 제 1액정셀(16)로 공급될 비디오신호가 공급된다. 그러면, 데이터라인들(DL1 내지 DLm/2)로 공급된 비디오신호들이 제 1 및 제 2박막 트랜지스터(TFT1,TFT2)를 경유하여 제 1액정셀(16)로 공급된다. 즉, 전반부 1/2프레임(1/2F) 기간동안 도 5a와 같이 제 1액정셀(16)로 비디오신호가 공급되어 소정의 화상이 표시된다.

후반부 1/2프레임(1/2F) 기간동안 제 2제어라인(C2)으로 제 2제어신호(CS2)가 공급된다. 그러면, 제 2제어라인(C2)과 접속된 제 3박막 트랜지스터(TFT3)들이 턴-온된다. 즉, 제 3박막 트랜지스터(TFT3)들은 후반부 1/2프레임(1/2F) 기간동안 턴-온상태를 유지한다. 후반부 1/2프레임(1/2F) 기간동안 게이트라인들(GL1 내지 GLn)로는 게이트신호(SP)가 순차적으로 공급된다. 이때, 게이트라인(GL)과 접속되도록 형성된 제 4박막 트랜지스터(TFT4)가 수평라인 단위로 턴-온된다. 그리고, 후반부 1/2프레임(1/2F) 기간동안 게이트라인들(GL1 내지 GLn)로 공급되는 게이트신호(SP)에 동기되도록 데이터라인들(DL1 내지 DLm/2)로 제 2액정셀(10)로 공급될 비디오신호가 공급된다. 그러면, 데이터라인들(DL1 내지 DLm/2)로 공급된 비디오신호들이 제 3 및 제 4박막 트랜지스터(TFT3,TFT4)를 경유하여 제 2액정셀(10)로 공급된다. 즉, 후반부 1/2프레임(1/2F) 기간동안 도 5b와 같이 제 2액정셀(10)로 비디오신호가 공급되어 소정의 화상이 표시된다.

이와 같은 본 발명에서는 도 6a와 같이 제 1제어신호(CS1)가 하강되는 구간 및 제 2제어신호(CS2)가 상승되는 구간(이후, "블랭크 구간"이라 함)(제 1액정셀들로 공급될 마지막 비디오신호가 공급된 후 상기 제 2액정셀들로 공급될 첫번째 비디오신호가 공급되기 이전의 기간) 동안 데이터라인들(DL1 내지 DLm/2)로 블랭킹 데이터(BD)를 공급할 수 있다. 이와 같이 블랭킹 데이터(BD)가 블랭크 구간동안 공급되면 실험적으로 액정셀들(16, 14)에 충전된 비디오신호의 변동량이 최소화된다.

먼저 블랭킹 데이터(BD)가 공급되지 않는다고 가정하여 비디오신호의 변동량에 대하여 상세히 설명하기로 한다. 전반부 1/2프레임(1/2F) 기간동안 제 1액정셀들(16)로는 데이터에 대응하는 소정의 전압이 각각 공급된다. 이때, 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자는 데이터에 대응하는 소정의 전위를 갖는다. 이후, 후반부 1/2프레임(1/2F) 기간동안 제 2액정셀들(16)로 데이터에 대응하는 소정의 전압이 각각 공급된다.

여기서, 후반부 1/2프레임(1/2F) 기간동안 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자에 인가된 소정의 전위에 의하여 제 1액정셀들(16)에 충전된 비디오신호가 변동된다. 다시 말하여, 제 2박막 트랜지스터(TFT2)의 소오스단자와 제 2박막 트랜지스터(TFT2)의 게이트단자(및/또는 드레인단자)와의 사이에는 소정의 기생 캐패시터가 형성된다. 이 기생 캐패시터에 경유하여 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜

지스터(TFT2)의 소오스단자에 인가된 소정의 전위가 제 1액정셀들(16)에 충전된 비디오투신호에 영향을 주게되고, 이에 따라 제 1액정셀들(16)에 충전된 비디오투신호가 변동되는 문제점이 발생된다. 특히, 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자에 인가된 소정의 전위는 그 위치마다 상이하기 때문에 제 1액정셀들(16)에 충전된 비디오투신호의 변동량도 상이하게 설정되고, 이에 따라 화질저하 현상이 나타난다.

따라서, 본 발명에서는 블랭크 구간동안 블랭킹 데이터(BD)를 공급하여 제 1액정셀들(16)의 비디오투신호의 변동량을 최소화하게 된다. 이를 상세히 설명하면, 블랭크 구간에 공급되는 블랭킹 데이터(BD)는 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자로 공급된다. 따라서, 제 1박막 트랜지스터(TFT1) 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자는 블랭킹 데이터(BD)에 대응하는 전위를 갖게된다. 즉, 모든 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자의 전위를 동일하게 설정된다. 이와 같이 제 1박막 트랜지스터(TFT1)의 드레인단자 및 제 2박막 트랜지스터(TFT2)의 소오스단자의 전위가 동일하게 설정되면 제 1액정셀들(16)의 비디오투신호의 변동량도 동일하게 설정되어 화질저하 현상을 최소화할 수 있다. 아울러, 블랭킹 데이터(BD)의 전압값은 실험적으로 제 1액정셀(16)의 변동량을 최소화할 수 있는 값으로 설정된다. 따라서, 후반부 1/2프레임(1/2F) 기간 동안 제 1액정셀들(16)에 충전된 비디오투신호의 변동량을 최소화되게 된다.

그리고, 본 발명에서는 도 6b와 같이 특정 수평라인의 게이트신호(SP)가 공급되고 다음 수평라인의 게이트신호(SP)가 공급될 때 까지의 사이에 구간(이후, "더미 구간"이라 함) 동안 데이터라인들(DL1 내지 DLm/2)로 더미 데이터(DD)를 공급할 수 있다. 이와 같이 더미 데이터(DD)의 전위도 실험적으로 액정셀들(16,14)에 충전된 비디오투신호의 변동량이 최소화 되도록 설정된다. 그리고, 본 발명에서는 더미 데이터(DD) 및 블랭킹 데이터(BD) 모두를 공급할 수 있다.

한편, 본 발명에서는 전반부 1/2프레임 기간동안 제 2제어신호(CS2)를 공급함과 아울러 후반부 1/2프레임 기간동안 제 1제어신호(CS1)를 공급할 수 있다. 그러면, 전반부 1/2프레임 기간동안 도 5b에 도시된 바와 같이 제 2액정셀(10)들이 구동되고, 후반부 1/2프레임 기간동안 도 5a에 도시된 바와 같이 제 1액정셀들(10)이 구동된다. 즉, 본 발명에서는 제 1 및 제 2제어신호(CS1,CS2)의 공급순서를 조절하여 제 1 및 제 2액정셀(16,10)의 구동순서를 조절할 수 있다.

상술한 바와 같이 본 발명에서는 제 1제어라인(C1) 및 제 2제어라인(C2)으로 1/2프레임 단위로 교번되는 제어신호들(CS1,CS2)을 공급하여 제 1박막 트랜지스터(TFT1)들 및 제 3박막 트랜지스터(TFT3)들을 교번적으로 턴온시킴으로써 1/2프레임 단위로 제 1액정셀(16) 및 제 2액정셀(10)을 교번적으로 구동시킬 수 있다. 그리고, 본 발명에서는 하나의 데이터라인(DL)을 이용하여 좌/우측에 위치되는 제 1액정셀(16) 및 제 2액정셀(10)로 원하는 비디오투신호를 공급하기 때문에 종래에 비하여 데이터라인(DL) 및 데이터 IC를 절반으로 줄일 수 있고, 이에 따라 제조비용을 저감할 수 있다. 또한, 본 발명에서는 더미 데이터 및/또는 블랭키 데이터를 공급하여 액정셀들(16,10)에 충전된 비디오투신호의 변동량을 최소화할 수 있다.

이와 같은 본 발명에서 제 1액정셀(16) 및 제 2액정셀(10)의 위치는 다양하게 설정될 수 있다. 예를 들어, 도 7 및 도 8과 같이 제 1액정셀(16) 및 제 2액정셀(10)들은 게이트라인들(GL)의 상측에 위치되도록 배치될 수 있다. 다시 말하여, 본 발명의 다른 실시예에서는 도 7 및 도 8과 같이 데이터라인(DL)을 기준으로 좌/우측에 위치되는 제 1 및 제 2액정셀(16,10)이 동일 수평라인에 위치되도록 배치할 수 있다. 여기서, 제 1액정셀(16) 및 제 1스위칭(12)는 우수 또는 기수번째 수직라인에 배치되고, 제 2액정셀(10) 및 제 2스위칭부(14)는 기수 또는 우수번째 수직라인에 배치된다. 한편, 본 발명의 다른 실시예에서 액정셀들(16,10)로 비디오투신호가 공급되는 과정은 상술한 도 2와 동일하므로 상세한 설명은 생략하기로 한다.

### 발명의 효과

상술한 바와 같이, 본 발명에 따른 액정표시장치 및 그의 구동방법에 의하면 특정 데이터라인의 좌/우측에 배치된 액정셀들이 특정 데이터라인으로부터 비디오투신호를 공급받기 때문에 종래에 비하여 데이터라인의 수 및 이에 대응되는 데이터 집적회로의 수를 대략 절반정도로 줄일 수 있다. 아울러, 본 발명에서는 데이터라인에 더미 데이터 및/또는 블랭킹 데이터를 공급하여 액정셀에 충전된 비디오투신호의 변동량을 최소화할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

### (57) 청구의 범위

## 청구항 1.

다수의 데이터라인들 및 게이트라인들과;

상기 게이트라인들의 상/하측에 형성되는 다수의 제 1 및 제 2제어라인들과;

상기 데이터라인들을 기준으로 제 1측에 형성되는 제 1액정셀들과;

상기 데이터라인들을 기준으로 제 2측에 형성되는 제 2액정셀들과;

상기 제 1제어라인에 접속되는 제 1박막 트랜지스터 및 상기 게이트라인에 접속되는 제 2박막 트랜지스터를 이용하여 상기 제 1액정셀을 구동하기 위한 제 1스위칭부와;

상기 제 2제어라인에 접속되는 제 3박막 트랜지스터 및 상기 게이트라인에 접속되는 제 4박막 트랜지스터를 이용하여 상기 제 2액정셀을 구동하기 위한 제 2스위칭부를 구비하며;

상기 제 1박막 트랜지스터 및 제 3박막 트랜지스터는 인접된 데이터라인에 전기적으로 접속되는 것을 특징으로 하는 액정표시장치.

## 청구항 2.

제 1항에 있어서,

상기 한프레임의 전반부 및 후반부 1/2프레임 각각의 기간동안 상기 게이트라인들로 게이트신호를 순차적으로 공급하기 위한 게이트 드라이버와,

상기 게이트라인들로 상기 게이트신호가 공급될 때 상기 데이터라인들로 비디오신호를 공급하기 위한 데이터 드라이버와,

한프레임의 1/2프레임 기간동안 제 1제어라인으로 제 1제어신호를 공급함과 아울러 상기 한 프레임의 나머지 1/2프레임 기간동안 제 2제어라인으로 제 2제어신호를 공급하기 위한 제어신호 공급부를 구비하는 것을 특징으로 하는 액정표시장치.

## 청구항 3.

제 2항에 있어서,

상기 제 1박막 트랜지스터는 상기 제 1제어신호가 공급되는 1/2프레임기간동안 턴-온상태를 유지하고, 상기 제 2박막 트랜지스터는 상기 게이트신호가 공급될 때 턴-온되면서 상기 제 1박막 트랜지스터를 경유하여 공급되는 상기 비디오신호를 상기 제 1액정셀로 공급하는 것을 특징으로 하는 액정표시장치.

## 청구항 4.

제 2항에 있어서,

상기 제 3박막 트랜지스터는 상기 제 2제어신호가 공급되는 1/2프레임기간동안 턴-온상태를 유지하고, 상기 제 4박막 트랜지스터는 상기 게이트신호가 공급될 때 턴-온되면서 상기 제 3박막 트랜지스터를 경유하여 공급되는 상기 비디오신호를 상기 제 2액정셀로 공급하는 것을 특징으로 하는 액정표시장치.

### 청구항 5.

제 2항에 있어서,

상기 데이터 드라이버는

상기 제어신호 공급부에서 공급되는 제 1제어신호 및 제 2제어신호의 극성이 반전되는 시점에 블랭킹 데이터를 공급하는 것을 특징으로 하는 액정표시장치.

### 청구항 6.

제 2항에 있어서,

상기 데이터 드라이버는

$i$ ( $i$ 는 자연수)번째 게이트라인으로 게이트신호가 공급된 후  $i+1$ 번째 게이트라인으로 게이트신호가 공급되기 이전의 시간동안 더미 데이터를 공급하는 것을 특징으로 하는 액정표시장치.

### 청구항 7.

한 프레임의 전반부 1/2프레임 기간동안 데이터라인의 제 1측에 형성된 제 1액정셀들로 비디오신호가 공급되는 단계와,

상기 한 프레임의 후반부 1/2프레임 기간동안 데이터라인의 제 2측에 형성된 제 2액정셀들로 비디오신호가 공급되는 단계와,

상기 제 1액정셀들로 공급될 마지막 비디오신호가 공급된 후 상기 제 2액정셀들로 공급될 첫번째 비디오신호가 공급되기 이전의 기간동안 블랭킹 데이터가 공급되는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 8.

제 7항에 있어서,

상기 제 1액정셀들로 비디오신호가 공급되는 단계는

제어신호를 공급하여 제 1액정셀들 각각과 접속된 스위칭부에 포함된 제 1박막 트랜지스터를 턴온시키는 단계와,

모든 게이트라인들로 순차적으로 게이트신호를 공급하여 상기 스위칭부에 포함된 제 2박막 트랜지스터를 순차적으로 턴온시키는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

### 청구항 9.

제 7항에 있어서,

상기 제 2액정셀들로 비디오신호가 공급되는 단계는

제어신호를 공급하여 제 2액정셀들 각각과 접속된 스위칭부에 포함된 제 1박막 트랜지스터를 턴온시키는 단계와,

모든 게이트라인들로 순차적으로 게이트신호를 공급하여 상기 스위칭부에 포함된 제 2박막 트랜지스터를 순차적으로 턴 온시키는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

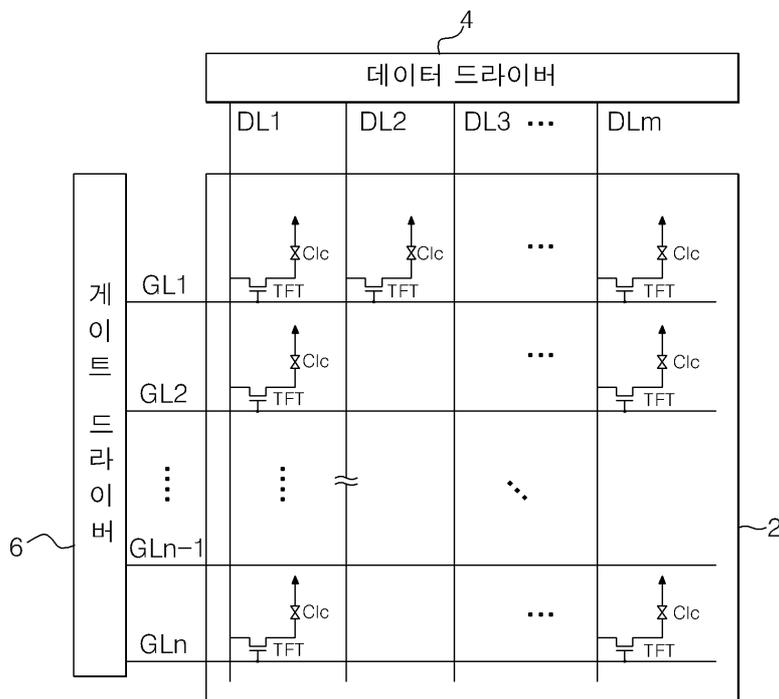
청구항 10.

제 8항 또는 제 9항에 있어서,

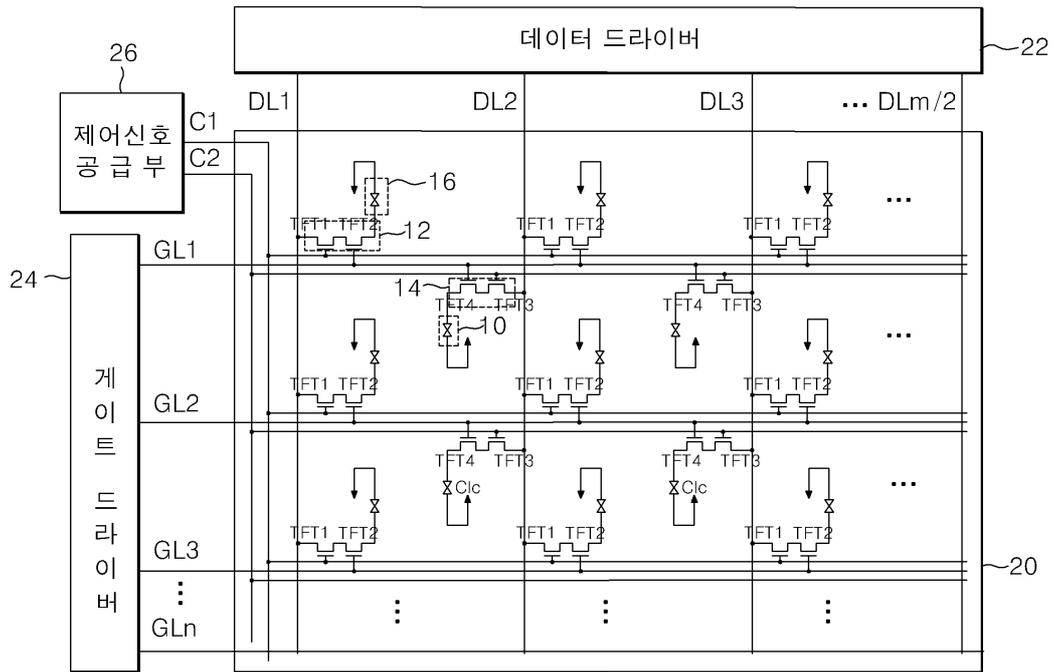
$i$ ( $i$ 는 자연수)번째 게이트라인으로 게이트신호가 공급된 후  $i + 1$ 번째 게이트라인으로 게이트신호가 공급되기 이전의 시간동안 더미 데이터를 공급하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

도면

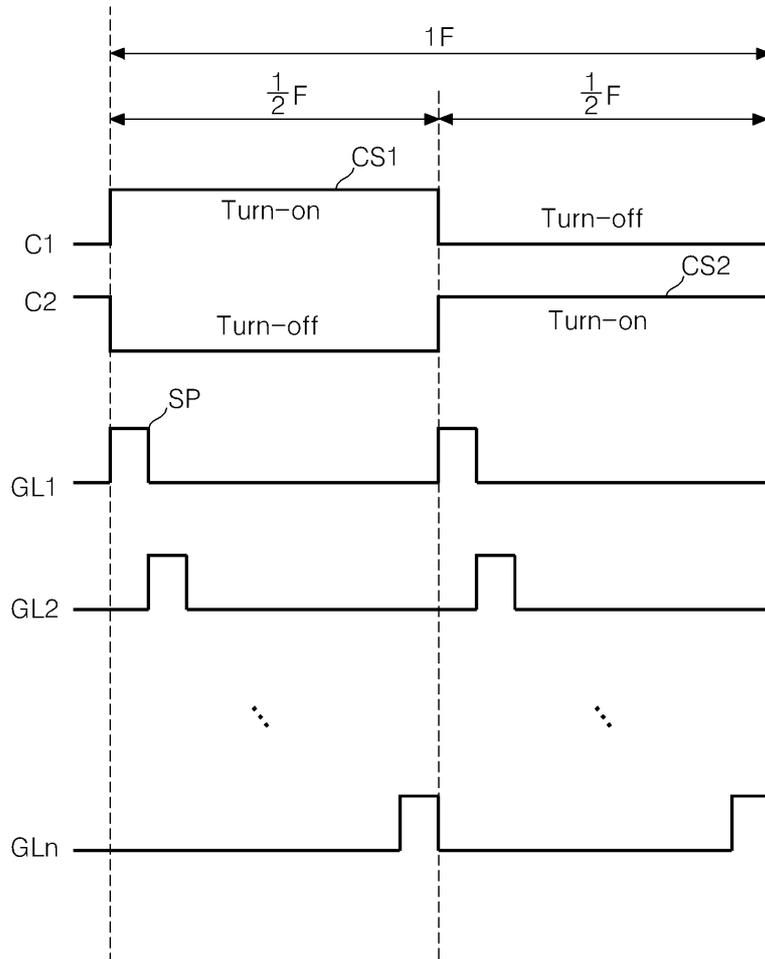
도면1



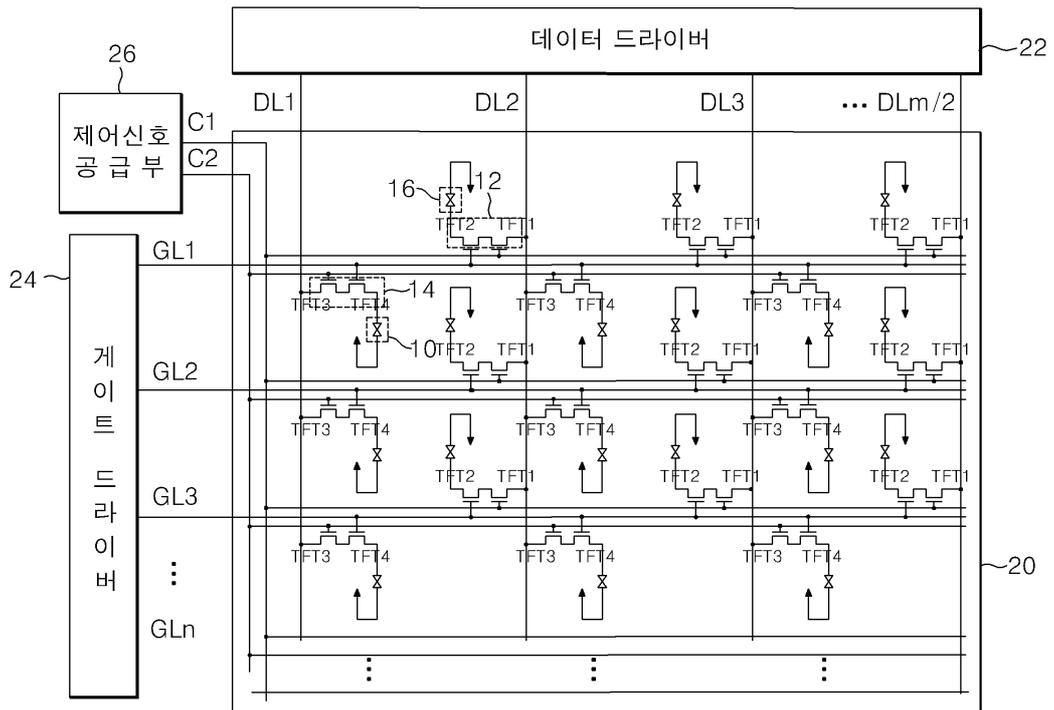
도면2



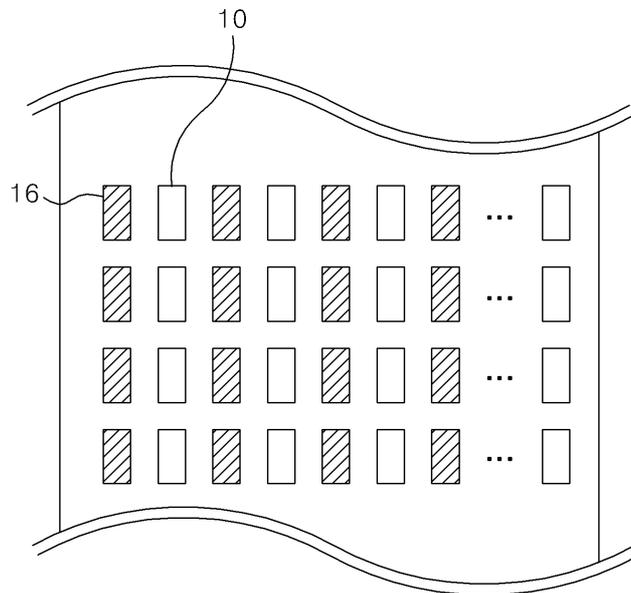
도면3



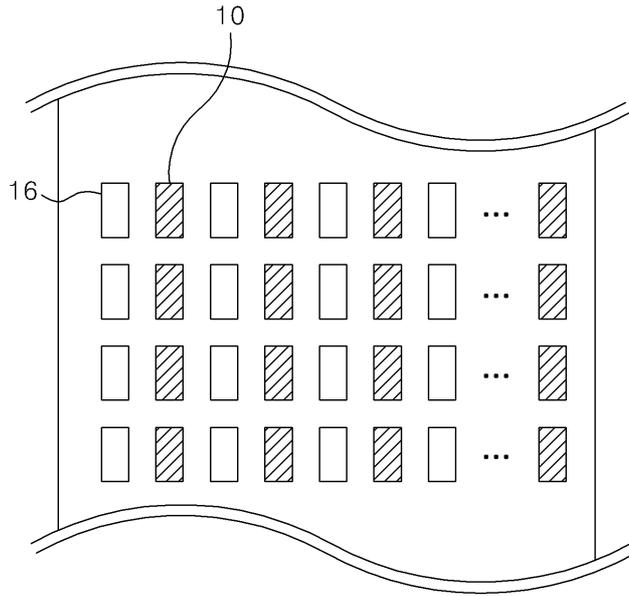
도면4



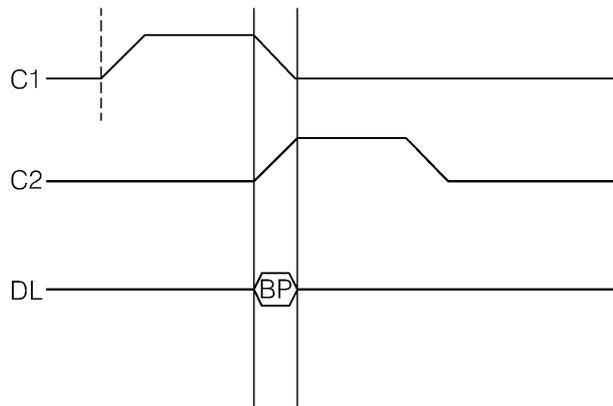
도면5a



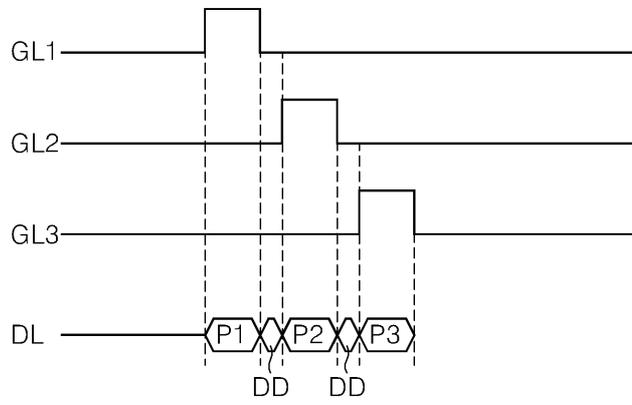
도면5b



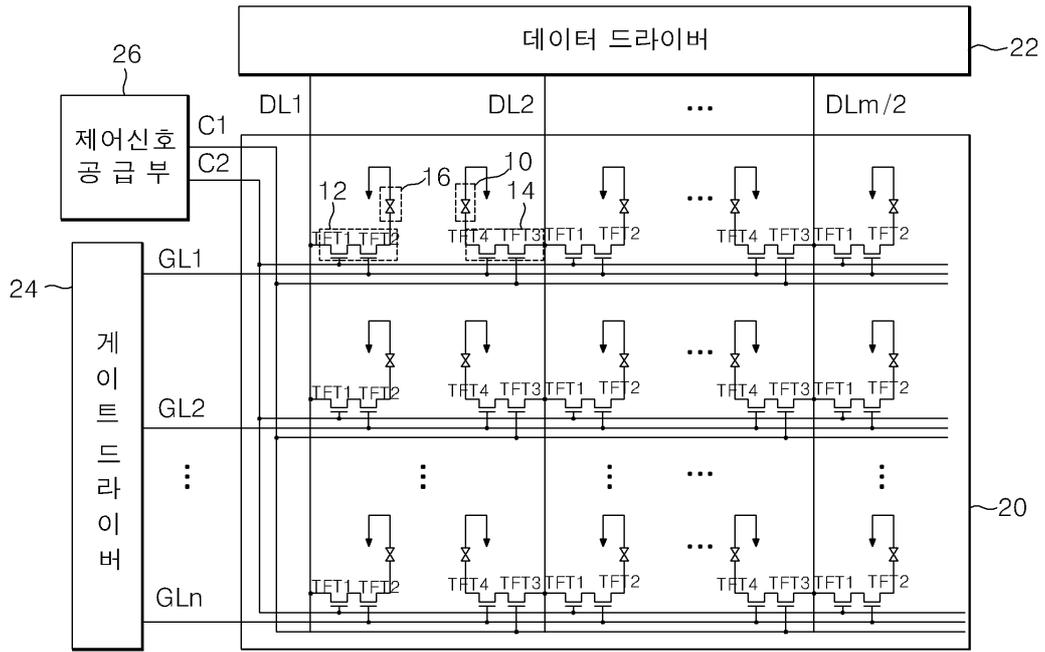
도면6a



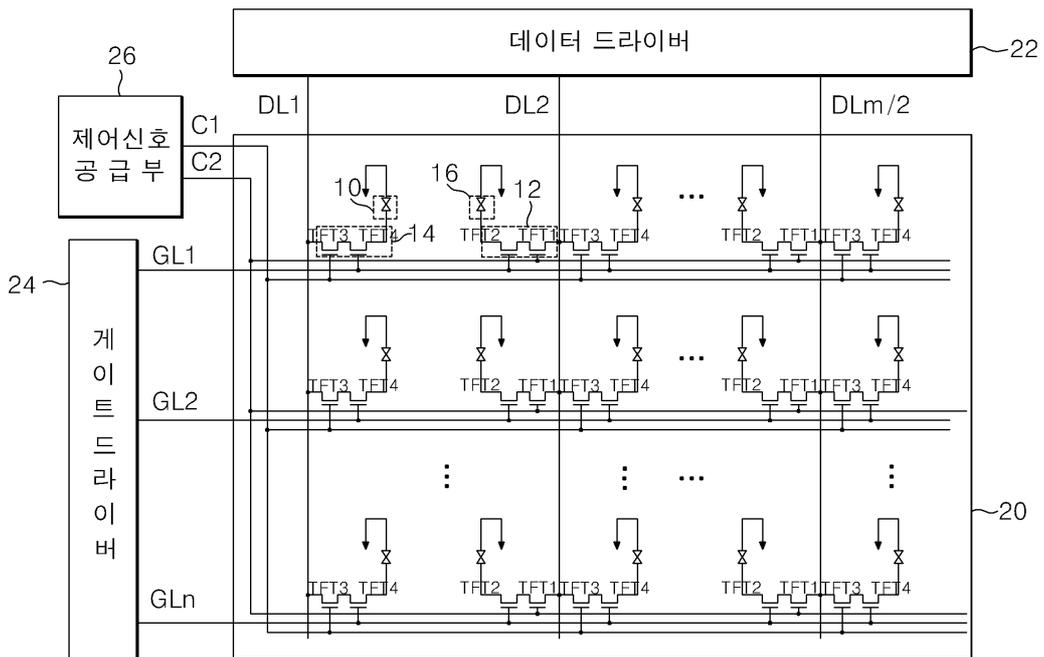
도면6b



도면7



도면8



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">KR1020050103524A</a>	公开(公告)日	2005-10-31
申请号	KR1020040028780	申请日	2004-04-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM WOOHYUN 김우현 YU SANGHEE 유상희		
发明人	김우현 유상희		
IPC分类号	G02F1/133		
代理人(译)	金勇 年轻的小公园		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及减少数据线数量的液晶显示器和相应的数据驱动IC。包括第一开关单元：用于驱动第一液晶单元使用基于数据线形成在第一侧的第一液晶单元，第二液晶单元基于数据线形成在第二侧，连接薄膜晶体管使用连接到第二代理对准的第三薄膜晶体管和连接到栅极的第四薄膜晶体管，连接到第一代理对准和连接到栅极线的第二薄膜晶体管和用于驱动第二液晶单元的第二开关单元本发明的液晶显示器连接到与多条数据线相邻的数据线，并且多条第一和第二控制线形成在栅极线和栅极线的相/下侧。

