



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0057410
(43) 공개일자 2008년06월25일

(51) Int. Cl.

G02F 1/1345 (2006.01) G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0130661

(22) 출원일자 2006년12월20일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

강동진

경북 구미시 송정동 동양한신아파트 106동 1804호

(74) 대리인

김용인, 박영복

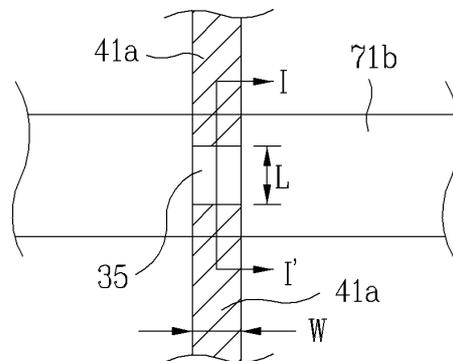
전체 청구항 수 : 총 15 항

(54) 액정 표시 장치

(57) 요약

본 발명은 복수개의 데이터 드라이브 IC를 구비한 경우, 데이터 드라이브 IC의 경계부에 덤블락이 발생하는 것을 방지하는 구조의 액정 표시 장치 및 이의 제조 방법에 관한 것으로, 본 발명의 액정 표시 장치는 서로 대향되어 형성되며, 중앙에 표시 영역과 그 외곽에 비표시 영역이 정의된 제 1 기판 및 제 2 기판과, 상기 제 1 기판의 표시 영역에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 배선 및 데이터 배선과, 상기 복수개의 게이트 배선과 데이터 배선의 각 교차부에 형성된 박막 트랜지스터와, 상기 각 게이트 배선들과 연결되어 상기 제 1 기판의 비표시 영역 일측에 형성된 복수개의 게이트 패드 배선과, 상기 게이트 패드 배선과 연결되어 형성된 복수개의 게이트 드라이브 IC와, 상기 각 데이터 배선들과 연결되어 상기 제 1 기판의 비표시 영역 타측에 형성된 복수개의 데이터 패드 배선과, 상기 각 데이터 패드 배선과 연결되어 형성된 복수개의 데이터 드라이브 IC와, 상기 데이터 패드 배선과 상기 데이터 드라이브 IC 사이에 형성된 전압 조절 트랜지스터 및 상기 제 1 기판과 제 2 기판 사이에 액정층을 포함하여 이루어짐을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

서로 대향되어 형성되며, 중앙에 표시 영역과 그 외곽에 비표시 영역이 정의된 제 1 기관 및 제 2 기관;
 상기 제 1 기관의 표시 영역에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 배선 및 데이터 배선;
 상기 복수개의 게이트 배선과 데이터 배선의 각 교차부에 형성된 박막 트랜지스터;
 상기 각 게이트 배선들과 연결되어 상기 제 1 기관의 비표시 영역 일측에 형성된 복수개의 게이트 패드 배선;
 상기 게이트 패드 배선과 연결되어 형성된 복수개의 게이트 드라이브 IC;
 상기 각 데이터 배선들과 연결되어 상기 제 1 기관의 비표시 영역 타측에 형성된 복수개의 데이터 패드 배선;
 상기 각 데이터 패드 배선과 연결되어 형성된 복수개의 데이터 드라이브 IC;
 상기 데이터 패드 배선과 상기 데이터 드라이브 IC 사이에 형성된 전압 조절 트랜지스터; 및
 상기 제 1 기관과 제 2 기관 사이에 액정층을 포함하여 이루어짐을 특징으로 하는 액정 표시 장치.

청구항 2

제 1항에 있어서,
 상기 박막 트랜지스터와 상기 전압 조절 트랜지스터는 동시에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1항에 있어서,
 상기 전압 조절 트랜지스터는
 상기 게이트 배선과 평행한 방향으로 상기 제 1 기관의 비표시 영역에 형성된 공통 배선;
 상기 공통 배선을 가로질러 상기 비표시 영역에 형성되며 상기 공통 배선과 오버랩되는 부위가 소정 길이(L)와 폭(W)으로 제거되어 형성되는 데이터 패드 배선; 및
 상기 데이터 패드 배선의 하측에 위치하는 반도체층을 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 3항에 있어서,
 상기 전압 조절 트랜지스터에서 제거된 상기 데이터 패드 배선의 폭(W)과 길이(L)를 조절하여 상기 데이터 배선으로 인가되는 구동 전압 값을 조절하는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 3항에 있어서,
 상기 공통 배선에는 DC 전압이 인가되는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 5항에 있어서,
 상기 전압 조절 트랜지스터는 '온'상태인 것을 특징으로 하는 액정 표시 장치.

청구항 7

제 1항에 있어서,
 상기 전압 조절 트랜지스터는 상기 데이터 드라이브 IC로부터 상기 데이터 배선으로 인가되는 전압 신호 값을

낮추는 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 1항에 있어서,

상기 전압 조절 트랜지스터는 게이트 드라이브 IC에 인접하는 데이터 드라이브 IC의 출력부에 대응되어 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 9

제 1항에 있어서,

상기 전압 조절 트랜지스터는 하나 이상의 데이터 배선과 연결된 데이터 패드 배선에 형성되는 것을 특징으로 하는 액정 표시 장치.

청구항 10

중앙에 표시 영역과 그 외곽에 비표시 영역이 정의된 제 1 기판 및 제 2 기판을 준비하는 단계;

상기 제 1 기판에, 상기 표시 영역에는 일 방향으로 복수개의 게이트 배선과, 상기 비표시 영역에는 상기 각 게이트 배선과 연결되는 게이트 패드 배선과, 상기 게이트 패드 배선이 형성되지 않은 부위에 상기 게이트 배선과 평행한 공통 배선을 형성하는 단계;

상기 게이트 배선, 공통 배선 및 게이트 패드 배선을 포함한 상기 제 1 기판 전면에 게이트 절연막, 반도체층 및 금속층을 차례로 증착하는 단계;

상기 금속층 및 반도체층을 선택적으로 제거하여, 상기 제 1 기판 상의 표시 영역에는 상기 게이트 배선과 교차하는 방향의 데이터 배선 및 박막 트랜지스터를 형성하고, 비표시 영역에는 상기 데이터 배선에서 연장되며, 상기 공통 배선과 교차하는 데이터 패드 배선과 상기 데이터 패드 배선과 상기 공통 배선의 교차부에 전압 조절 트랜지스터를 형성하는 단계;

상기 게이트 패드 배선과 연결되어 복수개의 게이트 드라이브 IC를 형성하는 단계;

상기 데이터 패드 배선과 연결되어 복수개의 데이터 드라이브 IC를 형성하는 단계; 및

상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하고 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하여 이루어짐을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 11

제 10항에 있어서,

상기 금속층 및 반도체층을 선택적으로 제거하는 단계는 투과부, 반투과부 및 차광부가 함께 정의된 하프톤 마스크 또는 회절 노광 마스크를 이용하는 이루어지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 12

제 11항에 있어서,

상기 하프톤 마스크 또는 회절 노광 마스크의 반투과부는 상기 박막 트랜지스터의 채널부와 상기 전압 조절 트랜지스터의 채널부에 대응되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 13

제 10항에 있어서,

상기 전압 조절 트랜지스터는

상기 게이트 배선과 평행한 방향으로 상기 제 1 기판의 비표시 영역에 형성된 공통 배선과, 상기 공통 배선을 가로질러 상기 비표시 영역에 형성되며 상기 공통 배선과 오버랩되는 부위가 소정 길이(L)와 폭(W)으로 제거되어 형성되는 데이터 패드 배선 및 상기 데이터 패드 배선의 하측에 위치하는 반도체층을 포함하여 이루어지는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 14

제 10항에 있어서,

상기 전압 조절 트랜지스터는 게이트 드라이브 IC에 인접하는 데이터 드라이브 IC의 출력부에 대응되어 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 15

제 10항에 있어서,

상기 전압 조절 트랜지스터는 하나 이상의 데이터 배선과 연결된 데이터 패드부에 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 액정 표시 장치에 관한 것으로 특히, 복수개의 데이터 드라이브 IC(Integrated Circuit)를 구비한 경우, 데이터 드라이브 IC의 경계부에 뒤틀림이 발생하는 것을 방지하는 구조의 액정 표시 장치 및 이의 제조 방법에 관한 것이다.
- <14> 정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 LCD(Liquid Crystal Display Device), PDP(Plasma Display Panel), ELD(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시 장치로 활용되고 있다.
- <15> 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 특징 및 장점으로 인하여 이동형 화상 표시 장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 LCD가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송 신호를 수신하여 디스플레이하는 텔레비전 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.
- <16> 이와 같은 액정 표시 장치가 일반적인 화면 표시 장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 관건이 걸려 있다고 할 수 있다.
- <17> 이하, 일반적인 액정 표시 장치를 설명하면 다음과 같다.
- <18> 일반적인 액정 표시 장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동 신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 일정 공간을 갖고 합착된 제 1, 제 2 유리 기판과, 상기 제 1, 제 2 유리 기판 사이에 주입된 액정층으로 구성된다.
- <19> 여기서, 상기 제 1 유리 기판(TFT 어레이 기판)에는 일정 간격을 갖고 일 방향으로 배열되는 복수개의 게이트 배선과, 상기 각 게이트 배선과 수직한 방향으로 일정한 간격으로 배열되는 복수개의 데이터 배선과, 상기 각 게이트 배선과 데이터 배선이 교차되어 정의된 각 화소 영역에 매트릭스 형태로 형성되는 복수개의 화소 전극과 상기 게이트 배선의 신호에 의해 스위칭되어 상기 데이터 배선의 신호를 각 화소 전극에 전달하는 복수개의 박막 트랜지스터가 형성된다.
- <20> 그리고, 제 2 유리 기판(칼라 필터 기판)에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 차광층과, 칼라 색상을 표현하기 위한 R, G, B 칼라 필터층과 화상을 구현하기 위한 공통 전극이 형성된다.
- <21> 상기 일반적인 액정 표시 장치의 구동 원리는 액정의 광학적 이방성과 분극 성질을 이용한다. 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 분자 배열의 방향을 제어할 수 있다.
- <22> 이러한 액정 표시 장치는 박막 트랜지스터와 화소 전극이 배열된 하부의 어레이 기판을 제조하는 공정과 컬러

필터 및 공통 전극을 포함하는 상부의 컬러 필터 기판을 제조하는 공정 및 제조된 두 기판의 배치와 액정 물질의 주입 및 봉지, 편광판 부착으로 이루어진 액정 셀(cell) 공정에 의해 형성된다.

- <23> 일반적인 액정 표시 장치는 크게 액정 표시 모듈과, 상기 액정 표시 모듈의 구동을 위해 필요한 전원을 인가하고 구동에 필요한 제어 신호를 발생하는 시스템(system) 및 상기 액정 표시 모듈 및 시스템을 내장하여 외부로부터 보호하는 외장 케이스를 포함하여 이루어진다.
- <24> 상기 외장 케이스는 액정 표시 모듈 및 시스템을 보호하기 위한 소재로, 충격에 대해 완충 작용을 갖는 성분으로, 표시 면적의 효율을 저하시키지 않는 조건으로 상기 액정 표시 모듈 및 시스템을 케이싱(casing)한다.
- <25> 이러한 일반적인 액정 표시 장치에는 게이트 배선과 데이터 배선에 구동 신호를 공급하기 위해 각각 게이트 배선과 데이터 배선의 일측에 해당되는 제 1 유리 기판에 각각 게이트 드라이브 IC와 데이터 드라이브 IC를 구비하고 있다. 그리고, 상기 게이트 배선이나 데이터 배선의 수가 많으면, 하나의 드라이브 IC로부터의 신호 전달의 부담이 크므로, 이 경우에는 복수개의 드라이브 IC를 구비하고 있다.
- <26> 일반적으로 게이트 배선과 데이터 배선으로의 신호전달은 다음과 같다. 먼저, 상기 제 1 유리 기판에 형성된 게이트 배선은 상기 게이트 드라이브 IC로부터 게이트 구동 신호가 인가되어, 위로부터 차례로 온(on) 상태로 되며, 각 게이트 배선과 연결된 각 화소의 박막 트랜지스터가 스위칭되고, 그에 따라 상기 박막 트랜지스터와 연결된 데이터 배선에 인가되는 영상 신호에 의해 각 화소가 구동된다.
- <27> 그런데, 상기 게이트 드라이브 IC로부터 상기 게이트 배선의 일측으로 들어온 신호는 상기 게이트 배선이 갖는 배선 저항에 의해 일측에서 타측으로 진행될수록 신호 전압 값이 떨어지게 되고, 이에 따라, 상대적으로 상기 게이트 드라이브 IC에 인접한 부위보다 타측에서 화면이 흐리게 보이는 현상이 발생한다. 또한, 이러한 경향은 서로 인접하는 데이터 드라이브 IC간의 경계부에서 더욱 심화되는 것으로, 상기 데이터 드라이브 IC의 각 블락별로 인가될 때, 블락별로 다른 값의 구동 전압이 인가되는 것 때문으로도 여겨진다. 이 경우에 상대적으로 낮은 구동 전압 값이 인가되는 측의 데이터 드라이브 IC에 대응되는 화소들이 흐리게 보일 수 있는 데, 이러한 상대적으로 패널의 타부위에 비해 흐리게 관찰되는 블락을 덤블락(dim block)이라 한다.

발명이 이루고자 하는 기술적 과제

- <28> 상기와 같은 종래의 액정 표시 장치는 다음과 같은 문제점이 있다.
- <29> 드라이브 IC 별 구동에 의해 인접한 드라이브 IC의 경계부에서 드라이브 IC별 구동 전압 차에 의해 덤 블락(dim block)이 발생될 수 있다. 이는 사용자에게 시감을 저하시킬 수 있는 요소로 작용하여 개선이 필요하다.
- <30> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 복수개의 데이터 드라이브 IC를 구비한 경우, 데이터 드라이브 IC의 경계부에 덤블락이 발생하는 것을 방지하는 구조의 액정 표시 장치 및 이의 제조 방법을 제공하는 데, 그 목적이 있다.

발명의 구성 및 작용

- <31> 상기와 같은 목적을 달성하기 위한 본 발명의 액정 표시 장치는 서로 대향되어 형성되며, 중앙에 표시 영역과 그 외곽에 비표시 영역이 정의된 제 1 기판 및 제 2 기판과, 상기 제 1 기판의 표시 영역에 서로 교차하여 화소 영역을 정의하는 복수개의 게이트 배선 및 데이터 배선과, 상기 복수개의 게이트 배선과 데이터 배선의 각 교차부에 형성된 박막 트랜지스터와, 상기 각 게이트 배선들과 연결되어 상기 제 1 기판의 비표시 영역 일측에 형성된 복수개의 게이트 패드 배선과, 상기 게이트 패드 배선과 연결되어 형성된 복수개의 게이트 드라이브 IC와, 상기 각 데이터 배선들과 연결되어 상기 제 1 기판의 비표시 영역 타측에 형성된 복수개의 데이터 패드 배선과, 상기 각 데이터 패드 배선과 연결되어 형성된 복수개의 데이터 드라이브 IC와, 상기 데이터 패드 배선과 상기 데이터 드라이브 IC 사이에 형성된 전압 조절 트랜지스터 및 상기 제 1 기판과 제 2 기판 사이에 액정층을 포함하여 이루어짐에 그 특징이 있다.
- <32> 상기 박막 트랜지스터와 상기 전압 조절 트랜지스터는 동시에 형성된다.
- <33> 상기 전압 조절 트랜지스터는 상기 게이트 배선과 평행한 방향으로 상기 제 1 기판의 비표시 영역에 형성된 공통 배선과, 상기 공통 배선을 가로질러 상기 비표시 영역에 형성되며 상기 공통 배선과 오버랩되는 부위가 소정 길이(L)와 폭(W)으로 제거되어 형성되는 데이터 패드 배선 및 상기 데이터 패드 배선의 하측에 위치하는 반도체층을 포함하여 이루어진다.

- <34> 상기 전압 조절 트랜지스터에서 제거된 상기 데이터 패드 배선의 폭(W)과 길이(L)를 조절하여 상기 데이터 배선으로 인가되는 구동 전압 값을 조절한다. 상기 공통 배선에는 DC 전압이 인가된다. 그리고, 상기 전압 조절 트랜지스터는 항상 '온'상태를 유지한다.
- <35> 상기 전압 조절 트랜지스터는 상기 데이터 드라이브 IC로부터 상기 데이터 배선으로 인가되는 전압 신호 값을 낮춘다.
- <36> 상기 전압 조절 트랜지스터는 게이트 드라이브 IC에 인접하는 데이터 드라이브 IC의 출력부에 대응되어 형성된다.
- <37> 상기 전압 조절 트랜지스터는 하나 이상의 데이터 배선과 연결된 데이터 패드 배선에 형성된다.
- <38> 또한, 동일한 목적을 달성하기 위한 본 발명의 액정 표시 장치의 제조 방법은 중앙에 표시 영역과 그 외곽에 비 표시 영역이 정의된 제 1 기판 및 제 2 기판을 준비하는 단계와, 상기 제 1 기판에, 상기 표시 영역에는 일 방향으로 복수개의 게이트 배선과, 상기 비표시 영역에는 상기 각 게이트 배선과 연결되는 게이트 패드 배선과, 상기 게이트 패드부가 형성되지 않은 부위에 상기 게이트 배선과 평행한 공통 배선을 형성하는 단계와, 상기 게이트 배선, 공통 배선 및 게이트 패드 배선을 포함한 상기 제 1 기판 전면에서 게이트 절연막, 반도체층 및 금속층을 차례로 증착하는 단계와, 상기 금속층 및 반도체층을 선택적으로 제거하여, 상기 제 1 기판 상의 표시 영역에는 상기 게이트 배선과 교차하는 방향의 데이터 배선 및 박막 트랜지스터를 형성하고, 비표시 영역에는 상기 데이터 배선에서 연장되며, 상기 공통 배선과 교차하는 데이터 패드 배선과 상기 데이터 패드 배선과 상기 공통 배선의 교차부에 전압 조절 트랜지스터를 형성하는 단계와, 상기 게이트 패드 배선과 연결되어 복수개의 게이트 드라이브 IC를 형성하는 단계와, 상기 데이터 패드 배선과 연결되어 복수개의 데이터 드라이브 IC를 형성하는 단계 및 상기 제 1 기판과 제 2 기판 사이에 액정층을 형성하고 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하여 이루어짐에 또 다른 특징이 있다.
- <39> 상기 금속층 및 반도체층을 선택적으로 제거하는 단계는 투과부, 반투과부 및 차광부가 함께 정의된 하프톤 마스크 또는 회절 노광 마스크를 이용하는 이루어진다. 그리고, 상기 하프톤 마스크 또는 회절 노광 마스크의 반투과부는 상기 박막 트랜지스터의 채널부와 상기 전압 조절 트랜지스터의 채널부에 대응된다.
- <40> 이하, 첨부된 도면을 참조하여 본 발명의 액정 표시 장치를 상세히 설명하면 다음과 같다.
- <41> 도 1은 본 발명의 액정 표시 장치를 나타내는 개략 평면도이며, 도 2는 도 1의 하판을 나타낸 평면도이다.
- <42> 도 1과 같이, 본 발명의 액정 표시 장치는 각각 중앙에 표시 영역(15)이 정의되고, 나머지 영역이 비표시 영역으로 정의되는 서로 대향되는 제 1 기판(10) 및 제 2 기판(20)과, 상기 제 1, 제 2 기판(10, 20) 사이에 충전된 액정층(미도시)를 포함하여 이루어진다. 여기서, 상기 비표시 영역에는 상기 제 1, 제 2 기판(10, 20)간의 합착을 담당하는 쉘 패턴(50)이 형성되어 있다.
- <43> 이 때, 상기 제 1 기판(10)은 상대적으로 제 2 기판(20)에 비해 일측 혹은 서로 인접하는 두면에 대응되는 부분이 넓은 폭으로 형성되어 있어, 상기 제 1, 제 2 기판(10, 20)의 합착 후에 상기 제 1 기판(10)의 소정 부위가 노출되어 있다. 이 때, 상기 제 1 기판(10)이 노출되어 있는 부위가 패드부로 기능하며, 상기 표시 영역(15)에 형성되는 게이트 배선(31) 및 데이터 배선(41) 등의 신호를 인가하는 게이트 드라이브 IC(30) 및 데이터 드라이브 IC(40)와 이들을 상기 표시 영역(15)의 상기 게이트 배선(31)과 데이터 배선(41)에 연결하는 게이트 패드 배선(31a)과 데이터 패드 배선(41a)이 형성된다.
- <44> 여기서, 상기 데이터 드라이브 IC(40)는 복수개의 데이터 배선(41)이 하나의 군(群)으로 구동되도록 각 군별로 하나씩 복수개 형성되며, 마찬가지로, 게이트 드라이브 IC(30) 또한, 복수개의 게이트 배선(31)이 하나의 군으로 구동되도록 각 군별로 하나씩 복수개 형성된다.
- <45> 그리고, 상기 데이터 드라이브 IC(40)의 상기 제 1 기판(10)과 연결되지 않은 타측에는 데이터 PCB(60, Printed Circuit Board)가 형성된다. 상기 데이터 PCB(60)는 상기 데이터 드라이브 IC(40)로 데이터 영상 신호를 공급하고, 상기 제 1 기판(10)의 비표시 영역(도시된 도면의 좌측 코너부분)을 통해 상기 게이트 드라이브 IC(30)에 게이트 구동 신호를 전달하는 타이밍 컨트롤러(미도시)를 구비하며, 상기 제 1 기판(60) 상에 형성된 공통 배선(71, 71a)을 통해 공통 전압을 인가하는 공통 전압 생성부(미도시)를 포함하여 이루어진다.
- <46> 여기서, 상기 제 1 기판(60) 상에 형성된 공통 배선(71)은 상기 데이터 드라이브 IC(40)의 출력단에 인접한 상기 비표시 영역에 상기 게이트 배선(31)과 평행하게 형성된 제 1 공통 배선(71b)과 이와 연결되어 상기 데이터 배선(41)과 평행하는 방향으로 형성된 제 2 공통 배선(71c)을 포함하여 이루어지며, 상기 데이터 PCB(60)과 상

기 제 1 공통 배선(71b)의 일단과 연결되는 제 1 연결부(71a)와, 상기 데이터 PCB(60)과 상기 제 2 공통 배선(71c) 및 제 1 공통 배선(71b)과의 교차부와 연결되는 제 2 연결부(71d)를 포함하여 이루어진다. 여기서, 상기 제 1 연결부(71a)와 상기 제 2 연결부(71d)는 상기 데이터 PCB(60)로부터 직접적으로 형성될 수도 있고 상기 데이터 드라이브 IC(40)를 통해 인가될 수도 있다.

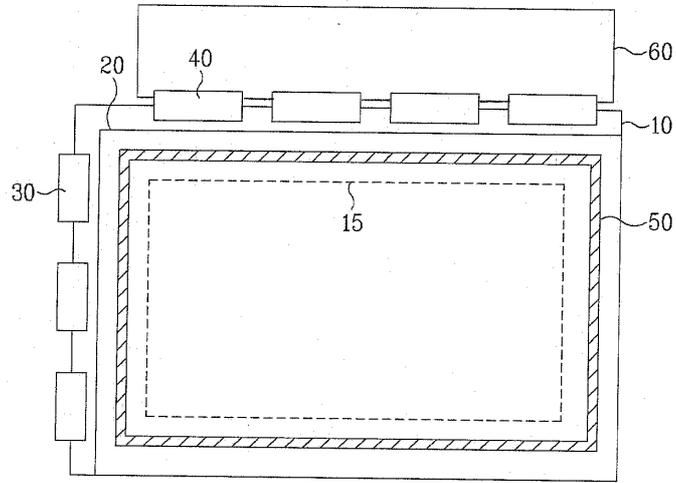
- <47> 그리고, 상기 게이트 배선(31)과 상기 데이터 배선(41)의 각 교차부에는 박막 트랜지스터가 형성되어, 상기 게이트 배선(31)과 데이터 배선(41)이 교차하여 정의되는 화소 영역을 구동시키게 된다.
- <48> 이하, 도면을 참조하여, 도 2의 A 영역과 B 영역에 대하여 자세히 살펴본다.
- <49> 도 3은 본 발명의 액정 표시 장치에 있어서, 소오스 드라이버로부터 데이터 배선의 입력측의 확대 평면도이다.
- <50> 도 3과 같이, 상기 데이터 드라이브 IC(40)의 출력단에 대응되는 데이터 패드 배선(41a)은 상기 게이트 배선(31)에 평행한 방향의 제 1 공통 배선(71b)을 지나가는 형상으로 형성되며, 상기 데이터 패드 배선(41a) 중 적어도 어느 하나(A 영역에 대응되는 부분)는 상기 데이터 패드 배선(41a)의 길이 방향으로 'L' 그리고, 폭 방향으로 'W'만큼 제거되어, 트랜지스터와 유사한 역할을 한다. 도면에서는 상기 데이터 패드 배선(41a)이 갖는 폭만큼 상기 제거된 형상을 나타내며, 상기 데이터 패드 배선(41a)이 길이 'L' 및 폭 'W'으로 제거된 하부에는 반도체층(170a)이 노출된다. 여기서, 상기 게이트 배선(31)과 평행한 방향으로 상기 데이터 드라이브 IC(40)에 인접한 상기 제 1 기판(10)의 비표시 영역에 형성된 제 1 공통 배선(70b)과, 상기 제 1 공통 배선(70b)을 가로질러 상기 비표시 영역에 형성되며 상기 제 1 공통 배선(70b)과 오버랩되는 부위가 소정 길이(L)와 폭(W)으로 제거되어 형성되는 데이터 패드 배선(41a) 및 상기 데이터 패드 배선(41a)의 하측에 위치하는 반도체층(170a)을 포함하여 상기 데이터 드라이브 IC(40)측에서 상기 데이터 배선(41)으로 인가되는 데이터 구동 전압을 조절하는 전압 조절 트랜지스터(A 영역)로 기능한다.
- <51> 상기 전압 조절 트랜지스터는 표시 영역(15) 내에 형성되는 상기 박막 트랜지스터(TFT)와 동일 공정에서 형성된다. 그리고, 상기 전압 조절 트랜지스터는 상기 전압 조절 트랜지스터에서 제거된 상기 데이터 패드 배선(41a)의 폭(W)과 길이(L)를 조절하여 해당 데이터 배선(41)으로 인가되는 데이터 구동 전압 값을 조절한다. 여기서, 상기 데이터 PCB(60)를 통해 상기 제 1, 제 2 연결부(70a, 70d) 및 제 1, 제 2 공통 배선(70b, 70c)에는 DC 전압이 인가된다. 따라서, 상기 전압 조절 트랜지스터는 항상 '온'상태를 유지한다.
- <52> 이러한 상기 전압 조절 트랜지스터의 기능은 상대적으로 게이트 드라이브 IC에 인접하는 데이터 드라이브 IC(40)의 출력부에 대응되어 형성되어 일종의 저항원으로 작용하여, 상기 데이터 드라이브 IC(40)로부터 상기 데이터 배선(41)으로 인가되는 데이터 구동 신호의 전압 값을 낮추어 영역별 실제 상기 데이터 드라이브 IC(40)로부터 해당 데이터 배선(41)에 인가되는 전압 값의 차이를 보상하고, 혹은 상기 게이트 배선(31)이 갖는 배선 저항 또는 딜레이(delay)에 의해 게이트 드라이브 IC(30)로부터 멀어질수록 갖는 저항과 딜레이를 보상할 수 있다.
- <53> 이러한 상기 전압 조절 트랜지스터는 상기 게이트 드라이브 IC(30)로부터 멀어짐에 의해 가질 수 있는 저항과 딜레이로 덤 블락이 발생할 수 있는 블락의 전 영역에 대응되어 해당 데이터 드라이브 IC(40)의 전 데이터 패드 배선(41a)에 대응되어 형성될 수도 있고, 선택적으로 상대적으로 저항 및 딜레이에 의한 데이터 구동 전압의 차가 큰 부위의 주위에 인가되어, 데이터 구동 전압의 차가 큰 부위에 발생하는 덤 블락을 보상 방지할 수 있다.
- <54> 이러한 상기 전압 조절 트랜지스터는 하나 이상의 데이터 배선(41)과 연결된 데이터 패드 배선에 형성된다.
- <55> 이하, 도면을 참조하며, 본 발명의 액정 표시 장치의 표시 영역의 TFT 를 포함한 단위 화소와, 상기 전압 조절 트랜지스터 형성 부위를 설명한다.
- <56> 도 4는 본 발명의 액정 표시 장치의 TFT 를 포함한 단위 화소와 전압 조절 트랜지스터를 나타낸 단면도이다.
- <57> 도 4와 같이, 본 발명의 액정 표시 장치의 각 단위 화소의 박막 트랜지스터(TFT)와 전압 조절 트랜지스터는 동일 공정에서 형성될 수 있다.
- <58> 상기 표시 영역의 각 단위 화소는 제 1 기판(10) 상에 서로 교차하여 화소 영역을 정의하는 게이트 배선(31)과 데이터 배선(41)의 교차부에 박막 트랜지스터(TFT)가 형성되며, 상기 박막 트랜지스터의 드레인 전극(141b)과 전기적으로 연결되도록 화소 전극(81)이 형성된다.
- <59> 상기 박막 트랜지스터는 상기 게이트 배선(31)으로부터 돌출되는 형상의 게이트 전극(131)과, 상기 게이트 전극(131)을 포함한 상기 제 1 기판(10) 상에 형성된 게이트 절연막(111)과, 상기 게이트 전극(131)의 상부 상기 게

이트 절연막(111) 상에 반도체층(170)과, 상기 반도체층(170)의 양측에 형성된 소오스 전극(141a)과 드레인 전극(141b)을 포함하여 이루어진다. 여기서, 상기 반도체층(170)은 아래서부터 차례로 비정질 실리콘층(171) 및 상기 소오스/드레인 전극(141a/141b)의 하측에 불순물층(172)을 포함하여 이루어진다.

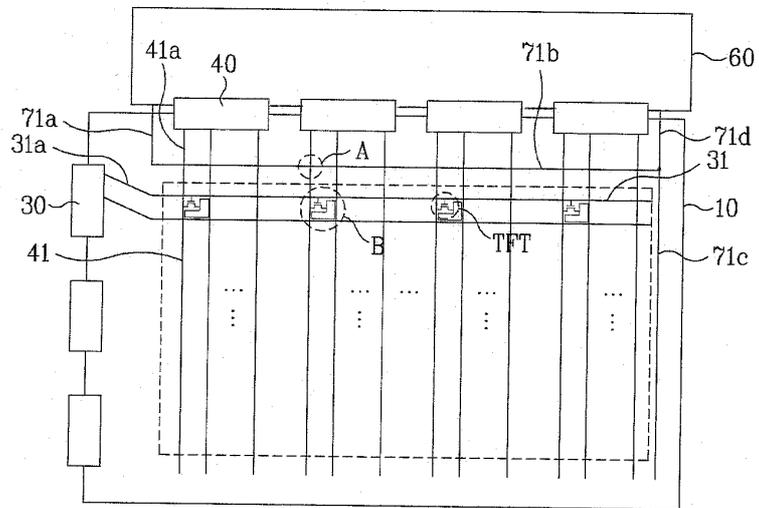
- <60> 그리고, 상기 드레인 전극(141b)을 일부 노출시키는 형상의 제 1 홀을 구비한 보호막(112)이 상기 제 1 기판(10) 전면에 형성되며, 상기 드레인 전극(141b)과 접하여 상기 보호막(112) 상부에 형성된 화소 전극(81)을 포함하여 이루어진다.
- <61> 그리고, 상기 전압 조절 트랜지스터는 상기 게이트 배선(31)과 평행한 제 1 공통 배선(71b)과, 상기 제 1 공통 배선(71b)을 포함한 제 1 기판(10) 상부에 형성된 게이트 절연막(111)과, 상기 게이트 절연막(111) 상측에 상기 제 1 공통 배선(71b)을 교차하는 방향으로 형성되며, 상기 제 1 공통 배선(71b)의 상부가 소정 폭(W)과 길이(L)로 제거되는 데이터 패드 배선(41a)과, 상기 데이터 패드 배선(41b)의 하측의 상기 게이트 절연막(111) 상에 형성된 반도체층(170a)을 포함하여 이루어진다. 여기서, 상기 반도체층(170a)은 그 하부에 비정질 실리콘층(171)과, 상부에 상기 데이터 패드 배선(41a)이 제거되는만큼 제거된 불순물층(172)을 포함하여 이루어진다.
- <62> 여기서, 상기 박막 트랜지스터와 상기 전압 조절 트랜지스터의 반도체층(170)에 있어서, 상기 소오스 전극(141a)과 드레인 전극(141b)의 사이 및 상기 데이터 패드 배선(41a)이 제거된 부위는 채널(channel)로 작용한다.
- <63> 이와 같이, 형성된 제 1 기판(10)과 대향되어, 상기 게이트 배선(31) 및 데이터 배선(32)과, 박막 트랜지스터 형성 부위 및 상기 비표시 영역 등을 가지도록 형성된 블랙 매트릭스층(미도시)과, 적어도 화소 영역에 대응되어 형성되는 컬러 필터층(미도시)과, 전면에 형성되는 공통 전극(미도시)를 포함하여 형성되는 제 2 기판(도 1의 20 참조)이 배치되며, 상기 제 1, 제2 기판(10, 20) 사이에 액정층을 채워 상기 제 1, 제 2 기판(10, 20)을 합착한다.
- <64> 이하, 본 발명의 액정 표시 장치의 제조 방법에 대하여 설명한다.
- <65> 도 5a 내지 도 5f는 본 발명의 액정 표시 장치의 공정 단면도이다.
- <66> 먼저, 본 발명의 액정 표시 장치의 제조 방법은 중앙에 표시 영역(15)과 그 외곽에 비표시 영역이 정의된 제 1 기판(10) 및 제 2 기판(20)을 준비한다.
- <67> 이어, 도 5a와 같이, 상기 제 1 기판(10)에, 상기 표시(15) 영역에는 일 방향으로 복수개의 게이트 배선(31)과, 상기 비표시 영역에는 상기 각 게이트 배선(31)과 연결되는 게이트 패드 배선(31a)과, 상기 게이트 패드 배선(31a)이 형성되지 않은 부위에 상기 게이트 배선(31)과 평행한 방향으로 제 1 공통 배선(70b)을 형성한다. 여기서, 상기 게이트 배선(31)으로부터 돌출되는 형상의 게이트 전극(131)을 함께 형성한다.
- <68> 이어, 도 5b와 같이, 상기 게이트 배선(31), 제 1 공통 배선(70b) 및 게이트 패드 배선(31a)을 포함한 상기 제 1 기판(10) 전면에 게이트 절연막(111), 반도체층(비정질층(171), 불순물층(172a)) 및 금속층(241)을 차례로 증착한다.
- <69> 이어, 도 5c와 같이, 상기 금속층(241)을 포함한 상기 제 1 기판(10) 전면에 감광막(260)을 도포한다. 여기서, 상기 감광막(260)은 네거티브 감광막이라고 가정한다.
- <70> 이어, 상기 감광막(260) 상부에 투과부(301), 반투과부(302) 및 차광부(303)가 정의된 마스크(300)를 대응시킨다. 상기 차광부(303)는 상기 반도체층(171, 172a) 및 금속층(241)을 이용한 패턴이 형성되지 않은 부위에 대응되며, 상기 반투과부(302)는 박막 트랜지스터와 전압 조절 트랜지스터의 채널이 형성되는 부위에 대응된다.
- <71> 이어, 상기 감광막(260)을 노광한 후, 상기 마스크(300)의 투과부 또는 차광부에 대응되는 부위가 모두 제거될 정도로 상기 감광막(260)을 현상하여 제 1 감광막 패턴(260a)을 형성한다.
- <72> 이어, 도 5d와 같이, 상기 제 1 감광막 패턴(260a)을 마스크로 하여 오픈된 상기 금속층(241) 및 상기 불순물층(172a)과 비정질 실리콘층(171)을 제거하여, 상기 표시 영역(15)에는 상기 게이트 배선(31)과 교차하는 방향의 데이터 배선(41) 및 박막 트랜지스터(241a) 형성 부위를 형성하고, 상기 비표시 영역에는 상기 데이터 배선(141)에서 연장되며, 상기 제 1 공통 배선(71b)과 교차하는 데이터 패드 배선(41a)을 형성한다.
- <73> 이러한 공정에서, 도 2에 도시된 상기 제 2 공통 배선(70c)과, 상기 제 1, 제 2 연결부(70a, 70d)가 동시에 형성될 수 있다.

도면

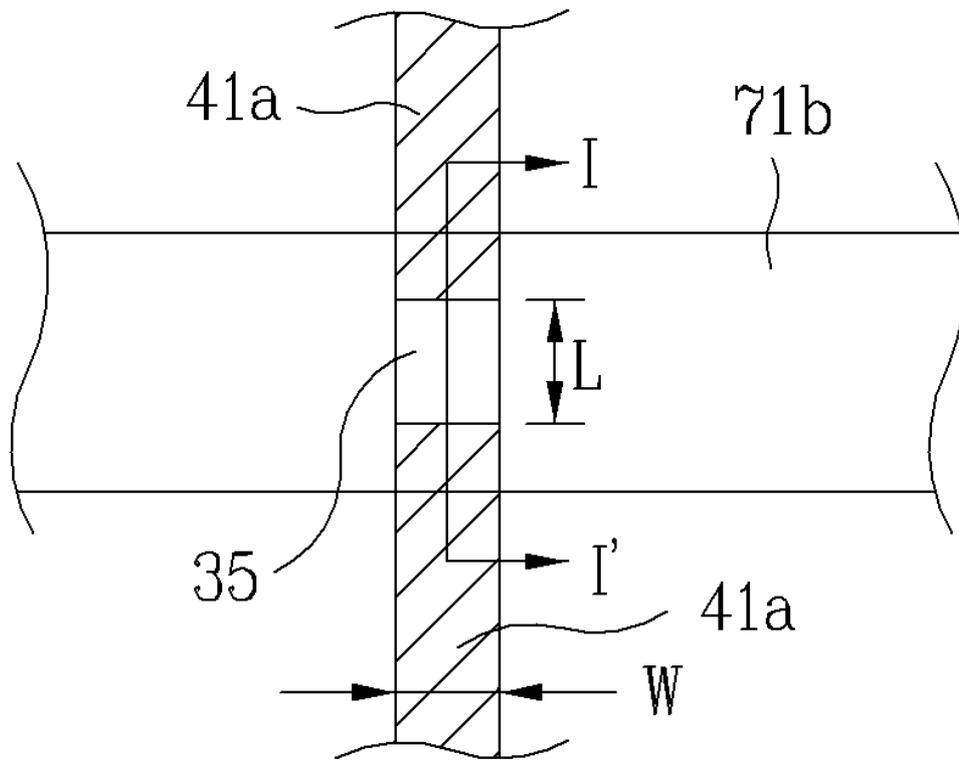
도면1



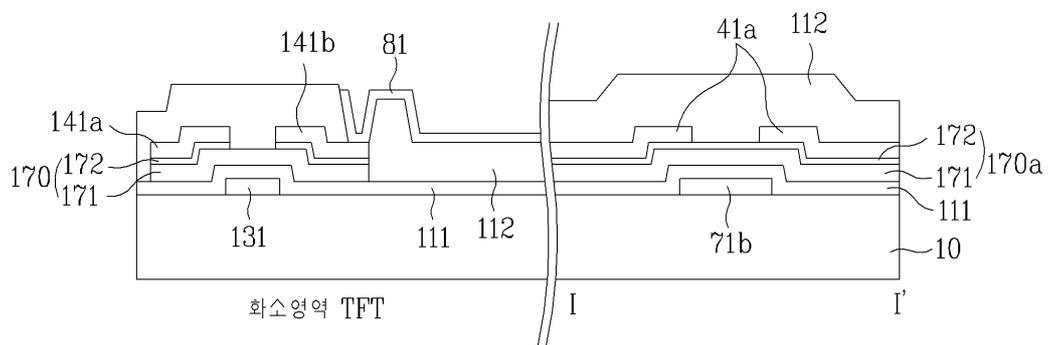
도면2



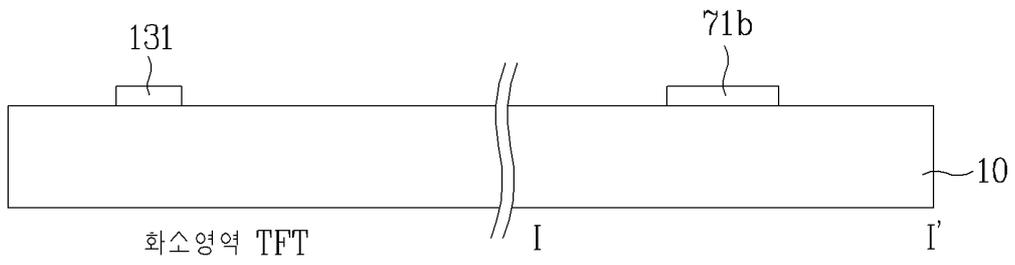
도면3



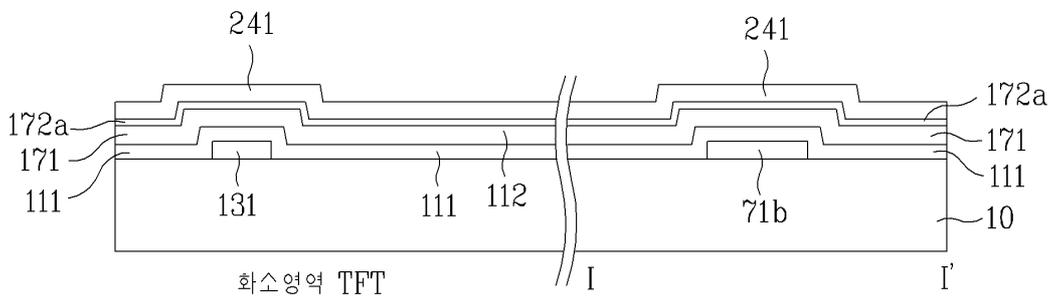
도면4



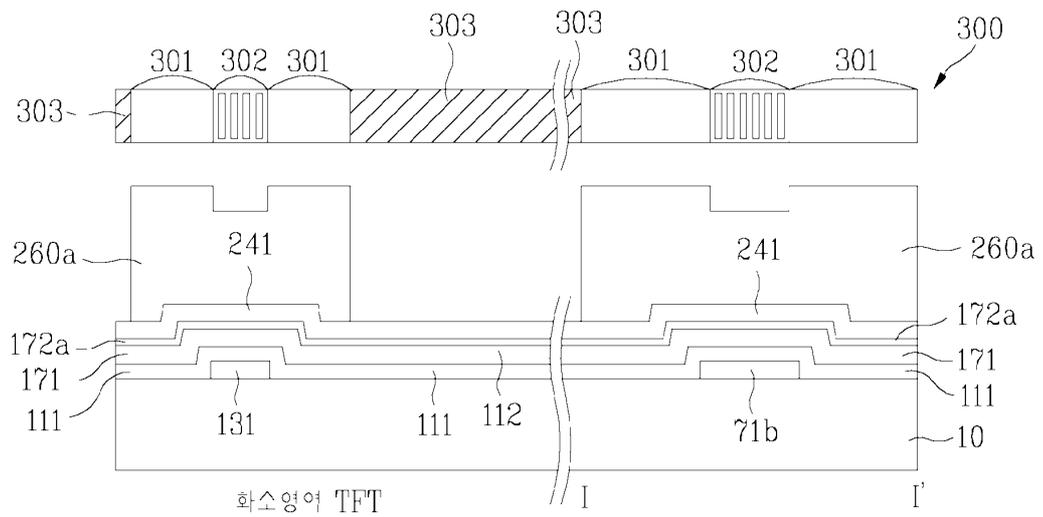
도면5a



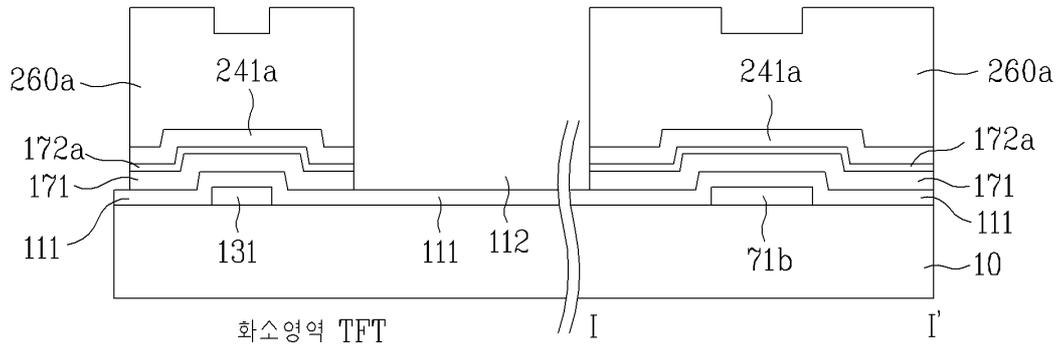
도면5b



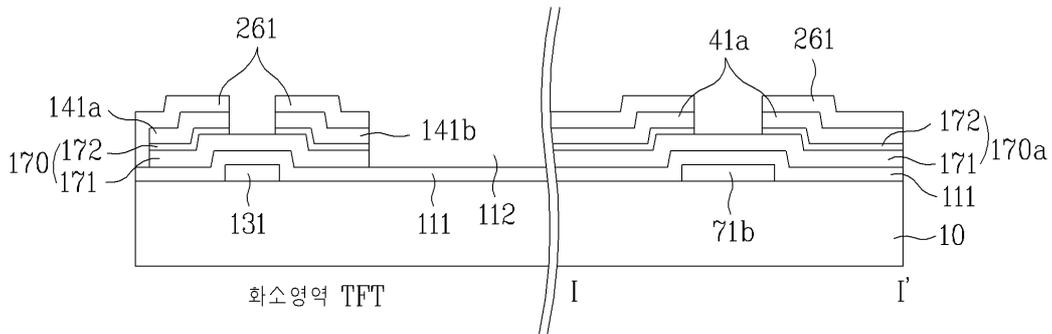
도면5c



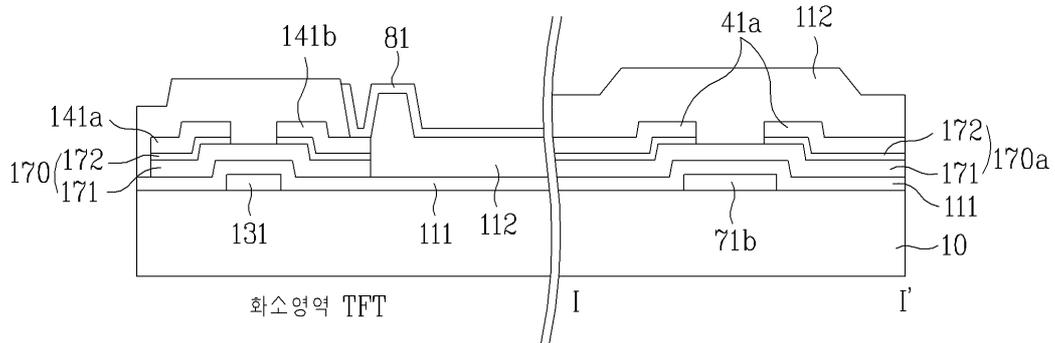
도면5d



도면5e



도면5f



专利名称(译)	液晶显示器		
公开(公告)号	KR1020080057410A	公开(公告)日	2008-06-25
申请号	KR1020060130661	申请日	2006-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KANG DONG JIN		
发明人	KANG,DONG JIN		
IPC分类号	G02F1/1345 G02F1/133		
CPC分类号	G02F1/1345 G02F1/13458 G02F1/136259 G02F1/136286		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示装置及其制造方法，用于防止在数据驱动集成电路的边界中产生顶针锁定，其包括多个数据驱动集成电路。并且本发明的液晶显示器彼此面对并且形成它的特征在于在形成连接的多个数据驱动集成电路之间形成的电压晶体管的调节和数据焊盘布线和数据驱动之间。多个栅极布线和数据线的集成电路，在第一基板和第二基板的显示区域中交叉，其中非显示区域被限定在显示区域的中心和外部以及第一基板并限定像素区域和多个栅极布线和数据线以及包括液晶层的第一基板和第二基板。电压晶体管，数据驱动集成电路，调光块，公共线的调节，。

