



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0021969
(43) 공개일자 2008년03월10일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0085262

(22) 출원일자 2006년09월05일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

백승호

충남 천안시 두정동 1031번지

최민성

충남 천안시 신부동 대림아파트 302동 1306호

(뒷면에 계속)

(74) 대리인

정상빈, 특허법인가산

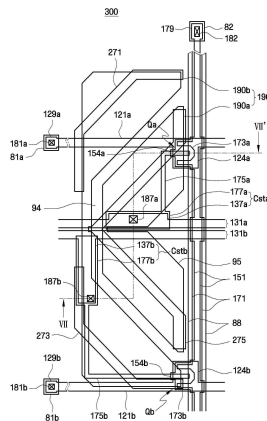
전체 청구항 수 : 총 12 항

(54) 어레이 기판 및 이를 포함하는 액정 표시 장치

(57) 요약

어레이 기판 및 이를 포함하는 액정 표시 장치가 제공된다. 어레이 기판은 기판과, 기판 상에 행렬 행태로 배열되어 있으며 각각 제1 및 제2 부화소를 포함하는 복수의 화소와, 기판 상에 구비되고, 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인과, 기판 상에 구비되고, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인과, 각 제1 및 제2 게이트 라인과 교차하고, 데이터 전압을 전달하는 복수의 데이터 라인과, 제1 게이트 전극, 제1 소스 전극, 제1 드레인 전극을 포함하고, 각 제1 게이트 라인 및 각 데이터 라인과 전기적으로 연결되어 제1 부화소를 구동하는 복수의 제1 스위칭 소자와, 제2 게이트 전극, 제2 소스 전극, 제2 드레인 전극을 포함하고, 각 제2 게이트 라인 및 각 데이터 라인과 전기적으로 연결되어 제2 부화소를 구동하는 복수의 제2 스위칭 소자와, 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제1 유지 전압이 인가되는 복수의 제1 유지 전극 라인 및 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제2 유지 전압이 인가되는 복수의 제2 유지 전극 라인을 포함한다.

대표도 - 도6



(72) 발명자

김형욱

부산 사하구 하단2동 1217-1번지 SK뷰아파트 106동
203호

김상연

대구 중구 남산동 보성황실타운 106동 1006호

박병화

충남 천안시 원성2동 571-18

특허청구의 범위

청구항 1

기관;

상기 기관 상에 행렬 행태로 배열되어 있으며 각각 제1 및 제2 부화소를 포함하는 복수의 화소;

상기 기관 상에 구비되고, 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인;

상기 기관 상에 구비되고, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인;

상기 각 제1 및 제2 게이트 라인과 교차하고, 데이터 전압을 전달하는 복수의 데이터 라인;

제1 게이트 전극, 제1 소스 전극, 제1 드레인 전극을 포함하고, 상기 각 제1 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제1 부화소를 구동하는 복수의 제1 스위칭 소자;

제2 게이트 전극, 제2 소스 전극, 제2 드레인 전극을 포함하고, 상기 각 제2 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제2 부화소를 구동하는 복수의 제2 스위칭 소자;

상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제1 유지 전압이 인가되는 복수의 제1 유지 전극 라인; 및

상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제2 유지 전압이 인가되는 복수의 제2 유지 전극 라인을 포함하는 어레이 기관.

청구항 2

제 1항에 있어서,

상기 제1 및 제2 드레인 전극은 각각 제1 및 제2 드레인 전극 확장부를 더 포함하고, 상기 제1 및 제2 드레인 전극 확장부가 각각 상기 제1 및 제2 부화소와 전기적으로 연결된 어레이 기관.

청구항 3

제 2항에 있어서,

상기 제1 드레인 전극 확장부는 상기 제1 유지 전극 라인과 소정 부분 오버랩되고, 상기 제2 유지 전극 라인과 오버랩되지 않는 어레이 기관.

청구항 4

제 2항에 있어서,

상기 제2 드레인 전극 확장부는 상기 제2 유지 전극 라인과 소정 부분 오버랩되고, 상기 제1 유지 전극 라인과 오버랩되지 않는 어레이 기관.

청구항 5

제 2항에 있어서,

상기 제1 유지 전극 라인은 상기 제1 드레인 전극 확장부와 대향하는 제1 유지 전극 확장부를 포함하는 어레이 기관.

청구항 6

제 2항에 있어서,

상기 제2 유지 전극 라인은 상기 제2 드레인 전극 확장부와 대향하는 제2 유지 전극 확장부를 포함하는 어레이 기관.

청구항 7

제1 기관과,

상기 제1 기관 상에 행렬 행태로 배열되어 있으며 각각 제1 및 제2 부화소를 포함하는 복수의 화소와,
 상기 제1 기관 상에 구비되고, 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인과,
 상기 제1 기관 상에 구비되고, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인과,
 상기 각 제1 및 제2 게이트 라인과 교차하고, 데이터 전압을 전달하는 복수의 데이터 라인과,
 제1 게이트 전극, 제1 소스 전극, 제1 드레인 전극을 포함하고, 상기 각 제1 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제1 부화소를 구동하는 복수의 제1 스위칭 소자와,
 제2 게이트 전극, 제2 소스 전극, 제2 드레인 전극을 포함하고, 상기 각 제2 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제2 부화소를 구동하는 복수의 제2 스위칭 소자와,
 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제1 유지 전압이 인가되는 복수의 제1 유지 전극 라인; 및
 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제2 유지 전압이 인가되는 복수의 제2 유지 전극 라인을 포함하는 어레이 기관;
 제2 기관 및 상기 복수의 화소에 대향하는 공통 전극을 포함하고, 상기 어레이 기관과 결합하는 대향 기관; 및
 상기 어레이 기관과 상기 대향 기관 사이에 개재된 액정층을 포함하는 액정 표시 장치.

청구항 8

제 7항에 있어서,
 상기 제1 및 제2 드레인 전극은 각각 제1 및 제2 드레인 전극 확장부를 더 포함하고, 상기 제1 및 제2 드레인 전극 확장부가 각각 상기 제1 및 제2 부화소와 전기적으로 연결된 액정 표시 장치.

청구항 9

제 8항에 있어서,
 상기 제1 드레인 전극 확장부는 상기 제1 유지 전극 라인과 소정 부분 오버랩되고, 상기 제2 유지 전극 라인과 오버랩되지 않는 액정 표시 장치.

청구항 10

제 8항에 있어서,
 상기 제2 드레인 전극 확장부는 상기 제2 유지 전극 라인과 소정 부분 오버랩되고, 상기 제1 유지 전극 라인과 오버랩되지 않는 액정 표시 장치.

청구항 11

제 8항에 있어서,
 상기 제1 유지 전극 라인은 상기 제1 드레인 전극 확장부와 대향하는 제1 유지 전극 확장부를 포함하는 액정 표시 장치.

청구항 12

제 8항에 있어서,
 상기 제2 유지 전극 라인은 상기 제2 드레인 전극 확장부와 대향하는 제2 유지 전극 확장부를 포함하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 어레이 기관 및 이를 포함하는 액정 표시 장치에 관한 것이다.
- <19> 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.
- <20> 특히, 측면 시인성을 향상시키기 위해 화소를 복수의 도메인으로 분할하는 수직 배향 모드 액정 표시 장치가 생산되고 있다.
- <21> 이러한 수직 배향 모드 액정 표시 장치의 화소는, 예를 들어 제1 부화소와 제2 부화소로 구성되고, 각 부화소마다 서로 다른 데이터 전압이 인가된다. 따라서 각 부화소에 대하여, 서로 다른 유지 전압을 인가할 필요가 있다.

발명이 이루고자 하는 기술적 과제

- <22> 본 발명이 이루고자 하는 기술적 과제는 표시 품질을 향상시킬 수 있는 어레이 기관을 제공하는 것이다.
- <23> 본 발명이 이루고자 하는 다른 기술적 과제는 표시 품질을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.
- <24> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <25> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 어레이 기관은 기관과, 상기 기관 상에 행렬 행태로 배열되어 있으며 각각 제1 및 제2 부화소를 포함하는 복수의 화소와, 상기 기관 상에 구비되고, 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인과, 상기 기관 상에 구비되고, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인과, 상기 각 제1 및 제2 게이트 라인과 교차하고, 데이터 전압을 전달하는 복수의 데이터 라인과, 제1 게이트 전극, 제1 소스 전극, 제1 드레인 전극을 포함하고, 상기 각 제1 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제1 부화소를 구동하는 복수의 제1 스위칭 소자와, 제2 게이트 전극, 제2 소스 전극, 제2 드레인 전극을 포함하고, 상기 각 제2 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제2 부화소를 구동하는 복수의 제2 스위칭 소자와, 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제1 유지 전압이 인가되는 복수의 제1 유지 전극 라인 및 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제2 유지 전압이 인가되는 복수의 제2 유지 전극 라인을 포함한다.
- <26> 상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 제1 기관과, 상기 제1 기관 상에 행렬 행태로 배열되어 있으며 각각 제1 및 제2 부화소를 포함하는 복수의 화소와, 상기 제1 기관 상에 구비되고, 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인과, 상기 제1 기관 상에 구비되고, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인과, 상기 각 제1 및 제2 게이트 라인과 교차하고, 데이터 전압을 전달하는 복수의 데이터 라인과, 제1 게이트 전극, 제1 소스 전극, 제1 드레인 전극을 포함하고, 상기 각 제1 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제1 부화소를 구동하는 복수의 제1 스위칭 소자와, 제2 게이트 전극, 제2 소스 전극, 제2 드레인 전극을 포함하고, 상기 각 제2 게이트 라인 및 상기 각 데이터 라인과 전기적으로 연결되어 상기 제2 부화소를 구동하는 복수의 제2 스위칭 소자와, 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제1 유지 전압이 인가되는 복수의 제1 유지 전극 라인 및 상기 제1 및 제2 게이트 라인과 동일한 층에 형성되고, 제2 유지 전압이 인가되는 복수의 제2 유지 전극 라인을 포함하는 어레이 기관과, 제2 기관 및 상기 복수의 화소에 대향하는 공통 전극을 포함하고, 상기 어레이 기관과 결합하는 대향 기관 및 상기 어레이 기관과 상기 대향 기관 사이에 개재된 액정층을 포함한다.
- <27> 기타 본 발명의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- <28> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시

예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.

- <29> 소자(elements) 또는 층이 다른 소자 또는 층의 "위(on)" 또는 "상(on)"으로 지칭되는 것은 다른 소자 또는 층의 바로 위 뿐만 아니라 중간에 다른 층 또는 다른 소자를 개재한 경우를 모두 포함한다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <30> 이하 도 1 내지 도 3을 참조하여 본 발명의 실시예들에 따른 액정 표시 장치를 상세히 설명한다. 도 1은 본 발명의 실시예들에 따른 액정 표시 장치를 설명하기 위한 블록도이고, 도 2는 도 1의 액정 표시 장치의 한 화소의 등가 회로도이고, 도 3은 도 2의 제2 부화소의 등가 회로도이다.
- <31> 도 1 내지 도 3을 참조하면, 본 발명의 실시예들에 따른 액정 표시 장치(10)는 액정 패널 어셈블리(300)와 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(700), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.
- <32> 액정 패널 어셈블리(300)는 등가 회로로 볼 때 복수의 게이트 라인($G_{1a} \sim G_{nb}$) 및 데이터 라인($D_1 \sim D_m$)과, 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(PX)를 포함한다. 한편, 도 3에 도시한 구조로 볼 때, 액정 패널 어셈블리(300)는 서로 마주 보는 어레이 기관(100) 및 대향 기관(200)과 둘 사이에 들어 있는 액정층(3)을 포함한다.
- <33> 복수의 게이트 라인($G_{1a} \sim G_{nb}$)은 제1 게이트 신호를 전달하는 복수의 제1 게이트 라인($G_{1a} \sim G_{na}$)과, 제2 게이트 신호를 전달하는 복수의 제2 게이트 라인($G_{1b} \sim G_{nb}$)을 포함하고, 제1 및 제2 게이트 라인($G_{1a} \sim G_{nb}$)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하다. 데이터 신호를 전달하는 복수의 데이터 라인($D_1 \sim D_m$)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.
- <34> 각 화소(PX)는 제1 및 제2 부화소(PXa, PXb)를 포함하며, 제1 및 제2 부화소(PXa, PXb)는 각각 제1 및 제2 게이트 라인(G_{1a} , G_{1b})과 데이터 라인(DL)에 연결되어 있는 제1 및 제2 스위칭 소자(Q_a , Q_b)와 이에 연결된 제1 및 제2 액정 커패시터(liquid crystal capacitor)(C_{1ca} , C_{1cb}), 그리고 제1 및 제2 스위칭 소자(Q_a , Q_b), 제1 및 제2 유지 전극 라인(SL_a , SL_b)에 각각 연결되어 있는 제1 및 제2 유지 커패시터(storage capacitor)(C_{sta} , C_{stb})를 포함한다. 여기서 제1 유지 전극 라인(SL_a)과 제2 유지 전극 라인(SL_b)에는 서로 다른 레벨의 제1 유지 전압(V_{csta}) 및 제2 유지 전압(V_{cstb})이 인가된다.
- <35> 게이트 구동부(400)는 제1 및 제2 게이트 라인($G_{1a} \sim G_{nb}$)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 제1 및 제2 게이트 신호를 각각 제1 및 제2 게이트선($G_{1a} \sim G_{nb}$)에 인가한다.
- <36> 계조 전압 생성부(gray voltage generator)(700)는 화소의 투과율과 관련된 두 개의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 개의 계조 전압 집합은 하나의 화소를 이루는 두 부화소에 독립적으로 제공된다.
- <37> 데이터 구동부(500)는 액정 패널 어셈블리(300)의 데이터 라인($D_1 \sim D_m$)에 연결되어 계조 전압 생성부(700)로부터의 두 개의 계조 전압 집합 중 하나를 선택하고 선택된 계조 전압 집합에 속하는 하나의 계조 전압을 데이터 전압으로서 화소에 인가한다.
- <38> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)의 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 패널 어셈블리(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다.
- <39> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(V_{on})의 출력 시간을

제어하는 적어도 하나의 클록 신호를 포함한다. 데이터 제어 신호(CONT2)는 한 묶음의 화소(PX)에 대한 데이터의 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다.

- <40> 그러면, 앞서 설명한 액정 패널 어셈블리의 예에 대하여 도 4 내지 도 7을 참고로 하여 상세하게 설명한다.
- <41> 도 4는 본 발명의 일 실시예에 따른 어레이 기관의 레이 아웃도이고, 도 5는 본 발명의 실시예들에 따른 액정 표시 장치의 대향 기관의 레이 아웃도이고, 도 6은 도 4의 어레이 기관과 도 5의 대향 기관을 포함하는 액정 패널 어셈블리의 레이 아웃도이며, 도 7은 도 6의 VII- VII'선을 따라 절단한 단면도이다.
- <42> 도 4 내지 도 7을 참조하면, 본 실시예에 따른 액정 표시 장치의 액정 패널 어셈블리(300)는 어레이 기관(100), 이와 마주보고 있는 대향 기관(200) 및 이들 사이에 들어 있는 액정층(3)을 포함한다.
- <43> 먼저 도 4 및 도 7을 참조하여 본 발명의 일 실시예에 따른 어레이 기관(100)에 대하여 상세하게 설명한다.
- <44> 투명한 유리 등으로 이루어진 절연 기관(110) 위에 복수 쌍의 제1 및 제2 게이트 라인(121a, 121b)과 제1 및 제2 유지 전극 라인(131a, 131b)이 형성되어 있다.
- <45> 제1 및 제2 게이트 라인(121a, 121b)은 주로 가로 방향으로 뻗어 있고 물리적, 전기적으로 서로 분리되어 있으며 각각 제1 및 제2 게이트 신호를 전달한다. 제1 및 제2 게이트 라인(121a, 121b)은 각각 위쪽 및 아래쪽에 배치되어 있으며, 아래 및 위로 돌출한 복수의 제1 및 제2 게이트 전극(124a, 124b)과 다른 층 또는 외부 구동 회로와의 연결을 위하여 면적이 넓은 끝 부분(129a, 129b)을 포함한다. 그러나 이들 끝 부분(129a, 129b)은 각각 왼쪽 및 오른쪽에 배치될 수 있다.
- <46> 제1 및 제2 유지 전극 라인(131a, 131b)은 서로 물리적, 전기적으로 분리되어 있으며, 가로 방향으로 뻗어 있다. 제1 및 제2 유지 전극 라인(131a, 131b)은 각각 제1 및 제2 유지 전극 확장부(137a, 137b)를 포함할 수 있다. 이때, 제1 및 제2 유지 전극 확장부(137a, 137b)는 후술하는 제1 드레인 전극 확장부(177a) 및 제2 드레인 전극 확장부(177b)와 각각 대향하도록 형성될 수 있다. 제1 및 제2 유지 전극 확장부(137a, 137b)를 비롯한 제1 및 제2 유지 전극 라인(131a, 131b)의 모양 및 배치는 여러 형태로 변형될 수 있다.
- <47> 제1 및 제2 게이트 라인(121a, 121b)과 제1 및 제2 유지 전극 라인(131a, 131b)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어지는 것이 바람직하다. 그러나 제1 및 제2 게이트 라인(121a, 121b)과 제1 및 제2 유지 전극 라인(131a, 131b)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 라인(121a, 121b)과 유지 전극 라인(131a, 131b)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다.
- <48> 게이트 라인(121a, 121b) 및 유지 전극 라인(131a, 131b) 위에는 질화규소(SiN_x) 따위로 이루어진 게이트 절연막(140)이 형성되어 있다.
- <49> 상기 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 제1 및 제2 돌출부(projection)(154a, 154b)가 각각 제1 및 제2 게이트 전극(124a, 124b)을 향하여 뻗어 나와 있다. 또한 선형 반도체(151)는 게이트 라인(121a, 121b) 및 유지 전극 라인(131a, 131b)과 만나는 부근에서 폭이 커져서 게이트 라인(121a, 121b)의 넓은 면적을 덮고 있다.
- <50> 반도체(151)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 돌출부(163a)와 섬형의 저항성 접촉 부재(165a)가 형성되는데, 돌출부(163a)와 섬형 접촉 부재(165a)는 쌍을 이루어 반도체(151)의 돌출부(154a) 위에 위치한다.
- <51> 저항성 접촉 부재(165a) 및 게이트 절연막(140) 위에는 각각 복수의 데이터 라인(171)과 복수 쌍의 제1 및 제2 드레인 전극(175a, 175b)이 형성되어 있다.
- <52> 데이터 라인(171)은 주로 세로 방향으로 뻗어 게이트 라인(121a, 121b) 및 유지 전극 라인(131a, 131b)과 교차하며 데이터 전압(data voltage)을 전달한다. 각 데이터 라인(171)은 제1 및 제2 드레인 전극(175a, 175b)을

향하여 각각 뻗은 복수의 제1 및 제2 소스 전극(173a, 173b)과 다른 층 또는 외부 장치와의 접속을 위하여 폭이 확장되어 있는 끝 부분(179)을 포함한다.

- <53> 제1 및 제2 드레인 전극(175a, 175b)은 각각 제1 및 제2 유지 전극 라인(137a, 137b)과 소정 부분 오버랩하는 제1 및 제2 드레인 전극 확장부(177a, 177b)를 가질 수 있다. 여기서 제1 및 제2 드레인 전극 확장부(177a, 177b)는 제1 및 제2 유지 전극 확장부(137a, 137b)와 대향하도록 형성될 수 있다. 또한 제1 드레인 전극 확장부(177a)는 제2 유지 전극 라인(131b)과 오버랩되지 않고, 제2 드레인 전극 확장부(177b)는 제1 유지 전극 라인(131a)과 오버랩되지 않을 수 있다.
- <54> 각 소스 전극(173a, 173b)은 드레인 전극(175a, 175b)의 막대형 끝 부분을 감싸도록 휘어져 있다.
- <55> 제1 및 제2 게이트 전극(124a, 124b), 제1 및 제2 소스 전극(173a, 173b), 제1 및 제2 드레인 전극(175a, 175b)은 제1 및 제2 박막 트랜지스터(Qa, Qb)를 이룬다.
- <56> 데이터 라인(171)과 드레인 전극(175a, 175b)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(도시하지 않음)과 그 위에 위치한 저저항 물질 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.
- <57> 데이터 라인(171) 및 드레인 전극(175a, 175b)과 노출된 반도체(151) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다.
- <58> 보호막(180)에는 데이터 라인(171)의 끝 부분(179) 및 제1 및 제2 드레인 전극 확장부(177a, 177b)를 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 187a, 187b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트 라인(121a, 121b)의 끝 부분(129a, 129b)을 드러내는 복수의 접촉 구멍(181a, 181b)이 형성되어 있다.
- <59> 보호막(180) 위에는 제1 및 제2 부화소 전극(190a, 190b)을 각각 포함하는 복수의 화소 전극(pixel electrode)(190)과 복수의 차폐 전극(88) 및 복수의 접촉 보조 부재(contact assistant)(81a, 81b, 82)가 형성되어 있다. 화소 전극(190)과 접촉 보조 부재(81a, 81b, 82)는 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.
- <60> 제1 및 제2 부화소 전극(190a, 190b)은 접촉 구멍(185a, 185b)을 통하여 제1 및 제2 드레인 전극(175a, 175b)과 물리적, 전기적으로 연결되어 제1 및 제2 드레인 전극(175a, 175b)으로부터 데이터 전압을 인가 받는다.
- <61> 데이터 전압이 인가된 부화소 전극(190a, 190b)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(190, 270) 사이의 액정층(3)의 액정 분자들의 배열을 결정한다.
- <62> 하나의 화소 전극(190)을 이루는 한 쌍의 제1 및 제2 부화소 전극(190a, 190b)은 간극(gap)(94)을 사이에 두고 서로 맞물려 있다.
- <63> 제1 부화소 전극(190a)은 유지 전극선(131a, 131b)을 따라 뻗은 절개부(cutout)(95)를 가지며, 이 절개부(95)에 의하여 상반부와 하반부로 이등분된다. 간극(94)과 절개부(95)는 유지 전극선(131)에 대하여 대략 반전 대칭(inversion symmetry)을 이룬다.
- <64> 이때, 나뉜 부분의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극(190)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라진다. 이하에서는 설명의 편의를 위하여 간극(94)도 절개부라고 표현한다.
- <65> 차폐 전극(88)은 데이터 라인(171)을 따라 뻗어 있으며 데이터 라인(171)을 완전히 덮는다. 이때, 개구율 감소가 최소가 되도록 차폐 전극(88)과 화소 전극(190) 사이의 거리를 최소로 하는 것이 바람직하다.
- <66> 접촉 보조 부재(81a, 81b, 82)는 접촉 구멍(181a, 181b, 182)을 통하여 게이트 라인(121a, 121b)의 끝 부분(129a, 129b) 및 데이터 라인(171)의 끝 부분(179)과 각각 연결된다. 접촉 보조 부재(81a, 81b, 82)는 게이트 라인(121a, 121b)의 끝 부분(129a, 129b) 및 데이터 라인(171)의 각 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

- <67> 화소 전극(190), 접촉 보조 부재(81a, 81b, 82) 및 보호막(180) 위에는 액정층을 배향할 수 있는 배향막(11)이 도포되어 있다.
- <68> 다음으로, 도 5 및 도 6을 참조하여 대향 기관(200)에 대하여 설명한다.
- <69> 투명한 유리 등으로 이루어진 절연 기관(210) 위에 빛샘을 방지하기 위한 블랙 매트릭스라고 하는 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부를 가지고 있다. 이와는 달리 차광 부재(220)는 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수도 있다. 그러나 차광 부재(220)는 화소 전극(190)과 박막 트랜지스터(Qa, Qb) 부근에서의 빛샘을 차단하기 위하여 다양한 모양을 가질 수 있다.
- <70> 기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 위치하며, 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.
- <71> 색필터(230) 및 차광 부재(230)의 위에는 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공하기 위한 덮개막(250)이 형성되어 있다.
- <72> 덮개막(250)의 위에는 IT0, IZ0 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.
- <73> 공통 전극(270)은 복수의 절개부(271, 273, 275) 집합을 가진다. 절개부(271, 273, 275)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(271, 273, 275)와 중첩하여 절개부(271, 273, 275) 부근의 빛샘을 차단할 수 있다.
- <74> 공통 전극(270) 위에는 액정 분자들을 배향하는 배향막(21)이 도포되어 있다.
- <75> 표시판(100, 200)의 바깥 면에는 직교 편광판(12, 22)이 구비되어 있는데, 두 편광판(12, 22)의 투과축은 직교하며 이중 한 투과축(또는 흡수축)은 가로 방향과 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.
- <76> 액정층(3)은 음의 유전율 이방성을 가지며 액정 분자는 전계가 없을 때 그 장축이 두 표시판(100, 200)의 표면에 대하여 실질적으로 수직을 이루도록 배향되어 있다.
- <77> 공통 전극(270)에 공통 전압(도 1의 Vcom 참조)을 인가하고 화소 전극(190)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전계가 생성된다. 전극(190, 270)의 절개부(94, 95, 271, 273, 275)는 이러한 전계를 왜곡하여 절개부(94, 95, 271, 273, 275)의 변에 대하여 수직한 수평 성분을 만들어낸다.
- <78> 이러한 액정 표시 장치에 의하면, 제1 및 제2 부화소(PXa, PXb)는 각각 제1 및 제2 유지 전극 라인(131a, 131b)에 인가된 제1 및 제2 유지 전압(Vcsta, Vcstb)에 의해 데이터 전압을 유지할 수 있다. 여기서 제1 및 제2 유지 전압(Vcsta, Vcstb)은 각 부화소(PXa, PXb)에 대하여 별개의 유지 전압 레벨을 가지므로, 표시 품질이 향상될 수 있다.
- <79> 도 8을 참조하여 본 발명의 다른 실시예에 따른 어레이 기관을 설명한다.
- <80> 도 8은 본 발명의 다른 실시예에 따른 어레이 기관의 레이아웃도이다. 도 4에 도시된 부재와 동일한 기능을 하는 부재에 대해서는 동일한 도면 부호를 사용하고, 설명의 편의상 이에 대한 상세한 설명은 생략한다.
- <81> 도 8을 참조하면, 본 실시예에 따른 어레이 기관(101)이 이전 실시예와 다른 점은, 드레인 전극 확장부가 없고, 제1 유지 전극 라인(131a')과 제1 부화소 전극(190a)이 제1 유지 커패시터(C_{st}a')를 구성하고, 제2 유지 전극 라인(131b')과 제2 부화소 전극(190b)이 제2 유지 커패시터(C_{st}b')를 구성한다는 점이다.
- <82> 구체적으로 설명하면, 제1 및 제2 드레인 전극(175a, 175b)은, 드레인 전극 확장부를 통해 제1 및 제2 부화소 전극(190a, 190b)과 전기적으로 연결되지 않고, 직접 연결된다.
- <83> 여기서 제2 유지 전극 라인(131b')은, 도시된 바와 같이, 제2 게이트 라인(121b)과 인접하여 형성될 수 있고, 이때, 제2 유지 전극 라인(131b')은 제1 부화소 전극(190a)과 오버랩되지 않을 수 있다. 또한, 제1 유지 전극 라인(131a') 및 제2 유지 전극 라인(131b')은 각각 제1 부화소 전극(190a) 및 제2 부화소 전극(190b)과 소정 부분 오버랩 되도록 확장부를 가질 수 있다. 다만, 제1 및 제2 유지 전극 라인(131a', 131b')의 형상, 위치는 이에 한정되지 않는다.

<84> 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

<85> 상술한 바와 같은 본 발명에 실시예들에 따른 어레이 기판 및 이를 포함하는 액정 표시 장치에 의하면, 표시 품질이 향상된다.

도면의 간단한 설명

<1> 도 1은 본 발명의 실시예들에 따른 액정 표시 장치를 설명하기 위한 블록도이다.

② 도 2는 도 1의 액정 표시 장치의 한 화소의 등가 회로도이다.

<3> 도 3은 도2의 제2 부화소의 등가 회로도이다.

<4> 도 4는 본 발명의 일 실시예에 따른 어레이 기판의 레이 아웃도이다.

<5> 도 5는 본 발명의 실시예들에 따른 액정 표시 장치의 대향 기판의 레이아웃도이다.

<6> 도 6은 도 4의 어레이 기판과 도 5의 대향 기판을 포함하는 액정 패널 어셈블리의 레이 아웃도이다.

<7> 도 7은 도 6의 VII- VII' 선을 따라 절단한 단면도이다.

〈8〉 도 8은 본 발명의 다른 실시예에 따른 어레이 기판의 레이아웃도이다.

〈9〉 (도면의 주요부분에 대한 부호의 설명)

<10> 10: 액정 표시 장치 100: 어레이 기판

<11> 121a, 121b : 게이트 라인 131a, 131b: 유지 전극 라인

<12> 137a, 137b: 유지 전극 확장부 140: 게이트 절연막

<13> 171: 데이터 라인 175a, 175b: 드레인 전극

<14> 177a, 177b: 드레인 전극 확장부 190: 화소 전극

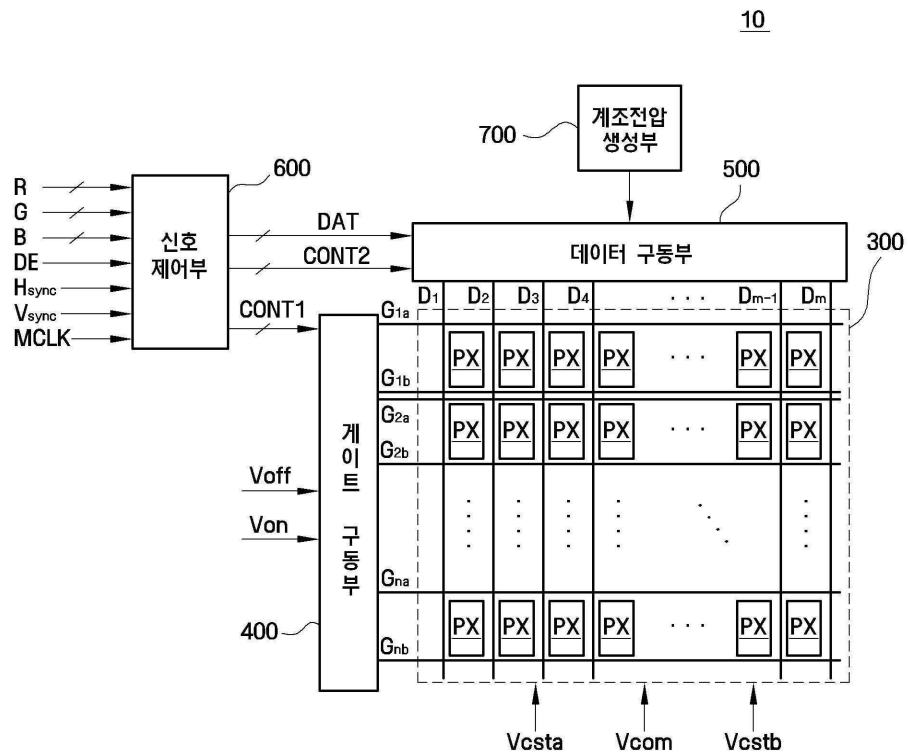
<15> 200: 대향 기관 300: 액정 패널 어셈블리

<16> 400: 게이트 구동부 500: 데이터 구동부

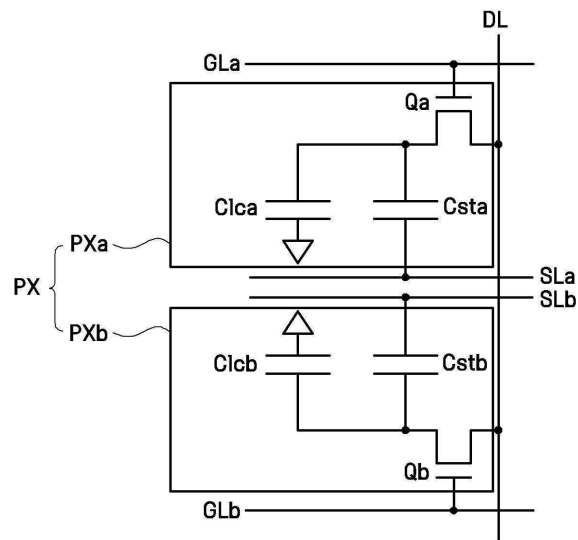
<17> 600: 신호 제어부 700: 계조 전압 생성부

도면

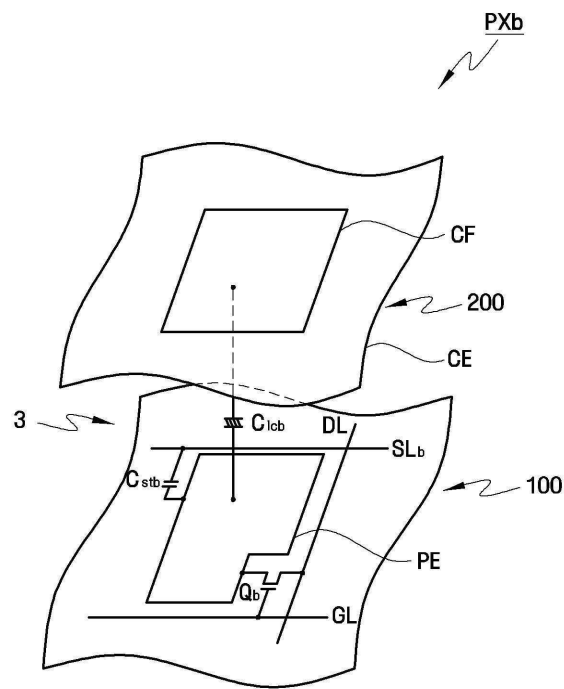
도면1



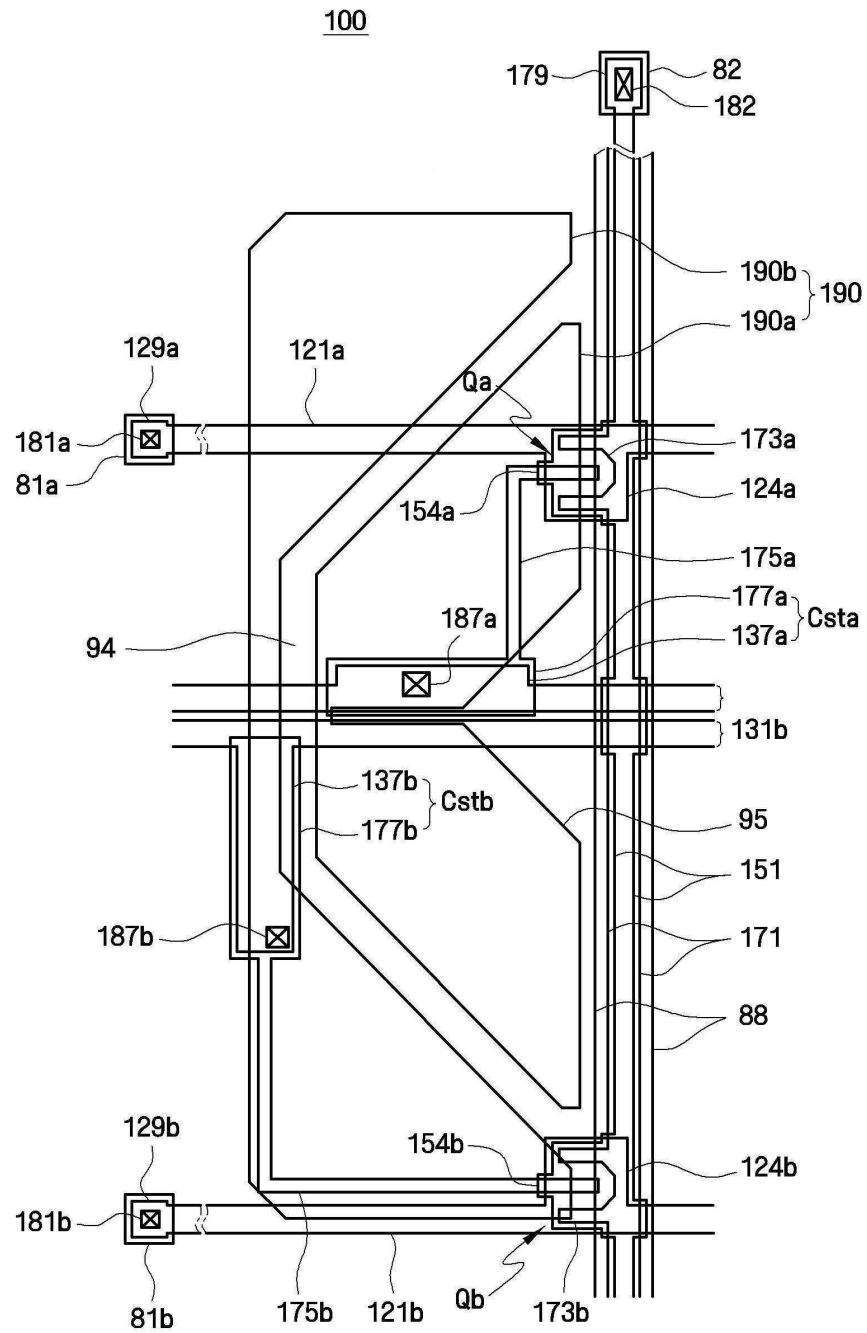
도면2



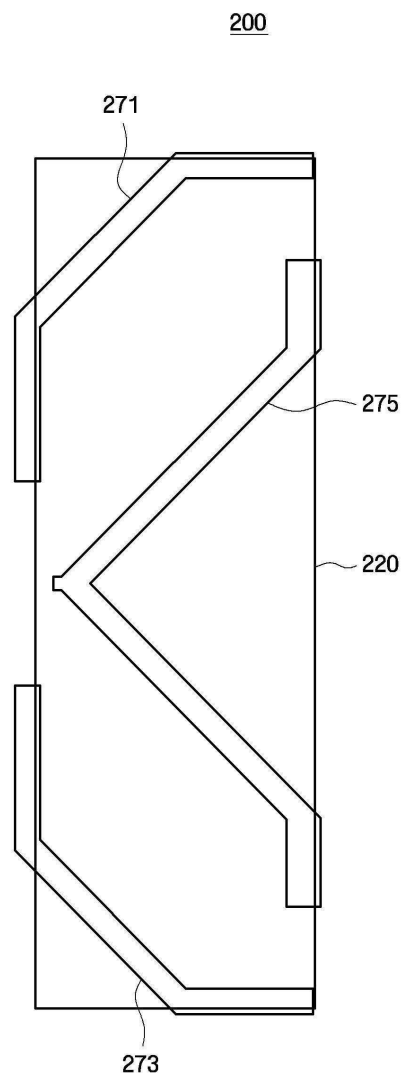
도면3



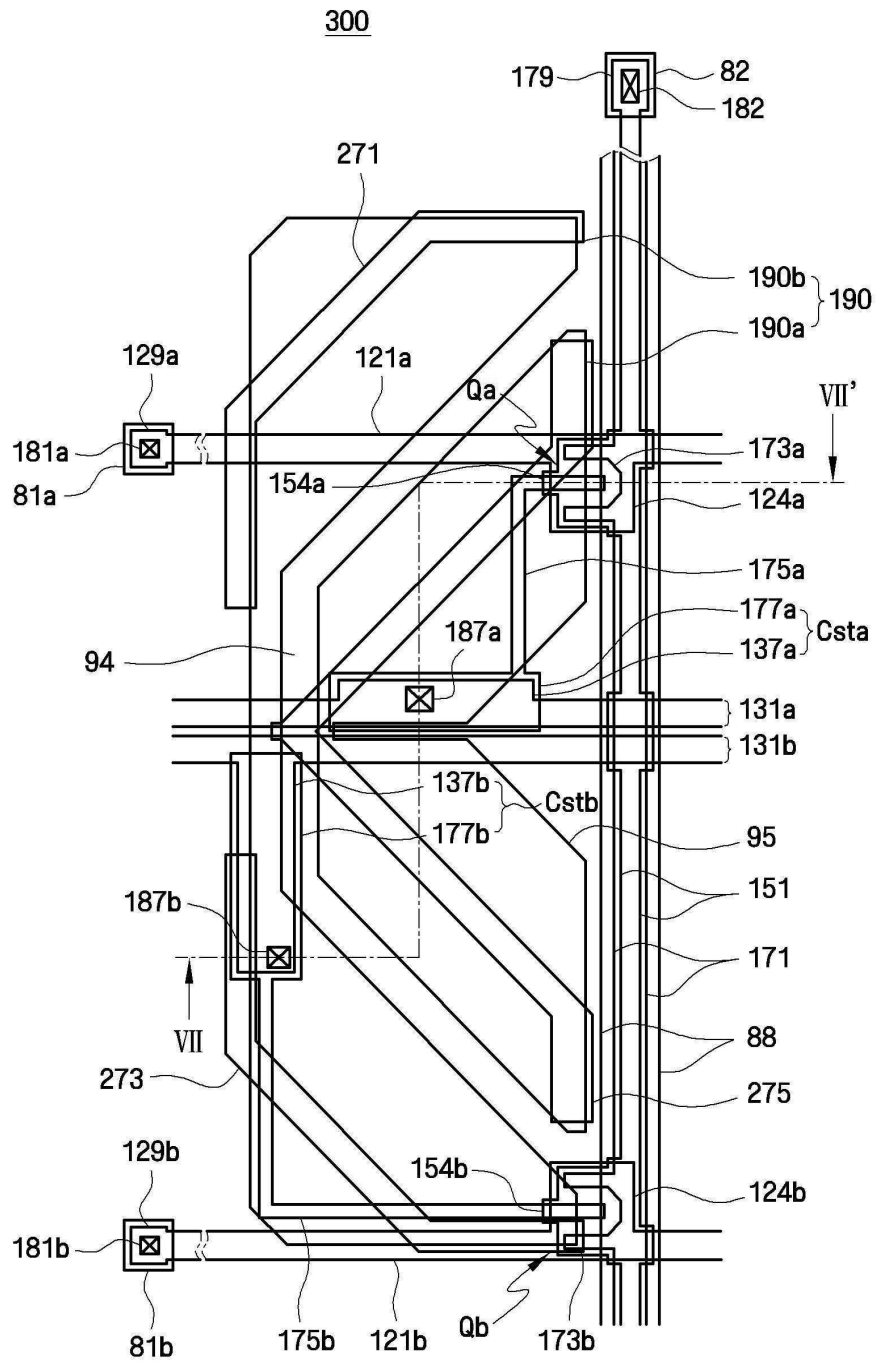
도면4



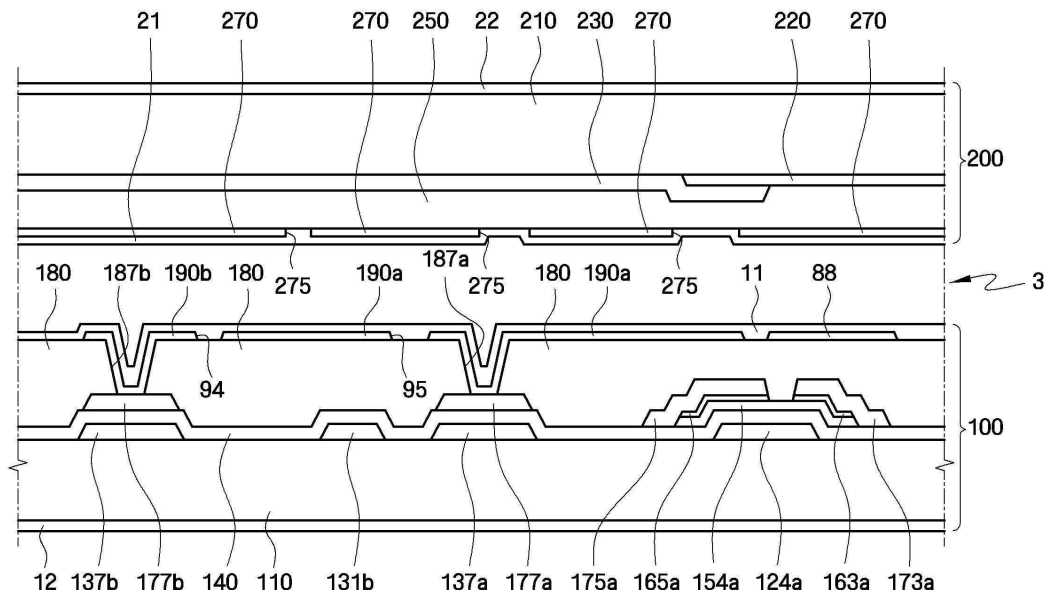
도면5



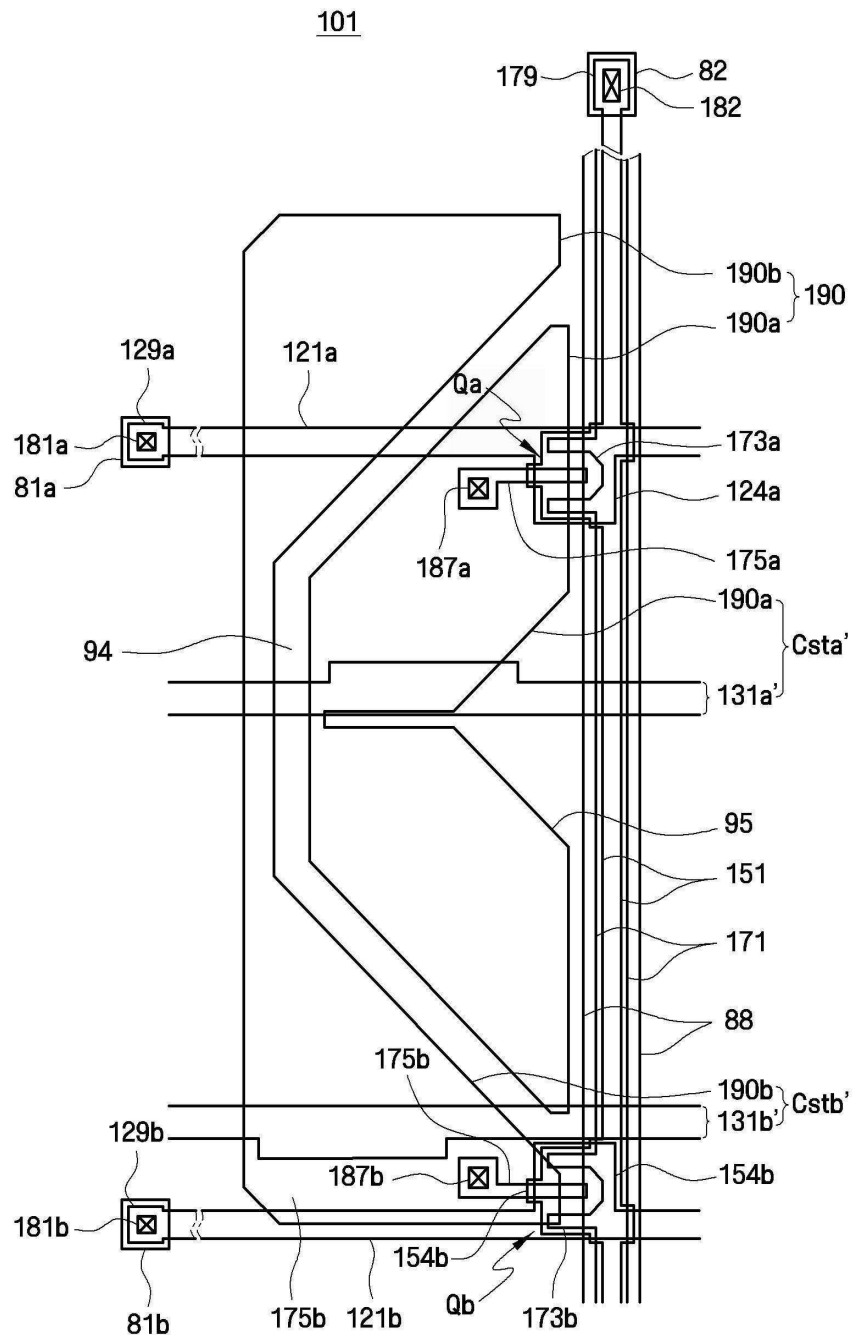
도면6



도면7



도면8



专利名称(译)	阵列基板和包括其的液晶显示装置		
公开(公告)号	KR1020080021969A	公开(公告)日	2008-03-10
申请号	KR1020060085262	申请日	2006-09-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	BAEK SEUNG HO 백승호 CHOI MIN SUNG 최민성 KIM HYOUNG WOOK 김형욱 KIM SANG YOUN 김상연 PARK BYOUNG HAW 박병화		
发明人	백승호 최민성 김형욱 김상연 박병화		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/136227 G02F2001/134345 G02F2201/123 H01L29/78618		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供一种阵列基板和包括该阵列基板的液晶显示器。阵列基板包括基板，以矩阵方式排列在基板上的多个像素，每个像素包括第一和第二子像素，多个第二栅极线设置在基板上，多条第二栅极线，设置在基板上并传输第二栅极信号，多条数据线与第一和第二栅极线交叉并传输数据电压，多个第一开关元件包括第一源电极和第一漏电极，并且电连接到第一栅极线和数据线以驱动第一子像素，电极，在同一层第二上形成包括漏极电极，并且每一个所述第二栅极线和多个第二开关元件中的电连接到每条数据线，用于驱动所述第二子像素，第一和第二栅极线并且，1在同一层上形成的维持电压为施加到多个第一维持电极线和所述第一和第二栅极线，多条第二维持电极线，其第二维持电压施加的。

