



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0025455  
G02F 1/136 (2006.01) (43) 공개일자 2007년03월08일

(21) 출원번호 10-2005-0081646  
(22) 출원일자 2005년09월02일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416  
(72) 발명자 김동규  
경기도 용인시 풍덕천2동 삼성5차아파트 523동 1305호  
(74) 대리인 유미특허법인

전체 청구항 수 : 총 10 항

(54) 액정 표시 장치용 패널 및 그 제조 방법

(57) 요약

본 발명에 따른 액정 표시 장치용 패널은 주사 신호를 전달하는 게이트선, 상기 게이트선과 교차하며 화상 신호를 전달하는 데이터선, 상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있으며, 상기 주사 신호에 따라 상기 화상 신호가 전달되는 화소 전극이 각각 형성되어 있는 복수의 액정 셀 영역을 포함한다. 복수의 상기 액정 셀 영역은 다른 방향으로 배치되어 있는 복수의 화소를 포함한다. 이를 통해서, 모 기관의 이용 효율을 극대화할 수 있으며, 제조 설비를 중복하여 배치하지 않더라도 다양한 모델 및 크기의 제품을 생산할 수 있어 제조 비용을 절감할 수 있다.

대표도

도 1

특허청구의 범위

청구항 1.

주사 신호를 전달하는 게이트선, 상기 게이트선과 교차하며 화상 신호를 전달하는 데이터선, 상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있으며, 상기 주사 신호에 따라 상기 화상 신호가 전달되는 화소 전극이 각각 형성되어 있는 복수의 액정 셀 영역을 포함하며,

복수의 상기 액정 셀 영역은 다른 방향으로 배치되어 있는 복수의 화소를 포함하는 다른 모델용 액정 셀 영역을 포함하는 액정 표시 장치용 패널.

## 청구항 2.

제1항에서,

서로 다른 상기 모델용 액정 셀 영역의 상기 화소는 서로 90° 회전하여 배치되어 있는 액정 표시 장치용 패널.

## 청구항 3.

제1항에서,

상기 화소 전극과 마주하여 액정 분자를 구동하기 위한 전기장을 형성하는 공통 전극을 더 포함하는 액정 표시 장치용 패널.

## 청구항 4.

제1항에서,

상기 화소 전극은 선형의 가지 전극을 포함하는 액정 표시 장치용 패널.

## 청구항 5.

제4항에서,

상기 가지 전극은 중심이 소정의 각도로 꺾여 상기 게이트선 및 상기 데이터선에 대하여 경사각을 가지는 액정 표시 장치용 패널.

## 청구항 6.

제5항에서,

액정 분자를 임의의 방향으로 배향하기 위한 배향막을 더 포함하며,

다른 상기 모델용 액정 셀 영역에서 상기 배향막의 배향 방향은 서로 동일한 액정 표시 장치용 패널.

## 청구항 7.

하나의 모 기관 상부에 서로 다른 모델의 액정 셀 영역을 배치하는 단계,

각각의 상기 액정 셀 영역에 주사 신호를 전달하는 게이트선을 형성하는 단계,

상기 모 기관의 상부에 게이트 절연막을 적층하는 단계,

각각의 상기 액정 셀 영역에 반도체층을 형성하는 단계,

각각의 상기 액정 셀 영역에 화상 신호를 전달하는 데이터선을 형성하는 단계,

상기 데이터선과 연결되는 화소 전극을 형성하는 단계

를 포함하는 액정 표시 장치용 이 각각 형성되어 있는 복수의 액정 셀 영역을 포함하며,

복수의 상기 액정 셀 영역은 다른 방향으로 배치되어 있는 복수의 화소를 포함하는 다른 모델용 액정 셀 영역을 포함하는 액정 표시 장치용 패널.

## 청구항 8.

제7항에서,

서로 다른 상기 모델용 액정 셀 영역은 서로 90° 회전하여 배치하는 액정 표시 장치용 패널의 제조 방법.

## 청구항 9.

제8항에서,

상기 공통 전극을 형성하는 단계를 더 포함하는 액정 표시 장치용 패널의 제조 방법.

## 청구항 10.

제8항에서,

액정 분자를 임의의 방향으로 배향하기 위한 배향막을 형성하는 단계를 더 포함하는 액정 표시 장치용 패널의 제조 방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 패널 및 그 제조 방법에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

이러한 액정 표시 장치의 두 표시판은 투명한 절연 기판의 상부에 배선용 도전 물질 또는 층간의 절연을 위한 절연 물질을 증착하고, 마스크를 이용한 사진 식각 공정으로 도전막과 절연막을 패터닝하여 완성되며, 이러한 다수의 단위 제조 공정은 하나의 표시판에 대응하는 단위 액정 셀 영역을 다수로 포함하는 모 기판(mother glass)을 단위로 이루어진다. 대부분의 단위 제조 단위 공정을 마친 다음에는 액정 셀의 영역으로 분리하여 이후의 공정을 진행하여 표시판으로 완성되며, 모 기판은 액정 표시 장치의 크기에 따라 액정 셀 영역을 다르게 가진다. 하나의 모 기판에는 동일한 종류 및 크기의 액정 셀 영역만을 배치 설계하는 것이 일반적이다.

하지만, 액정 셀 영역의 크기에 따라 이용되지 않는 면적이 큰 경우에는 모기판의 이용 효율이 극히 저하되며, 요구되는 제품 및 크기가 다양해짐에 따라 서로 다른 크기 및 종류의 제품을 생산하기 위해 제조 설비를 중복하여 구비해야하는 어려움이 있다.

## 발명이 이루고자 하는 기술적 과제

본 발명의 기술적 과제는 모 기관의 이용 효율을 극대화하는 동시에 서로 다른 크기 및 종류의 액정 표시 장치용 표시판을 하나의 모 기관에 배치할 수 있는 액정 표시 장치용 패널 및 그 제조 방법을 제공하는 것이다.

## 발명의 구성

본 발명의 일 실시예에 따른 액정 표시 장치용 패널은 주사 신호를 전달하는 게이트선, 상기 게이트선과 교차하며 화상 신호를 전달하는 데이터선, 상기 게이트선 및 상기 데이터선과 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있으며, 상기 주사 신호에 따라 상기 화상 신호가 전달되는 화소 전극이 각각 형성되어 있는 복수의 액정 셀 영역을 포함한다. 이때, 복수의 상기 액정 셀 영역은 다른 방향으로 배치되어 있는 복수의 화소를 포함하는 다른 모델용 액정 셀 영역을 포함한다.

서로 다른 상기 모델용 액정 셀 영역의 상기 화소는 서로 90° 회전하여 배치되어 있는 것이 바람직하다.

상기 화소 전극과 마주하여 액정 분자를 구동하기 위한 전기장을 형성하는 공통 전극을 더 포함할 수 있다.

상기 화소 전극은 선형의 가지 전극을 포함하는 것이 바람직하며, 상기 가지 전극은 중심이 소정의 각도로 꺾여 상기 게이트선 및 상기 데이터선에 대하여 경사각을 가질 수 있다.

액정 분자를 임의의 방향으로 배향하기 위한 배향막을 더 포함하며, 다른 상기 모델용 액정 셀 영역에서 상기 배향막의 배향 방향은 서로 동일하다.

본 발명의 실시예에 따른 액정 표시 장치용 패널의 제조 방법에서는 하나의 모 기관 상부에 서로 다른 모델의 액정 셀 영역을 배치하는 단계, 각각의 상기 액정 셀 영역에 주사 신호를 전달하는 게이트선을 형성하는 단계, 상기 모 기관의 상부에 게이트 절연막을 적층하는 단계, 각각의 상기 액정 셀 영역에 반도체층을 형성하는 단계, 각각의 상기 액정 셀 영역에 화상 신호를 전달하는 데이터선을 형성하는 단계, 상기 데이터선과 연결되는 화소 전극을 형성하는 단계를 포함한다. 이때, 복수의 상기 액정 셀 영역은 다른 방향으로 배치되어 있는 복수의 화소를 포함하는 다른 모델용 액정 셀 영역을 포함한다.

서로 다른 상기 모델용 액정 셀 영역은 서로 90° 회전하여 배치하는 것이 바람직하다.

상기 공통 전극을 형성하는 단계 또는 액정 분자를 임의의 방향으로 배향하기 위한 배향막을 형성하는 단계를 더 포함할 수 있다.

그러면, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본 발명의 실시예에 대하여 첨부한 도면을 참고로 하여 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

먼저, 본 발명의 한 실시예에 따른 액정 표시 장치용 패널에 대하여 도 1을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따라 액정 표시 장치용 박막 트랜지스터 표시판을 제조하기 위한 패널을 영역을 구분하여 도시한 배치도이다.

도 1에 도시한 바와 같이, 본 발명의 실시예에 따른 액정 표시 장치용 표시판을 제조하기 위한 패널인, 하나의 모 절연 기관(mother glass, 10)에는 동시에 여러 개의 액정 표시 장치용 표시판의 액정 셀 영역이 만들어진다. 예를 들면, 도 1에서와 같이, 하나의 모 유리 기관(10) 하나에 6 개의 액정 표시 장치용 표시판의 액정 셀 영역(101a, 102a, 103a, 101b, 102b, 103b)이 만들어지며, 만들어지는 표시판은 박막 트랜지스터 표시판 또는 공통 전극 표시판일 수 있으며, 패널의 액정 셀 영역(101a, 102a, 103a, 101b, 102b, 103b)은 복수의 화소(Pa, Pb)로 이루어지며 화상이 표시되는 화면 표시부와 주변

부를 포함한다. 이때, 하나의 모 기관(10)의 액정 셀 영역(101a, 102a, 103a, 101b, 102b, 103b)은 서로 다른 종류의 액정 표시 장치용 표시판의 액정 셀 영역을 포함하는데, 본 실시예에서는 도 1에서 보는 바와 같이 두 종류, 즉 A 모델(model)의 액정 셀 영역(101a, 102a, 103a)과 B 모델의 액정 셀 영역(101b, 102b, 103b)을 포함한다. 이때, A 모델의 액정 셀 영역(101a, 102a, 103a)은 가로 방향이 장변인 직사각형 모양이며 세로 방향이 장변인 복수의 화소(Pa)를 포함하고 있으며, B 모델의 액정 셀 영역(101b, 102b, 103b)은 세로 방향이 장변인 직사각형 모양이며 가로 방향이 장변인 복수의 화소(Pb)를 포함하고 있다. 따라서, 두 화소(Pa, Pb)는 서로 90°회전하여 배치된 구조를 가지는데, B 모델의 액정 셀 영역(101b, 102b, 103b)의 가로 변이 A 모델의 액정 셀 영역(101a, 102a, 103a)의 가로 변과 동일할 필요는 없다.

이와 같이, 하나의 모 기관(10)인 패널에 서로 다른 모델 및 크기의 표시판에 해당하는 액정 셀 영역(101a, 102a, 103a, 101b, 102b, 103b)을 배치함으로써 모 기관의 이용 면적을 극대화하여 이용 효율을 향상시킬 수 있으며, 하나의 제조 설비를 이용하여 다양한 크기 및 종류의 제품을 용이하게 생산할 수 있고, 제조 비용을 최소화할 수 있다.

만들어지는 표시판이 박막 트랜지스터 표시판인 경우 액정 셀 영역(101a, 102a, 103a, 101b, 102b, 103b) 중 표시 영역에는 반도체층을 포함하는 박막 트랜지스터, 게이트선 또는 데이터선을 포함하는 신호선 및 화소 전극 등이 행렬의 형태로 반복적으로 배치되어 있고, 표시 영역 밖에는 구동 소자들과 연결되는 요소 즉, 패드와 기타 정전기 보호 회로 등이 배치된다.

다음은, 본 발명의 실시예에 따른 액정 표시 장치용 패널에서 A형 및 B형 모델의 박막 트랜지스터 표시판의 구조에 대하여 구체적으로 설명하기로 한다

우선, 본 발명의 실시예에 따른 A형 모델의 액정 표시 장치용 박막 트랜지스터 표시판의 구조에 대하여 도 2a, 도 3 및 도 4를 참조하여 구체적으로 설명하기로 한다.

도 2a 본 발명의 실시예에 따른 패널에서 A형 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도로서, 도 1에서 하나의 화소(Pa)와 패드들의 구조를 확대한 도면이고, 도 3 및 도 4는 도 2a에 도시한 박막 트랜지스터 표시판을 III-III 선 및 IV-IV 선을 따라 잘라 도시한 각각이 단면도이다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기관(110) 위에 복수의 게이트선(gate line)(121a), 복수의 공통 전극선(123a) 및 복수의 공통 전극(common electrode)(131a)이 형성되어 있다.

게이트선(121a)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121a)은 위로 돌출한 복수의 게이트 전극(gate electrode)(124a)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(129a)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 집적 회로 칩의 형태로 기관(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기관(110) 위에 직접 장착될 수 있고, 또는 기관(110)에 집적될 수 있다. 게이트 구동 회로가 기관(110) 위에 집적되어 있는 경우 게이트선(121a)이 연장되어 이와 직접 연결될 수 있다.

공통 전극선(123a)은 공통 전압(common voltage)을 전달하며, 게이트선(121a)과 거의 평행하게 가로 방향으로 뻗어 있다. 공통 전극선(123a)은 게이트선(121a)과 동일한 층으로 이루어져 있는데, 이웃하는 두 게이트선(121a) 사이에서 하나의 게이트선(121a)에 인접하게 위치하며, 누설되는 빛을 차단하기 위해 아래위로 돌출한 확장부를 가질 수 있다.

복수의 공통 전극(131a)은 공통 전극선(123a)에 공통으로 연결되어 공통 전극(131a)은 공통 전압(common voltage)을 인가 받으며 게이트선(121a) 사이의 공간을 거의 채우며 배치되어 있다. 공통 전극(131a)은 A형 모델의 화소(Pa) 모양을 따라 세로 방향으로 길게 뻗은 직사각형 모양을 이룬다. 서로 이웃하는 공통 전극(131a)은 이와 동일한 층으로 이루어진 연결부를 통하여 연결될 수 있으며, 이때 공통 전극선(123a)은 생략할 수 있다.

게이트선(121a) 및 공통 전극선(123a)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성

이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121a)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

공통 전극(131a)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다.

게이트선(121), 공통 전극선(123a) 및 공통 전극(131a)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30도 내지 약 80도인 것이 바람직하다.

게이트선(121a), 공통 전극선(123a) 및 공통 전극(131a) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다. 게이트 절연막(140)은 게이트선(121a), 공통 전극선(123a) 및 공통 전극(131a)이 서로 단락되는 것을 방지하고, 이들 위에 형성되는 다른 도전성 박막과의 절연을 도모한다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 섬형 반도체(154a)가 형성되어 있다. 섬형 반도체(154a)는 게이트 전극(124a) 위에 위치하며 게이트선(121a) 및 공통 전극선(131a)의 경계를 덮는 연장부(extension)를 포함한다.

섬형 반도체(154a) 위에는 복수의 섬형 저항성 접촉 부재(ohmic contact)(163a, 165a)가 형성되어 있다. 저항성 접촉 부재(163a, 165a)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다. 섬형 저항성 접촉 부재(163a, 165a)는 쌍을 이루어 반도체(154a) 위에 배치되어 있다.

반도체(154a)와 저항성 접촉 부재(163a, 165a)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30도 내지 80도 정도이다.

저항성 접촉 부재(163a, 165a) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171a)과 복수의 드레인 전극(drain electrode)(175a)이 형성되어 있다.

데이터선(171a)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a) 및 공통 전극선(123a)과 교차한다. 각 데이터선(171a)은 게이트 전극(124a)을 향하여 뻗은 복수의 소스 전극(source electrode)(173a)과 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분(179a)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171a)이 연장되어 이와 직접 연결될 수 있다.

드레인 전극(175a)은 데이터선(171a)과 분리되어 있고 게이트 전극(124a)을 중심으로 소스 전극(173a)과 마주 본다.

하나의 게이트 전극(124a), 하나의 소스 전극(173a) 및 하나의 드레인 전극(175a)은 반도체(154a)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173a)과 드레인 전극(175a) 사이의 반도체(154a)에 형성된다.

데이터선(171a) 및 드레인 전극(175a)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴(합금) 하부막과 알루미늄(합금) 상부막의 이중막, 몰리브덴(합금) 하부막과 알루미늄(합금) 중간막과 몰리브덴(합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171a) 및 드레인 전극(175a)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

저항성 접촉 부재(163a, 165a)는 그 아래의 반도체(154)와 그 위의 데이터선(171a) 및 드레인 전극(175a) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 게이트선(121a) 및 공통 전극선(123a) 위에 위치한 반도체(154a)의 연장부는 표면의 프로파일을 부드럽게 함으로써 데이터선(171a)이 단선되는 것을 방지한다. 반도체(154a)에는 소스 전극(173a)과 드레인 전극(175a) 사이를 비롯하여 데이터선(171a) 및 드레인 전극(175a)으로 가리지 않고 노출된 부분이 있다.

데이터선(171a), 드레인 전극(175a) 및 노출된 반도체(154a) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물로 만들어지며, 무기 절연물의 예로는 질화규소와 산화규소를 들 수 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171a)의 끝 부분(179a)과 드레인 전극(175a)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182a, 185a)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121a)의 끝 부분(129a)을 드러내는 복수의 접촉 구멍(181a)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode line)(191a) 및 복수의 접촉 보조 부재(contact assistant)(81a, 82a)가 형성되어 있다. 이들은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 만들어질 수 있다.

화소 전극(191a)은 주로 세로 방향으로 뻗어 있으며 중앙이 소정의 각도로 꺾여 있고 가로 방향으로 배열되어 있는 복수의 가지 전극(191a1)과 복수의 가지 전극(191a)들의 상단 및 하단을 각각 연결하는 연결부(191a2)를 포함한다. 화소 전극(191a)은 공통 전극(131a)과 중첩한다. 화소 전극(191a)의 가지 전극(191a1)은 그 중앙이 약간 굴절되어 있어서 데이터선(171a)과 소정 각도( $\Phi_s$ )를 이루며 기울어져 있다. 이 때, 복수 개의 가지 전극(191a1)은 게이트선(121a) 사이의 중앙부를 기준으로 상부 가지 및 하부 가지로 구분되며, 상부 가지는 왼쪽 아래에서 오른쪽 위로 비스듬하게 뻗어 있으며, 하부 가지는 왼쪽 위에서 오른쪽 아래로 비스듬하게 뻗어 있다. 상부 가지와 하부 가지는 가진 전극(191a1)의 가로 중심선에 대하여 대칭 구조를 가진다.

화소 전극(191a)은 접촉 구멍(185a)을 통하여 드레인 전극(175a)과 물리적 및 전기적으로 연결되어 있으며, 드레인 전극(175a)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(191a)은 공통 전압을 인가 받는 공통 전극(131a)과 함께 전기장을 생성함으로써 두 전극(191a, 131a) 위에 위치하는 액정층(도시하지 않음)의 액정 분자(31)의 기울어지는 방향을 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층을 통과하는 빛의 편광이 달라진다. 화소 전극(191a)과 공통 전극(131a)은 유지 축전기를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.

접촉 보조 부재(81a, 82a)는 각각 접촉 구멍(181a, 182a)을 통하여 게이트선(121a)의 끝 부분(129a) 및 데이터선(171a)의 끝 부분(179a)과 연결된다. 접촉 보조 부재(81a, 82a)는 게이트선(121a)의 끝 부분(129a) 및 데이터선(171a)의 끝 부분(179a)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

다음은, A형 모델과 함께 동일한 모 기관(10, 도 1참조)에 형성되어 있는 B형 모델의 박막 트랜지스터 표시판의 구조에 대하여 도 2b를 참조하여 구체적으로 설명하기로 한다.

도 2b 본 발명의 실시예에 따른 패널에서 B형 모델의 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도로서, 도 1에서 하나의 화소(Pb)와 패드들의 구조를 확대한 도면이다.

A형과 동일한 제조 공정을 통하여 완성된 B형 모델의 액정 표시 장치용 박막 트랜지스터 표시판의 층상 구조는 도 2a, 도 3 및 도 4와 거의 동일하다.

즉, 게이트 전극(124b)을 포함하는 복수의 게이트선(121b), 공통 전극선(123b) 및 공통 전극(131b)이 절연 기관(110) 위에 형성되어 있고, 그 위에 게이트 절연막(140), 복수의 섬형 반도체(154b) 및 복수의 섬형 저항성 접촉 부재(도시하지 않음)가 차례로 형성되어 있다. 소스 전극(173b)을 포함하는 복수의 데이터선(171b) 및 복수의 드레인 전극(175b)이 게이트 절연막(140) 위에 형성되어 있고, 보호막(180)이 그 위에 형성되어 있으며, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181b, 182b, 185b)이 형성되어 있다. 보호막(180) 위에는 복수의 가지 전극(191b1) 및 연결부(191b2)를 포함하는 화소 전극(191b) 및 복수의 접촉 보조 부재(81b, 82b)가 형성되어 있다.

하지만, 도 2a와 달리, 공통 전극(131b)은 B형 모델의 화소(Pb) 모양을 따라 가로 방향으로 뻗어 있으며, 데이터선(171b)은 가로 방향으로 뻗어 있고, 게이트선(121b)은 세로 방향으로 뻗어 있다.

그래서, A형 및 B형 액정 표시 장치용 박막 트랜지스터 표시판은 서로 90°회전한 형태이다.

이와 같은 A형 및 B형 액정 표시 장치용 박막 트랜지스터 표시판을 포함하는 모 기관(10)의 상부에는 액정 분자(31a, 31b, 도 2a 및 도 2b)를 특정한 방향으로 배향하기 위한 배향막(11, 도 3 참조)이 형성되어 있다. 배향막(11)은 수평 배향막이며, 도 2a 및 도 2b에서 보는 바와 같이 액정 분자(31a, 31b)를 세로 방향으로 데이터선(171a) 및 게이트선(121b)과 평행하게 배향하여, 액정 분자(31a, 31b)는 화소 전극(191a, 191b)의 가지 전극(191a1, 191b1)에 대하여 소정 각도(초기 비틀림각,  $\Phi_{sa}$ ,  $\Phi_{sb}$ )로 기울어져 있다. 소정 각도( $\Phi_{sa}$ ,  $\Phi_{sb}$ )는 서로 동일할 수 있으며, 그렇지 않을 수도 있다.

이때, 초기 비틀림각( $\Phi_{sa}$ ,  $\Phi_{sb}$ )은 러빙 방향(R)과 상부 가지의 길이 방향( $S_a$ ,  $S_b$ )이 이루는 각 또는 러빙 방향(R)과 하부 가지의 길이 방향( $S_a$ ,  $S_b$ )이 이루는 각으로 정의되며, 휘도 감소를 방지하기 위해 0도보다 크고 10도보다 작거나 같은 것이 바람직하다.

이 때, 양의 유전율 이방성을 가지며, 가지 전극(191a)의 상부 가지에 대응하는 위치에 위치하는 액정 분자(31a, 31b)는 전압 인가시 초기 비틀림각( $\Phi_{sa}$ ,  $\Phi_{sb}$ )에 의해 시계 반대 방향으로 회전하며, 가지 전극(191a1, 191b1)의 하부 가지에 대응하는 위치에 위치하는 액정 분자(31a, 31b)는 전압 인가시 초기 비틀림각( $\Phi_{sa}$ ,  $\Phi_{sb}$ )에 의해 시계 방향으로 회전한다. 따라서, 두 개의 도메인이 형성되며, 좌우 방향에서의 시인성이 향상된다.

액정 분자(31a, 31b)는 음의 유전율 이방성을 가질 수 있으며, 이 경우에는 배향 방향과 가지 전극의 뺨은 방향이 달라진다.

이하에서 본 발명의 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치가 동작하는 방법에 대해 상세히 설명한다.

도 5는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 전극을 나타내는 배치도이고, 도 6은 도 5에서 VI-VI 선을 잘라 도시한 액정 표시 장치의 단면도로서, 상부 기관 및 하부 기관 사이의 등전위선 및 전기력선을 함께 도시한 도면이다. 여기서는, 면형의 공통 전극과 화소 전극을 가지 전극으로만 나타내었다.

도 5 및 도 6에 도시한 바와 같이, 하부 기관(110) 위에는 면형의 공통 전극(131)이 형성되어 있으며, 공통 전극(131) 위에는 게이트 절연막(140) 및 보호막(180)이 덮여 있고, 보호막(180) 위에는 폭이 좁은 다수의 화소 전극(191)이 세로 방향으로 서로 평행하게 형성되어 있다. 화소 전극(191)의 폭은 화소 전극 사이의 간격보다 작다. 화소 전극(191) 위에는 폴리이미드(polyimide) 따위의 물질로 만들어진 배향막(alignment layer)(11)이 도포되어 있으며 이들은 수평 배향막일 수 있다. 하부 기관(110)의 바깥 면에는 편광판(12)이 부착되어 있다.

상부 기관(210) 위에는 색필터(230)가 형성되어 있으며, 색필터(230) 위에는 폴리이미드 따위의 물질로 만들어진 배향막(21)이 도포되어 있으며 이들은 수평 배향막일 수 있다. 상부 기관(210)의 바깥 면에는 편광판(22)이 부착되어 있다.

그리고, 두 기관(110, 211)의 배향막(11, 21) 사이에는 양의 유전율 이방성을 가지는 액정층(3)이 주입되어 있다. 따라서, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 화소 전극(191)의 방향과 거의 평행하게(화소 전극의 방향과 소정 각도( $\phi$ )를 이루면서) 배향되어 있으며, 전압이 인가된 경우에는 그 장축이 화소 전극(191)의 방향과 수직하도록 배향되며 이에 따라 액정층을 통과하는 빛의 편광이 달라진다.

이러한 액정 표시 장치는 하부 기관(110)의 하부에 위치하는 조명부(backlight unit)(도시하지 않음)로부터 발생한 빛의 투과율을 조절하여 표시 동작을 할 수도 있지만, 반사형 액정 표시 장치의 경우에는 아래 편광판(12)은 필요하지 않다. 반사형 액정 표시 장치의 경우에는 화소 전극(191)과 공통 전극(131) 모두를 불투명하고 반사율이 높은 알루미늄(Al) 등의 물질로 만드는 것이 바람직하다.

도 6에 도시한 바와 같이, 이러한 액정 표시 장치의 공통 전극(131) 및 화소 전극(191)에 전압을 인가하여 전위차를 주면 전기장이 생성된다. 도 6에서 점선으로 도시한 것은 전기력선이다.

전기장의 형태는 화소 전극(191) 위의 좁은 영역(NR)의 세로 방향 중앙선(C)(실제로는 면에 해당함) 및 화소 전극(191) 사이의 넓은 영역(WR)의 세로 방향 중앙선(B)(실제로는 면에 해당함)에 대하여 대칭이다. 좁은 영역(NR)의 중앙선(C)으로부터 넓은 영역(WR)의 중앙선(B)까지의 영역에는 좁은 영역(NR)과 넓은 영역(WR)의 경계선(A)(실제로는 면에 해당함)에 정점을 두고 있는 반타원 모양 또는 포물선 모양(이하에서는 편의상 반타원 모양인 것으로 설명한다)의 전기력선 형태를 가지는 전기장이 생성된다. 전기력선의 접선은 좁은 영역(NR)과 넓은 영역(WR)의 경계선(A) 상에서 기관(10)에 대하여 거의 평행하고, 좁은 영역(NR) 및 넓은 영역(WR)의 중앙 위치에서는 기관(10)에 대하여 거의 수직이 된다. 또한, 타

원의 중심 및 세로 방향 정점은 좁은 영역(NR)과 넓은 영역(WR)의 경계선(A) 상에 위치하고, 가로 방향의 두 정점은 각각 넓은 영역(WR) 및 좁은 영역(NR)에 위치한다. 이때, 좁은 영역(NR)에 위치하는 가로 방향 정점은 넓은 영역(WR)에 위치하는 가로 방향 정점에 비하여 타원의 중심으로부터의 거리가 짧기 때문에 타원은 경계선(A)에 대하여 대칭을 이루지 않는다. 또한, 전기력선의 밀도가 위치에 따라 달라지고 전기장의 세기도 이에 비례하여 달라진다. 따라서, 좁은 영역(NR)과 넓은 영역(WR) 사이의 경계선(A-A) 상에서 전기장의 세기가 가장 크고, 좁은 영역(NR) 및 넓은 영역(WR)의 중앙선(C-C, B-B)으로 갈수록, 그리고 상부 기관(210)으로 갈수록 작아진다.

그러면, 이러한 전기장에 의하여 액정 분자가 재배열된 상태를 기관에 수평인 성분과 이에 수직인 성분으로 나누어 살펴본다. 먼저, 초기 상태를 설명한다.

두 배향막(11, 21)은 러빙 또는 자외선 조사법으로 배향 처리되어, 액정 분자들이 모두 한 방향으로 배열하되 기관(110, 210)에 대하여 약간의 선경사각을 가지지만 거의 수평이 되고, 기관(110, 210)에 평행한 면상에서 볼 때 화소 전극(191) 방향 및 이에 수직인 방향에 대하여 일정 각을 이루도록 배열되어 있다. 편광판(12, 22)의 편광축은 서로 직교하도록 배치하며, 하부 편광판(12)의 편광축은 러빙 방향과 거의 일치한다.

다음, 화소 전극(191) 및 공통 전극(131)에 각각 전압을 인가하되, 화소 전극(191)에 높은 전압을 인가한다. 이 때 액정 분자의 배열은 전기장에 의한 힘(전기장의 방향과 세기에 의존)과 배향 처리로 인하여 발생하는 탄성 복원력이 평형을 이루므로써 결정된다.

이러한 액정 분자의 재배열 상태를 기관에 평행한 성분과 수직인 성분으로 나누어 살펴본다. 설명의 편의상 기관에 수직인 방향을 z축, 기관과 평행하고 화소 전극(191) 방향에 수직인 방향을 x축, 화소 전극(191)의 방향에 평행한 방향을 y축으로 정한다. 즉, 도 5에서 왼쪽에서 오른쪽을 향하는 방향을 x축, 화소 전극(191)을 따라 아래에서 위로 향하는 방향을 y축, 도 6에서 하부 기관(110)에서 상부 기관(210)을 향하는 방향을 z축으로 정한다.

먼저, 액정 분자(310)의 비틀림각, 즉, x축 또는 초기 배열 방향에 대하여 액정 분자의 장축이 기관에 평행한 면(xy 평면) 위에서 이루는 각의 변화를 도 7, 도 8 및 도 9를 참고로 설명한다.

도 7은 본 발명의 한 실시예에서 액정 분자들의 비틀림각 변화를 설명하기 위한 도면이고, 도 8은 본 발명의 한 실시예에서 기관에 수평이고 화소 전극에 수직인 선에 대한 액정 분자들의 비틀림각 변화를 도시한 그래프이고, 도 9는 본 발명의 한 실시예에서 기관에 수직인 선에 대한 액정 분자들의 비틀림각 변화를 도시한 그래프이다.

도 7에 도시한 바와 같이, 러빙 방향은 벡터  $\vec{R}$  로, 전기장의 x-y 평면 성분은 벡터  $\vec{E}_{xy}$  로, 아래 편광판(12)의 광축은 벡터  $\vec{P}$  로 나타내었으며, 러빙 방향이 x축과 이루는 각은  $\Phi_R$ 로, 액정 분자의 장축이 x축과 이루는 각을  $\Theta_{LC}$ 로 나타내었다. 그런데 여기에서 아래 편광판(12)의 광축은 러빙 방향과 일치하므로 아래 편광판(12)의 광축이 x축과 이루는 각  $\Phi_P = \Phi_R$  이다.

전기장의 x-y 평면 성분( $\vec{E}_{xy}$ )의 방향은 경계선(A)으로부터 넓은 영역(WR)의 중앙선(B)에 이르기까지는 양의 x 방향이고, 넓은 영역(WR)의 중앙선(B)으로부터 다음 경계선(D)까지는 음의 x 방향이다. 전기장 성분의 세기는 경계선(A, D) 상에서 가장 크고 중앙선(B-B) 쪽으로 갈수록 작아져 중앙선(B-B) 상에서는 0이 된다.

배향 처리에 의한 탄성적 복원력의 크기는 xy 평면상에서는 위치에 관계없이 일정하다. 액정 분자들은 이러한 두 가지 힘이 평형을 이루도록 배열하여야 하므로, 도 8에 도시한 바와 같이, 경계선(A, D)에서는 액정 분자의 장축 방향이 전기장 성분( $\vec{E}_{xy}$ )에 대하여 거의 평행하고 러빙 방향에 대해서는 큰 각도를 가지지만, 영역(NR, WR)의 중심선(C, B)으로 갈수록 액정 분자의 장축이 러빙 방향에 대하여 이루는 각( $|\Phi_R - \Phi_{LC}|$ )이 작아지고, 중심선(B, C)에서는 액정 분자의 장축과 러빙 방향이 동일해진다. 아래 편광판(20)의 광축은 러빙 방향과 평행하므로, 아래 편광판(20)의 광축과 액정 분자의 장축이 이루는 각도도 이와 동일한 분포를 가지며, 이 값은 빛의 투과율과 밀접한 관련이 있다.

좁은 영역(NR)과 넓은 영역(WR)의 폭의 비를 변화시켜 다양한 형태의 전기장을 만들어 낼 수 있다. 화소 전극(191)을 투명한 물질로 만드는 경우에는 좁은 영역(NR) 또한 표시 영역으로 사용할 수 있으나, 불투명 전극으로 하는 경우에는 화소 전극(191) 위의 좁은 영역(NR)을 표시 영역으로 사용할 수 없다.

한편, 전기장의 xy 평면 성분( $\vec{E}_{xy}$ )은 아래 배향막(11)으로부터 위 배향막(21)에 이르기까지, 즉 z축을 따라가며 점점 작아지며, 배향에 의한 탄성적 복원력은 배향막(11, 21)의 표면에서 가장 크고, 두 배향막(11, 21) 사이 액정층의 중앙으로 갈수록 점점 작아진다.

도 9는 z축을 따라가며 액정 분자의 장축 방향이 x축과 이루는 비틀림각을 도시한 도면으로서, 두 배향막 사이의 간격, 즉 셀 간격이 d인 경우이다. 여기에서 가로축은 아래 배향막(11)으로부터의 높이를 뜻하고, 세로축은 비틀림각을 나타낸다.

도 9에 도시한 바와 같이, 비틀림각은 배향막(11, 21)의 표면에서는 배향력에 의한 힘이 강하기 때문에 크고, 액정층의 중앙으로 갈수록 작아져 전기장의 방향에 가깝게 되는 것을 알 수 있으며, 배향막(11, 21) 바로 위에서는 액정 분자의 장축이 러빙 방향과 동일한 방향으로 배열한다. 여기에서 인접한 액정 분자의 비틀림각의 차이를 비틀림(twist)이라고 하면, 도 7에서 비틀림은 곡선의 기울기에 해당되고, 이는 배향막(11, 21)의 표면에서는 크고 액정층의 중앙으로 갈수록 작아진다.

액정 분자의 경사각, 즉, x축 또는 초기 배열 방향에 대하여 액정 분자의 장축이 기관에 수직인 면(zx 평면) 위에서 이루는 각의 변화율도 도 10, 도 11 및 도 12를 참고로 설명한다.

도 10은 본 발명의 한 실시예에서 액정 분자들의 경사각 변화를 설명하기 위한 도면이고, 도 11은 본 발명의 한 실시예에서 기관에 수직인 선에 대한 액정 분자들의 경사각 변화를 도시한 그래프이고, 도 12는 본 발명의 한 실시예에서 기관에 수평이고 화소 전극에 수직인 선에 대한 액정 분자들의 경사각 변화를 도시한 그래프이다.

도 10에서는 편이상 기관(110, 210)만을 도시한 것이며, 도 7에서 도시한 러빙 방향을 나타내는 벡터  $\vec{R}$ 의 zx 평면에 대한 성분을 벡터  $\vec{R}_{zx}$ 로, 전기장의 zx 평면 성분은 벡터  $\vec{E}_{zx}$ 로 나타내었으며, 전기장의 zx 평면 성분  $\vec{E}_{zx}$ 가 x축과 이루는 각은  $\theta E$ 로, 액정 분자의 장축이 x축과 이루는 경사각을  $\theta LC$ 로 나타내었다. 그런데, 여기에서 벡터  $\vec{R}$ 은 xy 평면상에 존재하므로(선경사각은 무시)  $\vec{R}_{zx}$ 는 x 방향이 된다.

전기장의 zx 평면 성분( $\vec{E}_{zx}$ )의 크기는 아래 기관(10)에서 위 기관(11)으로 갈수록 작아지고, 각도  $\theta E$  또한 아래 기관(10)에서 위 기관(11)으로 갈수록 작아진다.

앞서 설명한 것처럼 배향 처리에 의한 탄성적 복원력의 크기는 두 기관(10, 11)의 표면에서 가장 크고, 액정층의 중앙으로 갈수록 작아진다.

액정 분자들은 이러한 두 가지 힘이 평형을 이루도록 배열하여야 한다. 도 9에 나타난 것처럼, 하부 기관(110) 표면에서는 배향력이 강하므로 액정 분자들이 x축과 평행하게 배열하지만, 위로 올라갈수록 전기장에 의한 힘이 상대적으로 커지므로 경사각( $\theta LC$ )의 크기가 어느 정도 지점까지는 계속해서 증가하다가 다시 감소하여 위 기관(11) 표면에서는 다시 x축과 평행하게 배열한다. 이때, 곡선의 정점은 아래 기관(10)에 가까운 위치에서 나타난다.

한편, 전기장의 zx 평면 성분( $\vec{E}_{zx}$ )이 x축에 대하여 이루는 각  $\theta E$ 는 경계선(A, D) 상에서는 0에 가깝고 중앙선(B-B) 쪽으로 갈수록 커지며, 전기장의 zx 평면 성분( $\vec{E}_{zx}$ )의 크기는 경계선(A, D) 상에서 가장 크고 중앙선(B-B) 쪽으로 갈수록 작아진다.

배향 처리에 의한 탄성적 복원력의 크기는 x 축 상에서는 위치에 관계없이 일정하다.  $\theta$

따라서, 도 12에 도시한 바와 같이, 경계선(A, D)에서는 액정 분자의 경사각이 거의 0에 가깝지만 중심선(C, B)으로 갈수록 커져 전기장의 zx 평면 성분( $\vec{E}_{zx}$ )이 x축과 이루는 각( $\theta E$ )과 유사한 분포를 가진다. 그러나,  $\theta E$ 보다는 완만하게 변화한다.

이와 같이 공통 전극 및 화소 전극(131, 191)에 전압이 인가되면 액정 분자들은 비틀림각 및 경사각을 가지며 재배열하는데, 그 비틀림각 및 경사각의 변화로 인하여 빛의 투과율이 변화한다. 경계선(A, D) 상에서는 z축을 따라 볼 때 경사각의

변화는 거의 없지만 비틀림각의 변화는 크다. 반면에, 중앙선(B, C) 상에서는 z축을 따라 볼 때 비틀림각의 변화는 거의 없지만 경사각은 약간 변화한다. 따라서, 경계선(A, D)과 중앙선(B, C) 사이의 영역에서는 비틀림각과 경사각이 모두 변화하는 영역이 된다. 결국, 위치에 따른 투과율 곡선은 전기력선의 형태와 유사한 형태가 된다.

그러면, 도 1 내지 도 4에 도시한 액정 표시 장치용 모 기관(10)의 제조 방법에 대하여 도 13a 내지 도 16b와 도 1 내지 도 4를 참고로 하여 상세히 설명한다. 이와 같은 제조 방법에서 제조 공정은 A형 및 B형 박막 트랜지스터 모두를 포함하는 모 기관(10)을 단위로 이루어진다. 배치도는 도 2a 및 도 2b를 참조한다.

먼저, 도 13a 및 도 13b에 도시한 바와 같이, 투명한 유리 등의 절연 기판(110) 위에 도전 물질을 단일막 또는 다층막으로 적층하고 사진 식각 공정으로 패터닝하여 복수의 게이트 전극(124a, 124b)과 끝 부분(129a, 129b)을 각각 포함하는 복수의 게이트선(121a, 121b) 및 공통 전극선(123a, 1234b)을 형성한다.

이어, 절연 기판(110)의 상부에 투명한 도전 물질 또는 반사도를 가지는 도전 물질을 적층하고 사진 식각 공정으로 패터닝하여 공통 전극(131a, 131b)을 형성한다.

여기서, 공통 전극(131a, 131b)은 게이트선(121a, 121b)과 동일한 사진 식각 공정으로 패터닝할 수 있다.

이때 기판의 상부에 게이트 구동 회로를 직접 형성하는 경우에는 게이트선과 동일한 층의 게이트 구동 회로의 일부도 함께 형성한다.

이어, 도 14a 및 도 14b에서 보는 바와 같이, 약 1,500-5,000Å 두께의 게이트 절연막(140), 약 500-2,000Å 두께의 진성 비정질 규소층(intrinsic amorphous silicon), 약 300-600Å 두께의 불순물 비정질 규소층(extrinsic amorphous silicon)의 삼층막을 연속하여 적층하고, 불순물 비정질 규소층과 진성 비정질 규소층을 사진식각하여 게이트 절연막(140) 위에 복수의 섬형 불순물 반도체(164a)와 복수의 섬형 진성 반도체(154a, 154b)를 형성한다.

이어, 도 15a 및 도 15b에서 보는 바와 같이, 도전막을 스퍼터링 등의 방법으로 증착한 다음 사진 식각 공정으로 패터닝하여 복수의 소스 전극(173a, 173b)과 끝 부분(179a, 179b)을 각각 포함하는 복수의 데이터선(171a, 171b) 및 복수의 드레인 전극(175a, 175b)을 형성한다.

이어, 데이터선(171a, 171b) 및 드레인 전극(175a, 175b)으로 덮이지 않고 노출된 불순물 반도체 부분을 제거함으로써 복수의 섬형 저항성 접촉 부재(163a, 165a)를 완성하는 한편, 그 아래의 진성 반도체(154a, 154b) 부분을 노출시킨다. 노출된 진성 반도체(154a, 154b) 부분의 표면을 안정화시키기 위하여 산소 플라즈마를 뒤이어 실시하는 것이 바람직하다.

다음으로, 도 16a 및 도 16b에 도시한 바와 같이, 데이터선(171a, 171b) 및 드레인 전극(175a, 175b)에 의해 가려지지 않는 반도체층(154a, 154b)을 덮도록 보호막(passivation layer)(180)을 형성한다. 이때 보호막(180)은 무기 물질인 질화규소(SiNx) 또는 유기 절연 물질 따위로 형성한다. 그리고, 보호막(180)을 사진 식각 공정으로 패터닝하여 복수의 접촉 구멍(181a, 182a, 185a, 181b, 182b, 185b)을 형성한다.

다음으로, 도 2a 내지 도 4에 도시한 바와 같이, 보호막(180) 위에 ITO 또는 IZO 등의 투명한 도전 물질을 증착하고, 마스크를 이용한 사진 식각 공정으로 식각하여 화소 전극(191a, 191b) 및 접촉 보조 부재(81a, 81b, 81a, 82b)를 형성한다.

이어, 도 3에서 보는 바와 같이 액정 표시 장치용 패널의 상부에 배향막(11)을 형성하고, 러빙 또는 자외선 조사법으로 배향 처리한다.

본 발명의 실시예에서는 FFS(fringe field switching) 모드에 대해서 설명하였지만, 서로 다른 모델을 하나의 모 기관에 배치하는 본 발명은 IPS(in-plane switching) 모드에서도 동일하게 적용할 수 있다. A형 모델과 B형 모델을 90°로 회전한 배치에서는 도 2a 및 도 2b에서 보는 바와 같이 두 화소(Pa, Pb) 중 하나에서는 가지 전극(191a1, 191b1)이 세로로 배치되고 나머지 다른 하나에서는 가로로 배치되는 것이 바람직하다.

### 발명의 효과

본 발명에 따른 액정 표시 장치용 패널 및 그 제조 방법에서는 서로 다른 크기 또는 종류의 표시판을 배치함으로써 모 기관의 이용 효율을 극대화할 수 있으며, 제조 설비를 중복하여 배치하지 않더라도 다양한 모델 및 크기의 제품을 생산할 수 있어 제조 비용을 절감할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서, 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

### 도면의 간단한 설명

도 1은 본 발명의 실시예에 따라 액정 표시 장치용 박막 트랜지스터 표시판을 제조하기 위한 패널을 영역을 구분하여 도시한 도면이고,

도 2a 및 도 2b 각각은 본 발명의 실시예에 따른 패널에서 A형 및 B형 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 각각 도시한 배치도로써, 도 1에서 하나의 화소와 패드들의 구조를 확대한 도면이고,

도 3 및 도 4는 도 2a에 도시한 박막 트랜지스터 표시판을 III-III 선 및 IV-IV 선을 따라 잘라 도시한 각각이 단면도이고,

도 5는 본 발명의 한 실시예에 따른 박막 트랜지스터 표시판의 전극을 나타내는 배치도이고,

도 6은 도 5에서 VI-VI 선을 잘라 도시한 액정 표시 장치의 단면도로서, 상부 기관 및 하부 기관사이의 등전위선 및 전기력선을 함께 도시한 도면이고,

도 7은 본 발명의 한 실시예에서 액정 분자들의 비틀림각 변화를 설명하기 위한 도면이고,

도 8은 본 발명의 한 실시예에서 기관에 수평이고 화소 전극에 수직인 선에 대한 액정 분자들의 비틀림각 변화를 도시한 그래프이고,

도 9는 본 발명의 한 실시예에서 기관에 수직인 선에 대한 액정 분자들의 비틀림각 변화를 도시한 그래프이고,

도 10은 본 발명의 한 실시예에서 액정 분자들의 경사각 변화를 설명하기 위한 도면이고,

도 11은 본 발명의 한 실시예에서 기관에 수직인 선에 대한 액정 분자들의 경사각 변화를 도시한 그래프이고,

도 12는 본 발명의 한 실시예에서 기관에 수평이고 화소 전극에 수직인 선에 대한 액정 분자들의 경사각 변화를 도시한 그래프이고,

도 13a 내지 도 16b는 도 2a, 도 3 및 도 4에 도시한 A형 박막 트랜지스터 표시판의 제조 방법을 공정 순서에 따라 도시한 단면도이다.

<도면의 주요부분에 대한 부호의 설명>

110: 기관 121a, 121b: 게이트선

124a, 124b: 게이트 전극 123a, 123b: 공통 전극선

140: 게이트 절연막 131a, 131b: 공통 전극

154a, 154b: 반도체 163a, 165a: 저항성 접촉 부재

171a, 17b: 데이터선 173a, 173b: 소스 전극

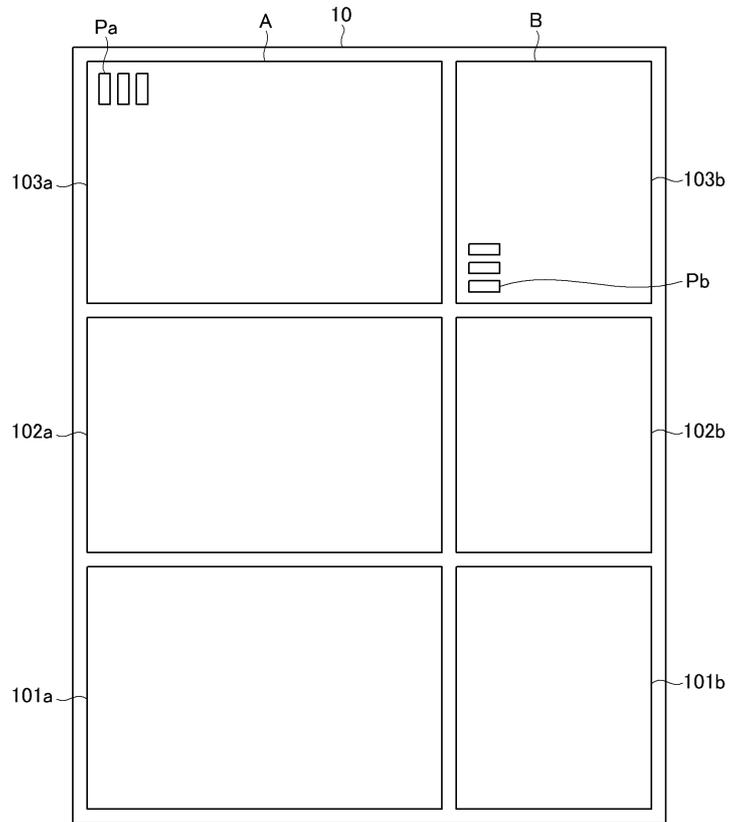
175a, 175b: 드레인 전극 180: 보호막

181a, 181b, 182a, 182b, 185a, 185b: 접촉 구멍

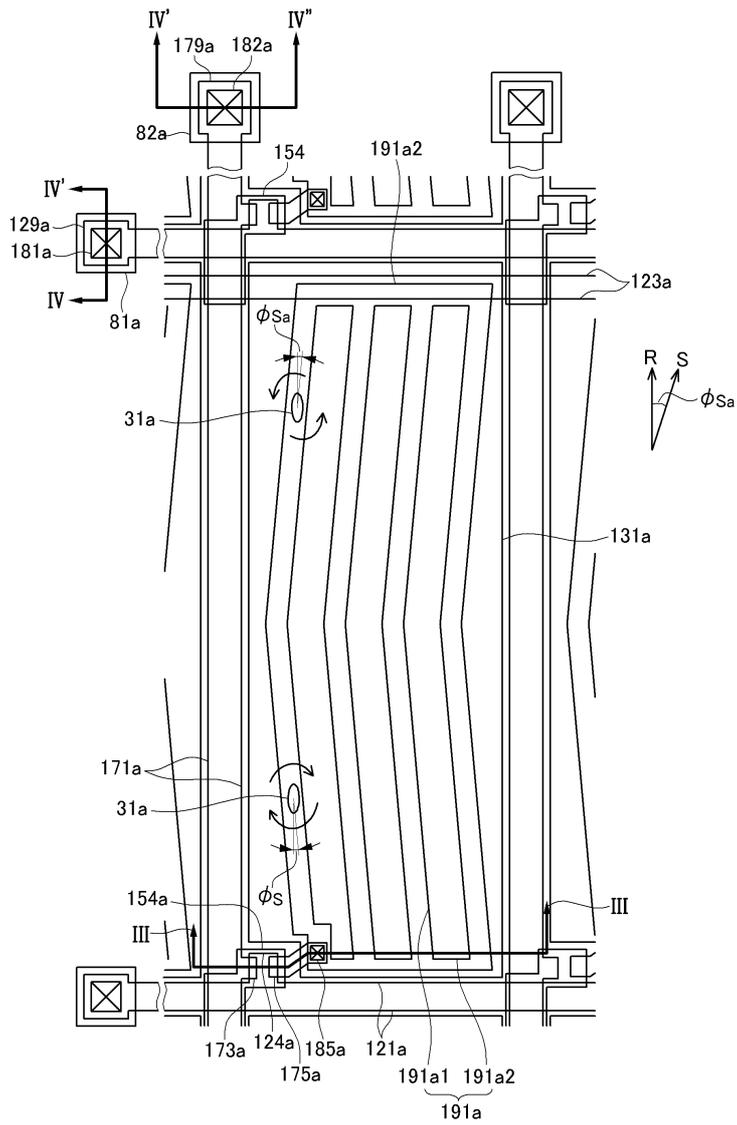
191a, 191b: 화소 전극 81a, 81b, 82a, 82b: 접촉 보조 부재

도면

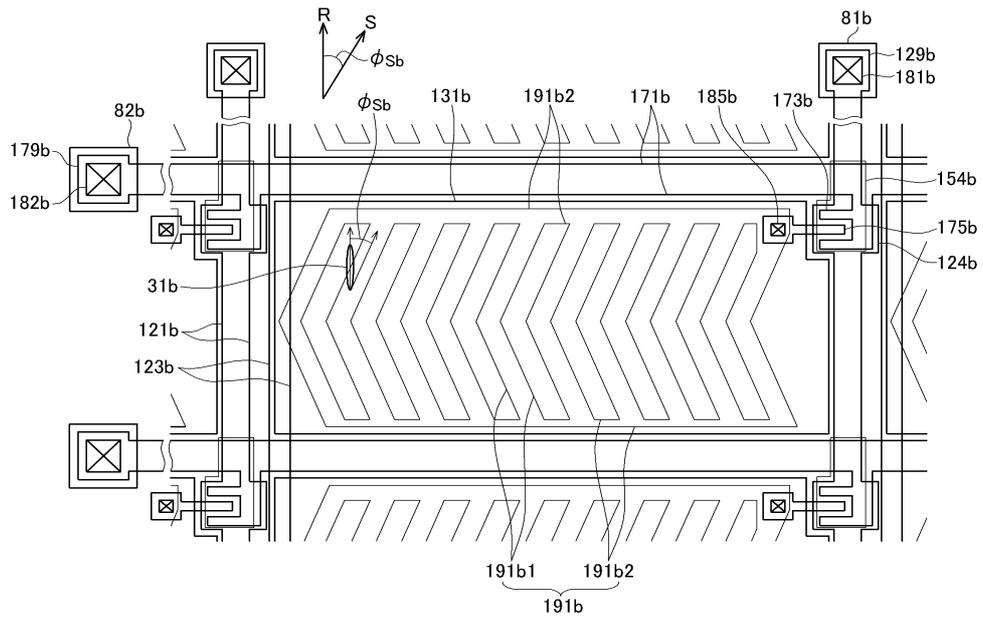
도면1



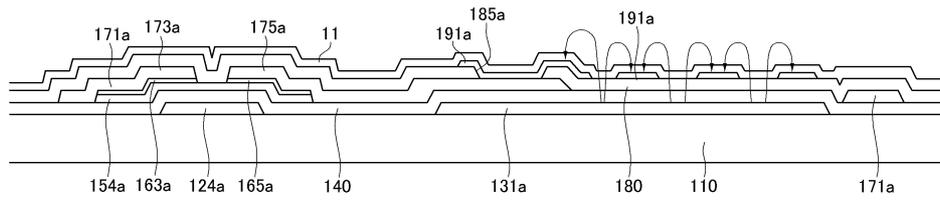
도면2a



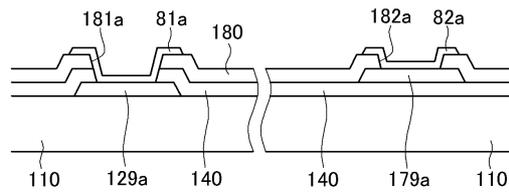
도면2b



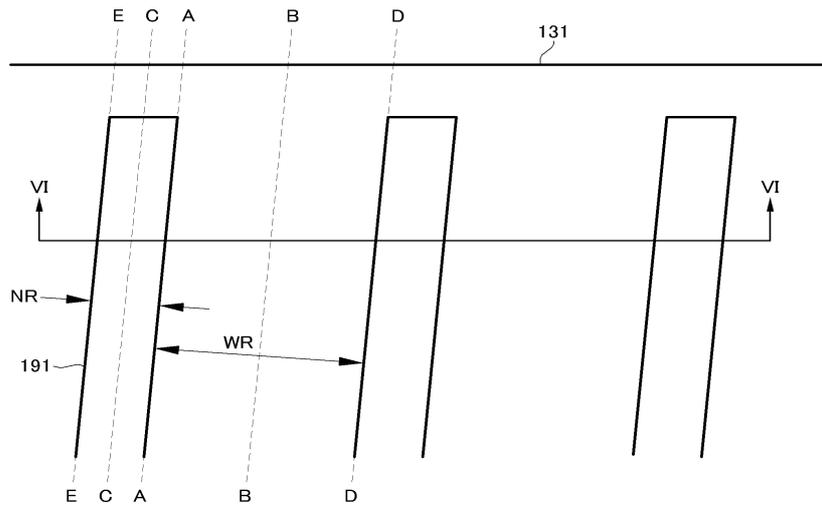
도면3



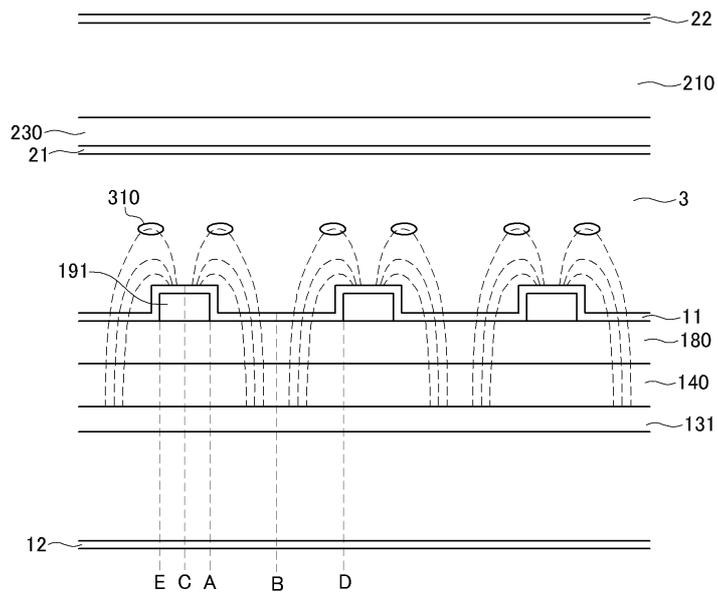
도면4



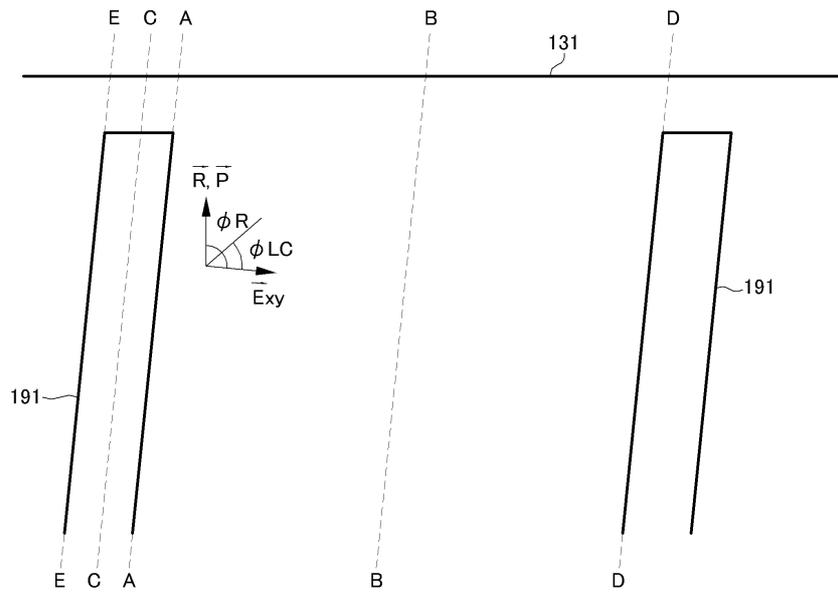
도면5



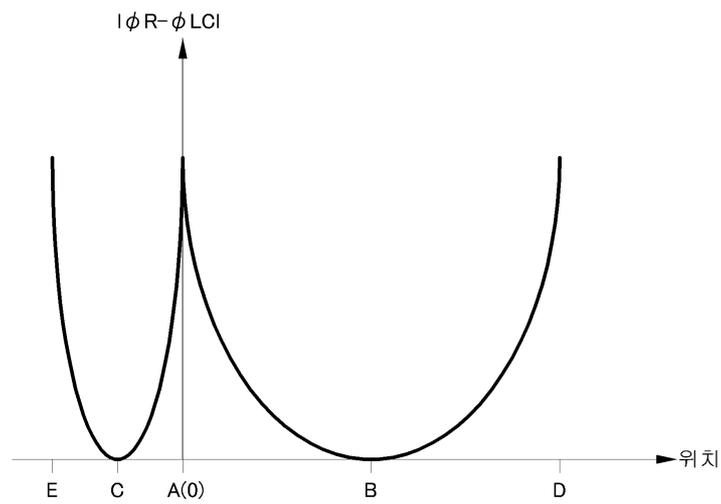
도면6



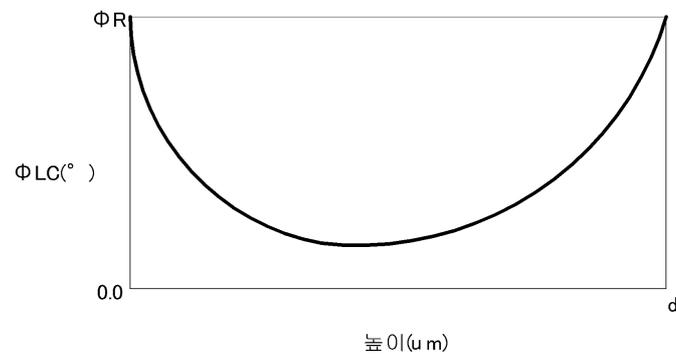
도면7



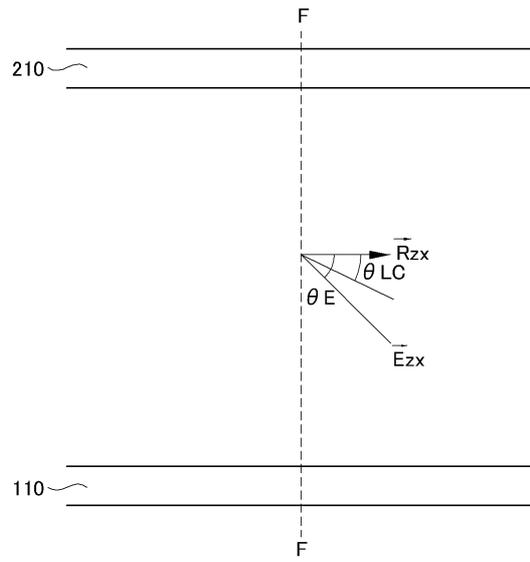
도면8



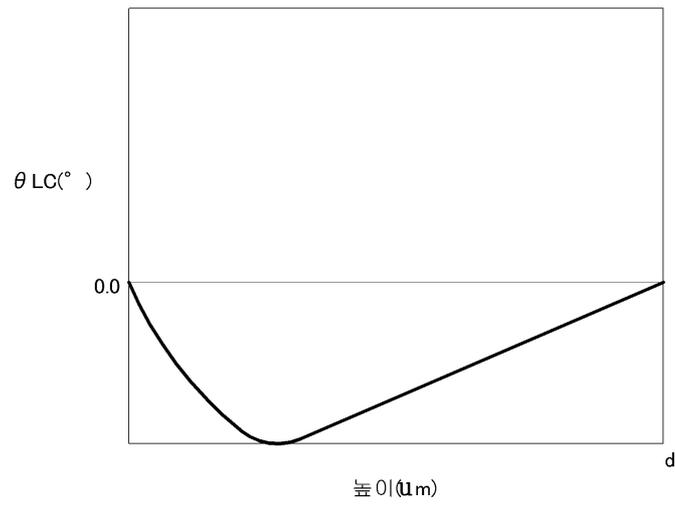
도면9



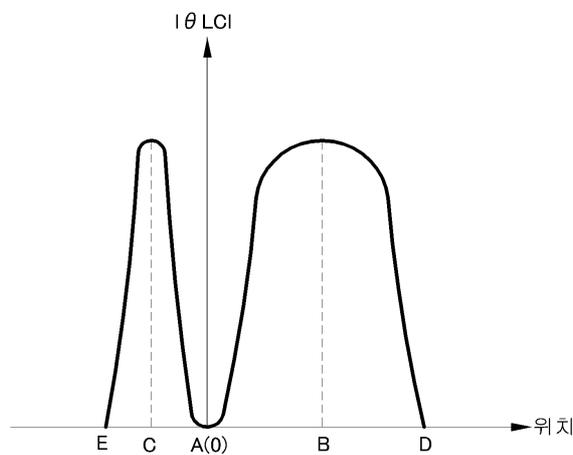
도면10



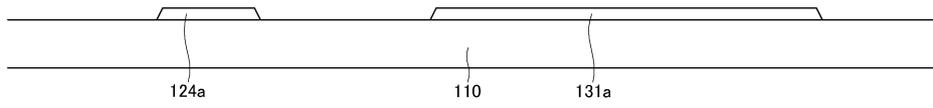
도면11



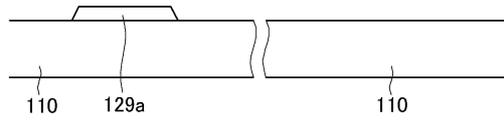
도면12



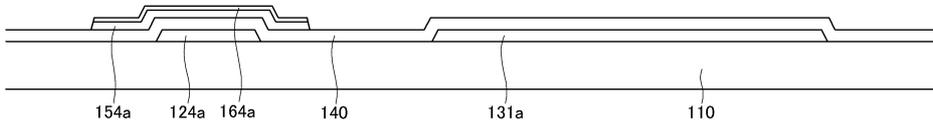
도면13a



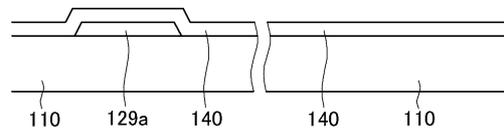
도면13b



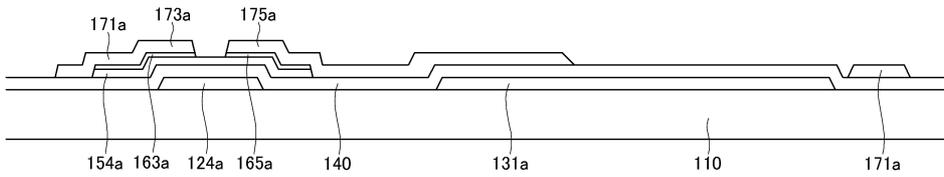
도면14a



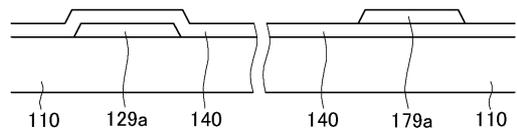
도면14b



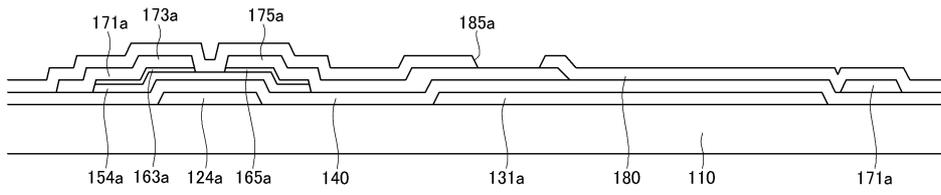
도면15a



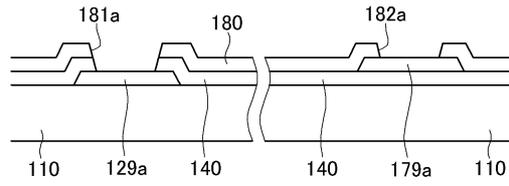
도면15b



도면16a



도면16b



专利名称(译)	液晶显示装置用面板及其制造方法		
公开(公告)号	<a href="#">KR1020070025455A</a>	公开(公告)日	2007-03-08
申请号	KR1020050081646	申请日	2005-09-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DONG GYU		
发明人	KIM, DONG GYU		
IPC分类号	G02F1/136		
CPC分类号	G02F1/1362 G02F1/13439 G02F1/136286 H01L27/124 H01L27/1259		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明的用于液晶显示器的面板包括传送扫描信号的栅极线，以及连接到数据线的栅极线和薄膜晶体管，传送它相交的图像信号，以及栅极线 and 数据线，以及多个分别形成与薄膜晶体管连接的液晶单元区域和根据扫描信号输出图像信号的像素电极。多个液晶单元区域包括布置为另一个方向的多个像素。通过这种方式，可以最大化主板的效率。并且虽然制造设备重叠并且不能布置尺寸的产品并且可以生产各种型号并且可以降低制造成本。液晶显示器，液晶单元区域，像素，栅极线，基板，数据线。

