

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/13

(11) 공개번호 10-2005-0069098
(43) 공개일자 2005년07월05일

(21) 출원번호 10-2003-0100981
(22) 출원일자 2003년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박현진
서울특별시서초구방배1동920-15대신빌라101호

(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시소자 및 그 제조방법

요약

본 발명은 TFT 어레이 기판의 최종 완성 검사에서 패턴의 크기의 불량 여부를 판정하기 위한 검사판정 기준패턴을 가지는 액정표시소자 및 그 제조방법에 관한 것으로서, 특히 본 발명에 의한 액정표시소자는 기판 상에 수직교차되어 서브-화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차 부위에 형성된 박막트랜지스터와, 상기 박막트랜지스터를 포함한 전면에 형성되어 패턴들의 크기를 측정하기 위한 기준점이 되는 복수개의 검사판정 기준패턴을 가지는 보호막과, 상기 보호막을 관통하여 상기 박막트랜지스터에 연결되는 화소전극을 포함하여 구성되는 것을 특징으로 한다.

대표도

도 2

색인어

검사판정, U자형 TFT

명세서

도면의 간단한 설명

도 1은 종래 기술에 의한 액정표시소자의 평면도.

도 2는 본 발명에 의한 액정표시소자의 평면도.

도 3은 도 2의 I-I'선상을 따라 나타낸 액정표시소자의 단면도.

도 4a 내지 도 4d는 본 발명에 의한 액정표시소자의 제조과정을 나타낸 평면도.

*도면의 주요 부분에 대한 부호설명

111 : TFT 어레이 기판 112 : 게이트 배선

112a : 게이트 전극 113 : 게이트 절연막

114 : 반도체층 115 : 데이터 배선

115a : 소스 전극 115b : 드레인 전극

116 : 보호막 117 : 화소전극

118 : 콘택홀 119 : 검사판정 기준패턴

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자(LCD : Liquid Crystal Display Device)에 관한 것으로, 특히 TFT 어레이 기판의 최종 완성 검사에서 패턴의 크기의 불량 여부를 판정하기 위한 검사판정 기준패턴을 가지는 액정표시소자에 관한 것이다.

근래 고품위 TV(high definition TV) 등의 새로운 첨단 영상기기가 개발됨에 따라 브라운관(CRT) 대신에 액정표시소자(LCD :Liquid Crystal Display), ELD(electro luminescence display), VFD(vacuum fluorescence display), PDP(plasma display panel)등과 같은 평판표시소자에 대한 연구가 활발히 진행되고 있다.

그 중에서도 최근 계속해서 주목받고 있는 평판표시소자 중 하나인 액정표시소자는 액체의 유동성과 결정의 광학적 성질을 겸비하는 액정에 전계를 가하여 광학적 이방성을 변화시키는 소자로서, 박형, 저가, 저소비 전력 구동 등의 특징을 가져 랩톱 컴퓨터(lap top computer)나 포켓 컴퓨터(pocket computer) 외에 차량 적재용, 칼라 TV의 화상용으로도 그 용도가 급속하게 확대되고 있다.

이러한 액정표시소자는 상부기판인 컬러필터(color filter) 기판과 하부기판인 박막트랜지스터(TFT:Thin Film Transistor) 어레이 기판이 서로 대향되도록 배치되고, 그 사이에 유전 이방성을 갖는 액정이 형성되는 구조를 가져, 화소 선택용 어드레스(address) 배선을 통해 수십 만개의 화소에 부가된 TFT를 스위칭 동작시켜 해당 화소에 전압을 인가하고, 커패시터에 의해 다음 어드레스까지 해당 화소에 충전된 전압을 유지시켜 주는 방식으로 구동된다.

이하, 첨부된 도면을 참조하여 종래 기술에 의한 액정표시소자 및 그 제조방법을 설명하면 다음과 같다.

도 1은 종래 기술에 의한 액정표시소자의 평면도이다.

액정표시소자는 전술한 바와 같이, TFT 어레이 기판과 컬러필터 기판이 액정층을 사이에 두고 대향 합착되는 바, 상기 TFT 어레이 기판에는, 도 1에 도시된 바와 같이, 주사신호를 전달하는 복수개의 게이트 배선(12)과, 상기 게이트 배선에 절연되어 게이트 배선(12)을 포함한 전면에 형성된 게이트 절연막(도시하지 않음)과, 상기 게이트 배선(12)의 소정 부위의 게이트 절연막 상에 형성된 반도체층(14)과, 상기 반도체층(14) 상부에 형성되어 영상신호를 전달하는 데이터 배선(15)과, 상기 게이트 배선(12) 및 데이터 배선(15)의 교차 지점에 형성되는 박막트랜지스터(TFT)와, 상기 박막트랜지스터(TFT)를 포함한 전면에 형성된 보호막(도시하지 않음)과, 상기 보호막 상에서 상기 박막트랜지스터에 전기적으로 연결되는 화소 전극(17)이 형성되어 있다.

이 때, 상기 박막트랜지스터는 상기 게이트 배선(12)의 소정 부위인 게이트 전극(12a)과, 상기 게이트 전극(12a) 상부에 형성된 게이트 절연막과, 상기 게이트 절연막 상에 형성된 반도체층(14)과, 상기 데이터 배선(15)에서 분기되어 상기 반도체층(14) 상에 형성된 소스전극(15a)과, 상기 반도체층(14) 상에서 상기 소스 전극(15a)과 일정 간격 떨어진 드레인 전극(15b)을 포함하여 구성된다. 여기서, 패턴의 미스-얼라인으로 인해 채널영역의 폭과 길이(W/L)가 변화하여 Cgs변동이 큰 소자에는 채널영역이 U자형인 TFT가 적합하다.

이 때, 상기 반도체층(14)은 게이트 전극(12a) 상부에 섬 모양의 독립된 패턴으로 형성되거나 또는, 도 1에 도시된 바와 같이, 게이트 전극(12a) 상부는 물론, 데이터 배선(15) 하부에까지 연장 형성되어도 무방하다.

상기와 같은 TFT 어레이 기판은 완성된 후, 라인 디펙트(line defect) 및 포인트 디펙트(point defect) 등의 불량을 테스트하기 위해 상기 박막 어레이 기판에 대해 MPS 테스트 공정을 수행한다.

테스트 검사는 액티브 영역의 게이트 배선과 연결된 MPS라인과 데이터 배선과 연결된 MPS라인을 통해 신호전압을 인가하여 기판의 불량 유무를 판정하는 형식으로 이루어진다.

또한, TFT 어레이 기판 상에 형성된 패턴들의 크기로서 불량 여부를 판정하기도 한다.

일례로, 게이트 패턴의 1포인트 불량을 판정하기 위해서는, 첫째, 게이트 패턴(잔사포함)이 화소전극 패턴과 겹쳐진 영역이 $20\mu\text{m} \times 20\mu\text{m}$ 이상인 경우(단, 겹쳐진 영역이 드레인 전극 방향일 경우에 한함) 둘째, 게이트 패턴의 점유면적이 화소전극 패턴의 1/2이상인 경우 등의 이유가 있어야 한다.

그리고, 액티브 영역에서의 1포인트 불량을 판정하기 위해서는 첫째, 반도체층(잔사 포함)의 추가된 부분이 화소전극 패턴과 겹쳐진 영역이 $10\mu\text{m} \times 10\mu\text{m}$ 이상인 경우 둘째, 반도체층 패턴과 스토리지 패턴이 붙거나 오버랩된 경우 셋째, 반도체층 패턴 추가 영역이 게이트 패턴 보다 큰 경우 등의 이유가 있어야 한다.

물론, 이러한 판정 기준은 액정표시소자의 크기나 모드에 따라 달라질 것이다.

그러나, 검사 오퍼레이터(operator)의 패턴 크기 불량 판정시, 각 서브-화소에 대해서 검사 오퍼레이터의 눈높이가 달라지게 되고, 결국 패턴들의 크기를 판정하는 기준이 달라지게 된다.

따라서, 검사의 오판정 또는 부정확성에 의해, 양품인 소자를 불량처리하게 되는 부작용이 발생하게 되고, 생산수율이 떨어진다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 통일된 눈높이 기준에서 패턴들의 크기를 검사하기 위해 각 서브-화소 내에 검사판정 기준패턴을 더 구비한 액정표시소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정표시소자는 기판 상에 수직교차되어 서브-화소를 정의하는 게이트 배선 및 데이터 배선과, 상기 게이트 배선과 데이터 배선의 교차 부위에 형성된 박막트랜지스터와, 상기 박막트랜지스터를 포함한 전면에 형성되어 패턴들의 크기를 측정하기 위한 기준점이 되는 복수개의 검사판정 기준패턴을 가지는 보호막과, 상기 보호막을 관통하여 상기 박막트랜지스터에 연결되는 화소전극을 포함하여 구성되는 것을 특징으로 한다.

또다른 목적을 달성하기 위한 본 발명에 의한 액정표시소자의 제조방법은 기판 상에 형성된 게이트 배선 및 게이트 전극을 형성하는 단계와, 상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하는 단계와, 상기 게이트 전극 상부의 상기 게이트 절연막 상에 반도체층을 형성하는 단계와, 상기 게이트 배선에 수직교차하여 서브-화소를 정의하는 데이터 배선과, 상기 반도체층 양끝에 위치하는 소스/드레인 전극을 형성하는 단계와, 상기 데이터 배선을 포함한 전면에 보호막을 형성하는 단계와, 상기 보호막을 제거하여 콘택홀을 형성하고, 그와 동시에 일정한 간격을 가지는 복수개의 검사판정 기준패턴을 형성하는 단계와, 상기 콘택홀을 통해 상기 드레인 전극에 연결되는 화소전극을 형성하는 단계를 포함하여 이루어짐을 특징으로 한다.

이 때, 상기 복수개의 검사판정 기준패턴은 눈금자 모양으로 형성되어 TFT 어레이 기판 패턴들의 크기 불량을 판정할 경우 그 기준점이 되는 것을 특징으로 한다. 따라서, 통일된 눈높이 기준에서 패턴들의 크기를 검사할 수 있으므로 양품을 불량 판정하는 오판정을 방지할 수 있다.

이하, 첨부된 도면을 참조하여 본 발명에 의한 액정표시소자를 상세히 설명하면 다음과 같다.

이하에서 주로 서술될 내용은 액정표시소자의 박막 어레이 기판에 관한 것이다.

도 2는 본 발명에 의한 액정표시소자의 평면도이고, 도 3은 도 2의 I-I'선상을 따라 나타낸 액정표시소자의 단면도이며, 도 4a 내지 도 4d는 본 발명에 의한 액정표시소자의 제조과정을 나타낸 평면도이다.

본 발명에 의한 액정표시소자의 박막 어레이 기판에는, 도 2 및 도 3에 도시된 바와 같이, 일렬로 배치된 복수개의 게이트 배선(112)과, 서브-화소를 정의하기 위해 상기 게이트 배선(112)에 수직 교차하는 복수개의 데이터 배선(115)과, 상기 각 서브-화소내의 게이트 배선(112)과 데이터 배선(115)의 교차지점에 형성되는 박막트랜지스터와, 상기 박막트랜지스터의 드레인 전극(115b)에 연결되는 화소전극(117)과, 각 서브-화소 내의 소정 위치에 일정한 간격을 가지도록 눈금자 모양으로 형성되는 검사판정 기준패턴(119)이 구비된다.

이 때, 도시하지는 않았으나, 상기 게이트 배선(112) 및 데이터 배선(115) 사이에는 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등의 무기 절연물질을 PECVD 방법으로 증착시킨 게이트 절연막(113)이 더 형성되고, 상기 박막트랜지스터와 화소전극(117) 사이에는 실리콘 질화물(SiNx), 실리콘 산화물(SiOx) 등의 무기절연물질을 증착시키거나 또는 BCB(Benzocyclobutene), 아크릴계 물질과 같은 유기절연물질을 도포시킨 보호막(116)이 더 형성된다.

따라서, 상기 박막트랜지스터(TFT)는 상기 게이트 배선(112)에서 분기되어 형성되는 게이트 전극(112a)과, 상기 게이트 배선(112)을 포함한 전면에 형성된 게이트 절연막(113)과, 상기 게이트 절연막(113) 상에 비정질 실리콘(a-Si) 및 비정질 실리콘에 불순물을 이온 주입한 n+ a-Si를 차례로 증착하여 형성된 반도체층(114)과, 상기 데이터 배선(115)에서 분기되어 상기 게이트 배선(112) 상부의 반도체층(114) 상에 각각 형성된 소스/드레인 전극(115a, 115b)으로 이루어져 단위 화소에 인가되는 전압의 온/오프를 제어한다.

이 때, 상기 박막트랜지스터를 U자형으로 형성할 수 있는데, U자형 TFT는 온-커런트를 최대화시키고, 오버레이 편차에 따른 온-커런트 편차 및 Cgs편차의 보상효과를 좋게 하는 특징이 있다.

그리고, 상기 화소전극(117)은 상기 보호막(116)의 소정 부위를 제거하여 형성된 콘택홀(118)을 통해 상기 박막트랜지스터와 연결되는 것이다.

여기서, 상기 콘택홀(118)과 검사판정 기준패턴(119)은 상기 보호막(116)을 제거함으로써 동시에 형성된다.

구체적으로, 검사판정 기준패턴(119)은 패턴 크기의 불량을 판정하기 위한 기준이 되는 것으로, 그 기준을 통일화하기 위해 눈금자 모양으로 형성되는데, 일정한 간격을 가지도록 형성한다. 도면에서는 약 10 μ m 정도의 간격을 가지는 것으로 도시하였다.

더욱이, 검사판정 기준패턴(119)은 각 서브-화소마다 동일한 크기로 동일한 위치에 배치되어 통일된 기준점을 제공하며, 다른 패턴이 형성되지 않는 개구부에 형성되므로 TFT 구동 특성에 영향을 끼치지 않는다.

따라서, TFT 어레이 기판을 완성한 후, 통일화된 기준점인 검사판정 기준패턴(119)을 기준으로 다른 패턴들의 크기 불량을 체크하므로 오판정을 방지할 수 있다.

상기 액정표시소자의 제조방법을 살펴보면 다음과 같다.

먼저, 도 4a에 도시된 바와 같이, 기판 상에 신호지연의 방지를 위해서 낮은 비저항을 가지는 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등의 금속을 증착한 후 패터닝하여 복수개의 게이트 배선(112) 및 게이트 전극(112a)을 형성한다.

다음, 상기 게이트 배선(112)을 포함한 전면에 실리콘 산화물(SiOx) 또는 실리콘 질화물(SiNx) 등의 무기 절연물질을 통상, 플라즈마 강화형 화학 증기 증착(PECVD: plasma enhanced chemical vapor deposition) 방법으로 증착하여 게이트 절연막(도 3의 113)을 형성한다.

이어서, 상기 게이트 절연막을 포함한 전면에 비정질 실리콘(a-Si:H)을 고온에서 증착한 후 패터닝하여 게이트 절연막 상에 반도체층(114)을 형성한다.

상기 반도체층(114)은 상기 게이트 전극(12a)의 소정 부위에 섬 모양의 독립된 패턴으로 형성하여도 되고, 이후 형성될 데이터 배선 및 소스/드레인 전극에 오버랩되도록 연장형성하여도 무방하다.

한편, 상기 반도체층(114) 상에는 이후 형성될 소스/드레인 전극과의 콘택저항을 낮추기 위해 비정질 실리콘에 불순물을 도핑한 오버코트층을 더 형성할 수 있다.

계속하여, 도 4b에 도시된 바와 같이, 상기 반도체층(114)을 포함한 전면에 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴-텅스텐(MoW) 등의 금속을 증착한 후 패터닝하여 복수개의 데이터 배선(115) 및 소스/드레인 전극(115a, 115b)을 형성한다.

상기 소스전극(115a)은 U자형으로 형성하고, 상기 드레인 전극(115b)은 상기 소스 전극(115a)의 U자형 내부로 삽입되는 형상으로 형성한다.

이로써, 게이트 배선(112a)과, 게이트 절연막과, 반도체층(114)과, U자형의 소스/드레인 전극(115a, 115b)으로 구성되는 박막트랜지스터를 완성한다.

다음, 도 4c에 도시된 바와 같이, 상기 데이터 배선(115)을 포함한 전면에 BCB(Benzocyclobutene), 아크릴계 수지(acryl resin) 등의 유기절연물질을 도포하거나 또는 SiNx, SiOx 등의 무기절연물질을 증착하여 보호막(도 3의 116)을 형성한다.

그리고, 상기 보호막의 일부를 제거하여 콘택홀(118)과 검사판정 기준패턴(119)을 형성한다. 이 때, 상기 콘택홀(118)은 상기 드레인 전극(115b)이 노출되도록 형성하고, 상기 검사판정 기준패턴(119)은 각 서브-화소의 개구부에 위치하도록 형성한다.

이후, 상기 보호막을 포함한 전면에 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명도전물질을 증착하고 패터닝하여 상기 콘택홀(118)을 통해 드레인 전극(115b)에 전기적으로 연결되는 화소전극(117)을 형성한다.

이와같이, 박막 어레이 기판을 완성한 후에는, 상기 검사판정 기준패턴(119)을 기준점으로 하여 오퍼레이터가 직접 패턴 크기의 불량을 판정한다. 상기 검사판정 기준패턴(119)은 각 서브-화소 내에 형성되어 있으므로 통일화된 기준점을 제공하여 오퍼레이터의 눈높이가 달라짐에 의한 오판정을 방지할 수 있다.

이러한 구조의 박막 어레이 기판은, 도시하지는 않았으나, 대향기판에 대향합착되고 두 기판 사이에 액정층이 구비하는 데, 상기 대향기판에는 빛의 누설을 방지하는 블랙 매트릭스와, 상기 블랙 매트릭스 사이에 R,G,B의 컬러 레지스트가 일정한 순서대로 형성된 컬러필터층과, 상기 컬러필터층 상부에서 상기 컬러필터층을 보호하고 컬러필터층의 표면을 평탄화하기 위한 오버코트층과, 상기 오버코트층 상에 형성되어 박막 어레이 기판의 화소전극과 더불어 전계를 형성하는 공통전극이 형성되어 있다.

이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어 나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

상기와 같은 본 발명에 의한 액정표시소자 및 그 제조방법은 다음과 같은 효과가 있다.

즉, 눈금자 모양으로 각 서브-화소 내에 형성된 검사판정 기준패턴은 패턴 크기의 불량을 판정하기 위한 통일화된 기준점을 제공하여 오퍼레이터의 눈높이가 달라짐에 의한 오판정을 방지할 수 있다,

따라서, 양품을 불량 판정하는 오류를 막아 양품의 불량판정에 의한 생산수율의 저하를 막을 수 있다.

(57) 청구의 범위

청구항 1.

기관 상에 수직교차되어 서브-화소를 정의하는 게이트 배선 및 데이터 배선;

상기 게이트 배선과 데이터 배선의 교차 부위에 형성된 박막트랜지스터;

상기 박막트랜지스터를 포함한 전면에 형성되어 패턴들의 크기를 측정하기 위한 기준점이 되는 복수개의 검사판정 기준패턴을 가지는 보호막;

상기 보호막을 관통하여 상기 박막트랜지스터에 연결되는 화소전극을 포함하여 구성되는 것을 특징으로 하는 액정표시소자.

청구항 2.

제 1 항에 있어서, 상기 복수개의 검사판정 기준패턴은 눈금자 모양으로 형성된 것을 특징으로 하는 액정표시소자.

청구항 3.

제 1 항에 있어서, 상기 검사판정 기준패턴은 상기 보호막을 제거하여 형성되는 것을 특징으로 하는 액정표시소자.

청구항 4.

제 1 항에 있어서, 상기 복수개의 검사판정 기준패턴은 일정한 간격을 가지고 형성되는 것을 특징으로 하는 액정표시소자.

청구항 5.

제 1 항에 있어서, 상기 검사판정 기준패턴은 상기 각 서브-화소마다 동일한 형태로 배열되는 것을 특징으로 하는 액정표시소자.

청구항 6.

기관 상에 형성된 게이트 배선 및 게이트 전극을 형성하는 단계;

상기 게이트 배선을 포함한 전면에 게이트 절연막을 형성하는 단계;

상기 게이트 전극 상부의 상기 게이트 절연막 상에 반도체층을 형성하는 단계;

상기 게이트 배선에 수직교차하여 서브-화소를 정의하는 데이터 배선과, 상기 반도체층 양끝에 위치하는 소스/드레인 전극을 형성하는 단계;

상기 데이터 배선을 포함한 전면에 보호막을 형성하는 단계;

상기 보호막을 제거하여 콘택홀을 형성하고, 그와 동시에 일정한 간격을 가지는 복수개의 검사판정 기준패턴을 형성하는 단계;

상기 콘택홀을 통해 상기 드레인 전극에 연결되는 화소전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 7.

제 6 항에 있어서, 상기 검사판정 기준패턴은 각 서브-화소마다 동일한 패턴으로 동일한 위치에 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 8.

제 6 항에 있어서, 상기 검사판정 기준패턴은 일정한 간격을 가지도록 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 9.

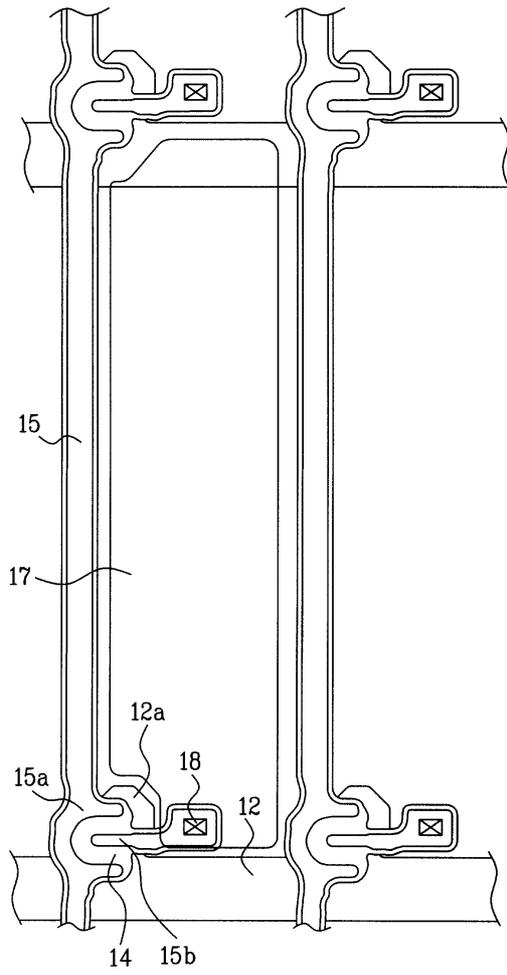
제 6 항에 있어서, 상기 검사판정 기준패턴은 10 μ m의 간격을 가지도록 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

청구항 10.

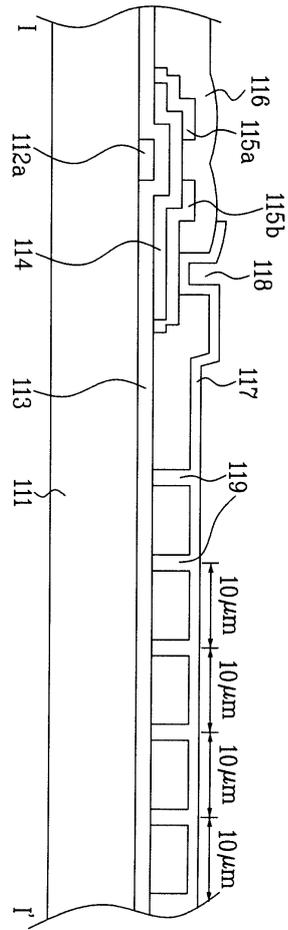
제 6 항에 있어서, 상기 검사판정 기준패턴은 각 서브-화소의 개구부에 형성하는 것을 특징으로 하는 액정표시소자의 제조방법.

도면

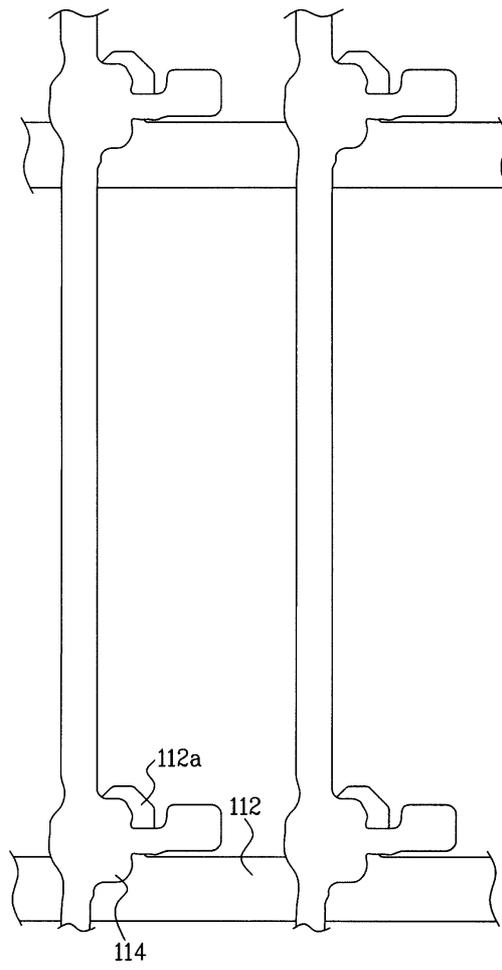
도면1



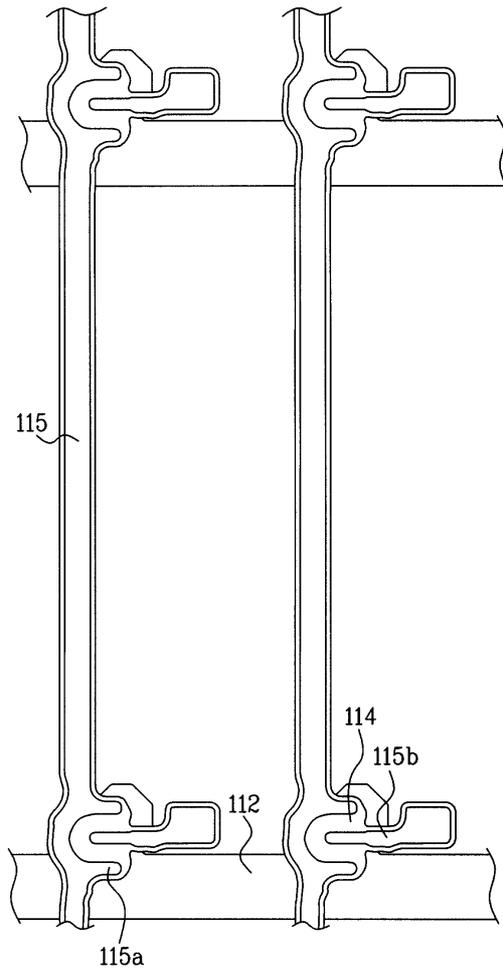
도면3



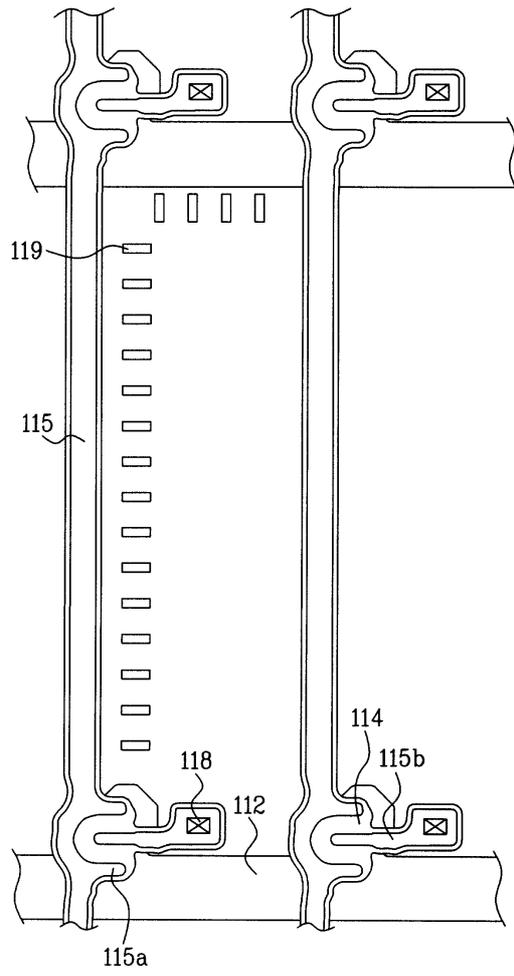
도면4a



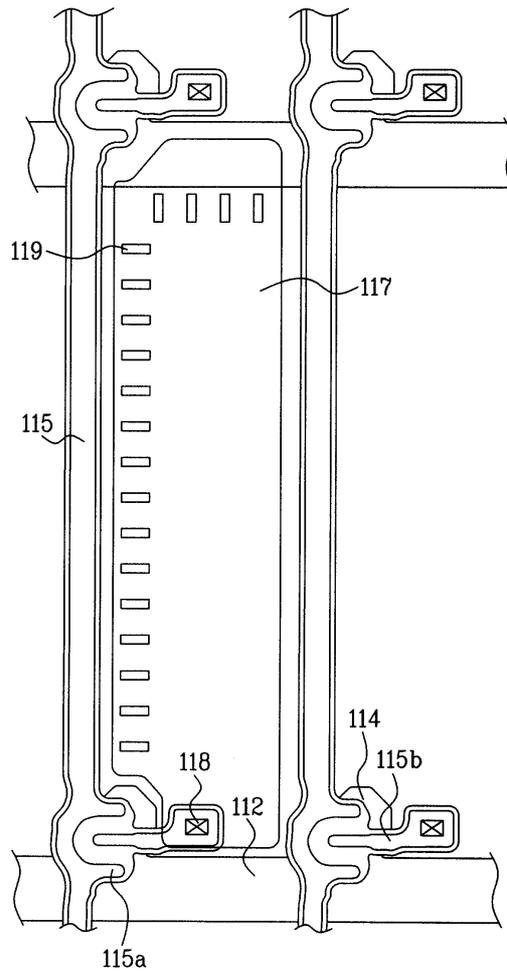
도면4b



도면4c



도면4d



专利名称(译)	液晶显示元件及其制造方法		
公开(公告)号	KR1020050069098A	公开(公告)日	2005-07-05
申请号	KR1020030100981	申请日	2003-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK HYUNJIN		
发明人	PARK, HYUNJIN		
IPC分类号	G02F1/13		
CPC分类号	G02F1/1309 G02F1/136259 G02F1/136286 G02F1/1368		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其制造方法本发明涉及液晶显示装置及其制造方法，该液晶显示装置具有检查板附件图案，用于确定TFT阵列基板的最终完成测量中图案尺寸是否有缺陷。特别地，液晶显示装置可以包括栅极布线和数据线，其在基板上垂直交叉并限定子像素，薄膜晶体管形成在栅极布线和数据线的交叉区域中，并且具有多个检查板的参考图案的保护膜，其成为在前面形成的参考点，包括通过保护膜和薄膜晶体管测量图案的尺寸和连接到薄膜晶体管的像素电极。检查板gad和U形TFT。

