(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G02F 1/136

(11) 공개번호 10-2005-0068379
(43) 공개일자 2005년07월05일

(21) 출원번호 10-2003-0099716
(22) 출원일자 2003년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이후각
경상북도구미시진평동진평주공아파트103-1106

(74) 대리인 허용록

심사청구 : 없음

(54) 액정표시장치

요약

본 발명은 액정표시장치 제조 공정중 어레이 기판을 완성하고, 어레이 검사 과정 중 발견된 화소 불량을 용이하게 리페어를 할 수 있도록 게이트 전극의 구조를 변형시킨 액정표시장치를 개시한다. 개시된 본 발명은 기판 상에 수직으로 교차 배열되어 단위 화소를 한정하는 복수개의 게이트 버스 라인과 데이터 버스 라인, 상기 단위 화소 영역에 배치되어 있는 화소 전극, 상기 화소 전극에 신호를 인가하는 스위칭 소자 박막 트랜지스터로 구성되어 있는 액정표시장치 어레이 기판에 있어서, 상기 스위칭 소자인 박막 트랜지스터의 드레인 전극과 수직으로 교차되는 게이트 전극 상에 제 1 홈이 형성되어 있고, 상기 게이트 전극과 게이트 버스 라인이 교차하는 영역에 제 2 홈이 형성되어 있는 것을 특징으로 한다.

여기서, 상기 게이트 전극 상에 형성된 제 2 홈은 상기 데이터 버스 라인과 교차되고, 상기 게이트 버스 라인과 게이트 전극은 Cu, Ag, Au 중 어느 하나의 금속으로 형성되어 있으며, 상기 드레인 전극을 리페어하는 영역에는 상기 드레인 전극 하부에 게이트 전극이 존재하지 않고, 상기 게이트 전극의 제 2 홈의 폭은 상기 게이트 전극 폭의 절반 이상인 것을 특징으로 한다.

대표도

도 4

색인어

화소, 액정표시장치, TFT, 리페어, 레이저

명세서

도면의 간단한 설명

도 1은 종래 기술에 따른 액정표시장치의 어레이 기판을 도시한 평면도.

도 2는 일반적으로 액정표시장치의 어레이 기판 완성후 진행하는 검사 과정을 설명하기 위한 도면.

도 3은 종래 기술에 따른 액정표시장치의 화소를 리페어할 때 발생하는 문제점을 도시한 도면.

도 4는 본 발명에 따른 액정표시장치의 어레이 기판을 도시한 평면도.

도 5는 본 발명에 따른 액정표시장치의 화소 리페어 과정을 설명하기 위한 도면.

도면의 주요 부분에 대한 부호의 설명

101a, 101b: 게이트 버스 라인 103a: 데이터 버스 라인

200a: 게이트 전극 220a: 제 1 홈

220b: 제 2 홈 305a: 소오스 전극

305b: 드레인 전극 110a: 화소 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display Device : 'LCD')에 관한 것으로, 보다 구체적으로는 액정표시장치의 TFT 불량 검사에서 발견된 불량 화소에 대하여 리페어를 진행할 때, 소오스/드레인 전극과 게이트 전극의 쇼트 불량을 방지할 수 있는 액정표시장치에 관한 것이다.

최근 들어 급속한 발전을 거듭하고 있는 반도체 산업의 기술 개발에 의하여 액정표시장치는 소형, 경량화 되면서 성능은 더욱 강력해진 제품들이 생산되고 있다. 지금까지 정보 디스플레이 장치에 널리 사용되고 있는 CRT(cathode ray tube)가 성능이나 가격 측면에서 많은 장점을 갖고 있지만, 소형화 또는 휴대성의 측면에서는 많은 단점을 갖고 있었다.

이에 반하여, 액정표시장치는 소형화, 경량화, 저 전력 소비화 등의 장점을 갖고 있어 CRT의 단점을 극복할 수 있는 대체 수단으로 점차 주목받아 왔고, 현재는 디스플레이 장치를 필요로 하는 거의 모든 정보 처리 기기에 장착되고 있는 실정이다.

이러한 액정표시장치는 일반적으로 액정의 특정한 분자 배열에 전압을 인가하여, 다른 분자 배열로 변환시키고, 이러한 분자 배열에 의해 발광하는 액정 셀의 복굴절성, 선광성, 2색성 및 광산란 특성 등의 광학적 성질의 변화를 시각 변화로 변환하는 것으로, 액정 셀에 의한 빛의 변조를 이용한 디스플레이 장치이다.

상기 액정표시장치는 화소 단위를 이루는 액정 셀의 형성 공정을 동반하는 패널 상판 및 하판의 제조공정과, 액정 배향을 위한 배향막의 형성 및 러빙(Rubbing) 공정과, 상판 및 하판의 합착 공정과, 합착된 상판 및 하판 사이에 액정을 주입하고 봉지하는 공정 등의 여러 과정을 거쳐 완성되게 된다.

LCD 제조 공정은 크게 TFT 어레이 공정, 칼러 필터 공정, 액정 주입 공정, 그리고 모듈 공정으로 이루어져 있다.

이 중에서 TFT 어레이 공정은 큰 면적에 대하여 균일한 공정을 가지는 것이 핵심이므로 각각의 단위 공정이 완료된 직후 단위 공정별 불량 원인을 파악하여 다음 공정의 진행 또는 리워크에 대하여 의사 결정을 하여 수율을 관리할 수 있다.

즉, TFT 기본 공정은 메탈 및 유기막 물질을 증착하고, 이를 패터닝하는 공정으로 이루어져 있기 때문에 사진 공정 직후 패턴 각각의 전기적 저항을 측정하거나 영상 분석에 의하여 패턴이 단락되어 있는지 여부를 판별할 수 있다.

따라서, TFT 공정은 실질적으로 단위 공정별 수율이 100% 달성될 때까지 공정을 설정하기만 하면 후속 공정으로 기본적인 이론 수율을 달성할 수 있게 된다.

그래서 액정표시장치 제조 공정에서는 각각의 단계에 따라 불량 여부를 검사하는 공정이 진행되는데 상기 TFT 어레이 기판이 완성후 후에도 TFT 검사 공정을 진행하여, 불량을 분석하고, 불량을 리페어하는 작업을 진행한다

도 1은 종래 기술에 따른 액정표시장치의 어레이 기판을 도시한 평면도이다.

도 1에 도시된 바와 같이, 투명성 절연 기판 상에 다수개의 게이트 버스 라인(1a, 1b)과 데이터 버스 라인(3a, 3b)이 수직으로 교차 배열되어 단위 화소 영역을 한정하고 있다.

그리고, 상기 게이트 버스 라인들(1a, 1b)과 데이터 버스 라인들(3a, 3b)이 수직으로 교차 배열되는 영역 상에는 스위칭 소자인 TFT(Thin Film Transistor)가 형성 배치되어 있고, 단위 화소 영역 상에는 투명성 ITO(Indium-Tin-Oxide : ITO)금속으로 형성된 화소 전극(10a, 10b)이 배치되어 있는 구조로 되어 있다.

상기 화소 전극(10a, 10b)은 인접한 상기 게이트 버스 라인(1a, 1b)에 일부가 오버랩(overlap)되는 구조를 하고 있어, 상기 화소 전극(10a, 10b)과 게이트 버스 라인 사이(1b)에 일정한 값을 갖는 커패시터 성분이 형성되어 인가되는 신호가 일정 시간 저장될 수 있도록 하였다.

그리고, 상기와 같은 구조를 갖는 박막 트랜지스터 액정표시장치의 제조 공정은 먼저, 투명성 절연 기판 상에 금속 막을 증착하고, 이를 식각하여 게이트 전극, 게이트 버스 라인(1a, 1b)을 형성한다.

상기 게이트 전극, 게이트 버스 라인(1a, 1b)이 형성되어 있는 절연 기판의 전 영역 상에 게이트 절연막을 도포하고, 계속해서 TFT 형성을 위하여 비정질 실리콘막, 도핑된 비정질 실리콘막을 연속하여 도포한다.

그리고, 이들을 식각하여 TFT 영역에 액티브 층을 형성하고, 상기 액티브 층이 형성된 절연 기판 상에 소오스/드레인 금속을 증착한 다음, 식각하여 소오스/드레인 전극과 데이터 버스 라인(3a, 3b, 3c, 3d)을 완성한다.

상기 TFT가 완성된 절연 기판 상에 보호막을 도포하고, 콘택홀을 형성한 다음, ITO 금속막을 증착한다.

상기 ITO 금속막을 증착한 절연 기판을 식각하여, 상기 게이트 버스 라인(1a, 1b)과 데이터 버스 라인(3a, 3b, 3c, 3d)이 수직으로 교차 배열되는 영역 상에 화소 전극(10a, 10b, 10c, 10d)을 완성하여 박막 트랜지스터 액정표시장치의 어레이 기판을 완성한다.

상기에서와 같이 TFT 어레이가 완성되면, TFT 검사 과정을 거치는데, 상기 게이트 버스 라인과 데이터 버스 라인에 홀수와 짝수 번째 라인들로 구분하여 검사 신호를 인가하여 라인들의 단선, TFT의 불량, 화소 전극의 불량 등을 검사하게 된다.

이때, TFT 어레이 공정에서 상기 데이터 버스 라인이 단선된 경우에는 이를 리페어하는 작업이 필요하다.

도 2는 종래 기술에 따라 액정표시장치의 어레이 기판 완성후 진행하는 검사 과정을 설명하기 위한 도면이다.

도 2에 도시된 바와 같이, 상기 도 1에서와 같이 TFT 어레이 기판이 완성되면, 칼라 필터 기판과의 합착과 액정을 주입하기 전에 완성된 TFT 어레이 기판에 대하여 불량 여부를 검사한다.

상기와 같은 어레이 기판을 검사하는 공정을 어레이 테스트 공정이라 하는데, 완성된 TFT 어레이 기판 상의 게이트 패드와 데이터 패드를 통하여 각각 일정한 테스트 신호를 인하하여, 상기 어레이 기판 상에 형성되어 있는 복수개의 TFT들의 온/오프(ON/OFF) 상태를 검사한다.

또한, 상기 TFT들이 온 상태가 될 때, 데이터 버스 라인을 통하여 테스트 신호를 인가하여 화소 점등 상태를 검사한다.

이렇게 어레이 테스트 공정을 진행하여 발견된 불량 품에 대해서는 육안이나 광학 기구를 이용하여 불량의 형태, 리페어 가능 여부를 판단하기 위하여 불량품 검사 작업을 진행한다.

따라서, 불량 정도가 심하고, 불량 화소의 수가 기준치 이상인 경우에는 리페어 공정을 하지 않고, 불량 화소의 수가 기준치 영역에 있는 경우에는 각각의 불량 화소들에 대한 리페어 작업을 진행한다.

일반적으로 화소 불량은 항상 온 상태가 되어 액정 패널 상에 휘점으로 나타나거나 항상 다크(dark) 상태가 되어 액정 패널 상에 암점으로 나타나게 된다.

따라서, 항상 온 상태가 되는 화소에 대해서는 레이저에 의하여 데이터 신호가 화소 전극으로 인가되지 않도록 리페어 작업을 한다.

그러나, 상기와 같은 TFT의 전극 구조에서는 화소 전극을 리페어하기 위하여 상기 화소 전극과 연결된 TFT의 드레인 전극 부분을 레이저로 절단할 때, 인접한 소오스 전극 또는 드레인 전극이 게이트 전극과 쇼트가 발생될 수 있다.

도 3은 종래 기술에 따른 액정표시장치의 화소를 리페어할 때 발생하는 문제점을 도시한 도면으로서, 도시된 바와 같이, TFT 불량으로 하나의 화소가 계속해서 온 상태가 되는 것은 TFT 전극의 소오스 전극(35a)을 통하여 인접한 드레인 전극(35b)을 경유해서 계속해서 신호가 인가되는 것이기 때문에, 이러한 불량을 리페어하기 위해서 드레인 전극(35b)을 레이저로 절단한다.

도면에 도시하였지만 설명하지 않은 20은 게이트 버스 라인, 30은 데이터 버스라인, 20a는 게이트 전극을 나타낸다.

이때, 레이저의 파워에 따라 드레인 전극(35b)을 녹인 레이저가 하부의 게이트 전극까지 녹인 후, 인접한 소오스 전극(35a) 또는 드레인 전극(35b)과 쇼트(short)가 발생하게 되는 문제가 있다.

이것은 리페어 작업의 실패로 이어지면서 최종적으로는 액정표시장치의 생산 수율을 저하시키는 문제를 낳게 된다.

발명이 이루고자 하는 기술적 과제

본 발명은, 액정표시장치의 TFT 어레이 기판에 형성되는 게이트 전극의 구조를 게이트 버스 라인과 TFT 게이트 전극 사이 영역의 폭을 줄임으로써, TFT 검사 공정에서 발견된 불량 화소를 리페어할 때, 인접한 소오스/드레인 전극과의 쇼트 발생을 방지할 수 있는 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한, 본 발명에 따른 액정표시장치는,

기판 상에 수직으로 교차 배열되어 단위 화소를 한정하는 복수개의 게이트 버스 라인과 데이터 버스 라인, 상기 단위 화소 영역에 배치되어 있는 화소 전극, 상기 화소 전극에 신호를 인가하는 스위칭 소자 박막 트랜지스터로 구성되어 있는 액정표시장치 어레이 기판에 있어서,

상기 스위칭 소자인 박막 트랜지스터의 드레인 전극과 수직으로 교차되는 게이트 전극 상에 제 1 홈이 형성되어 있고, 상기 게이트 전극과 게이트 버스 라인이 교차하는 영역에 제 2 홈이 형성되어 있는 것을 특징으로 한다.

여기서, 상기 게이트 전극 상에 형성된 제 2 홈은 상기 데이터 버스 라인과 교차되고, 상기 게이트 버스 라인과 게이트 전극은 Cu, Ag, Au 중 어느 하나의 금속으로 형성되어 있으며, 상기 드레인 전극을 리페어하는 영역에는 상기 드레인 전극 하부에 게이트 전극이 존재하지 않고, 상기 게이트 전극의 제 2 홈의 폭은 상기 게이트 전극 폭의 절반 이상인 것을 특징으로 한다.

본 발명에 의하면, 액정표시장치의 TFT 어레이 기판에 형성되는 게이트 전극의 구조를 게이트 버스 라인과 TFT 게이트 전극 사이 영역의 폭을 줄임으로써, TFT 검사 공정에서 발견된 불량 화소를 리페어할 때, 인접한 소오스/드레인 전극과 게이트 전극간의 쇼트 발생을 방지할 수 있다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도록 한다.

도 4는 본 발명에 따른 액정표시장치의 어레이 기판을 도시한 평면도이고, 도 5는 본 발명에 따른 액정표시장치의 화소 리페어 과정을 설명하기 위한 상기 도 4의 A 영역을 확대한 도면이다.

도 4 및 도 5에 도시된 바와 같이, 투명성 절연 기판 상에 다수개의 게이트 버스 라인(101a, 101b)과 데이터 버스 라인(103a, 103b)이 수직으로 교차 배열되어 단위 화소 영역을 한정하고 있다.

그리고, 상기 게이트 버스 라인들(101a, 101b)과 데이터 버스 라인들(103a, 103b)이 수직으로 교차 배열되는 영역 상에는 스위칭 소자인 TFT(Thin Film Transistor)가 형성 배치되어 있고, 단위 화소 영역 상에는 투명성 ITO(Indium-Tin-Oxide : ITO)금속으로 형성된 화소 전극(110a, 110b)이 배치되어 있는 구조로 되어 있다.

상기 화소 전극(110a, 110b)은 인접한 상기 게이트 버스 라인(101b)에 일부가 오버랩(overlap)되는 구조를 하고 있어, 상기 화소 전극(110a, 110b)과 게이트 버스 라인 사이(101b)에 일정한 값을 갖는 커패시터 성분이 형성되어 인가되는 신호가 일정 시간 저장될 수 있도록 하였다.

또한, 도면에 도시된 바와 같이, 두 개의 슬릿 모양을 갖는 소오스 전극(305a) 사이로 TFT 드레인 전극(305b)이 삽입되어 있고, 상기 소오스 전극(305a)과 드레인 전극(305b)이 교차하는 영역의 하부에는 게이트 전극(200a)이 배치되어 있다.

상기 게이트 전극(200a)의 구조는 화소 전극(110a)과 전기적으로 연결되어 있는 드레인 전극(305b)과 오버랩 되는 하부에 홈을 형성함으로써, TFT의 드레인 전극(305b)과 게이트 전극(200a)의 오버랩 되는 영역을 최소화하였다.

이것은 리페어 공정을 위하여 레이저를 드레인 전극(305b)에 조사하여 절단할 때, 하부에 존재하는 게이트 전극(200a)까지 녹아 인접한 전극들과 쇼트가 발생하는 것을 방지하기 위해서이다.

또한, 상기 게이트 전극(200a)과 게이트 버스 라인(101a)이 사이 영역, 다시 말해서 TFT의 전극들과 게이트 버스 라인(101a) 사이 영역의 게이트 전극의 폭을 협소하게 형성함으로써, 상기 게이트 전극(200a)을 레이저로 리페어할 때, 인접한 화소 전극(110a), 게이트 버스 라인(101a), 데이터 버스 라인(103a) 및 소오스 전극(305a)과 쇼트가 발생하지 않도록 하였다.

상기 게이트 전극(200a)과 게이트 버스 라인(101a)의 사이의 게이트 전극(200a) 폭을 줄이는 기준은 저항 문제가 있기 때문에, Al 금속을 사용할 때와 저항이 보다 낮은 Cu 금속을 사용할 때가 달라질 수 있다.

따라서, 게이트 전극(200a)의 폭은 전체 전극 폭의 절반에서부터 그 이하로 협소하게 형성한다.

상기 게이트 전극(200a)과 게이트 버스 라인(101a)에 사용되는 금속이 Al과 같이 저항이 다소 큰 경우에는 폭을 넓게 형성하고, Cu, Ag, Au와 같이 저항이 낮은 경우의 금속을 사용하는 경우에는 폭을 절반이하로 줄일 수 있다.

본 발명의 게이트 전극(200a) 구조는 다음 두 가지의 TFT의 불량을 리페어(repair) 하는데 사용될 수 있다.

첫째, 어레이 기판의 화소 영역에 휘점 불량이 발생하는 경우는 게이트 버스 라인(101a)을 통하여 구동신호가 전달되든지에 상관없이 데이터 버스 라인(103a)과 연결되어 있는 소오스 전극(305a)과 드레인 전극(305b)이 도통되어 신호가 화소 전극으로 전달되기 때문이다.

이때에는 상기 화소 전극과 연결되어 있는 드레인 전극(305b)을 레이저로 절단하여 상기 데이터 버스 라인(103a)으로부터 공급되는 신호가 상기 화소 전극으로 전달되지 못하도록 한다.

특히, 상기에서와 같이 드레인 전극(305b)을 레이저를 사용하여 절단하는 경우에는 종래 TFT 전극 구조에서는 하부에 게이트 전극(200a)이 존재하거나 근접하게 게이트 전극(200a)이 존재하므로 레이저에 의하여 함께 녹아 인접한 전극들과 쇼트를 유발하여 리페어 실패가 빈번하게 발생하였다.

따라서, 본 발명과 같이 상기 드레인 전극(305b)과 수직으로 교차되는 게이트 전극(200a) 상에 제 1 홈(220a)을 형성하고, 상기 게이트 전극(200a)과 게이트 버스 라인(101a)이 교차하는 영역에 제 2 홈(220b)을 형성하였다.

그래서, 상기 드레인 전극(305b) 영역을 레이저를 조사하여 리페어할 때, 상기 드레인 전극(305b) 하부에 게이트 전극(200a)이 존재하지 않거나, 상기 드레인 전극(305b)과 게이트 전극(200a)이 일정거리 이격되어 있으므로 상기 게이트 전극(200a)이 함께 녹아 쇼트를 유발하지 않게 된다.

이때에는 리페어의 성공율을 높이기 위해서, 상기 게이트 전극(200a)을 레이저로 절단하여 리페어를 진행하는데, 상기 게이트 전극(200a)을 절단할 경우에는 도시된 도면에서와 같이, 상기 제 2 홈(220b)에 의하여 게이트 전극(200a)과 데이터 버스 라인(103a)이 이격되어 있어 쇼트 불량을 방지하였다.

아울러, 상기 게이트 전극(200a)의 리페어 영역이 좁기 때문에 인접한 전극들과 거리가 멀리 이격되게 되어 리페어 성공률이 높아진다.

여기서, 점선은 리페어 절단선을 나타낸다.

따라서, 본 발명에서는 TFT 어레이 기판 완성 후에 화소 리페어 작업을 진행하는 경우 레이저의 파워 또는 리페어 되는 부분이 인접한 전극들과 매우 근접하여 쇼트가 발생되는 것을 방지할 수 있도록 하였다.

발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명은 액정표시장치의 TFT 어레이 기판에 형성되는 게이트 전극의 구조를 게이트 버스 라인과 TFT 게이트 전극 사이 영역의 폭을 줄임으로써, TFT 검사 공정에서 발견된 불량 화소를 리페어할 때, 인접한 소오스/드레인 전극과 게이트 전극간의 쇼트 발생을 방지할 수 있는 효과가 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

기판 상에 수직으로 교차 배열되어 단위 화소를 한정하는 복수개의 게이트 버스 라인과 데이터 버스 라인, 상기 단위 화소 영역에 배치되어 있는 화소 전극, 상기 화소 전극에 신호를 인가하는 스위칭 소자 박막 트랜지스터로 구성되어 있는 액정표시장치 어레이 기판에 있어서,

상기 스위칭 소자인 박막 트랜지스터의 드레인 전극과 수직으로 교차되는 게이트 전극 상에 제 1 홈이 형성되어 있고, 상기 게이트 전극과 게이트 버스 라인이 교차하는 영역에 제 2 홈이 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 게이트 전극 상에 형성된 제 2 홈은 상기 데이터 버스 라인과 교차되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 게이트 버스 라인과 게이트 전극은 Cu, Ag, Au 중 어느 하나의 금속으로 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서,

상기 드레인 전극을 리페어하는 영역에는 상기 드레인 전극 하부에 게이트 전극이 존재하지 않는 것을 특징으로 하는 액정표시장치.

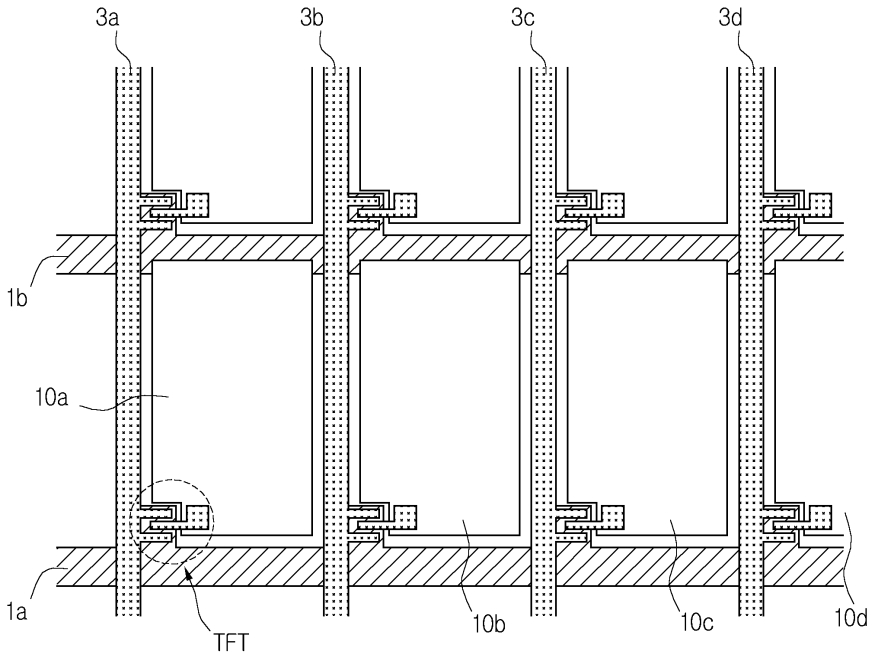
청구항 5.

제 1 항 또는 제 2항에 있어서,

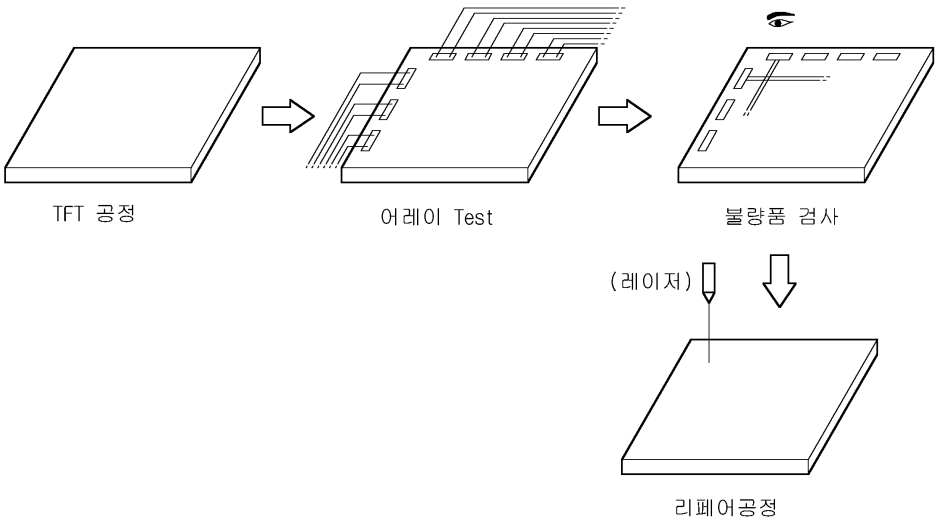
상기 게이트 전극의 제 2 홈의 폭은 상기 게이트 전극 폭의 절반 이상인 것을 특징으로 하는 액정표시장치.

도면

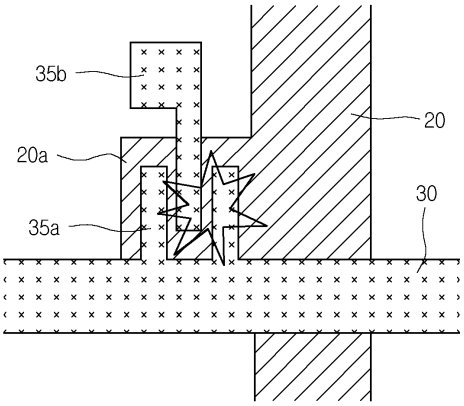
도면1



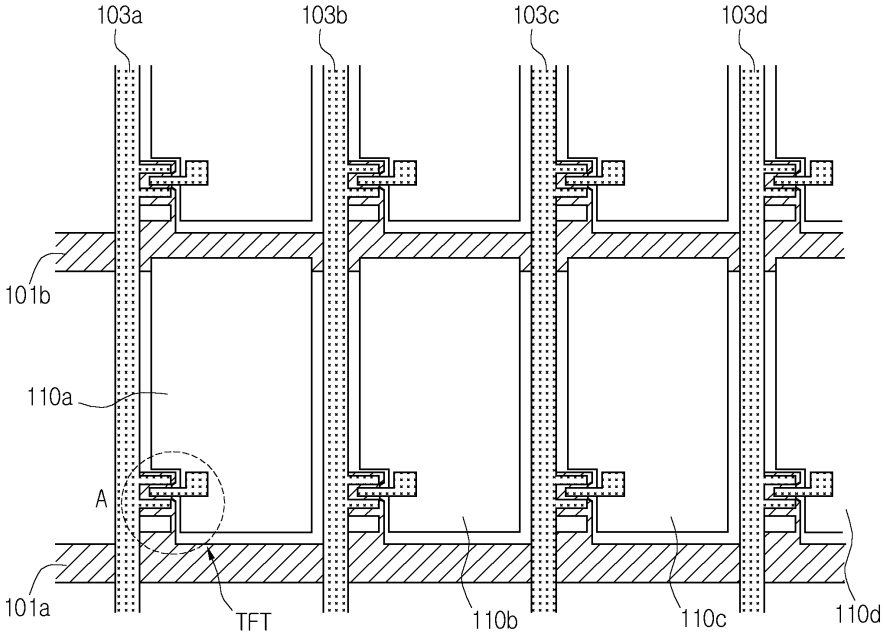
도면2



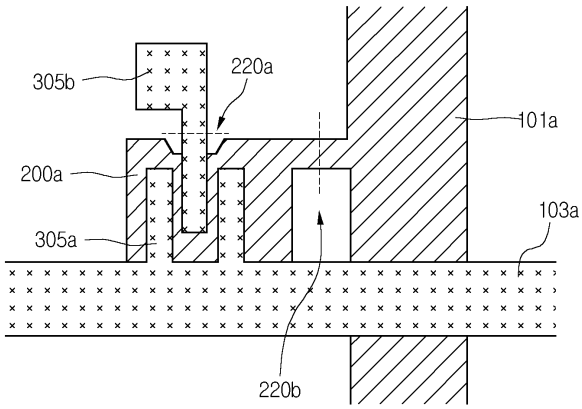
도면3


35b
20
20a
30
35a

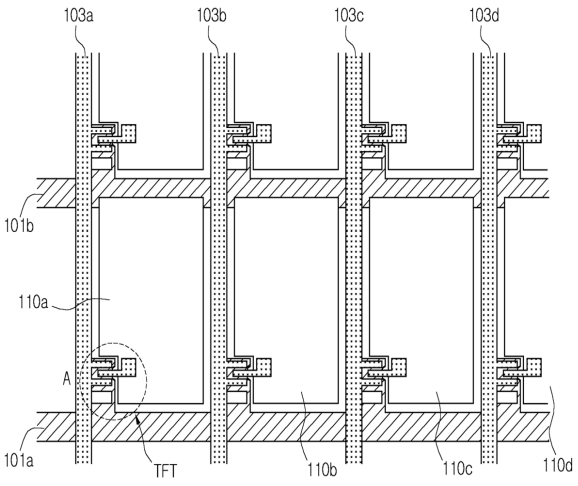
도면4


103a
103b
103c
103d
101b
110a
A
101a
TFT
110b
110c
110d

도면5


305b
220a
101a
200a
103a
305a
220b

专利名称(译)	液晶显示器		
公开(公告)号	KR1020050068379A	公开(公告)日	2005-07-05
申请号	KR1020030099716	申请日	2003-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HUKAG		
发明人	LEE,HUKAG		
IPC分类号	G02F1/136		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置已经完成的阵列基板的液晶显示装置的制造过程中，并方便地进行修改以允许修复到阵列中的测试过程中检测到的缺陷像素的栅电极的结构。所公开的发明是应用的像素电极，该信号到布置在所述多个栅极总线和数据总线与像素电极的开关元件的薄膜晶体管中，单位像素区，以限制垂直单位像素交叉的基板上排列在由液晶显示阵列基板，并且所述第一凹槽形成在所述栅电极与薄膜晶体管的漏极电极与所述开关器件和垂直相交，在一个区域中的栅电极和栅极总线交叉并且形成第二凹槽。 这里，形成在栅电极上的第二凹槽与数据总线相交，栅极总线和栅电极由Cu，Ag和Au中的任何一种形成，栅电极不存在于漏电极下方，并且栅电极的第二沟槽的宽度至少是栅电极宽度的一半。 4 指数方面 像素，液晶显示器，TFT，维修，激光