



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0048575  
(43) 공개일자 2008년06월03일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2006-0118697

(22) 출원일자 2006년11월29일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이홍석

경기 용인시 기흥구 신갈동 도현현대아파트 201동 1505호

홍성수

서울 양천구 신월7동 954-14 산장빌라 1호

(뒷면에 계속)

(74) 대리인

조희원

전체 청구항 수 : 총 8 항

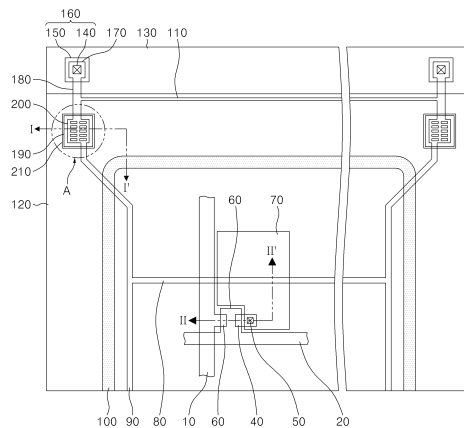
(54) 액정 표시 패널 및 이의 제조 방법

(57) 요약

본 발명은 도전성 도트가 형성되는 영역에서 금속 부식이 방지된 액정 표시 패널 및 이의 제조 방법을 제공하는 데 있다.

이를 위하여 본 발명은, 공통 전극이 구성된 컬러 필터 기판과, 상기 컬러 필터 기판에 대향 되는 박막 트랜지스터 기판과, 상기 컬러 필터 기판과 상기 박막 트랜지스터 기판 사이에 주입되어 있는 액정층을 포함하며, 상기 박막 트랜지스터 기판상에 형성되어 공통 전압이 공급되는 제1 전극과, 상기 컬러 필터 기판과 상기 박막 트랜지스터 기판 사이에 개재되어 공통 전압을 상기 공통 전극으로 공급하는 도전성 도트와, 상기 제1 전극을 노출시키는 콘택홀을 가지는 게이트 절연막과, 상기 도전성 도트와 상기 제1 전극을 접속시키는 제2 전극을 구비하며, 상기 제1 전극과 상기 콘택홀의 접촉부에 슬릿부가 형성된 것을 특징으로 하는 액정 표시 패널과 이의 제조 방법을 제공한다.

대표도 - 도1



(72) 발명자

**김형준**

경기 성남시 분당구 분당동 셋별마을우방아파트  
310-303

**김형석**

서울 서초구 서초3동 현대슈퍼빌 B동 2703호

---

## 특허청구의 범위

### 청구항 1

공통 전극이 구성된 컬러 필터 기관;  
상기 컬러 필터 기관에 대향 되는 박막 트랜지스터 기관;  
상기 컬러 필터 기관과 상기 박막 트랜지스터 기관 사이에 주입되어 있는 액정층을 포함하며;  
상기 박막 트랜지스터 기관상에 형성되어 공통 전압이 공급되는 제1 전극과;  
상기 컬러 필터 기관과 상기 박막 트랜지스터 기관 사이에 개재되어 공통 전압을 상기 공통 전극으로 공급하는 도전성 도트와;  
상기 제1 전극을 노출시키는 콘택홀을 가지는 절연막과;  
상기 도전성 도트와 상기 제1 전극을 접속시키는 제2 전극을 구비하며;  
상기 제1 전극과 상기 콘택홀의 접촉부에 슬릿부가 형성된 것을 특징으로 하는 액정 표시 패널.

### 청구항 2

제 1 항에 있어서,  
상기 제1 전극은 상기 콘택홀 내에 형성되어 있는 것을 특징으로 하는 액정 표시 패널.

### 청구항 3

제2 항에 있어서,  
상기 제1 전극은 스토리지 전압을 공급하는 스토리지 전압 공급라인과 연결된 것을 특징으로 하는 액정 표시 패널.

### 청구항 4

제2 항에 있어서,  
상기 제1 전극은 외부의 전원부로부터 공통 전압을 공급하는 공통전압 공급라인과 연결된 것을 특징으로 하는 액정 표시 패널.

### 청구항 5

제 1 항에 있어서,  
상기 콘택홀은 상기 제1 전극 내에 형성되어 있는 것을 특징으로 하는 액정 표시 패널.

### 청구항 6

제 1항에 있어서,  
상기 제1 전극은 크롬의 단일막 구조로 형성된 것을 특징으로 하는 액정 표시 패널.

### 청구항 7

상부 기관상에 형성된 공통 전극을 포함하는 컬러 필터 기관을 마련하는 단계;  
상기 상부 기관과 대향하고, 상기 제1 전극을 노출시키는 콘택홀을 갖는 절연막과, 상기 절연막에 상기 제1 전극을 접속시키는 제2 전극과, 상기 공통 전극과 전계를 형성하는 화소 전극과, 상기 화소 전극과 연결된 박막 트랜지스터를 포함하는 하부 기관을 마련하는 단계와;  
상기 공통 전극에 공통 전압을 공급하기 위하여 상기 공통 전극과 상기 제2 전극 사이에 상기 콘택홀 및 상기 콘택홀 주변부와 중첩되어 형성되며 상기 공통 전극 및 상기 제 2 전극 각각과 접속되는 도전성 도트를 형성하는 단계; 및

상기 상부 기관 및 하부 기관을 합착하는 단계를 포함하는 액정 표시 패널의 제조 방법.

**청구항 8**

제 6 항에 있어서,

상기 절연막에 상기 제1 전극과 상기 제2 전극을 접속하는 콘택홀을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <20> 액정 표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하는 장치이다. 이러한 액정 표시장치는 액정을 사이에 두고 합착된 박막 트랜지스터 기관 및 컬러필터 기관을 구비한다.
- <21> 박막 트랜지스터 기관에는 서로 교차 되게 형성된 게이트 라인 및 데이터 라인, 그들의 교차부에 형성된 박막 트랜지스터, 박막 트랜지스터와 접속된 화소 전극, 컬러필터 기관의 공통 전극에 공통 전압을 인가하기 위한 공통 전극선이 기관상에 형성된다.
- <22> 컬러필터 기관에는 빛샘 방지를 위한 블랙매트릭스, 컬러구현을 위한 컬러필터, 셀 갭(Cell Gap) 유지를 위한 칼럼 스페이서, 화소 전극과 전계를 이루는 공통 전극이 기관상에 형성된다.
- <23> 또한, 박막 트랜지스터 기관과 컬러필터 기관 사이의 소정 위치에는 은 또는 금과 같은 도전성 물질이 도트(Dot) 형태로 형성되어 박막 트랜지스터 기관의 공통 전극선의 공통 전압을 컬러필터 기관의 공통 전극에 인가하는 쇼트 포인트(Short Point)가 형성되어 있다. 이러한 쇼트 포인트는 일반적으로 셀라인(Seal-Line)밖에 위치하고 있어서 외부와 직접적으로 접촉하는 부분이며 습기 및 온도의 영향에 그대로 노출되어 있다.
- <24> 쇼트 포인트를 형성하는 게이트 금속은 Cr으로 형성된 하부막과 하부막상에 AlNd로 형성된 상부막의 2중 구조를 사용하고 있다. 이러한 쇼트 포인트 구조는 게이트 금속 위에 형성된 SiNx를 에치(Etch)한 후 다시 AlNd를 전면 에치 한다. 그리고 ITO를 증착하여 Cr과 ITO(Indium Tin Oxide)가 직접 접촉하도록 한다. 하지만, 이 경우 에치한 AlNd에 스큐(Skew)가 생기기 때문에 ITO로 커버하지 못하는 부분이 생기게 되는데 이 부분을 따라 부식이 진행된다.
- <25> 따라서 쇼트 포인트의 특정부분에 과도한 부식이 진행되어 쇼트 포인트와 연결된 라인이 단선 되는 큰 문제가 있다.

**발명이 이루고자 하는 기술적 과제**

- <26> 따라서, 본 발명이 이루고자 하는 기술적 과제는 쇼트 포인트가 형성되는 영역에서 부식을 방지할 수 있는 액정 표시패널 및 이의 제조 방법을 제공함에 목적이 있다.

**발명의 구성 및 작용**

- <27> 상기 기술적 과제를 달성하기 위하여, 본 발명은 공통 전극이 구성된 컬러 필터 기관과 상기 컬러 필터 기관에 대향 되는 박막 트랜지스터 기관과 상기 컬러 필터 기관과 상기 박막 트랜지스터 기관 사이에 주입되어 있는 액정층을 포함하며 상기 박막 트랜지스터 기관상에 형성되어 공통 전압이 공급되는 제1 전극과 상기 컬러 필터 기관과 상기 박막 트랜지스터 기관 사이에 개재되어 공통 전압을 상기 공통 전극으로 공급하는 도전성 도트와 상기 제1 전극을 노출시키는 콘택홀을 가지는 절연막과 상기 도전성 도트와 상기 제1 전극을 접속시키는 제2 전극을 구비하며 상기 제1 전극과 상기 콘택홀의 접촉부에 슬릿부가 형성된 것을 특징으로 한다.
- <28> 또한, 상기 제1 전극은 상기 콘택홀 내에 형성되어 있는 것이 바람직하다.
- <29> 구체적으로, 상기 제1 전극은 스토리지 전압을 공급하는 스토리지 전압 공급라인과 연결된 것이 바람직하다.

- <30> 상기 제1 전극은 외부의 전원부로부터 공통 전압을 공급하는 공통전압 공급라인과 연결된 것이 바람직하다.
- <31> 여기서, 상기 콘택홀은 상기 제1 전극 내에 형성되는 것이 바람직하다.
- <32> 여기서, 상기 제1 전극은 크롬의 단일막 구조로 형성되는 것이 바람직하다.
- <33> 그리고 상기 기술적 과제를 달성하기 위하여, 상부 기판상에 형성된 공통 전극을 포함하는 컬러 필터 기판을 마련하는 단계와 상기 상부 기판과 대향하고, 상기 제1 전극을 노출시키는 콘택홀을 갖는 절연막과, 상기 절연막에 상기 제1 전극을 접속시키는 제2 전극과, 상기 공통 전극과 전계를 형성하는 화소 전극과, 상기 화소 전극과 연결된 박막 트랜지스터를 포함하는 하부 기판을 마련하는 단계와 상기 공통 전극에 공통 전압을 공급하기 위하여 상기 공통 전극과 상기 제2 전극 사이에 상기 콘택홀 및 상기 콘택홀 주변부와 중첩되어 형성되며 상기 공통 전극 및 상기 제2 전극 각각과 접속되는 도전성 도트를 형성하는 단계 및 상기 상부 기판 및 하부 기판을 합착하는 단계를 포함하는 액정 표시 패널의 제조 방법을 제공한다.
- <34> 이때, 상기 절연막에 상기 제1 전극과 상기 제2 전극을 접속하는 콘택홀을 형성하는 단계를 더 포함하는 것을 더 포함한다.
- <35> 이하 본 발명의 바람직한 실시 예에 대하여 첨부된 도면을 참조하여 설명하기로 한다.
- <36> 도 1은 본 발명의 실시 예에 따른 액정 표시 패널을 도시한 평면도이고, 도 2a와 2b는 도 1의 A 부분을 확대한 도면이며, 도 3은 본 발명의 실시 예에 따른 액정 표시 패널을 도시하기 위하여 도 1에 도시된 I-I' 선 및 II-II' 선을 따라 절단한 단면을 각각 도시한 단면도들이다.
- <37> 도 1 내지 도 3에 도시된 액정 표시 패널은 액정을 사이에 두고 합착재에 의해 합착된 박막 트랜지스터 기판(130) 및 컬러 필터 기판(120)을 구비한다.
- <38> 구체적으로, 컬러 필터 기판(120)은 컬러 필터 기판상에 순차적으로 형성된 블랙 매트릭스(230)와 컬러 필터(290) 및 공통 전극(260)을 구비한다.
- <39> 블랙 매트릭스(230)는 컬러 필터 기판상에 매트릭스 형태로 형성되어 컬러 필터 기판(120)의 영역을 컬러 필터(290)가 형성 되어질 다수의 셀 영역들로 나누고, 인접한 셀들 간의 광 간섭 및 외부광 반사를 방지한다.
- <40> 컬러 필터(290)는 블랙 매트릭스(230)에 의해 구분된 셀 영역에 적색(R), 녹색(G), 청색(B)으로 구분되게 형성되어 적색, 녹색, 청색 광을 각각 투과시킨다. 이때, 적색(R), 녹색(G), 청색(B)의 컬러 필터(290)를 각각 투과한 적색(R), 녹색(G), 청색(B) 광의 가법혼색을 통해 다양한 색상이 구현된다.
- <41> 공통 전극(260)은 컬러 필터(290) 위에 전면 도포된 투명 도전층으로 액정 구동시 기준이 되는 공통 전압(Vcom)을 도전성 도트(220)를 통해 공급한다. 이때, 공통 전극(260)과 컬러 필터(290) 사이에 컬러 필터(290)의 단차로 인하여 공통 전극(260)에 단차가 형성되는 것을 방지하여 공통 전극(260)을 평탄화시키는 오버 코트(도시하지 않음)가 더 형성될 수 있다.
- <42> 박막 트랜지스터 기판(130)은 게이트 라인(20) 및 데이터 라인(10)과 접속된 박막 트랜지스터와 박막 트랜지스터와 접속된 화소 전극(70)과 외부의 전원부(미도시)로부터 공통 전압(Vcom)을 공급하는 공통 전압공급 라인(180)과 공통 전압 공급 라인(180)과 연결된 제1 전극(200)과 도전성 도트(220)를 통해 공통 전극(260)과 접속되며 제1 전극(200)과 중첩되어 형성된 제2 전극(210)과 제1 및 제2 전극(210)을 전기적으로 연결하며 게이트 절연막(190)을 관통하여 형성된 콘택홀(280)을 구비한다.
- <43> 박막 트랜지스터는 게이트 라인(20)으로부터의 게이트 신호에 응답하여 데이터 라인(10)으로부터의 데이터 신호를 선택적으로 화소 전극(70)에 공급한다. 이를 위해, 박막 트랜지스터는 게이트 라인(20)과 접속된 게이트 전극(60), 데이터 라인(10)과 접속된 소스 전극(30), 화소 전극(70)과 접속된 드레인 전극(40), 게이트 전극(60)과 게이트 절연막(190)을 사이에 두고 중첩되면서 소스 전극(30)과 드레인 전극(40) 사이에 채널을 형성하는 활성층(240)과, 활성층(240)과 소스 전극(30) 및 드레인 전극(40)과의 오믹 접촉을 위한 오믹 접촉층(250)을 구비한다.
- <44> 화소 전극(70)은 각 서브 화소 영역에서 화소 콘택홀(50)을 통해 노출된 박막 트랜지스터의 드레인 전극(40)과 접속된다. 이러한 화소 전극(70)은 박막 트랜지스터를 통해 비디오 신호가 공급되면 공통 전압(Vcom)이 공급된 공통 전극(260)과 수직 전계를 발생시킨다. 이에 따라, 박막 트랜지스터 기판(130)과 컬러 필터 기판(120) 사이에 배향된 유전율 이방성을 갖는 액정 분자들을 구동시킨다. 그리고 액정 분자들의 구동 정도에 따라 화소

영역을 투과하는 광 투과율이 달라지게 됨으로써 계조를 구현하게 된다.

- <45> 컬러 필터 기관(120)과 중첩되지 않는 박막 트랜지스터 기관(130)영역에는 외부로부터 공통 전압(Vcom)을 포함하는 전원 신호와 제어 신호 및 화상신호등의 전기 신호를 공급하는 복수의 금속 패드들이 형성된다. 여기서, 금속 패드들 중 공통 전압(Vcom)을 공급하는 공통 전압 패드(160)가 제1 전극(200)과 연결된다.
- <46> 공통 전압 패드(160)는 게이트 라인(20), 게이트 전극(60) 등의 게이트 금속과 동일한 금속 물질 또는 데이터 라인(10), 소스 및 드레인 전극(40) 등의 데이터 금속과 동일한 금속으로 형성된다. 그리고 제1 공통 패드 전극(170), 공통 전압 공급라인(180), 패드 콘택홀(140) 및 제2 공통 패드 전극(150)을 구비한다.
- <47> 공통 전압 공급라인(180)은 제1 공통 패드 전극(170)에서 연장되어 제1 전극(200)과 연결되며 연결 부위에 다수의 슬롯이 형성된다.
- <48> 패드 콘택홀(140)은 게이트 절연막(190) 및 보호막(270)을 관통하여 형성된다.
- <49> 제2 공통 패드 전극(150)은 외부와 직접 접촉하며 패드 콘택홀(140)을 통해 제1 공통 패드 전극(170)과 접촉된다. 이때 제2 공통 패드 전극(150)은 화소 전극(70)과 동일한 금속으로 형성되는 것이 바람직하다.
- <50> 제1 전극(200)은 공통전압 공급 라인(180)을 통해 연결되며 박막 트랜지스터 기관(130)의 비표시 영역에 적어도 하나가 형성된다. 제1 전극(200)은 게이트 라인(20), 게이트 전극(60) 등의 게이트 금속층이 Cr과 AlNd의 2중막 구조로 형성되는데 반해 크롬(Cr)의 단일막 구조로 형성된다. 따라서, 제1 전극(200)은 게이트 라인(20), 게이트 전극(60) 등의 게이트 패턴이 형성될 때에 동일한 금속층으로 형성된 후 식각과정을 통해 단일막을 가지게 된다. 또한, 제1 전극(200)은 Cr, Al, Cu, MO, Ag 또는 이들의 합금을 포함할 수 있다. 이러한 제1 전극(200)에는 다수의 슬롯이 형성되어 있다.
- <51> 제2 전극(210)은 콘택홀(280)을 통해 제1 전극(200)과 접속되며, 제1 전극(200)보다 넓은 면적으로 중첩되어 형성된다. 이러한 제2 전극(210)은 내습성이 강한 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide) 등의 도전물질로 형성될 수 있다. 즉, 화소 전극(70)과 동일한 금속으로 형성되는 것이 바람직하다.
- <52> 도전성 도트(220)는 실란트에 은(Ag) 또는 금(Au)의 도전 도트가 포함된다. 도전성 도트(220)는 박막 트랜지스터 기관(130)의 제2 전극(210)과 컬러 필터 기관(120)의 공통 전극(260) 사이에 개재되어 외부에서 인가되는 공통전압(Vcom)을 상기 컬러 필터(290)의 공통 전극(260)으로 공급한다. 공통 전압(Vcom)은 액정 표시 패널의 스토리지 전극(80)에 공급되는 스토리지 전압(Vst)으로 사용되기도 한다. 이를 위해, 박막 트랜지스터 기관(130)은 제1 전극(200)과 연결된 스토리지 전압 공급라인(90)과 스토리지 전압 공급라인(90)에서 분기된 스토리지 전극(80)을 더 구비한다.
- <53> 콘택홀(280)은 제1 전극(200) 및 기관상에 형성된 게이트 절연막(190)을 제1 전극(200)상에 제1 전극(200)보다 크거나 작은 크기로 제1 전극(200)을 노출시키게 형성되며 제1 전극(200)과 제2 전극(210)을 전기적으로 연결하기 위해 형성된다. 그리고 콘택홀(280)의 주변과 접촉되는 제1 전극(200) 또는 공통 전압 공급라인(180) 및 스토리지 전압 공급 라인(90)에 다수의 슬롯이 형성된다.
- <54> 스토리지 전압 공급 라인(90)은 게이트 라인(20), 게이트 전극(60) 및 제1 전극(200)을 포함하는 게이트 금속과 동일한 금속으로 형성된다. 그리고 스토리지 전압 공급 라인(90)은 데이터 라인(10)과 나란하게 형성되어 스토리지 전압(Vst)을 스토리지 전극(80)에 공급한다. 한편, 합착재(100)를 통과하기 때문에 합착재(100)의 경화를 위해 자외선(UV)이 통과할 수 있는 슬롯이 형성된다.
- <55> 스토리지 전극(80)은 스토리지 전압 공급라인(90)으로부터 분기하여 게이트 라인(20)과 나란하게 형성된다. 스토리지 전극(80)은 화소 전극(70)과 중첩하여 스토리지 커패시터를 형성한다. 이렇게 스토리지 전극(80)은 게이트 라인(20)과 나란하게 형성되거나 화소 전극(70)의 주변부를 따라 화소 전극(70)과 중첩되게 형성될 수도 있다.
- <56> 다음은 도 4a 내지 4e를 참조하여 본 발명의 실시 예에 따른 박막 트랜지스터 기관의 제조 방법을 마스크 공정별로 설명한다.
- <57> 도 4a는 본 발명의 실시 예에 따른 박막 트랜지스터 기관의 제조 방법 중 제1 마스크 공정을 도시한 단면도이다.
- <58> 도 4a를 참조하면, 하부 기관상에 게이트 라인(20), 게이트 전극(60), 제1 전극(200), 공통 전압 공급 라인(180) 및 제1 공통 패드 전극(170)을 포함하는 게이트 패턴을 형성한다. 도시된 바와 같이 상기 게이트 패턴

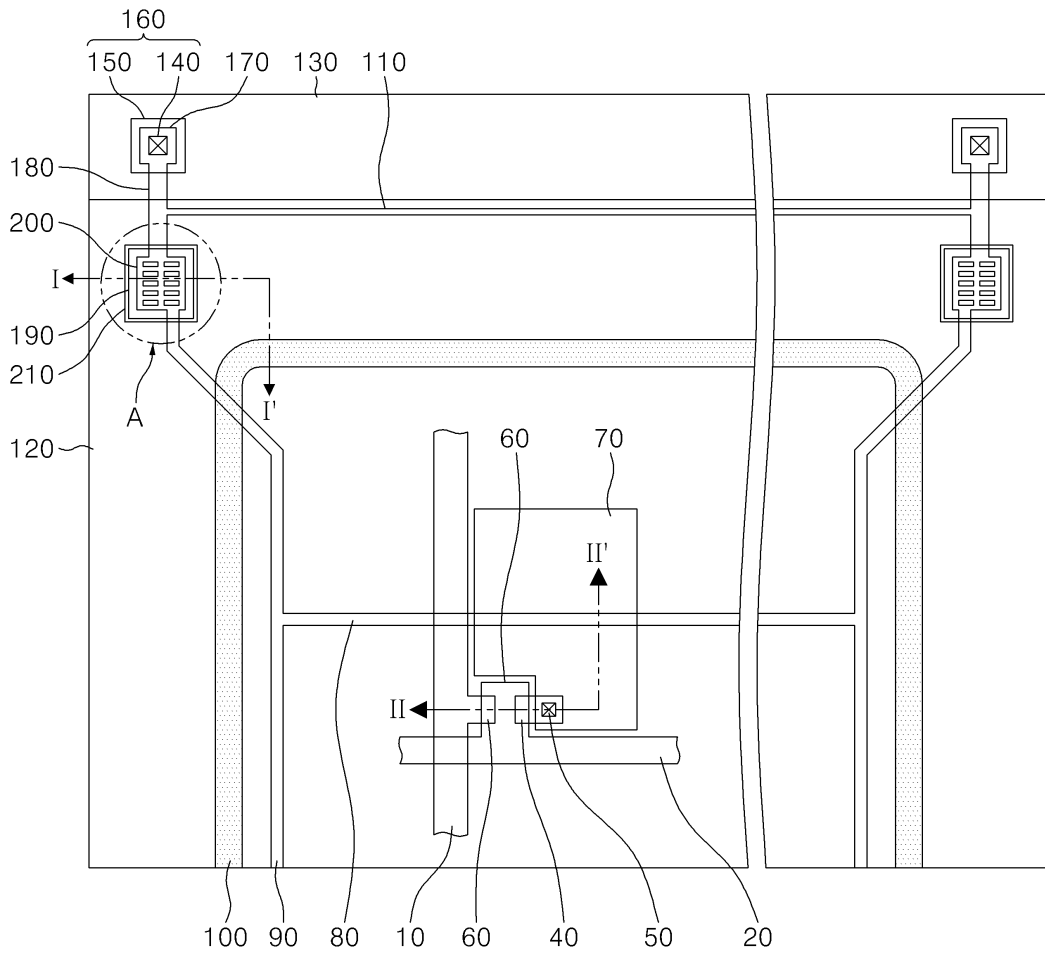
은 2중 층으로 형성한다. 즉, 2가지 금속을 스퍼터링하여 하부 기판에 2중으로 게이트 금속층을 증착한 후, 동일한 마스크를 이용한 사진 식각공정을 통해 게이트 패턴을 형성함으로써 2중 층으로 게이트 패턴을 형성한다.

- <59> 구체적으로, 스퍼터링 등의 방법으로 Cr, Al, Mo, Ag, Cu 등의 금속 물질 또는 이들의 합금을 포함하는 게이트 금속층을 하부 기판상에 증착한 후 Al, AlNd 등의 비저항이 낮은 물질을 그 위에 증착한다. 그 후, 사진 식각 공정을 통해 게이트 라인(20), 게이트 전극(60), 제1 전극(200), 공통 전압 공급 라인(180) 및 제1 공통 패드 전극(170)을 포함하는 게이트 패턴을 형성한다. 이때, 제1 전극(200)과 연결된 스토리지 전압 공급라인(90) 및 스토리지 전압 공급라인(90)에서 분기된 스토리지 전압 공급라인(90) 및 스토리지 전압 공급라인(90)에서 분기된 스토리지 전극(80)을 추가로 형성하며, 복수의 도전성 도트가 형성될 경우 도전성 도트(220)들과 접속된 제1 전극(200)들을 연결하는 연결 라인(110)을 더 형성할 수 있다.
- <60> 도 4b는 본 발명의 실시 예에 따른 박막 트랜지스터 기판의 제조 방법 중 제2 마스크 공정을 도시한 단면도이다.
- <61> 도 4b를 참조하면, 게이트 패턴 상부에 게이트 패턴을 덮는 게이트 절연막(190)을 형성한다. 게이트 절연막(190)으로는 SiNx 또는 SiOx 등의 무기 절연 물질이 이용된다. 다음으로, 게이트 절연막(190) 상부에 비정질 규소로 형성된 활성층(240) 및 불순물이 도핑된 비정질 규소로 형성된 오믹 접촉층(250)을 포함하는 반도체 패턴을 형성한다. 반도체 패턴은 활성층(240)과 오믹 접촉층(250)이 순차적으로 적층되고 제2 마스크를 이용한 사진 식각 공정으로 패터닝 한다.
- <62> 도 4c는 본 발명의 실시 예에 따른 박막 트랜지스터 기판의 제조 방법 중 제3 마스크 공정을 도시한 단면도이다.
- <63> 도 4c를 참조하면, 반도체 패턴이 형성된 게이트 절연막(190) 상부에 게이트 라인(20)과 교차하는 데이터 라인(10)과 데이터 라인(10)과 접속된 소스 전극(30) 및 소스 전극(30)과 마주하는 드레인 전극(40)을 포함하는 데이터 패턴을 형성한다. 이러한 데이터 패턴은 게이트 절연막(190), 반도체 패턴 위에 데이터 금속층을 증착한 후 제3 마스크를 이용한 사진 식각공정으로 패터닝한다. 데이터 금속층은 Al, Mo, Cu, Cr, Ti 금속 또는 이들의 합금을 포함할 수 있다.
- <64> 다음으로, 소스 전극(30)과 드레인 전극(40) 사이로 노출된 오믹 접촉층(250)을 제거하여 활성층(240)을 노출한다.
- <65> 본 발명의 실시 예에 따른 박막 트랜지스터 기판(130)의 제조 방법은 반도체 패턴과 데이터 패턴을 서로 다른 마스크를 이용하여 형성하는 것을 도시하고 있으나, 개구부가 슬릿 처리된 슬릿 마스크(Slit Mask)나 각 영역별로 마스크의 두께가 다른 투톤 마스크(Two-Tone Mask) 등의 서로 동일한 마스크를 이용하여 반도체 패턴 및 데이터 패턴을 형성할 수 있다.
- <66> 도 4d는 본 발명의 실시 예에 따른 박막 트랜지스터 기판의 제조 방법 중 제4 마스크 공정을 도시한 단면도이다.
- <67> 도 4d를 참조하면, 하부 기판상에 데이터 패턴을 덮는 보호막(270)이 형성되고, 그 보호막(270)을 제4 마스크를 이용한 사진 식각공정을 통해 패터닝 하여 제1 전극(200)의 일부를 노출시키는 콘택홀(280)과 드레인 전극(40)을 노출시키는 화소 콘택홀(50)을 형성한다. 이러한 보호막(270)은 게이트 절연막(190)과 동일한 무기 절연물질을 이용하거나, 유기 절연 물질을 이용한다.
- <68> 도 4e는 본 발명의 실시 예에 따른 박막 트랜지스터 기판의 제조 방법 중 제5 마스크 공정을 도시한 단면도이다.
- <69> 도 4e를 참조하면, 하부 기판상에 화소 콘택홀(280)을 통해 드레인 전극(40)과 접속되는 화소 전극(70)과, 콘택홀(280)을 통해 제1 전극(200)과 접속되는 제2 전극(210)을 포함하는 투명도전 패턴을 보호막(270) 상부에 형성한다. 화소 전극(70) 및 제2 전극(210)은 ITO(Indium Tin Oxide), IO(Indium Oxide), IZO(Indium Zinc Oxide) 등의 투명도전 물질이 보호막(270) 위에 증착된 다음 제5 마스크 공정을 이용한 사진 식각공정을 통해 패터닝 한다.
- <70> 이렇게 형성된 박막 트랜지스터 기판(130)에 도전성 도트(220)를 형성하고, 공통 전극(260)이 형성된 컬러 필터 기판(120)을 합착재(100)를 통해 합착하여 액정 표시 패널을 제조한다. 이때, 도전성 도트(220)는 외부에서 공급되는 공통 전압을 컬러 필터 기판(120)의 공통 전극(260)에 공급한다.

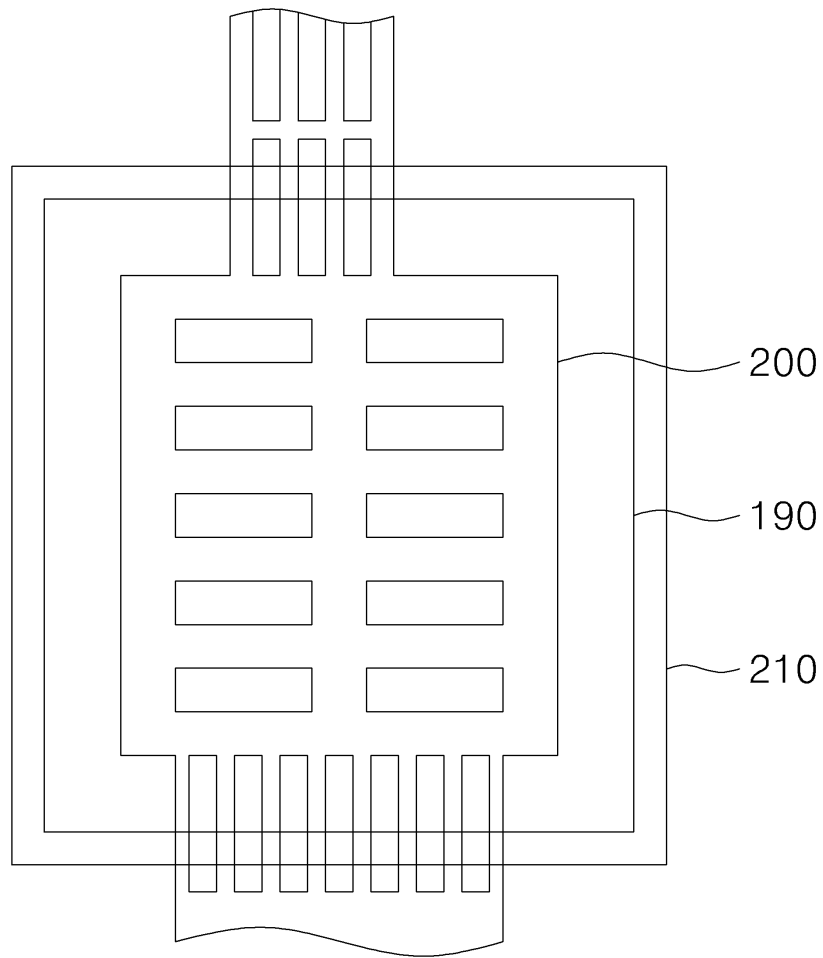


도면

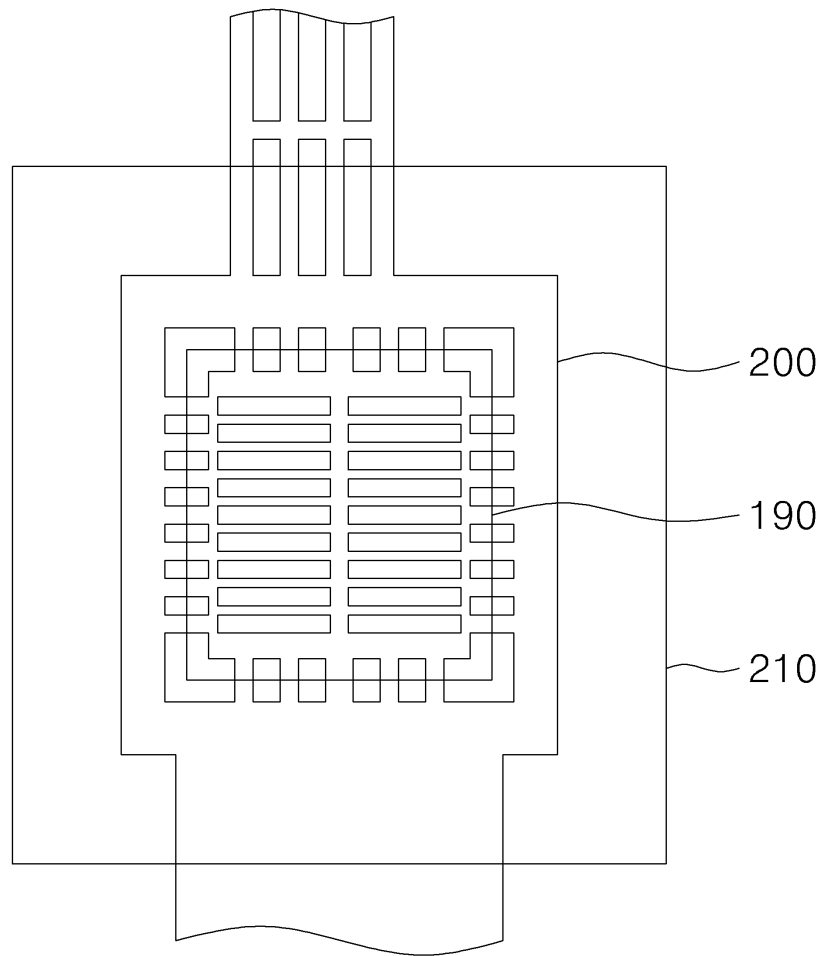
도면1



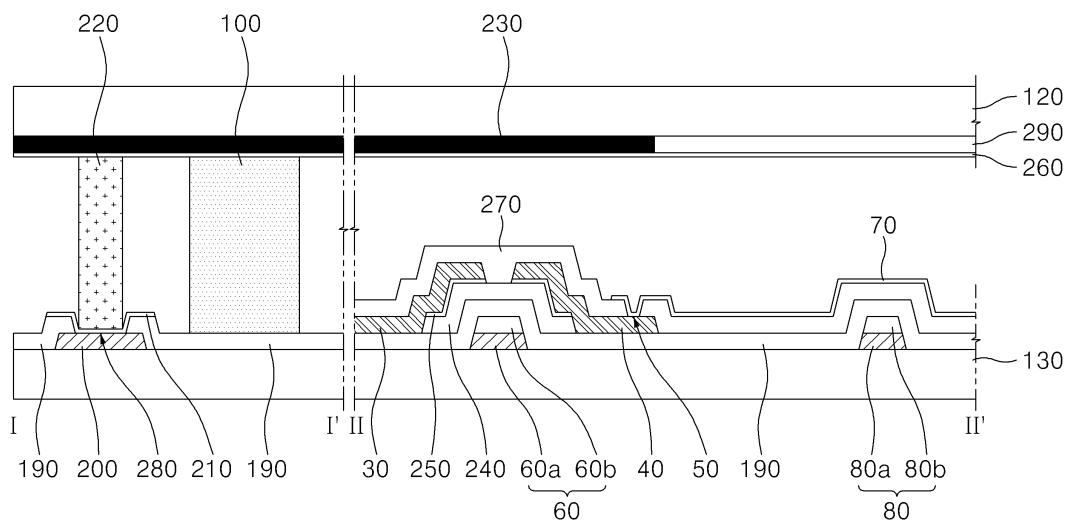
도면2a



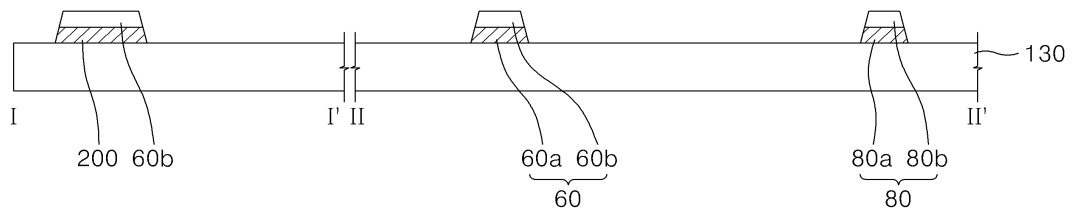
도면2b



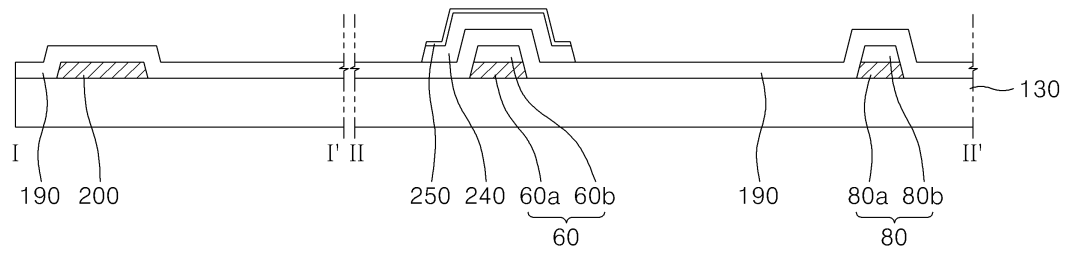
도면3



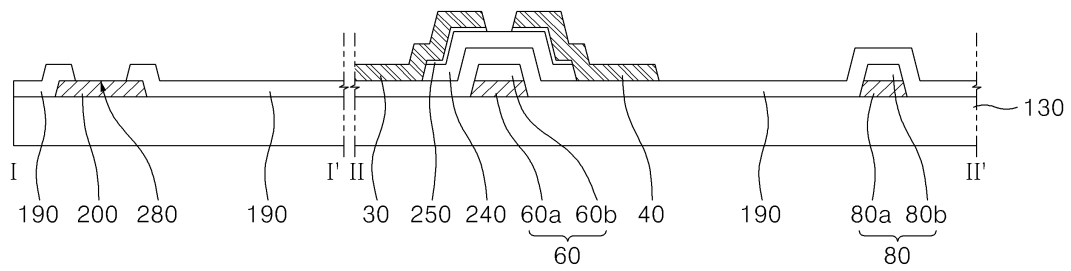
도면4a



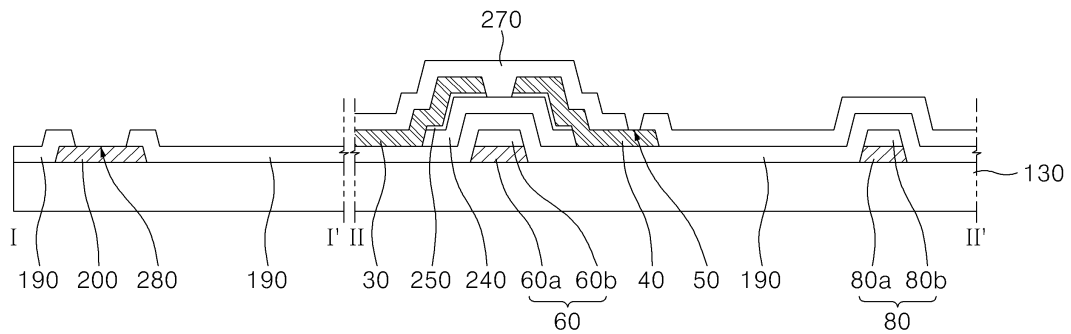
도면4b



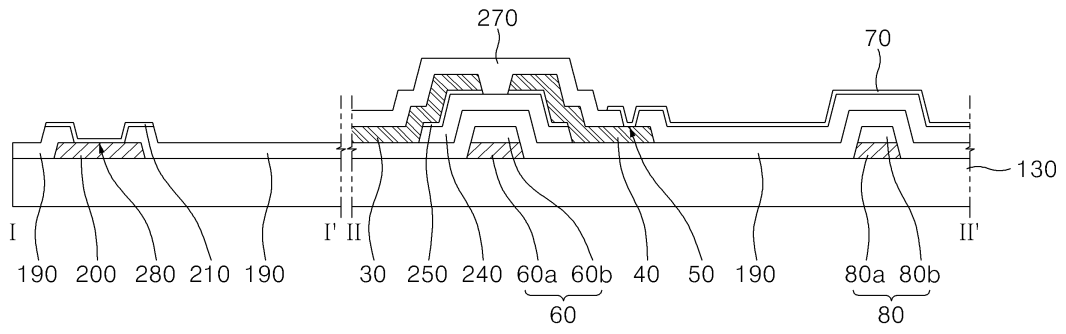
도면4c



도면4d



도면4e



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	<a href="#">KR1020080048575A</a>	公开(公告)日	2008-06-03
申请号	KR1020060118697	申请日	2006-11-29
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE HONG SEOK 이홍석 HONG SUNG SU 홍성수 KIM HYUNG JUN 김형준 KIM HYUNG SEOK 김형석		
发明人	이홍석 홍성수 김형준 김형석		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/1345 G02F1/133345 G02F1/136 G02F2201/12 G09G3/3696		
代理人(译)	KWON, HYUK SOO SE JUN OH 宋, 云何		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种LCD面板及其制造方法，其中在形成导电点的区域中防止金属腐蚀。为此，本发明提供了一种滤色器基板，其中包括公共电极，薄膜晶体管基板，面向滤色器基板和滤色器基板，以及LCD面板及其制造方法，其中包括栅极在接触孔的接触单元中形成具有导电点的绝缘层，该导电点向公共电极提供公共电压，允许在第一电极和连接导电点与第一电极和狭缝的第二电极之间。第一个电极。关于栅极，提供公共电压，并且在薄膜晶体管基板上形成滤色器基板和薄膜晶体管基板，其包括注入在薄膜晶体管基板和暴露第一电极的接触孔之间的液晶层。

