



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0021215
(43) 공개일자 2008년03월07일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2006-0083076

(22) 출원일자 2006년08월30일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

오화열

경기 수원시 영통구 망포동 536-16 모닝빌 105동 303호

김병준

서울 성동구 금호동4가 대우아파트 109동 1201호
(뒷면에 계속)

(74) 대리인

정상빈, 특허법인가산

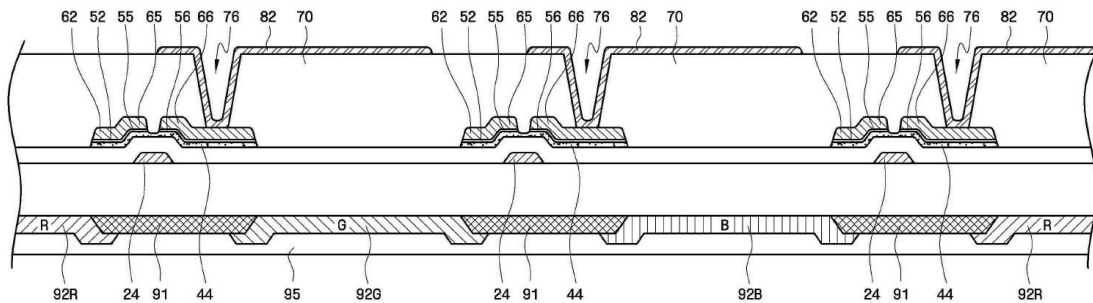
전체 청구항 수 : 총 8 항

(54) 박막 트랜지스터 표시판 및 이의 제조 방법

(57) 요약

액정 표시 장치의 잔상 불량을 개선할 수 있는 박막 트랜지스터 표시판 및 이의 제조 방법이 제공된다. 박막 트랜지스터 표시판은, 절연 기판의 일면에 형성되어 제1 방향으로 뻗은 다수의 게이트 라인과, 상기 다수의 게이트 라인과 교차하며 제2 방향으로 뻗은 다수의 데이터 라인과, 상기 다수의 게이트 라인 및 다수의 데이터 라인에 연결된 박막 트랜지스터와, 상기 박막 트랜지스터에 연결된 다수의 화소 전극과, 상기 절연 기판의 타면에 형성되며, 상기 다수의 게이트 라인, 상기 다수의 데이터 라인 및 상기 박막 트랜지스터와 중첩된 블랙 매트릭스와, 상기 블랙 매트릭스에 의해 노출된 상기 절연 기판의 타면에 형성되며, 다수의 상기 화소 전극과 중첩된 R, G, B 컬러 필터 패턴을 포함한다.

대표도



(72) 발명자

양성훈

서울 성동구 성수1가2동 쌍용아파트 106동 301호

강민

서울 서초구 반포4동 미도2차아파트 502-1502

최재호

서울 종로구 창신3동 쌍용아파트 207-1508

최용모

경기 용인시 기흥구 농서동 삼성전자 남자기숙사
마로니에동803호

손경근

경기 수원시 장안구 율전동 신안아파트 105-202

특허청구의 범위

청구항 1

절연 기관의 일면에 형성되어 제1 방향으로 뺀 다수의 게이트 라인;
 상기 다수의 게이트 라인과 교차하며 제2 방향으로 뺀 다수의 데이터 라인;
 상기 다수의 게이트 라인 및 다수의 데이터 라인에 연결된 박막 트랜지스터;
 상기 박막 트랜지스터에 연결된 다수의 화소 전극;
 상기 절연 기관의 타면에 형성되며, 상기 다수의 게이트 라인, 상기 다수의 데이터 라인 및 상기 박막 트랜지스터와 중첩된 블랙 매트릭스; 및
 상기 블랙 매트릭스에 의해 노출된 상기 절연 기관의 타면에 형성되며, 다수의 상기 화소 전극과 중첩된 R, G, B 컬러 필터 패턴을 포함하는 박막 트랜지스터 표시판.

청구항 2

제1 항에 있어서,
 상기 블랙 매트릭스 및 상기 컬러 필터 패턴의 상면에 형성되며, 상기 블랙 매트릭스 및 상기 컬러 필터를 보호하는 제1 보호막을 더 포함하는 박막 트랜지스터 표시판.

청구항 3

제2 항에 있어서,
 상기 제1 보호막은 투명한 폴리탄산에스테르인 박막 트랜지스터 표시판.

청구항 4

일면에 다수의 게이트 라인, 다수의 데이터 라인, 다수의 박막 트랜지스터 및 다수의 화소 전극이 형성된 절연 기관을 준비하는 단계;
 상기 절연 기관의 타면에 상기 다수의 게이트 라인, 상기 다수의 데이터 라인 및 상기 다수의 박막 트랜지스터와 중첩되도록 블랙 매트릭스를 형성하는 단계;
 상기 블랙 매트릭스에 의해 노출된 상기 절연 기관의 타면에 상기 다수의 화소 전극과 중첩되도록 R, G, B 컬러 필터 패턴을 각각 형성하는 단계; 및
 상기 블랙 매트릭스 및 상기 컬러 필터 패턴 상면에 제1 보호막을 형성하는 단계를 포함하는 박막 트랜지스터 표시판의 제조 방법.

청구항 5

제4 항에 있어서,
 상기 절연 기관은 상기 다수의 게이트 라인, 상기 다수의 데이터 라인, 상기 다수의 박막 트랜지스터 및 상기 다수의 화소 전극을 덮는 제2 보호막을 더 포함하고,
 상기 제2 보호막은 상기 컬러 필터 패턴 형성 후에 제거되는 박막 트랜지스터 표시판의 제조 방법.

청구항 6

제4 항에 있어서,
 상기 절연 기관은 타면을 덮는 제3 보호막을 더 포함하며,
 상기 제3 보호막은 상기 블랙 매트릭스 형성 전에 제거되는 박막 트랜지스터 표시판의 제조 방법.

청구항 7

제4 항에 있어서,

상기 제1 보호막은 투명한 폴리탄산에스테르로 형성되는 박막 트랜지스터 표시관의 제조 방법.

청구항 8

절연 기관의 일면에 블랙 매트릭스를 형성하는 단계;

상기 블랙 매트릭스에 의해 노출된 상기 절연 기관의 일면에 R, G, B 컬러 필터 패턴을 각각 형성하는 단계;

상기 블랙 매트릭스 및 상기 컬러 필터 패턴 상면에 제1 보호막을 형성하는 단계; 및

상기 절연 기관의 타면에 다수의 게이트 라인, 다수의 데이터 라인, 다수의 박막 트랜지스터 및 다수의 화소 전극을 형성하는 단계를 포함하는 박막 트랜지스터 표시관의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 박막 트랜지스터 표시관 및 이의 제조 방법에 관한 것이다.
- <15> 일반적으로, 액정 표시 장치(Liquid Crystal Display)는 두 표시관 사이에 주입되어 있는 이방성 유전율을 갖는 액정(Liquid Crystal)에 세기가 조절된 전계를 인가하여 기관에 투과되는 빛의 양을 조절함으로써 원하는 영상 신호를 얻는 표시 장치이다. 이러한 액정 표시 장치는 두 장의 표시관, 예를 들어 박막 트랜지스터 표시관과 컬러 필터 표시관이 서로 합착되어 구성될 수 있다.
- <16> 최근 들어 컬러 필터 표시관 공정의 단순화를 위하여 컬러 필터 표시관에 형성된 컬러 필터 패턴 및 블랙 매트릭스를 박막 트랜지스터 표시관 상에 함께 형성하는 공정이 개발되었다. 이로 인해 박막 트랜지스터 표시관과 컬러 필터 표시관의 정렬 마진(margin)이 향상되어 개구율 향상의 효과가 발생하고, 컬러 필터 표시관의 공정 단순화에 따른 원가 절감 효과가 발생하였다.
- <17> 그러나 이러한 구조에서는 컬러 필터 패턴 및 블랙 매트릭스의 물질로 인한 이온성 잔상 문제가 발생하고, 이에 따라 액정 표시 장치의 표시 불량이 나타나게 되었다.

발명이 이루고자 하는 기술적 과제

- <18> 본 발명이 이루고자 하는 기술적 과제는, 잔상 불량을 개선할 수 있는 박막 트랜지스터 표시관을 제공하고자 하는 것이다.
- <19> 본 발명이 이루고자 하는 다른 기술적 과제는, 이러한 박막 트랜지스터 표시관의 제조 방법을 제공하고자 하는 것이다.
- <20> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <21> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 표시관은, 절연 기관의 일면에 형성되어 제1 방향으로 뺀 다수의 게이트 라인과, 다수의 게이트 라인과 교차하며 제2 방향으로 뺀 다수의 데이터 라인과, 다수의 게이트 라인 및 다수의 데이터 라인에 연결된 박막 트랜지스터와, 박막 트랜지스터에 연결된 다수의 화소 전극과, 절연 기관의 타면에 형성되며, 다수의 게이트 라인, 다수의 데이터 라인 및 박막 트랜지스터와 중첩된 블랙 매트릭스와, 블랙 매트릭스에 의해 노출된 절연 기관의 타면에 형성되며, 다수의 화소 전극과 중첩된 R, G, B 컬러 필터 패턴을 포함한다.
- <22> 상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 박막 트랜지스터 표시관의 제조 방법은, 일면에 다수의 게이트 라인, 다수의 데이터 라인, 다수의 박막 트랜지스터 및 다수의 화소 전극이 형성된 절연

기관을 준비하는 단계와, 절연 기관의 타면에 다수의 게이트 라인, 다수의 데이터 라인 및 다수의 박막 트랜지스터와 중첩되도록 블랙 매트릭스를 형성하는 단계와, 블랙 매트릭스에 의해 노출된 절연 기관의 타면에 다수의 화소 전극과 중첩되도록 R, G, B 컬러 필터 패턴을 각각 형성하는 단계와, 블랙 매트릭스 및 컬러 필터 패턴 상면에 제1 보호막을 형성하는 단계를 포함한다.

- <23> 상기 다른 기술적 과제를 달성하기 위한 본 발명의 다른 실시시에 따른 박막 트랜지스터 표시판의 제조 방법은, 절연 기관의 일면에 블랙 매트릭스를 형성하는 단계와, 블랙 매트릭스에 의해 노출된 절연 기관의 일면에 R, G, B 컬러 필터 패턴을 각각 형성하는 단계와, 블랙 매트릭스 및 컬러 필터 패턴 상면에 제1 보호막을 형성하는 단계와, 절연 기관의 타면에 다수의 게이트 라인, 다수의 데이터 라인, 다수의 박막 트랜지스터 및 다수의 화소 전극을 형성하는 단계를 포함한다.
- <24> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- <25> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <26> 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.
- <27> 도 1은 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 레이아웃도이고, 도 2는 도 1을 II-II' 선을 따라 자른 단면도이다.
- <28> 우선 도 1을 참조하면, 박막 트랜지스터 표시판은 매트릭스 형상으로 배열된 다수개의 화소 및 각 화소별로 구비된 다수개의 박막 트랜지스터를 포함한다. 화소의 행 방향으로서는 화소의 경계를 따라 제1 방향으로 뻗은 다수의 게이트 라인(22)이 배열되어 있고, 화소의 열 방향으로서는 화소의 경계를 따라 다수의 게이트 라인(22)과 교차하도록 제2 방향으로 뻗은 다수의 데이터 라인(62)이 배열되어 있다. 게이트 라인(22)과 데이터 라인(62)이 교차하는 영역에는 게이트 전극(24), 소오스 전극(65) 및 드레인 전극(66)을 포함하는 박막 트랜지스터가 형성되어 있다. 화소 전극(82)은 게이트 라인(22)과 데이터 라인(62)에 둘러싸여 있으며, 각 화소의 대부분의 영역을 점유한다. 또한 화소 전극(82)은 박막 트랜지스터의 드레인 전극(66)과 전기적으로 연결되어 박막 트랜지스터에 의해 화소 전압을 인가받는다.
- <29> 도 1 및 도 2를 참조하여 좀 더 구체적으로 설명하면, 박막 트랜지스터 표시판의 절연 기관(10), 예를 들어 투명한 유리, 석영 또는 플라스틱 등으로 이루어진 절연 기관(10)의 일면에는 게이트 배선(22, 24), 예를 들어 제1 방향으로 뻗어있는 다수의 게이트 라인(22) 및 게이트 라인(22)과 연결되어 있는 게이트 전극(24)을 포함하는 게이트 배선(22, 24)이 형성되어 있다. 또한 도면으로 도시하지는 않았지만, 절연 기관(10) 위에는 게이트 라인(22) 및 게이트 전극(24)과 동일한 층에 유지 전극 라인(미도시)이 더 형성될 수도 있다. 여기서 게이트 배선(22, 24) 및 유지 전극 라인은 예컨대 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 또는 이들의 합금 등을 포함하는 단일층 또는 다중층으로 이루어질 수 있다.
- <30> 게이트 라인(22) 및 게이트 전극(24)은 게이트 절연막(31)에 의해 덮여 있다. 여기서 게이트 절연막(31)은 예를 들어 산화 규소 또는 질화 규소로 이루어진 단일막 또는 이들의 적층막일 수 있다. 이러한 게이트 절연막(31)은 게이트 배선(22, 24) 및 유지 전극 라인을 덮으며, 이들이 형성되지 않은 영역에서는 절연 기관(10)의 바로 위에 형성된다.
- <31> 게이트 절연막(31) 위에는 수소화 비정질 규소 등으로 이루어진 반도체층(44) 및 n형 불순물이 고농도로 도핑된 nt 수소화 비정질 규소 등으로 이루어진 저항성 접촉층(52, 55, 56)이 형성되어 있다. 반도체층(44)과 저항성 접촉층(52, 55, 56)은 게이트 전극(24)과 오버랩되어 있다. 또한 저항성 접촉층(52, 55, 56)은 채널 영역에서 서로 분리되어 하부의 반도체층(44)을 노출한다.
- <32> 저항성 접촉층(52, 55, 56) 위에는 도전성 물질로 이루어진 데이터 배선(62, 65, 66)이 형성되어 있다. 데이터 배선(62, 65, 66)은 제2 방향, 예컨대 다수의 게이트 라인(22)과 교차하는 제2 방향으로 뻗은 다수의 데이터 라인(62)과 데이터 라인(62)으로부터 분지된 소오스 전극(65), 및 드레인 전극(66)을 포함한다.
- <33> 여기서 소오스 전극(65)은 데이터 라인(62)으로부터 게이트 전극(24) 측으로 분지되어 있다. 드레인 전극(66)은 게이트 전극(24)을 중심으로 소오스 전극(65)과 이격되어 마주한다. 소오스 전극(65) 및 드레인 전극(66)은 적

어도 일부가 하부의 반도체층(44) 및 게이트 전극(24)과 오버랩되어 있다.

- <34> 게이트 전극(24), 소오스 전극(65) 및 드레인 전극(66)은 상술한 바와 같이 박막 트랜지스터를 이룬다. 또한 게이트 전극(24)과 소오스 전극(65) 및 드레인 전극(66) 사이에 개재된 반도체층(44)은 박막 트랜지스터의 채널을 이룬다. 반도체층(44)과 소오스 전극(65) 및 드레인 전극(66) 사이에 개재된 저항성 접촉층(55, 56)은 이들간의 접촉 저항을 낮추는 역할을 한다. 여기서 데이터 라인(62), 소오스 전극(65) 및 드레인 전극(66)은, 예컨대 알루미늄(Al), 구리(Cu), 은(Ag), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 또는 이들의 합금 등을 포함하는 단일층 또는 다중층으로 이루어질 수 있다. 예를 들어 몰리브덴이나 티타늄 단일층, 티타늄/알루미늄 이중층 또는 티타늄/알루미늄/티타늄, 티타늄/알루미늄/질화티타늄, 몰리브덴/알루미늄/몰리브덴 등의 삼중층 등으로 이루어질 수 있으며, 이상의 예시에 제한되지 않음은 물론이다.
- <35> 상술한 데이터 배선(62, 65, 66)의 위에는 질화 규소(SiNx) 및/또는 유기막 등으로 이루어진 절연 보호막(70)이 형성되어 있다. 절연 보호막(70)에는 하부의 드레인 전극(66)의 일부를 노출하는 콘택홀(76)이 형성되어 있다.
- <36> 절연 보호막(70) 위에는 콘택홀(76)을 통하여 드레인 전극(66)과 전기적으로 연결되는 화소 전극(82)이 형성되어 있다. 이러한 화소 전극(82)은, 예컨대 ITO, IZO 등과 같은 투명한 도전막으로 이루어질 수 있다. 또한 화소 전극(82)은 박막 트랜지스터 표시판이 적용되는 모드에 따라 알루미늄, 구리, 은 등과 같은 반사성이 우수한 도전성 물질로 이루어질 수도 있다. 또, 본 실시예에서는 하나의 화소당 하나의 화소 전극(82)이 형성되어 있는 경우를 예시하지만, 화소 전극(82)은 2개 이상으로 분할될 수도 있다. 또, 화소 전극(82)은 공지된 다른 다양한 형상으로 이루어질 수도 있음은 물론이다.
- <37> 컬러 필터 패턴(92R, 92G, 92B)과 블랙 매트릭스(91)는 절연 기판(10)의 타면, 즉 다수의 게이트 배선(22, 24), 데이터 배선(62, 65, 66) 및 화소 전극(82) 등이 형성된 절연 기판(10)의 일면에 대향하는 타면에 형성된다.
- <38> 여기서 블랙 매트릭스(91)는 백 라이트의 광을 차단하는 역할을 하며, 상술한 게이트 배선(22, 24) 및 데이터 배선(62, 65, 66)에 중첩되도록 위치할 수 있다. 또한 블랙 매트릭스(91)는 카본 블랙 등을 포함하는 유기 조성물로 이루어질 수 있으며, 이때 유기 조성물은 공정 단순화의 관점에서, 식각 공정이 필요하지 않도록 감광성 물질을 더 포함할 수도 있다. 그러나, 블랙 매트릭스(91)는 이에 제한되지 않으며, 크롬 등과 같은 불투명한 금속으로 이루어지거나, 불투명한 금속 및 유기물의 이중층으로 이루어질 수도 있다. 이와 같은 블랙 매트릭스(91)는 소정 두께를 가지고 형성되어 컬러 필터 패턴(92R, 92G, 92B)이 위치하는 개구부를 제공할 수 있다.
- <39> 컬러 필터 패턴(92R, 92G, 92B)은 절연 기판(10)의 타면에 형성된 개구부, 즉 블랙 매트릭스(91)에 의해 노출된 절연 기판(10)의 타면에 형성되어 위치한다. 여기서 컬러 필터 패턴(92R, 92G, 92B)은 절연 기판(10)의 일면에 형성된 화소 전극(82)에 중첩되도록 위치할 수 있다. 이러한 컬러 필터 패턴(92R, 92G, 92B)은 적색(R), 녹색(G) 및 청색(B) 등을 나타내는 색소 및 수지를 포함할 수 있다. 여기서 수지로는 이에 제한되는 것은 아니지만, 카세인, 젤라틴, 폴리비니 알코올, 카복시메틸 아세탈, 폴리이미드 수지, 아크릴 수지, 멜라닌 수지 등이 사용될 수 있다. 또한 컬러 필터 패턴(92R, 92G, 92B)은 색순도나 색변짐 여부 등을 정확하게 조절하기 위해서는 평탄한 표면을 갖는 것이 바람직하다.
- <40> 컬러 필터 패턴(92R, 92G, 92B) 및 블랙 매트릭스(91)의 상부에는 제1 보호막(95)이 형성되어 위치한다. 제1 보호막(95)은 컬러 필터 패턴(92R, 92G, 92B) 및 블랙 매트릭스(91)를 보호하는 역할을 하며, 예를 들어 투명하고 기계적 성질이 뛰어난 폴리탄산에스테르 등이 사용될 수 있다.
- <41> 이상 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판에 대해 설명하였다. 상술한 구조의 박막 트랜지스터 표시판은 하나의 절연 기판에 박막 트랜지스터와 컬러 필터를 동시에 형성함으로써 상부 표시판, 즉 박막 트랜지스터 표시판에 접합되는 상부 표시판의 제조 공정이 간단해지고, 또한 상부 표시판과 박막 트랜지스터 표시판의 접합에 있어 얼라인 마진을 확보하여 개구율을 향상시킬 수 있다.
- <42> 이하 상기한 바와 같은 박막 트랜지스터 표시판을 제조하는 방법에 대해 설명한다. 도 3 내지 도 11은 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 제조 방법의 공정 단계별 중간 구조물을 나타내는 단면도들이다. 본 실시예에서는 도 3 내지 도 11과 더불어 이미 설명한 도 1 및 도 2가 참조되어 설명될 것이다. 각 공정 단계별 레이아웃도는 도 1 및 도 2의 관계로부터 본 기술 분야의 당업자에게 용이하게 이해 또는 유추될 수 있을 것이므로 도시를 생략하였다. 또, 도 1 및 도 2에서 이미 설명한 구성과 동일한 구성에 대한 구조, 위치 관계, 재질 등에 대해서는 중복 설명을 생략한다.
- <43> 도 3을 참조하면, 절연 기판(10)의 일면에 스퍼터링 등의 방법으로 게이트 도전층을 적층한 다음, 이를 패터닝하여 게이트 전극(24), 게이트 라인 및 유지 전극 라인을 형성한다. 여기서 절연 기판(10)은 타면에 발생하는

스크래치 등을 방지하기 위하여 제3 보호막(15)을 구비할 수 있다. 이러한 제3 보호막(15)은 바람직하게 게이트 도전층의 적층 전에 구비될 수 있으며, 예를 들어 기계적 강도가 뛰어난 폴리탄산에스테르 등이 이용될 수 있다.

- <44> 이어서 도 3 및 도 4를 참조하면, 도 3의 결과물의 전면에 게이트 절연막층(30), 진성 비정질 규소층(40) 및 도핑된 비정질 규소층(50)을 형성한다. 본 단계는 예컨대, CVD(Chemical Vapor Deposition) 또는 PECVD(Plasma Enhanced Chemical Vapor Deposition) 등이 이용될 수 있으며, 연속 증착에 의해 또는 인시츄(in-situ)로 진행될 수 있다.
- <45> 이어서 도핑된 비정질 규소층(50) 상에 데이터 도전층(60)을 증착한다. 데이터 도전층(60)의 적층은 예컨대 스퍼터링 등이 이용된다.
- <46> 이어서 도 4 및 도 5를 참조하면, 데이터 도전층(60) 상에 포토레지스트막을 도포하고, 도포된 포토레지스트막을 노광 및 현상하여 포토레지스트 패턴(101)을 형성한다. 이러한 포토레지스트 패턴(101)은 저항성 접촉층, 반도체층 및 소오스 전극과 드레인 전극을 포함하는 데이터 배선을 정의한다. 또한 포토 레지스트 패턴(101)은 후술할 식각 공정을 위해 서로 두께가 다른 제1 영역 및 제2 영역을 구비할 수 있다.
- <47> 이어서 도 6a 및 도 6b를 참조하면, 도 5의 포토레지스트 패턴(101)을 식각 마스크로 이용하여 데이터 도전층(60)을 식각함으로써, 데이터 라인(62), 소오스 전극(65) 및 드레인 전극(66)을 포함하는 데이터 배선(62, 65, 66)을 완성한다. 이때 소오스 전극(65)과 드레인 전극(66)이 패터닝됨에 따라 하부에 위치하는 도핑된 비정질 규소층(50)이 부분적으로 노출된다.
- <48> 구체적으로 도 6a를 참조하면, 도 5의 포토 레지스트 패턴(101)을 식각마스크로 이용하여 1차 식각하고, 포토 레지스트 패턴(101)의 제2 영역을 애싱한다. 계속해서 포토레지스트 패턴(101)을 식각 마스크로 사용하여 2차 식각함으로써 데이터 라인(62), 소오스 전극(65) 및 드레인 전극(66)을 포함하는 데이터 배선(62, 65, 66)을 완성한다.
- <49> 이어서, 도 6b에 도시된 바와 같이, 포토레지스트 패턴(101) 및/또는 데이터 배선(62, 65, 66)을 식각 마스크로 이용하여 노출된 저항성 접촉층(52, 55, 56)을 식각한다. 그 결과 반도체층(44) 상에서 소오스 전극(65) 및 드레인 전극(66)과 실질적으로 동일한 패턴을 갖는 저항성 접촉층(52, 55, 56)이 완성된다. 또한 본 단계의 식각은 건식 식각으로 이루어질 수 있으며, 사용될 수 있는 식각 가스의 종류는 식각 대상 물질, 즉 데이터 도전층(60), 도핑된 비정질 규소층(50), 진성 비정질 규소층(40)을 구성하는 물질의 종류에 따라 적절히 선택될 수 있다.
- <50> 계속해서 도 7에 도시된 바와 같이, 포토 레지스트막 스트리퍼 등을 이용하여 포토 레지스트막(도 6b의 101)을 완전히 제거하고, 결과물의 전면에 절연 보호막(70)을 적층한다. 여기서 절연 보호막(70)의 적층은 예컨대 CVD 또는 PECVD 등이 이용될 수 있다. 이어서, 절연 보호막(70)을 패터닝하여 드레인 전극(66)의 일부를 노출하는 콘택홀(76)을 형성한다.
- <51> 이어서 도 8을 참조하면, 도 7의 결과물 상에 도전막을 적층하고, 이를 패터닝하여 화소 전극(82)을 형성한다. 여기서 화소 전극(82)은 투명한 ITO 또는 IZO 등이 이용될 수 있다. 이어서 화소 전극(82) 및 절연 보호막(70)의 전면에 제2 보호막(85)을 형성한다. 여기서 제2 보호막(85)은 예를 들어 기계적 강도가 뛰어난 폴리탄산에스테르 등이 이용될 수 있다.
- <52> 이상의 공정으로 도 2에 도시된 바와 같이, 절연 기판(10)의 일면에 다수의 게이트 배선(22, 24), 다수의 데이터 배선(62, 65, 66) 및 화소 전극(82)이 형성된다.
- <53> 이하 도 9 내지 도 11를 참조하여 블랙 매트릭스 및 컬러 필터 패턴의 형성 공정에 대해 설명한다.
- <54> 우선 도 9를 참조하면, 앞서 도 3의 공정에서 형성된 제3 보호막(15)을 제거하고, 절연 기판(10)의 타면에 소정 두께로 블랙 매트릭스(91)를 형성한다. 이때 절연 기판(10), 즉 일면에 다수의 게이트 배선(22, 24), 다수의 데이터 배선(62, 65, 66) 및 화소 전극(82)이 형성된 절연 기판(10)은 타면을 노출시키도록 뒤집힌 상태에서 공정을 수행하게 된다. 절연 기판(10)을 뒤집는 방법으로는 예를 들어 진공 흡착을 이용한 방법이 이용될 수 있다.
- <55> 또한 블랙 매트릭스(91)는 본 기술 분야에 공지된 통상의 방법으로 형성될 수 있다. 예컨대 블랙 매트릭스(91)로서 카본 블랙 등을 포함하는 유기 조성물을 사용하는 경우, 절연 기판(10)의 타면에 이들을 도포한 다음 사진식각 공정으로 패터닝한다. 유기 조성물이 감광 특성을 갖는 물질을 포함하는 경우에는 노광 및 현상만으로 패터닝될 수 있음은 물론이다. 블랙 매트릭스(91)로서 크롬 등의 불투명한 금속을 사용할 경우에는 절연 기판(1

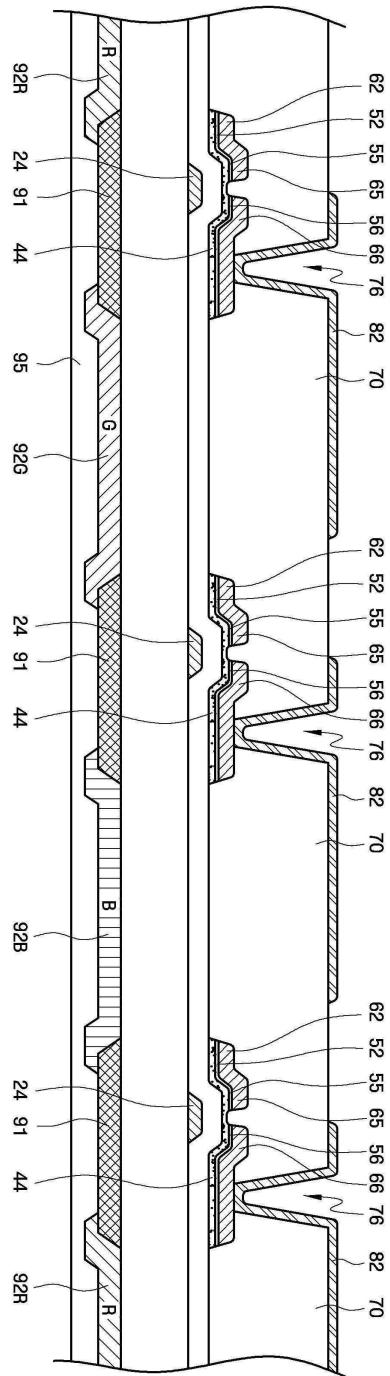
0)의 타면에 이들을 증착한 다음 사진 식각 공정을 수행하여 패터닝할 수 있다. 다른 방법으로서, 전사 롤러를 이용한 요판 인쇄법이 적용될 수도 있으며, 본 단계가 이상 예시된 방법들에 의해 제한되지 않음은 물론이다.

- <56> 이어서 도 10a 내지 도 10c를 참조하면, 도 9의 결과물 상에, 즉 도 9의 공정에 의해 형성된 블랙 매트릭스(91)에 의해 노출된 절연 기관(10) 상에 적색(92R), 녹색(92G) 및 청색(92B)의 컬러 필터 패턴(92R, 92G, 92B)이 각각 형성된다. 여기서 컬러 필터 패턴(92R, 92G, 92B)은 예를 들어 안료가 분산된 감광성 수지물을 이용할 수 있다.
- <57> 도 10a를 참조하면, 적색 컬러 필터 패턴(92R)은 적색의 분광 특성을 갖는 안료가 분산된 감광성 수지물을 절연 기관(10), 즉 블랙 매트릭스(91)가 형성된 절연 기관(10) 상에 블랙 매트릭스(91)가 중첩되도록 소정의 균일한 두께로 도포한다. 이어 도포된 감광성 수지물을 소정 시간 소프트 베이킹 시킨 후, 마스크(201)를 이용하여 선택적으로 노광한 후, 현상액으로 현상하는 공정을 통해 적색 컬러 필터 패턴(92R)을 형성한다.
- <58> 이어서, 도 10b를 참조하면, 녹색 컬러 필터 패턴(92G)은 녹색의 분광 특성을 갖는 안료가 분산된 감광성 수지물을 절연 기관(10), 즉 블랙 매트릭스(91) 및 적색 컬러 필터 패턴(92R)이 형성된 절연 기관(10) 상에 블랙 매트릭스(91) 및 적색 컬러 필터 패턴(92R)이 중첩되도록 소정의 균일한 두께로 도포한다. 이어 도포된 감광성 수지물을 소정 시간 소프트 베이킹 시킨 후, 마스크(202)를 이용하여 선택적으로 노광한 후, 현상액으로 현상하는 공정을 통해 녹색 컬러 필터 패턴(92G)을 형성한다.
- <59> 계속해서, 도 10c를 참조하면, 청색 컬러 필터 패턴(92B)은 청색의 분광 특성을 갖는 안료가 분산된 감광성 수지물을 절연 기관(10), 즉 블랙 매트릭스(91), 적색 컬러 필터 패턴(92R) 및 녹색 컬러 필터 패턴(92G)이 형성된 절연 기관(10) 상에 블랙 매트릭스(91), 적색 컬러 필터 패턴(92R) 및 녹색 컬러 필터 패턴(92G)이 중첩되도록 소정의 균일한 두께로 도포한다. 이어 도포된 감광성 수지물을 소정 시간 소프트 베이킹 시킨 후, 마스크(203)를 이용하여 선택적으로 노광한 후, 현상액으로 현상하는 공정을 통해 청색 컬러 필터 패턴(92B)을 형성한다. 또한 본 단계에서는 적색 컬러 필터 패턴(92R)이 먼저 형성되는 예로써 설명하였으나, 컬러 필터 패턴(92R, 92G, 92B)의 형성 순서에는 특별한 제한이 없다.
- <60> 이어서 도 11 및 도 2를 참조하면, 도 10c의 결과물 상에 제1 보호막(95)을 형성한다. 1 보호막(95)은 도 9, 도 10a 내지 도 10c의 공정에서 형성된 블랙 매트릭스(91) 및 컬러 필터 패턴(92R, 92G, 92B)을 보호하기 위해 블랙 매트릭스(91) 및 컬러 필터 패턴(92R, 92G, 92B)의 전면에 형성될 수 있다. 이러한 제1 보호막(95)은 예를 들어 투명하고 기계적 강도가 우수한 폴리탄산에스테르 등이 이용될 수 있다.
- <61> 이어서 앞서 도 8의 공정에서 형성된 제2 보호막(85)을 제거한다. 그 결과 도 2에 도시된 바와 같은 박막 트랜지스터 표시판이 완성된다. 또한 본 실시예에서는 절연 기관의 일면에 게이트 배선, 데이터 배선 및 화소 전극을 먼저 형성하고, 타면에 블랙 매트릭스 및 컬러 필터 패턴을 형성하는 예를 들어 설명하였으나, 본 발명은 이에 한정하지 않으며, 블랙 매트릭스 및 컬러 필터 패턴이 먼저 형성되고, 후에 게이트 배선, 데이터 배선 및 화소 전극을 형성하는 방법이 사용될 수도 있다. 더욱 상세하게는 상술한 실시예를 기초로 본 기술 분야의 당업자에게 용이하게 이해 또는 유추될 수 있을 것이므로 구체적인 설명은 생략한다.
- <62> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

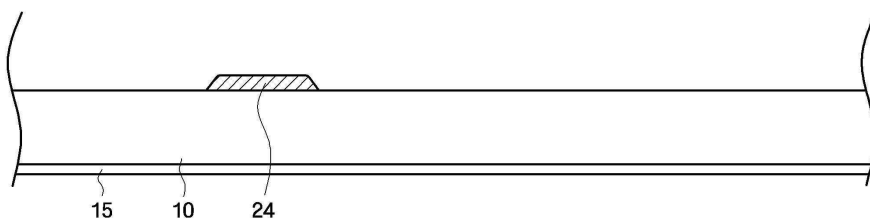
발명의 효과

- <63> 상술한 바와 같이 본 발명에 따른 박막 트랜지스터 표시판의 제조 방법 및 이에 의해 제조된 박막 트랜지스터에 의하면 다음과 같은 효과가 하나 혹은 그 이상 있다.
- <64> 첫째, 박막 트랜지스터 표시판의 후면에 컬러 필터 패턴 및 블랙 매트릭스를 형성하여 컬러 필터 패턴 및 블랙 매트릭스의 물질에 의한 이온성 불순물 잔상을 제거할 수 있다는 장점이 있다.
- <65> 둘째, 블랙 매트릭스가 박막 트랜지스터 표시판의 후면에 형성되어 액티브층에서 발생하는 광 누설 전류에 의한 잔상을 제거할 수 있다는 장점이 있다.
- <66> 셋째, 박막 트랜지스터 표시판과 컬러 필터 표시판의 정렬 마진을 향상시키고, 저가의 컬러 필터 표시판을 적용하여 원가를 절감할 수 있다는 장점이 있다.

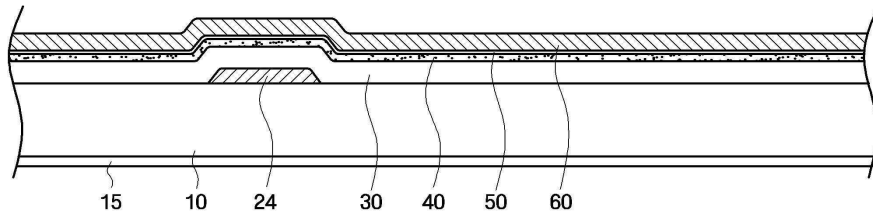
도면2



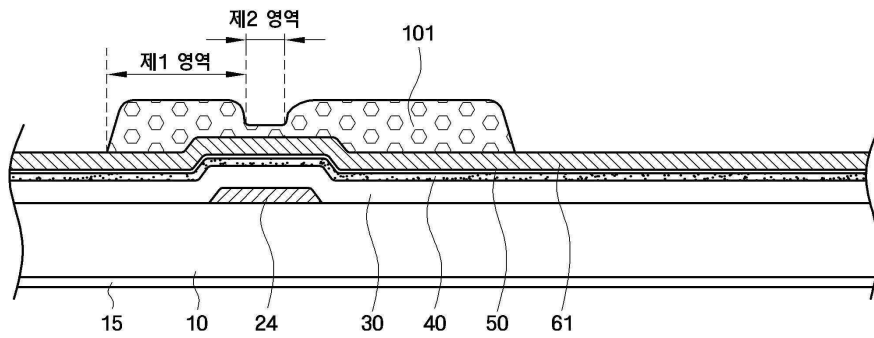
도면3



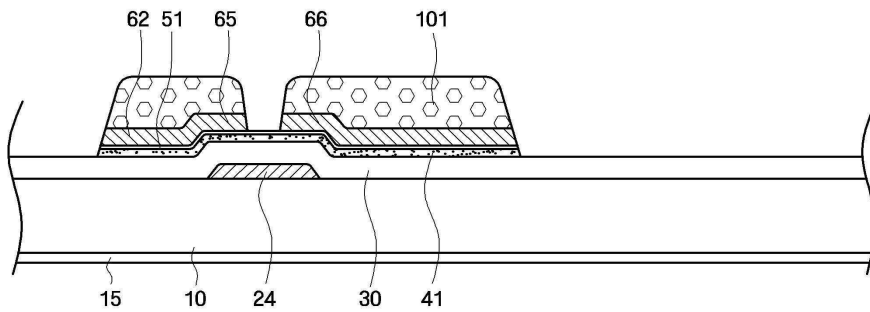
도면4



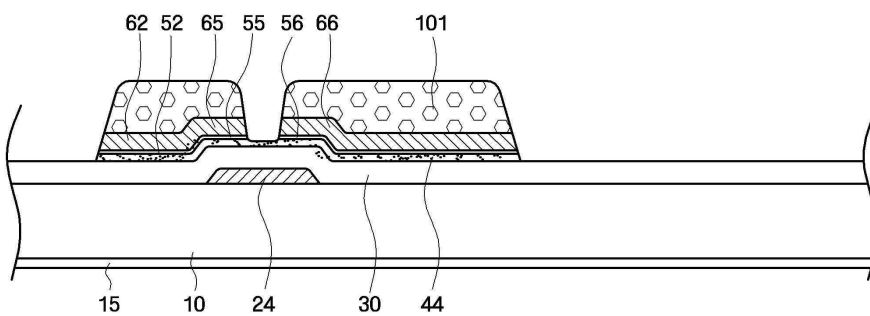
도면5



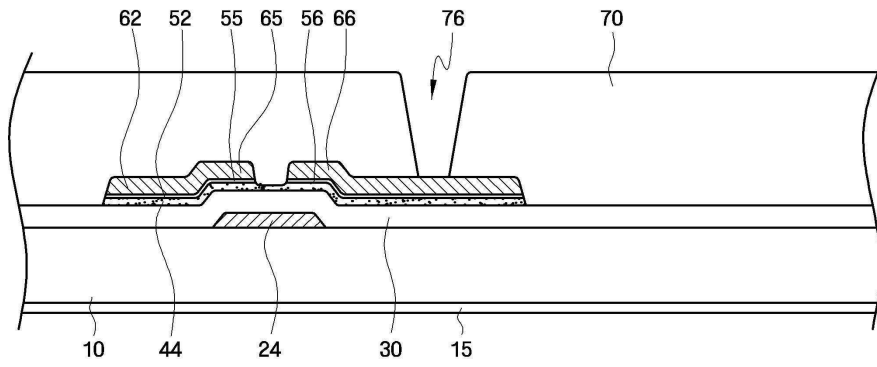
도면6a



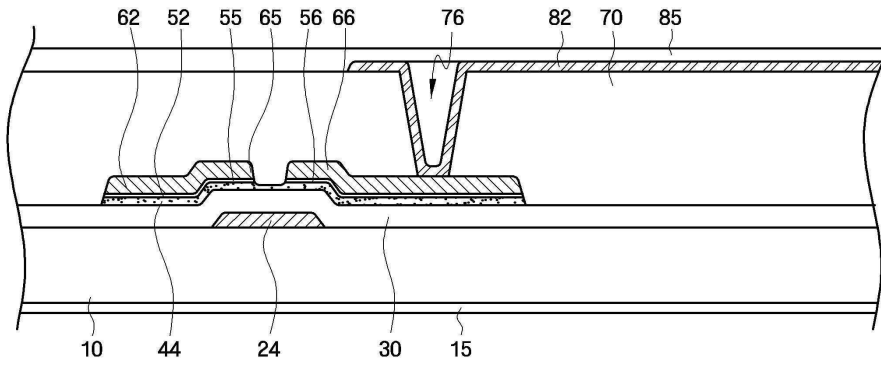
도면6b



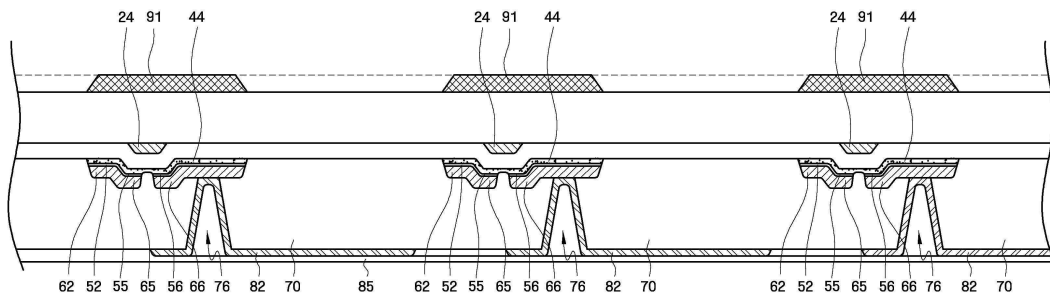
도면7



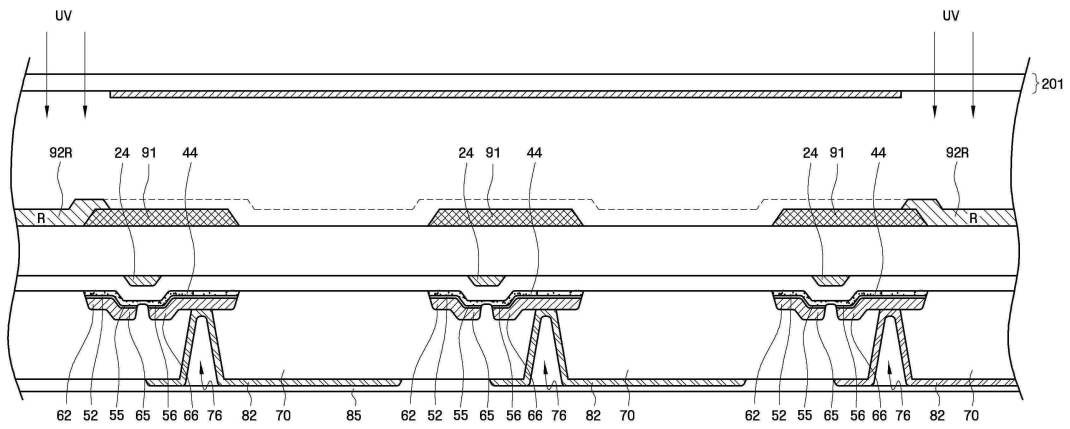
도면8



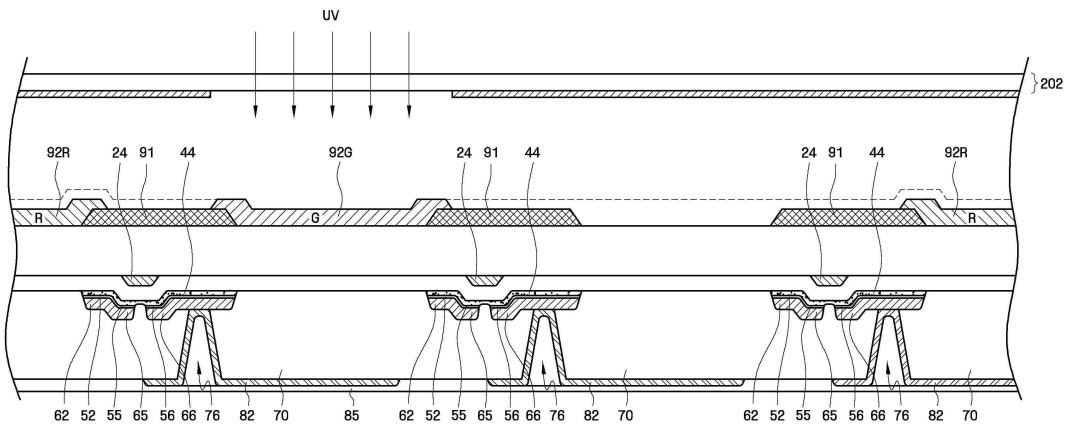
도면9



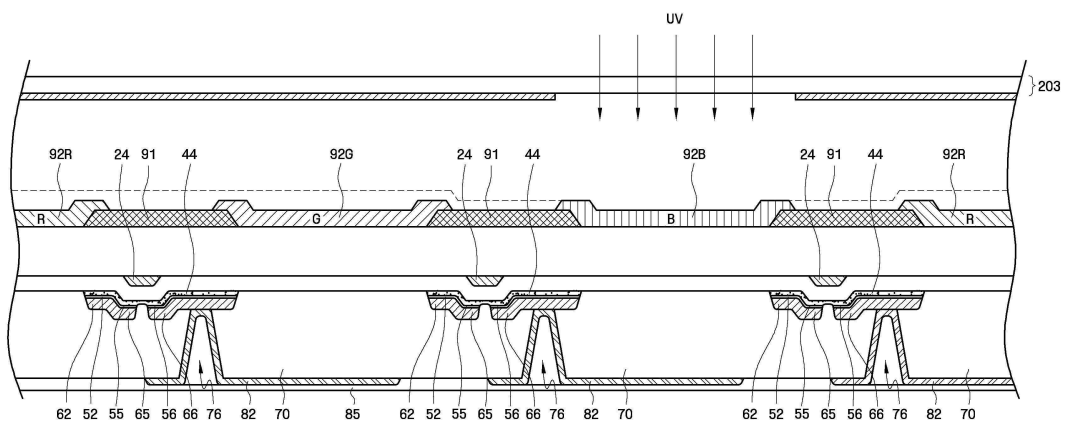
도면10a



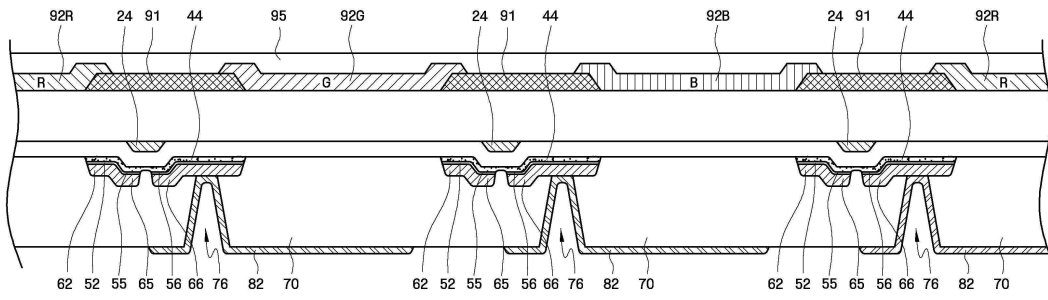
도면10b



도면10c



도면11



专利名称(译)	薄膜晶体管显示面板及其制造方法		
公开(公告)号	KR1020080021215A	公开(公告)日	2008-03-07
申请号	KR1020060083076	申请日	2006-08-30
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	OH HWA YEUL 오화열 KIM BYOUNG JUNE 김병준 YANG SUNG HOON 양성훈 KANG MIN 강민 CHOI JAE HO 최재호 CHOI YONG MO 최용모 SON KYOUNG KEUN 손경근		
发明人	오화열 김병준 양성훈 강민 최재호 최용모 손경근		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/133509 G02F1/1362 G02F2001/133397		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供了改善液晶显示器的余像故障的薄膜晶体管基板及其制造方法。薄膜晶体管基板在多个像素电极的另一侧形成到连接的薄膜晶体管和多个数据线中的薄膜晶体管，其在绝缘基板的一侧形成的同时朝向第二方向扩展。与多条栅极线交叉，所述多条栅极线向第一方向扩展并与多条栅极线和多条栅极线以及多条数据线和绝缘基板交叉。并且包括多条栅极线，与多条数据线和薄膜晶体管重叠的黑矩阵，以及R.R，在具有黑矩阵的暴露的绝缘基板的另一侧形成，并且与多个像素电极重叠。G和B滤色器图案。液晶显示器，BOA和余像。

