



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0051218
G02F 1/1343 (2006.01) (43) 공개일자 2007년05월17일

(21) 출원번호 10-2005-0108783
(22) 출원일자 2005년11월14일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 고정무
서울 동작구 사당3동 대림아파트 1동 309호
조명준
서울 동작구 사당동 1139번지(17/5) 사당LG아파트 108동 1605호
(74) 대리인 이수용

전체 청구항 수 : 총 5 항

(54) 횡전계 방식 박막 트랜지스터 어레이 기관, 이를 구비하는액정표시장치 및 이의 제조 방법

(57) 요약

횡전계 방식 박막 트랜지스터 어레이 기관, 이를 구비하는 액정표시장치 및 이의 제조 방법이 제공된다. 본 발명의 일 실시예에 따른 박막 트랜지스터 어레이 기관은, 기관 상에 형성되며 게이트 전극 및 게이트 라인을 구비하는 게이트층, 인접하는 두 게이트 라인 사이의 중심부에 게이트 라인과 평행하게 형성된 공통 라인, 게이트층 및 공통 라인 상에 형성되며 드레인 전극, 소스 전극 및 데이터 라인을 구비하는 데이터층, 컨택홀이 구비되며 데이터층을 덮도록 형성된 패시베이션층, 컨택홀을 통해 드레인 전극과 접촉되는 화소 전극, 화소 전극과 교대로 형성되며 컨택홀을 통해 공통 라인과 접촉되는 공통 전극을 포함한다.

대표도

도 2

특허청구의 범위

청구항 1.

기관 상에 형성되며 게이트 전극 및 게이트 라인을 구비하는 게이트층;

상기 인접하는 두 게이트 라인 사이의 중심부에 상기 게이트 라인과 평행하게 형성된 공통 라인;

상기 게이트층 및 상기 공통 라인 상에 형성되며 드레인 전극, 소스 전극 및 데이터 라인을 구비하는 데이터층;

컨택홀이 구비되며 상기 데이터층을 덮도록 형성된 패시베이션층;

상기 컨택홀을 통해 상기 드레인 전극과 접촉되는 화소 전극; 및

상기 화소 전극과 교대로 형성되며, 상기 컨택홀을 통해 상기 공통 라인과 접촉되는 공통 전극을 포함하는 횡전계 방식 박막 트랜지스터 어레이 기관.

청구항 2.

제 1 항에 있어서,

상기 화소 전극 및 공통 전극은 투명성 도전 물질에 의해 형성되는 것을 특징으로 하는 횡전계 방식 박막 트랜지스터 어레이 기관.

청구항 3.

제 1 항 또는 제 2 항에 따른 박막 트랜지스터 어레이 기관을 구비하는 횡전계 방식 액정표시장치.

청구항 4.

기관 상에 게이트 전극 및 게이트 라인을 구비하는 게이트층을 형성하는 단계;

상기 인접하는 두 게이트 라인 사이의 중심부에 상기 게이트 라인과 평행하게 공통 라인을 형성하는 단계;

상기 게이트층 및 상기 공통 라인 상에 드레인 전극, 소스 전극 및 데이터 라인을 구비하는 데이터층을 형성하는 단계;

상기 데이터층을 덮도록 컨택홀이 구비된 패시베이션층을 형성하는 단계;

상기 컨택홀을 통해 상기 드레인 전극과 접촉되는 화소 전극을 형성하는 단계; 및

상기 화소 전극과 교대되며 상기 컨택홀을 통해 상기 공통 라인과 접촉되는 공통 전극을 형성하는 단계를 포함하는 횡전계 방식 박막 트랜지스터 어레이 기관의 제조 방법.

청구항 5.

제 4 항에 있어서,

상기 화소 전극 및 상기 공통 전극은 투명성 도전 물질에 의해 형성되는 것을 특징으로 하는 횡전계 방식 박막 트랜지스터 어레이 기관의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡전계 방식 박막 트랜지스터 어레이 기관, 이를 구비하는 액정표시장치 및 이의 제조 방법에 관한 것으로, 더욱 상세하게는, 화질 특성 및 개구율 특성을 향상시킬 수 있으며, 공정 마진을 확보할 수 있도록 개량된 횡전계 방식 박막 트랜지스터 어레이 기관과 이를 구비하는 액정표시장치 및 박막 트랜지스터 어레이 기관을 제조하는 방법에 관한 것이다.

근래들어 액정표시장치가 디스플레이 수단으로 각광받고 있다.

액정표시장치는 패널의 내부에 주입된 액정의 전기적, 광학적 성질을 이용하여 디스플레이 기능을 수행하는데, 소형, 경량 및 저소비 전력 등의 장점에 의해 컴퓨터 모니터나 이동 통신 단말기 등의 다양한 분야에 폭넓게 응용되고 있는 추세이다.

그 사용 영역의 확대와 이에 따른 사용자 수의 폭발적 증가에 비례하여, 생산 공정 단계의 감축, 제조 비용의 절감, 수율 증가 및 품질 향상 등을 위한 새로운 기술들이 지속적으로 개발되고 있다. 비교적 근래에 개발되었으나 점차 그 적용 범위가 확장되어 가고 있는 대표적인 기술로 횡전계 방식(In-plane switching mode) 액정표시장치를 들 수 있다.

횡전계 방식 액정표시장치는 동일 기관 상에 형성된 공통 전극과 화소 전극 사이의 전압차를 이용하여 액정에 수평 전계를 인가함으로써 화상 정보를 표현하는 방식을 사용하는 액정표시장치인데, 특히 시야각 특성 등에 많은 장점이 있는 것으로 알려져 있다.

도 1a는 종래 방식에 따른 횡전계 방식 액정표시장치의 단위 픽셀의 구성을 나타낸 설명도이고, 도 1b는 종래 방식에 따른 횡전계 방식 액정표시장치의 공통 전압 인가 라인을 설명하기 위한 개념도이다.

도 1a 및 도 1b에 도시된 바와 같이, 종래의 횡전계 방식 액정표시장치는 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 영역에 공통 라인(140)에 의해 구획되어지는 단위 픽셀(130)들을 구비한다. 공통 라인(140)은 박막 트랜지스터 어레이 기관의 좌우 양측 공통 전압 인가 라인으로부터 분기되어 각각의 단위 픽셀(130) 내부에 구비된 공통 전극(110)에 공통 전압을 인가한다.

그런데 이와 같은 구조를 갖는 횡전계 방식 액정표시장치의 단위 픽셀(130)은 픽셀 하단의 공통 라인(140)과 화소 전극(120) 사이에 형성되는 용량 캐패시터(Cst)의 필요 최소 캐패시턴스를 확보하기 위한 마진(margin) 설계가 필수적이기 때문에, 이로 인해 개구율이 감소된다는 등의 문제점을 갖는다.

또한, 화소 전극(120) 각각의 픽셀 끝단(finger) 부분에서는 공통 전극(110) 및 공통 라인(140) 등과의 전위차에 의해 액정의 배향이 흐트러지는 전계 왜곡(disclination) 현상이 발생되고, 이로 인해 액정표시장치의 전체적인 화질 저하가 발생된다는 등의 문제점도 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 화질 특성 및 개구율 특성을 향상시킬 수 있으며, 공정 마진을 확보할 수 있도록 개량된 횡전계 방식 박막 트랜지스터 어레이 기관과 이를 구비하는 액정표시장치 및 박막 트랜지스터 어레이 기관을 제조하는 방법을 제공하는 것이다.

본 발명의 목적들은 이상에서 언급한 목적으로 제한되지 않으며, 언급되지 않은 또 다른 목적들은 아래의 기재로부터 당업자에게 명확하게 이해되어질 수 있을 것이다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 횡전계 방식 박막 트랜지스터 어레이 기관은, 기관 상에 형성되며 게이트 전극 및 게이트 라인을 구비하는 게이트층, 인접하는 두 게이트 라인 사이의 중심부에 게이트 라인과 평행하게 형성된 공통 라인, 게이트층 및 공통 라인 상에 형성되며 드레인 전극, 소스 전극 및 데이터 라인을 구비하는 데이터층, 컨택홀이 구비되며 데이터층을 덮도록 형성된 패시베이션층, 컨택홀을 통해 드레인 전극과 접촉되는 화소 전극, 화소 전극과 교대로 형성되며 컨택홀을 통해 공통 라인과 접촉되는 공통 전극을 포함한다.

또한, 본 발명의 일 실시예에 따른 횡전계 방식 박막 트랜지스터 어레이 기관의 제조 방법은, 기관 상에 게이트 전극 및 게이트 라인을 구비하는 게이트층을 형성하는 단계, 인접하는 두 게이트 라인 사이의 중심부에 게이트 라인과 평행하게 공통 라인을 형성하는 단계, 게이트층 및 공통 라인 상에 드레인 전극, 소스 전극 및 데이터 라인을 구비하는 데이터층을 형성하

는 단계, 데이터층을 덮도록 컨택홀이 구비된 패시베이션층을 형성하는 단계, 컨택홀을 통해 드레인 전극과 접촉되는 화소 전극을 형성하는 단계, 화소 전극과 교대되며 컨택홀을 통해 공통 라인과 접촉되는 공통 전극을 형성하는 단계를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있을 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것으로, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명한다.

도 2는 본 발명의 일 실시예에 따른 횡전계 방식 액정표시장치의 단위 픽셀의 구성을 간략히 나타낸 개념도이다.

도 2에 도시된 바와 같이, 본 발명의 일 실시예에 따른 횡전계 방식 액정표시장치의 박막 트랜지스터 기관에 형성되는 단위 픽셀은 게이트 라인(도시되지 않음)과 데이터 라인(도시되지 않음)이 교차하는 영역에 형성되며, 그 내부에 데이터 라인과 평행한 방향의 화소 전극(220) 및 공통 전극(230)이 서로 교차되지 않도록 번갈아 배열 형성된다. 게이트 라인과 데이터 라인의 교차부에는 스위칭 소자인 박막 트랜지스터가 구비되지만 이를 도시하지는 않았다.

화소 전극(220)에는 데이터 라인을 통해 인가된 데이터 신호가 전달되고 공통 전극(230)에는 공통 라인(210)을 통해 인가된 공통 전압이 전달되어, 이들 사이의 전압차에 의해 형성되는 수평 전계에 따라 액정이 배향됨으로써 영상 정보의 디스플레이가 이루어질 수 있게 된다.

즉, 다수의 게이트 라인과 다수의 데이터 라인의 교차부에 구비되는 박막 트랜지스터에는 각각의 게이트 라인을 통해 박막 트랜지스터의 게이트 전극을 활성화 또는 비활성화 시키기 위한 게이트 신호가 순차적으로 인가되고, 이에 동기되어 라인(line) 단위의 픽셀들에 데이터 라인을 통해 데이터 신호가 인가된다. 인가된 데이터 신호는 박막 트랜지스터의 소스 전극으로 전달된 후 게이트 신호에 대응되는 게이트 전극의 활성화, 비활성화 여부에 따라 박막 트랜지스터의 드레인 전극으로 전달되는데, 이렇게 드레인 전극에 전달된 데이터 신호가 다시 컨택홀을 통해 연결된 화소 전극(220)에 전달되는 것이다.

그러면, 화소 전극(220)에 전달된 데이터 신호가 갖는 전압과 공통 라인(210)을 통해 공통 전극(230)에 인가된 공통 전압 사이의 전위차 등에 의해 수평 전계가 형성되며, 이에 따라 액정이 배향됨으로써 백 라이트 유닛으로부터 인가되는 광(光)을 선택적으로 투과시킬 수 있게 되어 원하는 영상 정보의 디스플레이가 가능하게 되는 것이다.

이때, 도시된 바와 같이, 본 발명의 실시예에 따른 박막 트랜지스터 어레이 기관에 형성되는 공통 라인(210)은 픽셀의 중심부를 지나도록 구성된다. 다시 말해, 인접하는 두 게이트 라인의 중심부를 지나 게이트 라인과 평행하도록 공통 라인(210)이 형성되고, 패시베이션층에 형성된 컨택홀 등을 통해 공통 라인(210)과 연결되는 공통 전극(230)은 데이터 라인과 평행한 방향을 갖도록 공통 라인(210)의 상하부로 배치된다. 이로 인해, 용량 캐패시터는 공통 라인(210)이 통과되는 픽셀의 중심부, 화소 전극(220)과의 오버랩 영역에 형성될 수 있게 되었다.

따라서, 화소 전극(220)의 픽셀 끝단 등에서 발생되던 전계 왜곡 현상을 방지할 수 있게 되어 액정표시장치의 화질을 향상시킬 수 있게 되었다. 그리고 이뿐만 아니라, 용량 캐패시터의 형성을 위한 게이트 라인과 공통 라인 사이의 설계 마진을 등을 고려할 필요가 없게 됨으로써 액정표시장치의 개구율 또한 향상시킬 수 있게 되었다.

여기서, 화소 전극(220) 및 공통 전극(230)이 ITO 또는 IZO와 같은 투명성 도전 물질에 의해 형성될 수 있음은 당연하다.

도 3은 도 2의 공통 라인이 구비된 횡전계 방식 액정표시장치를 나타낸 분해 사시도이다.

도 3을 참조하면, 본 발명의 일 실시예에 의한 액정표시장치는 전체적으로 보아 액정표시패널(300), 백라이트 유닛(350) 및 탑 샤시(360) 등을 포함하여 구성된다.

액정표시패널(300)은 하부 기판(310), 상부 기판(320), 액정(미도시), 게이트 테이프 캐리어 패키지(TCP : Tape Carrier Package, 330), 게이트 인쇄회로기판(PCB : printed circuit board, 335), 데이터 TCP(340) 및 데이터 PCB(345) 등으로 구성된다.

하부 기판(310)은 게이트 라인, 데이터 라인, 박막 트랜지스터, 화소 전극 및 공통 전극 등을 포함하고, 상부 기판(320)은 하부 기판(310)의 상부에 이와 대향하도록 위치되며 컬러 필터 및 블랙 매트릭스 등을 포함하지만 이를 도시하지는 않았다.

게이트 TCP(330)는 하부 기판(310)에 형성된 각 게이트 라인에 접속되고, 데이터 TCP(340)는 하부 기판(310)에 형성된 각 데이터 라인에 접속된다.

한편, 게이트 PCB(335) 및 데이터 PCB(345)에는, 게이트 TCP(330)에 게이트 구동신호, 데이터 TCP(340)에 데이터 구동 신호가 입력 가능하도록, 게이트 구동신호 및 데이터 구동신호를 모두 처리할 수 있는 여러 회로부품이 실장된다.

이때, 하부 기판(310)의 게이트 라인과 데이터 라인의 교차 영역에 형성되는 단위 픽셀의 공통 전극은, 게이트 라인과 평행하며 단위 픽셀의 중심부를 지나는 공통 라인으로부터 상하로 분기되도록 형성된다. 즉, 공통 라인을 게이트 라인과 동일 레이어 상에 형성함에 있어, 인접하는 두 게이트 라인과 각각 소정 거리만큼 이격되도록 공통 라인을 형성하고, 추후 패시베이션층에 형성된 컨택홀 등을 통해 공통 라인에 연결되는 공통 전극이 데이터 라인과 평행한 방향을 가지며 공통 라인의 상하 방향으로 분기되도록 배열 형성하는 것이다.

이로 인해 액정표시장치의 화질 특성 및 개구율 특성 등이 향상될 수 있음에 대해서는 전술한 바 있다.

이에 대한 보다 상세한 내용은 앞서 도 2를 통해 설명된 사항을 참조하도록 한다.

백 라이트 유닛(350)은 광학 시트(351), 확산판(352), 몰드 프레임(353), 램프(354) 및 반사판(355) 등으로 구성된다.

즉, 램프(354)는 광을 조사(助射)하며, 반사판(355)은 램프(354)의 하부에 설치되어 램프(354)의 하부로 방출되는 빛을 반사판(355)의 상부 확산판(352) 방향으로 반사한다.

램프(354)로부터 조사된 광과 반사판(355)에 의해 반사된 광은 확산판(352)에 의해 동일한 휘도를 갖도록 확산된 후 프리즘 등의 광학 시트(351)에 의해 집광된다.

몰드 프레임(353)과 바텀 샤시(370)의 결합에 의해 구획되는 내부 공간에, 앞서 설명한 백 라이트 유닛(350)의 구성 요소들이 수납되며, 바텀 샤시(370)는 다시 탑 샤시(360)와 결합되어 액정표시장치의 전체 틀을 형성한다.

도 3의 실시예를 통해 설명된 액정표시장치에 있어서는 백 라이트 유닛(350)이 직하형인 것으로 도시되었으나 이는 하나의 예시일 뿐이며, 본 발명의 액정표시장치에 적용되는 백 라이트 유닛(350)으로 직하형, 예지형 또는 췌기형 등의 다양한 방식이 사용될 수 있음은 당연하다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해되어야만 한다.

발명의 효과

상기한 바와 같은 본 발명의 일 실시예에 따른 횡전계 방식 박막 트랜지스터 어레이 기판과 이를 구비하는 액정표시장치 및 박막 트랜지스터 어레이 기판의 제조 방법에 의하면 픽셀의 중심부를 지나는 단일의 공통 라인에 의해 픽셀에 공통 전압을 인가할 수 있게 되었다.

이로 인해, 픽셀 끝단의 전계 왜곡(disclination) 현상을 방지할 수 있게 되어 액정표시장치의 화질 특성을 개선할 수 있게 되었다는 장점이 있다.

아울러, 용량 캐패시턴스의 확보를 위한 마진 설계가 불필요하게 됨으로써 액정표시장치의 개구율 특성을 개선할 수 있게 되었다는 등의 부가적인 장점도 있다.

도면의 간단한 설명

도 1a는 종래 방식에 따른 횡전계 방식 액정표시장치의 단위 픽셀의 구성을 나타낸 설도이다.

도 1b는 종래 방식에 따른 횡전계 방식 액정표시장치의 공통 전압 인가 라인을 설명하기 위한 개념도이다.

도 2는 본 발명의 일 실시예에 따른 횡전계 방식 액정표시장치의 단위 픽셀의 구성을 간략히 나타낸 개념도이다.

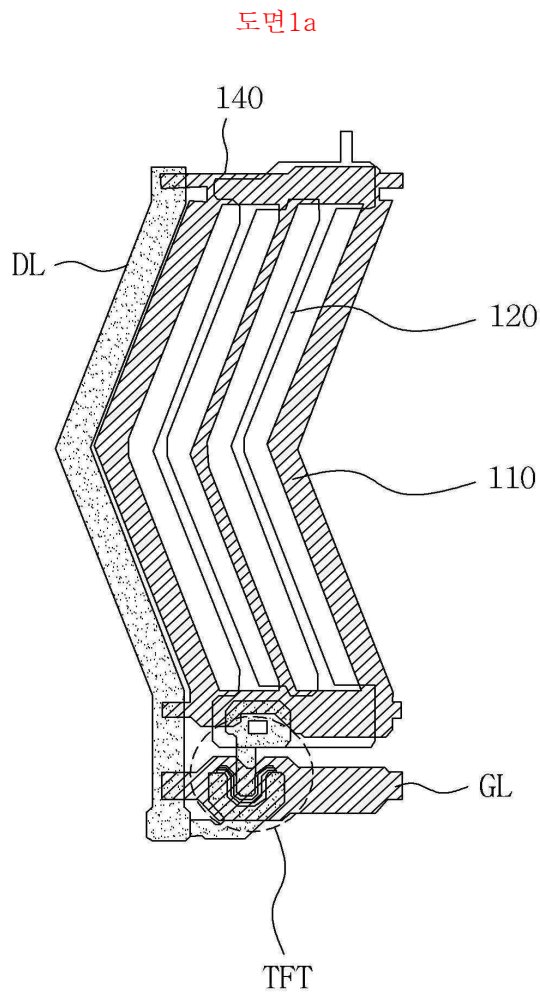
도 3은 도 2의 공통 라인이 구비된 횡전계 방식 액정표시장치를 나타낸 분해 사시도이다.

<도면의 주요 부분에 관한 부호의 설명>

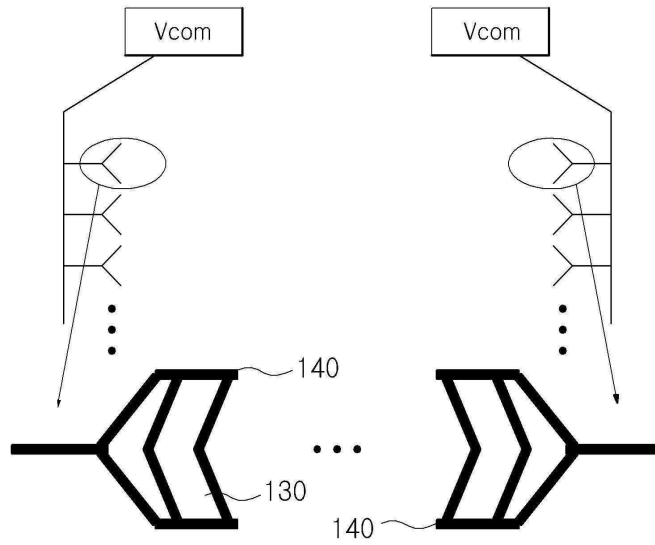
210 : 공통 라인 220 : 화소 전극

230 : 공통 전극

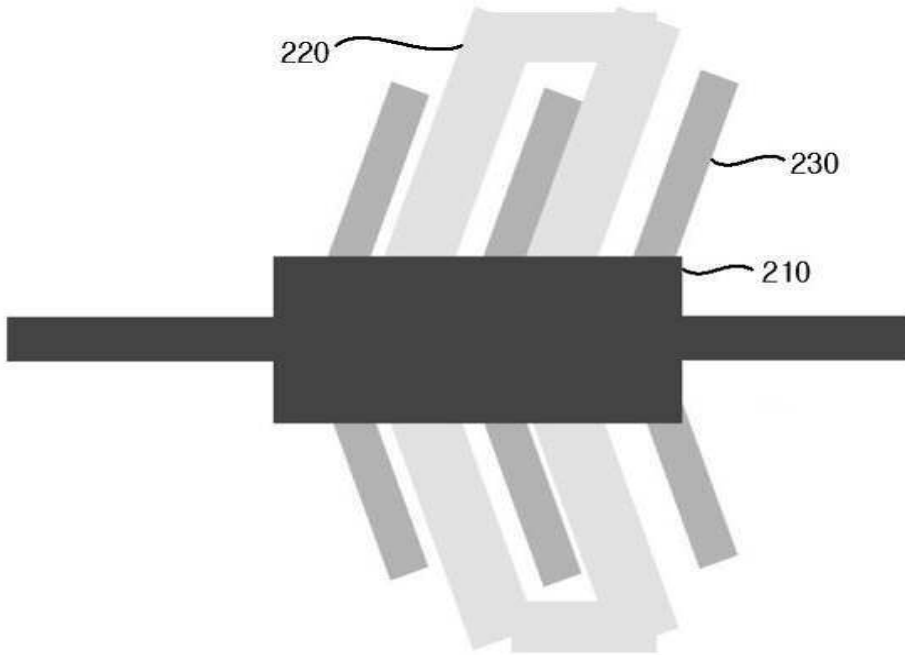
도면



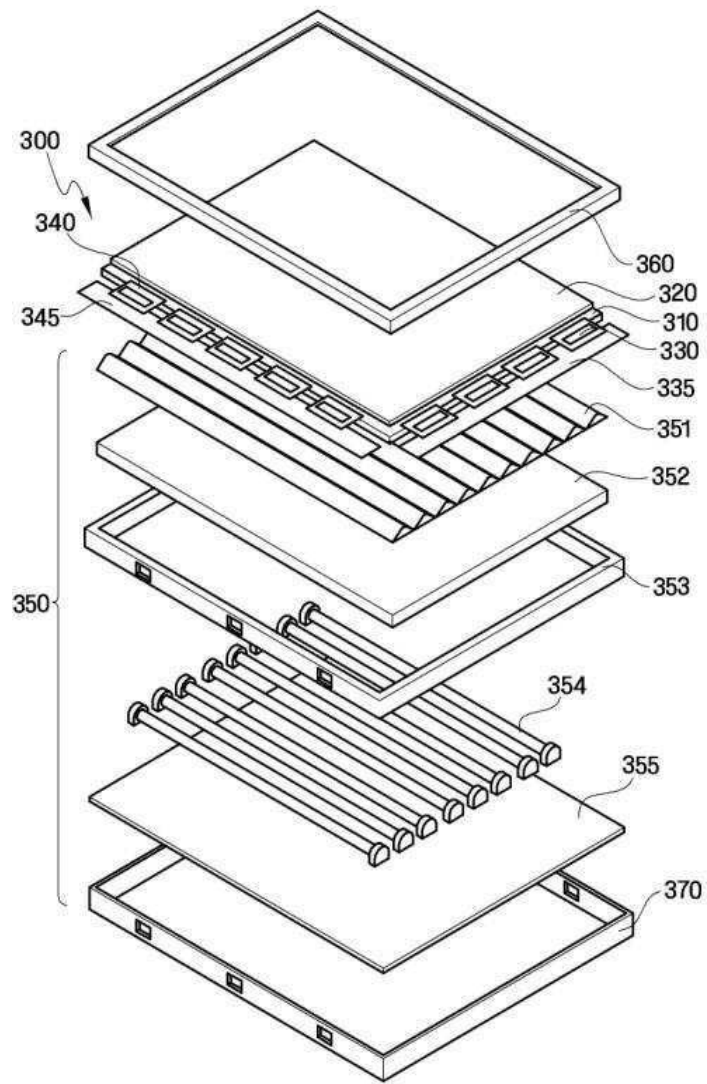
도면1b



도면2



도면3



专利名称(译)	横向电场型薄膜晶体管阵列基板，具有该基板的液晶显示装置及其制造方法		
公开(公告)号	KR1020070051218A	公开(公告)日	2007-05-17
申请号	KR1020050108783	申请日	2005-11-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KO JOUNG MOO 고정무 JO MYUNGJUN 조명준		
发明人	고정무 조명준		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F1/136 G02F2001/134318 G02F2001/134345 G02F2201/121 G02F2201/123		
代理人(译)	李，SOO WOONG		
外部链接	Espacenet		

摘要(译)

在平面切换模式中，提供薄膜晶体管阵列基板，以及包括该薄膜晶体管阵列基板的液晶显示器及其制造方法。根据本发明优选实施例的薄膜晶体管阵列基板包括：栅电极，形成在基板上；栅极层，配备有栅极线；栅极线，位于两条栅极线之间的相邻中心部分中；数据层包括漏电极，源电极形成在公共线和数据线上，像素电极与钝化层接触，钝化层形成为在接触孔配备时覆盖数据层，并且漏电极通过接触孔，并且公共电极通过像素电极和接触孔与公共线接触而形成。公共线，场失真（向错），孔径比，工艺余量，IPS。

