

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0108835
G02F 1/133 (2006.01) (43) 공개일자 2006년10월18일

(21) 출원번호 10-2005-0031013
(22) 출원일자 2005년04월14일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 성낙진
대전광역시 중구 문창동 105-1번지
이회호
경북 안동시 풍산읍 하리리 151번지
(74) 대리인 김용인
심창섭

심사청구 : 없음

(54) 액정표시장치 및 이의 구동방법

요약

본 발명은 게이트 라인에 공급된 게이트 저전압을 빠른 속도로 방전시켜 화면에 잔상이 남는 것을 방지할 수 있는 액정표시장치 및 이의 구동방법에 관한 것으로, 서로 수직교차하는 다수개의 게이트 라인들 및 데이터 라인들에 의해 정의된 다수개의 화소를 갖는 액정패널; 게이트 고전압 및 게이트 저전압으로 이루어진 스캔 펄스전압을 상기 게이트 라인들에 차례로 공급하여 상기 게이트 라인을 순차적으로 구동하는 게이트 드라이버; 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 드라이버; 상기 각 화소마다 형성되며, 상기 게이트 라인으로부터의 게이트 고전압에 응답하여 상기 데이터 라인으로부터의 데이터 전압을 각 화소에 공급하는 박막트랜지스터; 상기 각 화소마다 형성되어, 상기 데이터 전압을 한 프레임동안 저장하는 액정용량 커패시터; 상기 각 화소의 화소전극과 상기 게이트 라인간에 형성되어, 상기 각 화소의 액정용량 커패시터에 저장된 데이터 전압을 한 프레임동안 안정적으로 유지시키는 보조용량 커패시터; 및, 상기 게이트 라인에 상기 게이트 저전압과 다른 극성을 갖는 전압을 인가하는 전원부를 포함하는 것이다.

대표도

도 3

색인어

액정표시장치, 잔상, 게이트 저전압, 보조용량 커패시터, 전단 게이트

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치에서의 하나의 화소에 대한 등가회로도

도 2는 박막트랜지스터의 전압-전류 특성을 나타낸 그래프

도 3은 본 발명의 실시예에 따른 액정표시장치의 구성도

도 4는 도3의 전원전압에 대한 전송패스를 나타낸 도면

도 5는 종래의 액정표시장치에서 게이트 저전압이 접지전압으로 도달하는 시간과, 본 발명의 액정표시장치에서 게이트 저전압이 접지전압으로 도달하는 시간을 비교하여 설명하기 위한 도면

* 도면의 주요부에 대한 부호 설명

210 : 시스템 211 : 인터페이스 회로

212 : 타이밍 콘트롤러 213 : 데이터 드라이버

214 : 게이트 드라이버 216 : 직류-직류 변환기

217 : 액정패널 250 : 공통전극

VCC : 전원전압 GL : 게이트 라인

DL : 데이터 라인 R : 저항

C1c : 액정용량 커패시터 Cst : 보조용량 커패시터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 이의 구동방법에 관한 것으로, 특히 게이트 라인에 인가된 게이트 로우전압을 빠르게 방전시켜 화면의 잔상을 제거할 수 있는 액정표시장치 및 이의 구동방법에 대한 것이다.

본 발명은 액정표시장치에 관한 것으로, 특히, 화소전극과 다음단의 게이트 라인간에 보조용량 커패시터를 형성하여 킥백 전압을 최소화할 수 있는 액정표시장치 및 이의 구동방법에 대한 것이다.

통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여 액정표시장치는 화소들이 액티브 매트릭스 형태로 배열되어진 액정패널과 이 액정패널을 구동하기 위한 구동회로를 구비한다.

상기 액정패널은 게이트 라인들과 데이터 라인들의 교차부마다 형성된 박막트랜지스터와, 상기 박막트랜지스터에 접속된 화소를 구비한다.

상기 박막트랜지스터의 게이트 전극은 수평라인 단위의 게이트 라인들 중 어느 하나와 접속되고, 소스 전극은 수직라인 단위의 데이터 라인들 중 어느 하나와 접속된다. 이러한 박막트랜지스터는 상기 게이트 라인으로부터의 게이트 구동펄스에 응답하여 데이터 라인으로부터의 데이터 신호를 상기 화소에 공급한다.

상기 화소는 상기 박막트랜지스터의 드레인 전극과 접속된 화소전극과, 그 화소전극과 액정을 사이에 두고 대면하는 공통 전극을 구비한다. 이러한 화소는 화소전극에 공급되는 데이터 신호에 응답하여 액정을 구동함으로써 광투과율을 조절하게 된다.

이하, 첨부된 도면을 참조하여 종래의 액정표시장치를 상세히 설명하면 다음과 같다.

도 1은 종래의 액정표시장치에서의 하나의 화소에 대한 등가회로도이다.

즉, 도 1에 도시된 바와 같이, 액정표시장치의 각 화소는 서로 수직교차하는 다수개의 게이트 라인(GL)들과 데이터 라인(DL)들에 의해 정의되는데, 각 화소에는 박막트랜지스터(TFT) 및 화소전극이 구비되어 있다. 구체적으로, 상기 박막트랜지스터(TFT)는 상기 게이트 라인(GL)과 데이터 라인(DL)이 교차하는 부분에 형성되는데, 상기 박막트랜지스터(TFT)의 게이트단자는 상기 게이트 라인(GL)에 접속되고, 소스단자는 상기 데이터 라인(DL)에 접속되며, 드레인단자는 상기 화소전극에 접속된다.

한편, 액정표시장치는 서로 대향하여 합착된 두 개의 유리 기판과, 상기 유리 기판 사이에 형성된 액정층을 포함하는데, 도 1은 상기 액정표시장치의 하부 유리기판, 즉 상기 박막트랜지스터(TFT) 어레이가 형성된 제 1 기판에서의 하나의 화소를 도시한 것이다.

그리고, 도면에 도시하지 않았지만, 상기 액정층을 사이에 두고 상기 제 1 기판과 대향하는 상부 유리기판, 즉 제 2 기판에는 R, G, B 컬러필터층 및 화상을 표시하기 위한 공통전극(150)이 형성되어 있다. 여기서, 상술한 상기 제 1 기판의 화소전극은 상기 제 2 기판의 공통전극(150)과 액정층을 사이에 두고 마주보고 있으며, 이 두 전극간에 발생하는 전기장의 크기에 의해서 상기 액정층의 광투과율이 조절된다. 이때, 상기 액정층을 사이에 두고 마주보는 상기 화소전극과 상기 공통전극(150)은, 상기 액정층을 유전체로 하는 액정용량 커패시터(Clc)로 기능한다.

또한, 상기 각 화소에 구비된 화소전극의 일부는, 이웃하는 타 화소를 구동하기 위한 게이트 라인(GL)의 일부를 중첩하도록 설계되는데, 이때 서로 마주보는 상기 화소전극과 게이트 라인(GL)은, 절연체를 유전체로 하는 보조용량 커패시터(Cst)로 기능한다. 일반적으로, 상기와 같이 각 화소의 화소전극이 이웃하는 타 화소의 게이트 라인(GL)과 중첩되어 있는 구조를 전단 게이트 구조라고 부른다.

이와 같이 구성된 화소의 동작을 상세히 설명하면 다음과 같다.

먼저, 게이트 라인(GL)에 게이트 고전압이 인가되어 액정 용량 커패시터(Clc)는 박막트랜지스터(TFT)가 턴-온(Turn On) 되었을 때, 상기 턴-온된 박막트랜지스터(TFT)의 소스단자 및 드레인단자를 통해 상기 데이터 라인(DL)으로부터 인가되는 전압을 받아 계조를 표현하게 된다. 그리고, 상기 액정용량 커패시터(Clc)에 원하는 전압이 인가된 후에, 상기 게이트 라인(GL)에 게이트 저전압이 인가되어 한 프레임(Frame)동안 박막트랜지스터(TFT)가 턴-오프(Turn Off)되는데, 이와 같이 상기 게이트 저전압에 의해 상기 박막트랜지스터(TFT)가 턴-오프됨으로써 상기 액정용량 커패시터(Clc)에 충전되어 있는 전하가 박막트랜지스터(TFT)를 통해 빠져나가지 않게 되며, 이에 의해 한 프레임의 계조 표시가 유지된다. 이때, 보조용량 커패시터(Cst)는 상기 액정용량 커패시터(Clc)와 같이 전하를 충전하여 박막트랜지스터(TFT)가 턴-오프되었을 때, 상기 박막트랜지스터(TFT)의 누설 전하량에 의한 액정용량 커패시터(Clc)의 양단 간의 전압강하를 줄여서 한 프레임 동안 안정된 계조 표현이 유지될 수 있도록 한다.

이를 위한 박막트랜지스터(TFT)의 전압-전류 특성은 제2도와 같다.

도 2는 박막트랜지스터의 전압-전류 특성을 나타낸 그래프이다.

즉, 도 2에 도시되어 있듯이, 박막트랜지스터(TFT)의 게이트단자에 Von 전압, 즉 상기 게이트 고전압이 인가되었을 때, Ion 전류가 흐를 수 있는 상태가 되어, 이미 소스단자에 인가된 전압이 액정용량 커패시터(Clc)에 인가될 수 있도록 하고, Voff 전압, 즉 상기 게이트 저전압이 게이트단자에 인가되었을 때에는 Ioff수준으로 전류량을 극히 제한하여 Von시에 인가된 전압에 의하여 충전되었던 액정용량 커패시터(Clc)의 전하가 빠져나가지 못하도록 하게 된다.

그러나 상기한 종래의 기술은 박막트랜지스터(TFT) 액정표시장치를 구동하고나서 전원전압을 차단하였을 때, 다음과 같은 문제점이 있다.

즉, 액정표시장치의 전원전압을 외부에서 차단하기 바로 전에, 대부분의 게이트 라인(GL)들에는 게이트 저전압이 인가되어 있게 되므로, 결국, 대부분의 박막트랜지스터(TFT)의 게이트단자에는 게이트 저전압이 인가되어 있게 되는데, 전단 게

이트 구조의 액정표시장치에서는 이 전압이 보조용량 커패시터(Cst)에 충전되어 있게 된다. 따라서, 상기 보조용량 커패시터(Cst)의 전압이 방전되기 전까지는 박막트랜지스터(TFT)의 게이트단자에는 게이트 저전압이 항상 인가되게 되어 전원 전압을 차단하였더라도 액정표시장치의 화면은 바로 꺼지지 않게 되는 것이다.

그리고, 상기 보조용량 커패시터(Cst)의 전압이 방전되기 위해서는 박막트랜지스터(TFT)가 턴-오프 상태를 벗어나야 하는데 상기 보조용량 커패시터(Cst)가 게이트 저전압을 유지하고 있으므로, 상기 보조용량 커패시터(Cst)의 전압은 방전되기 어렵다. 이러한 이유로 종래의 전단 게이트 구조를 채용한 액정표시장치는 전원전압 차단 시에도 화면이 빨리 사라지지 않게 되고, 이로 인해 화면에 잔상이 발생하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하기 위하여 안출한 것으로, 게이트 라인에 직류-직류 변환부로부터의 기준전압을 인가하여 전원전압의 차단 시 게이트 라인에 인가되었던 게이트 저전압이 빠르게 접지전압으로 상승할 수 있도록 함으로써, 상기 게이트 라인을 빠르게 방전시킬 수 있는 액정표시장치 및 이의 구동방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 서로 수직교차하는 다수개의 게이트 라인들 및 데이터 라인들에 의해 정의된 다수개의 화소를 갖는 액정패널; 상기 각 화소의 화소전극과 상기 게이트 라인간에 형성되어, 상기 각 화소의 액정용량 커패시터에 충전된 데이터 전압을 적어도 한 프레임동안 안정적으로 유지시키는 보조용량 커패시터; 게이트 고전압 및 게이트 저전압으로 이루어진 스캔 펄스전압을 상기 액정패널의 게이트 라인들에 차례로 공급하여 상기 게이트 라인을 순차적으로 구동하는 게이트 드라이버; 상기 데이터 라인에 상기 데이터 전압에 해당하는 데이터 전압을 공급하는 데이터 드라이버; 및, 상기 데이터 드라이버가 상기 데이터 전압을 출력할 수 있도록 기준전압을 공급함과, 아울러 상기 기준전압을 상기 게이트 라인에 공급하여 상기 게이트 라인의 전압이 접지전압으로 도달하도록 함으로써 상기 보조용량 커패시터를 접지전압으로 방전시키는 직류-직류 변환부를 포함하여 구성됨을 그 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치의 구동방법은, 서로 수직교차하는 다수개의 게이트 라인들 및 데이터 라인들에 의해 정의된 다수개의 화소를 갖는 액정패널과, 게이트 고전압 및 게이트 저전압으로 이루어진 스캔 펄스전압을 상기 게이트 라인들에 차례로 공급하여 상기 게이트 라인을 순차적으로 구동하는 게이트 드라이버와, 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 드라이버와, 상기 각 화소마다 형성되며, 상기 게이트 라인으로부터의 게이트 고전압에 응답하여 상기 데이터 라인으로부터의 데이터 전압을 각 화소에 공급하는 박막트랜지스터와, 상기 각 화소마다 형성되어, 상기 데이터 전압을 한 프레임동안 저장하는 액정용량 커패시터와, 상기 각 화소의 화소전극과 상기 게이트 라인간에 형성되어, 상기 각 화소의 액정용량 커패시터에 저장된 데이터 전압을 한 프레임동안 안정적으로 유지시키는 보조용량 커패시터를 포함하여 구성된 액정표시장치의 구동방법에 있어서, 상기 게이트 라인에 상기 게이트 저전압과 다른 극성을 갖는 전압을 인가하는 것을 그 특징으로 한다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 액정표시장치를 상세히 설명하면 다음과 같다.

도 3은 본 발명의 실시예에 따른 액정표시장치의 구성도 이고, 도 4는 도3의 전원전압에 대한 전송패스를 나타낸 도면이다.

본 발명의 실시예에 따른 액정표시장치는, 도 3에 도시된 바와 같이, $m \times n$ 개의 화소가 매트릭스 타입으로 배열되고 m 개의 게이트 라인들(GL)과 n 개의 데이터 라인들(DL)이 수직교차되며 그 교차부에 박막트랜지스터(TFT)가 형성된 액정패널(217)과, 상기 게이트 라인(GL)에 스캔 펄스전압(게이트 저전압(VGL) 및 게이트 고전압(VGH)으로 이루어짐)을 공급하기 위한 게이트 드라이버(214)와, 상기 액정패널(217)의 데이터 라인(DL)에 데이터 전압을 공급하기 위한 데이터 드라이버(213)와, 인터페이스회로(211)로부터의 동기신호를 이용하여 상기 게이트 드라이버(214) 및 상기 데이터 드라이버(213)를 제어하기 위한 타이밍 컨트롤러(212)와, 시스템(210)으로부터 전원전압(VCC)을 인가받아 상기 액정패널(217)에 공급되는 전압들을 발생하기 위한 직류-직류 변환기(216)를 포함하여 구성된다.

상기 시스템(210)은 그래픽 컨트롤러의 LVDS(Low Voltage Differential Signaling) 송신기를 통하여 수직/수평 동기신호, 클럭신호 및 데이터(RGB)를 인터페이스회로(211)에 공급하고 전원으로부터 발생하는 3.3V의 전원전압(VCC)을 각 디지털 회로소자들(211, 212, 213, 214)과 직류-직류 변환기(216)에 공급한다.

상기 액정패널(217)은 서로 대향하여 합착된 두 개의 유리 기판과, 상기 유리 기판 사이에 형성된 액정층을 포함하는데, 도 3은 상기 액정표시장치의 하부 유리기판, 즉 상기 박막트랜지스터(TFT) 어레이가 형성된 제 1 기판을 도시한 것이다. 상기 박막트랜지스터(TFT)의 게이트단자는 상기 게이트 라인(GL)에 접속되고, 소스단자는 상기 데이터 라인(DL)에 접속되며, 드레인단자는 상기 화소전극에 접속된다.

그리고, 도면에 도시하지 않았지만, 상기 액정층을 사이에 두고 상기 제 1 기판과 대향하는 상부 유리기판, 즉 제 2 기판에는 R, G, B 컬러필터층 및 화상을 표시하기 위한 공통전극(250)이 형성되어 있다. 여기서, 상술한 상기 제 1 기판의 화소전극은 상기 제 2 기판의 공통전극(250)과 액정층을 사이에 두고 마주보고 있으며, 이 두 전극간에 발생하는 전기장의 크기에 의해서 상기 액정층의 광투과율이 조절된다. 이때, 상기 액정층을 사이에 두고 마주보는 상기 화소전극과 상기 공통전극(250)은, 상기 액정층을 유전체로 하는 액정용량 커패시터(Clc)로 기능한다.

또한, 상기 각 화소에 구비된 화소전극의 일부는, 이웃하는 타 화소를 구동하기 위한 게이트 라인(GL)의 일부를 중첩하도록 설계되는데, 이때 서로 마주보는 상기 화소전극과 게이트 라인(GL)은, 절연체를 유전체로 하는 보조용량 커패시터(Cst)로 기능한다. 일반적으로, 상기와 같이 각 화소의 화소전극이 이웃하는 타 화소의 게이트 라인(GL)과 중첩되어 있는 구조를 전단 게이트 구조라고 부른다.

그리고, 상기 게이트 드라이버(214)는 상기 타이밍 콘트롤러(212)로부터의 게이트 제어신호(GDC)에 응답하여 스캔 펄스 전압을 게이트 라인(GL)에 순차적으로 공급하여 데이터 전압이 공급되는 액정패널(217)의 수평라인을 선택한다. 상기 게이트 드라이버(214)에는 상기 전원전압(VCC)이 공급된다.

그리고, 상기 데이터 드라이버(213)는 타이밍 콘트롤러(212)로부터의 데이터 제어신호(DDC)에 응답하여 디지털 비디오 데이터(RGB)를 계조값에 대응하는 아날로그 감마전압으로 변환하고 그 아날로그 감마전압을 상기 데이터 라인(DL)에 공급한다. 상기 데이터 드라이버(213)에는 전원전압(VCC)이 공급된다.

상기 타이밍 콘트롤러(212)는 인터페이스회로(211)를 경유하여 시스템(210)의 그래픽 콘트롤러로부터 입력되는 수직/수평 동기신호와 클럭신호를 이용하여 게이트 드라이버(214)를 제어하기 위한 게이트 제어신호(GDC)와, 데이터 드라이버(213)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다.

상기 직류-직류 변환기(216)는 커패시터(도시되지 않음)를 경유하여 시스템(210)으로부터 입력되는 상기 전원전압(VCC)을 승압 또는 감압하여 액정패널(217)에 공급되는 전압을 발생한다. 이를 위하여, 상기 직류-직류 변환기(216)는 출력단에 출력전압을 절환하기 위한 출력 스위칭소자와, 상기 출력 스위칭소자의 제어신호의 듀티비나 주파수를 제어하여 출력전압을 승압하거나 감압시키기 위한 펄스폭 변조기(Pulse Width Modulator : PWM) 또는 펄스주파수 변조기(Pulse Frequency Modulator : PFM)를 포함한다. 상기 펄스폭 변조기는 상기 출력 스위칭소자의 제어신호 듀티비를 높여 상기 직류-직류 변환기(216)의 출력 전압을 높이거나, 상기 출력 스위칭소자의 제어신호의 듀티비를 낮추어 상기 직류-직류 변환기(216)의 출력 전압을 낮춘다.

또한, 상기 펄스주파수 변조기는 출력 스위칭소자의 제어신호 주파수를 높여 상기 직류-직류 변환기(216)의 출력 전압을 높이거나, 상기 출력 스위칭소자의 주파수를 낮추어 상기 직류-직류 변환기(216)의 출력 전압을 낮춘다.

여기서, 상기 직류-직류 변환기(216)의 출력 전압은 6V 이상의 정전압(VDD), 10 단계 미만의 감마기준전압(GMA1~10), 2.5~3.3V의 공통전압(VCOM), 15V 이상의 게이트 고전압(VGH), -4V 이하의 게이트 저전압(VGL)이다. 상기 감마기준전압(GMA1~10)은 상기 정전압(VDD)의 분압에 의해 발생된 전압이다.

상기 정전압(VDD)과 감마기준전압(GMA1~10)은 아날로그 감마전압으로써 데이터 드라이버(213)에 공급된다. 그리고, 상기 공통전압(VCOM)은 상기 데이터 드라이버(213)를 경유하여 상기 액정패널(217)에 형성된 공통전극(250)에 공급되는 전압이다. 여기서, 상기 게이트 고전압(VGH)은 박막트랜지스터(TFT)의 문턱전압 이상(박막트랜지스터의 온전압)으로 설정된 스캔 펄스전압의 하이논리전압으로써 상기 게이트 드라이버(214)에 공급되고, 상기 게이트 저전압(VGL)은 상기 박막트랜지스터(TFT)의 오프전압으로 설정된 스캔 펄스전압의 로우논리전압으로써 게이트 드라이버(214)에 공급된다.

한편, 본 발명의 액정표시장치는, 상기 게이트 라인(GL)에 상기 게이트 저전압(VGL)과 다른 극성을 갖는 전압을 인가하여 상기 게이트 라인(GL)에 공급된 게이트 저전압(VGL)을 빠른 속도로 방전시킨다. 이를 위해서, 상기 직류-직류 변환기(216)는 상기 게이트 라인(GL)에 상기 값을 갖는 정전압(VDD)을 공급한다.

즉, 액정표시장치가 꺼지기 직전에, 상기 게이트 라인(GL)들은 대부분 게이트 저전압(VGL)을 유지하고 있다. 이 게이트 저전압(VGL)은 상기 액정표시장치가 꺼지는 순간 접지전압(GND)으로 수렴한다. 이때, 상술한 정전압(VDD), 감마기준전압(GMA1~10), 공통전압(VCOM), 및 게이트 고전압(VGH)도 접지전압(GND)으로 수렴한다.

구체적으로, 상기 게이트 저전압(VGL)은 상기 접지전압(GND)을 향해 상승하게 되고, 나머지 정전압(VDD), 감마기준전압(GMA1~10), 공통전압(VCOM), 및 게이트 고전압(VGH)은 상기 접지전압(GND)을 향해 하강하게 된다. 이때, 상기 정전압(VDD)과 게이트 저전압(VGL)은 게이트 라인(GL)에 같이 공급되고 있는 상태이기 때문에, 상기 게이트 저전압(VGL)은 상기 정전압(VDD)의 영향을 받아 더 빠른 속도로 접지전압(GND)을 향해 상승하게 된다. 즉, 상기 게이트 저전압(VGL)이 부극성이고 상기 정전압(VDD)이 정극성이기 때문에, 상기 두 개의 전압은 접지전압(GND)을 향해 수렴하면서 서로에게 끌리게 된다. 이로 인해, 상기 게이트 저전압(VGL)은 접지전압(GND)을 향해 더욱 빠른 속도로 상승한다.

도 5는 종래의 액정표시장치에서 게이트 저전압이 접지전압으로 도달하는 시간과, 본 발명의 액정표시장치에서 게이트 저전압이 접지전압으로 도달하는 시간을 비교하여 설명하기 위한 도면으로서, 도 5의 (a)는 종래의 액정표시장치에 게이트 저전압이 접지전압으로 도달하는 시간을 나타낸 것이며, 도 5의 (b)는 본 발명의 액정표시장치에서 게이트 저전압이 접지전압으로 도달하는 시간을 나타낸 것이다.

즉, 도 5의 (a)에 도시된 바와 같이, 종래의 구성을 갖는 액정표시장치가 꺼진 후 게이트 저전압(VGL)이 접지전압(GND)으로 도달하는 시간(T1)보다, 도 5의 (b)에 도시된 바와 같이, 본 발명의 구성을 갖는 액정표시장치가 꺼진 후 게이트 저전압(VGL)이 접지전압(GND)으로 도달하는 시간(T2)이 더 짧음을 알 수 있다.

한편, 상기 직류-직류 변환기(216)의 출력단, 즉 상기 정전압(VDD)을 출력하는 출력단과 상기 게이트 라인(GL) 사이에 저항(R)을 더 구성할 수 있다. 상기 저항(R)은 상기 정전압(VDD)의 크기를 분압함으로써, 적절한 크기의 전압이 상기 게이트 라인(GL)에 공급되도록 하는 역할을 한다.

이를 실험결과를 통해 좀 더 구체적으로 설명하면 다음과 같다.

표 1은 저항값에 따른 게이트 저전압의 접지전압으로의 도달시간을 나타낸 표이다.

[표 1]

저항값(K Ω)	무한대	56k	36k	10k	7.5k	5.1k
도달시간(ms)	35.92	34.92	32.14	22.40	18.90	13.78

표 1에 도시된 바와 같이, 저항(R)값이 클수록 도달시간(상기 게이트 저전압(VGL)이 접지전압(GND)으로 도달하는 시간)도 증가하게 되며, 상기 저항(R)값이 작을수록 상기 도달시간도 감소하게 된다. 여기서, 상기 저항(R)의 값이 무한대라는 것은 상기 게이트 라인(GL)과 상기 직류-직류 변환기(216)의 출력단자간이 오픈된 것을 의미한다. 즉, 상기 게이트 라인(GL)에 정전압(VDD)이 공급되지 않는다는 것을 의미한다. 이는 종래의 구성과 동일한 것으로, 상기 게이트 라인(GL)의 게이트 저전압(VGL)이 접지전압(GND)으로 도달하는 시간이 가장 길다.

상기 도달시간을 줄이기 위해, 본 발명의 액정표시장치는 상기 직류-직류 변환기(216)로부터 출력된 정전압(VDD)이 소정의 저항(R)값을 갖는 저항(R)을 통해 상기 게이트 라인(GL)에 인가되도록 하고 있다.

이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 바와 같은 본 발명에 따른 액정표시장치 및 이의 구동방법에는 다음과 같은 효과가 있다.

본 발명의 액정표시장치는 게이트 라인에 게이트 저전압과 다른 극성을 갖는 전압을 인가함으로써, 상기 게이트 라인에 공급되었던 게이트 저전압을 접지전압으로 빠르게 방전시킨다. 따라서, 액정표시장치가 꺼질 때, 화면에 잔상이 오래 남는 것을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

서로 수직교차하는 다수개의 게이트 라인들 및 데이터 라인들에 의해 정의된 다수개의 화소를 갖는 액정패널;

게이트 고전압 및 게이트 저전압으로 이루어진 스캔 펄스전압을 상기 게이트 라인들에 차례로 공급하여 상기 게이트 라인을 순차적으로 구동하는 게이트 드라이버;

상기 데이터 라인들에 데이터 전압을 공급하는 데이터 드라이버;

상기 각 화소마다 형성되며, 상기 게이트 라인으로부터의 게이트 고전압에 응답하여 상기 데이터 라인으로부터의 데이터 전압을 각 화소에 공급하는 박막트랜지스터;

상기 각 화소마다 형성되어, 상기 데이터 전압을 한 프레임동안 저장하는 액정용량 커패시터;

상기 각 화소의 화소전극과 상기 게이트 라인간에 형성되어, 상기 각 화소의 액정용량 커패시터에 저장된 데이터 전압을 한 프레임동안 안정적으로 유지시키는 보조용량 커패시터; 및,

상기 게이트 라인에 상기 게이트 저전압과 다른 극성을 갖는 전압을 인가하는 전원부를 포함함을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 전압을 출력하는 전원부의 출력단과 상기 게이트 라인 사이에 접속된 저항을 더 포함하여 구성된 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서,

상기 전원부로부터 출력되어 상기 게이트 라인에 공급되는 전압은, 상기 데이터 드라이버가 상기 데이터 전압을 출력하는 데 필요한 정전압인 것을 특징으로 하는 액정표시장치.

청구항 4.

서로 수직교차하는 다수개의 게이트 라인들 및 데이터 라인들에 의해 정의된 다수개의 화소를 갖는 액정패널과, 게이트 고전압 및 게이트 저전압으로 이루어진 스캔 펄스전압을 상기 게이트 라인들에 차례로 공급하여 상기 게이트 라인을 순차적으로 구동하는 게이트 드라이버와, 상기 데이터 라인들에 데이터 전압을 공급하는 데이터 드라이버와, 상기 각 화소마다 형성되며, 상기 게이트 라인으로부터의 게이트 고전압에 응답하여 상기 데이터 라인으로부터의 데이터 전압을 각 화소에

공급하는 박막트랜지스터와, 상기 각 화소마다 형성되어, 상기 데이터 전압을 한 프레임동안 저장하는 액정용량 커패시터와, 상기 각 화소의 화소전극과 상기 게이트 라인간에 형성되어, 상기 각 화소의 액정용량 커패시터에 저장된 데이터 전압을 한 프레임동안 안정적으로 유지시키는 보조용량 커패시터를 포함하여 구성된 액정표시장치의 구동방법에 있어서,

상기 게이트 라인에 상기 게이트 저전압과 다른 극성을 갖는 전압을 인가하는 것을 특징으로 하는 액정표시장치의 구동방법.

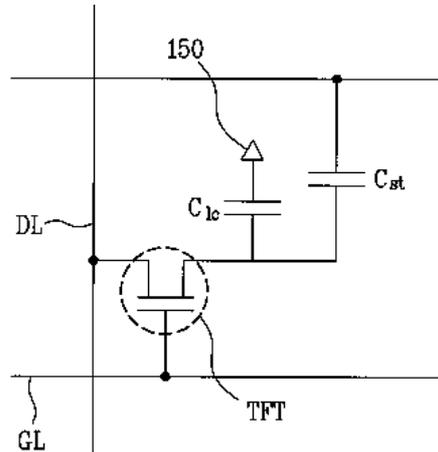
청구항 5.

제 4 항에 있어서,

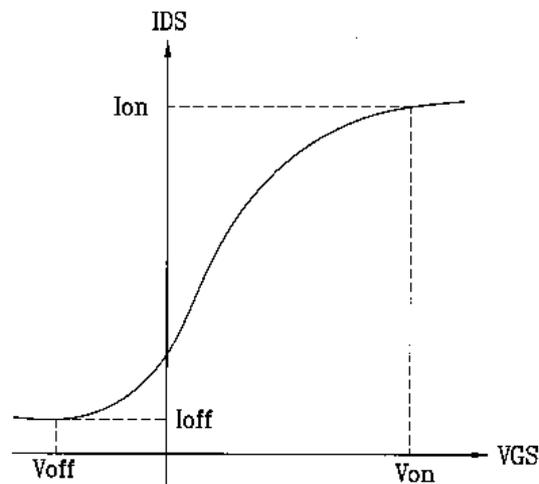
상기 게이트 라인에 공급되는 전압은, 상기 데이터 드라이버가 상기 데이터 전압을 출력하는데 필요한 정전압인 것을 특징으로 하는 액정표시장치의 구동방법.

도면

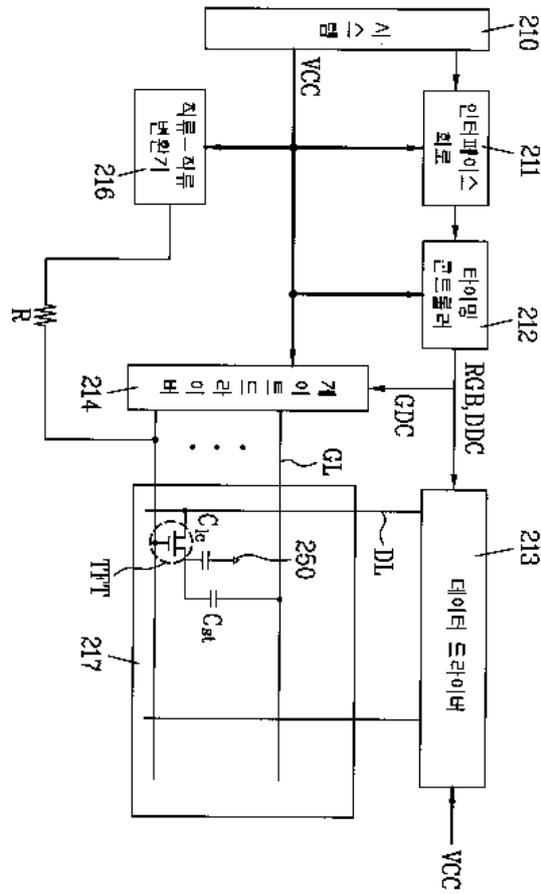
도면1



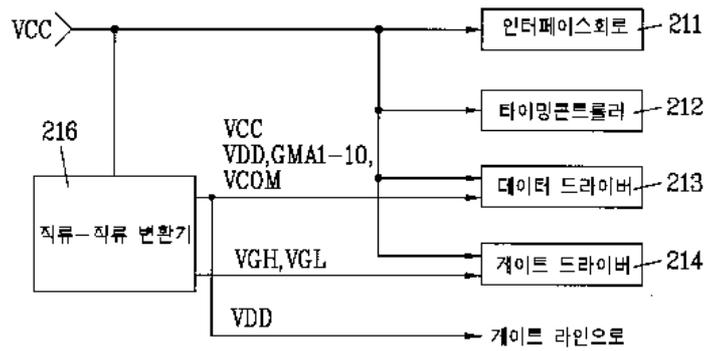
도면2



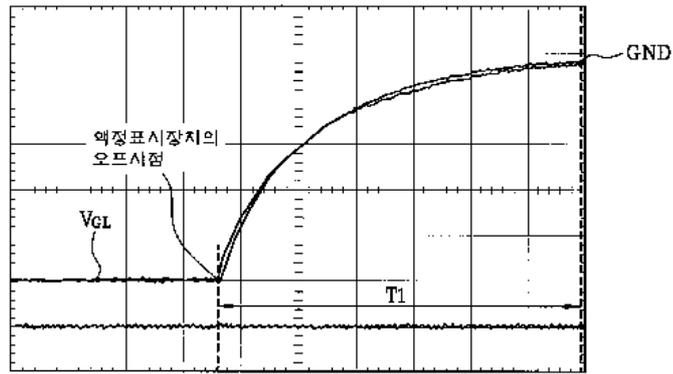
도면3



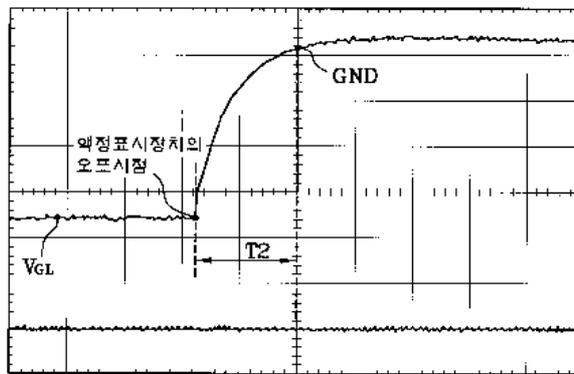
도면4



도면5



(a)



(b)

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020060108835A	公开(公告)日	2006-10-18
申请号	KR1020050031013	申请日	2005-04-14
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SEONG NAK JIN 성낙진 LEE HOE HO 이회호		
发明人	성낙진 이회호		
IPC分类号	G02F1/133		
CPC分类号	G09G3/3677 G02F1/13306 G09G3/3655 G09G3/3688		
代理人(译)	金勇 新昌		
外部链接	Espacenet		

摘要(译)

本发明的高速的液晶显示装置及其能够防止在屏幕上剩余的重影图像的驱动方法上排出供给到栅极线的栅极低电压，垂直横多条栅极线和数据线彼此一种液晶面板，具有由多个像素限定的多个像素；到由栅极高电压和栅极低电压，然后将扫描脉冲电压提供给栅极线栅极驱动器顺序驱动栅极线；用于向数据线提供数据电压的数据驱动器；薄膜晶体管形成在每个像素中，并响应于来自栅极线的栅极高电压从数据线向每个像素提供数据电压；为每个像素形成液晶电容器并存储一帧的数据电压；电容器；存储电容器形成在每个像素的像素电极和栅极线之间，以稳定地保持存储在每个像素的液晶电容器中的数据电压一帧；以及用于将具有与栅极低电压不同的极性的电压施加到栅极线的电源单元。3 指数方面 液晶显示器，余像，栅极低压，辅助电容电容器，剪断

