(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G02F 1/133

(11) 공개번호 10-2005-0060949
(43) 공개일자 2005년06월22일

(21) 출원번호 10-2003-0092689
(22) 출원일자 2003년12월17일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 고정훈
울산광역시남구부곡동1450-9
윤지수
서울특별시광진구구의3동현대프라임아파트11동202호

(74) 대리인 박장원

심사청구 : 없음

(54) 액정표시소자

요약

본 발명은 게이트라인 또는 데이터라인의 끝단으로 갈수록 발생되는 잔상을 개선할 수 있는 액정표시소자에 관한 것으로, 제1 및 제2기판; 상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인; 상기 게이트라인 및 데이터라인의 양끝단에 형성된 게이트패드 및 데이터패드; 및 상기 게이트패드 및 데이터패드와 연결되어, 게이트라인 및 데이터라인에 신호를 공급하는 게이트구동회로 및 데이터구동회로를 포함하여 구성된 액정표시소자를 제공한다.

대표도

도 5

명세서

도면의 간단한 설명

도 1은 종래 액정표시소자를 개략적을 나타낸 평면도.

도 2는 본 발명의 실시예를 나타낸 도면.

도 3은 신호지연에 따른 화면의 밝기 불균일 불량을 나타낸 도면.

도 4는 본 발명의 제1실시예에 따른 액정표시소자를 나타낸 도면.

도 5는 본 발명의 제2실시예에 따른 액정표시소자를 나타낸 도면.

도 6는 본 발명의 제3실시예에 따른 액정표시소자를 나타낸 도면.

도 7는 본 발명의 제4실시예에 따른 액정표시소자를 나타낸 도면.

*** 도면의 주요부분에 대한 부호의 설명 ***

200',300',400',500': 액정표시소자

200,300,400,500: 박막트랜지스터기판

202a,302a,402a: 제1게이트구동회로

202b,302b,402b: 제2게이트구동회로

206a,306a,506a: 제1데이터구동회로

206b,306b,506b: 제2데이터구동회로

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자에 관한 것으로, 특히, 게이트라인 및 데이터라인의 끝단으로 갈수록 신호지연에 의해 발생되는 잔상을 개선하기 위한 액정표시소자에 관한 것이다.

통상의 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시소자는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과, 이 액정패널을 구동하기 위한 구동회로를 구비하게 된다.

실제로, 액정표시소자는 도 1에 도시된 바와 같이 게이트라인들(GL1 ~ GLm)과 데이터라인들(DL1 ~ DLn)이 교차되어 배열된 액정패널(2)을 구비한다. 이 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 기준전극, 즉 공통전극이 마련되게 된다. 여기서, 화소전극은 하부기판 상에 액정셀별로 형성되는 반면 공통전극은 상부기판의 전면에 일체화되어 형성되게 된다. 화소전극들 각각은 스위치소자로 사용되는 박막트랜지스터(Thin Film Transistor;TFT)의 소스 및 드레인 단자들을 경유하여 데이터라인들(DL1~DLn) 중 어느 하나에 접속되게 된다. TFT들 각각의 게이트 단자는 화소전압신호가 1라인분씩의 화소전극들에게 인가되게끔 하는 게이트 라인들(GL1~GLm) 중 어느 하나에 접속되게 된다.

또한, 게이트라인들(GL1~GLm)과 접속된 게이트구동회로(4)와, 데이터라인들(DL1 DLn)에 접속된 데이터 구동회로(6)와, 공통전극에 접속되는 공통전압 발생부(8)를 구비한다. 게이트구동회로(4)는 스캐닝신호, 즉 게이트신호를 게이트라인들(GL1~GLm)에 순차적으로 공급하여 액정패널(2) 상의 화소들을 1라인분씩 순차적으로 구동시키게 된다. 데이터구동회로(6)는 게이트라인들(GL1 ~ GLm) 중 어느 하나에 게이트신호가 공급될 때마다 데이터라인들(DL1 ~ DLn) 각각에 데이터 전압신호를 공급하게 된다. 공통전압 발생부(8)는 공통전극에 공통전압신호를 공급하게 된다. 이러한 액정표시소자는 액정셀별로 데이터 전압신호에 따라 화소전극과 공통전극 사이에 인가되는 전계에의해 광투과율을 조절함으로써 화상을 표시하게 된다.

상기한 바와 같이 구성된, 액정표시소자에서는 게이트신호가 턴-오프되어 하강할 때 데이터라인(DL ~ DLn)에 공급되어진 데이터전압(공통전극전압 기준)과 액정셀에 충전되어진 액정셀 전압과의 차전압에 해당하는 피드트로우전압(Feed Through Voltage, ΔVp)이 발생되게 된다. 이 피드트로우전압(ΔVp)은 TFT의 게이트단자와 액정셀 전극 사이에 박막트랜지스터의 구성상 존재하는 기생용량에 의해 발생되는 것으로서, 게이트라인 및 데이터라인의 저항에 따른 신호지연에 의해 액정셀들의 위치에 따라 발생되는 피드 트로우 전압(ΔVp)의 크기가 다르게 나타난다.

즉, 도 2에 도시된 바와 같이, 액정패널 상의 화소들은 게이트라인(GL), 데이터 라인(DL) 및 공통전극(CL)사이에 접속되어진 TFT와, TFT의 소스단자와 공통전극(CL) 사이에 접속되어진 액정셀(Clc)로 구성된다. 그리고, 액정셀(Clc)은 게이트라인(GL)상의 게이트신호에 의해 TFT의 턴-온(turn on)기간동안 데이터라인(DL) 상의 데이터전압과 공통전극(CL) 상의 기준전압과의 차전압을 충전하게 된다. 그러나, TFT의 게이트단자에 인가되는 게이트신호는 게이트라인(GL)의 저항에 의해 게이트신호 지연이 발생하게 된다. 이때, 구동회로와 연결된 게이트라인(GL)의 시작점으로부터 가까운 화소에는 게이트신호의 지연이 거의 없는 반면에 게이트 라인(GL)의 시작점으로부터 멀리 떨어진 경우에는 게이트신호가 지연이 발생된다. 즉, 게이트라인(GL)이 길어짐에 따라 배선 저항의 영향이 커지므로 게이트신호의 지연이 커지게 된다.

이와 같이, 게이트신호 지연이 게이트라인의 저항으로 인하여 화소들의 위치가 게이트라인(GL)의 시작점으로부터 멀어질수록 커지짐에 따라, 구동회로로부터 멀리 위치할수록 피드트로우전압(ΔVp)이 커지게 되며, 피드트로우전압(ΔVp)이 액정셀의 위치에 따라 달라지기 때문에 액정셀들의 위치에 따라 광투과율 불균일한 문제가 발생하게 된다. 즉, 도 3에 도시한 바와 같이 게이트/데이터라인(GL,DL)의 시작점으로부터 가까운 화소와 이들의 시작점으로부터 멀리 떨어진 화소에 대하여 화면의 밝기 차이가 발생하게 되며, 이것은 화면에 잔상을 남기게 된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기한 바와 같은 문제를 해결하기 위해서 이루어진 것으로, 게이트라인 또는 데이터라인의 양쪽 끝단에 구동회로를 연결하여 신호를 인가함으로써, 신호지연을 줄일 수 있는 액정표시소자를 제공하는 데 있다.

또한, 본 발명의 다른 목적은 게이트라인 또는 데이터라인의 양쪽 끝단에 구동회로를 연결하되, 일측은 홀수라인만 연결하고, 타측은 짝수라인만 연결함으로써, 잔상을 개선하여 화질을 향상시킬 수 있는 액정표시소자를 제공하는 데 있다.

발명의 구성 및 작용

상기한 바와 같은 목적을 달성하기 위한 본 발명의 액정표시소자는 제1 및 제2기판과, 상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인과, 상기 게이트라인 및 데이터라인의 양끝단에 형성된 게이트패드 및 데이터패드과, 및 상기 게이트패드 및 데이터패드와 연결되어 게이트라인 및 데이터라인에 신호를 공급하는 게이트구동회로 및 데이터구동회로를 포함하여 구성된다.

이때, 상기 게이트구동회로는 홀수라인들과 연결되는 제1게이트구동회로와 짝수라인들과 연결되는 제2게이트구동회로로 구성되어 있으며, 상기 제1게이트구동회로는 게이트라인의 일측에 연결되고, 제2게이트구동회로는 게이트라인의 타측에 각각 연결되어 있다.

그리고, 데이터구동회로는 홀수라인들과 연결되는 제1데이터구동회로와 짝수라인들과 연결되는 제2데이터구동회로로 구성되어 있으며, 제1데이터구동회로는 데이터라인의 일측에 연결되고, 제2데이터구동회로는 데이터라인의 타측에 각각 연결되어 있다.

한편, 게이트구동회로는 모든 게이트라인을 연결하면서, 게이트라인의 양쪽 끝단에 구성되고, 데이터구동회로는 모든 데이터라인을 연결하면서, 데이터라인의 양쪽 끝단에 구성될 수도 있다.

또한, 상기 게이트 및 데이터구동회로는 TCP(tape carrier package) 상에 실장되어 있으며, 제1기판 상에 실장되어 있을 수도 있다.

아울러, 상기 게이트라인 및 데이터라인 사이에는 스위칭소자로써, 박막트랜지스터가 형성되어 있으며, 상기 박막트랜지스터는 게이트전극과, 게이트전극 상에 형성된 게이트절연막과, 게이트절연막 상에 형성된 반도체층 및 상기 반도체층 상에 형성된 소스/드레인전극으로 구성되어 있다.

그리고, 상기 제2기판에는 블랙매트릭스 및 칼라필터가 형성되어 있다.

또한, 본 발명은 제1 및 제2기판과, 상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인과, 상기 게이트라인 및 데이터라인의 교차영역에 형성된 박막트랜지스터과, 상기 게이트라인의 일측 및 타측에 연결되어 게이트라인에 신호를 인가하는 제1 및 제2게이트구동회로와, 및 상기 데이터라인의 일측에 연결되어 데이터라인에 신호를 인가하는 데이터구동회로를 포함하여 구성되며, 상기 제1게이트구동회로는 홀수번째의 게이트라인들과 연결되고, 제2게이트구동회로는 짝수번째의 게이트라인들과 연결되있다.

그리고, 상기 게이트 및 데이터구동회로는 제1기판 상에 실장되어 있으며, TCP(tape carrier package) 상에 실장되어 있을 수도 있다.

또한, 본 발명은 제1 및 제2기판과, 상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인과, 상기 게이트라인 및 데이터라인의 교차영역에 형성된 박막트랜지스터와, 상기 게이트라인의 일측에 연결되어 신호를 인가하는 게이트구동회로 및 상기 데이터라인의 일측 및 타측에 연결되어 신호를 인가하는 제1 및 제2데이터구동회로를 포함하여 구성된다.

그리고, 상기 제1데이터구동회로는 홀수번째의 데이터라인들과 연결되고, 제2데이터구동회로는 짝수번째의 게이트라인들과 연결되어 있다.

또한, 게이트구동회로 및 데이터구동회로는 제1기판 상에 실장되어 있으며, 상기 게이트구동회로 및 데이터구동회로는 TCP(tape carrier package) 상에 실장되어 있을 수도 있다.

상기한 바와 같이, 본 발명은 게이트라인 및 데이터라인에 구동회로를 연결할때, 라인들의 일측 및 타측에 모두 연결함으로써, 신호지연을 최소화할 수 있다. 즉, 게이트라인 및 데이터라인에 신호가 공급하는 구동회로가 양측에 연결되어 있기 때문에, 배선저항을 1/2로 줄일 수가 있다.

또한, 본 발명은 게이트라인 및 데이터라인을 홀,짝라인들끼리 분리하여 구동회로에 연결하되, 구동회로가 라인들의 일측 및 타측연결되도록 함으로써, 신호지연을 액정패널의 양측으로 분산시켜 화면에 발생되는 잔상을 보상한다. 즉, 종래에는 신호가 공급되는 시작점으로부터 멀리 위치하는 신호에 대하여 일괄적으로 신호지연이 발생했기 때문에, 구동회로가 연결되는 않은 영역 즉, 게이트라인 및 데이터라인의 끝단을 연결하는 형태(예를 들면, "ㄱ" 또는 "ㄴ" 자 형태)의 잔상이 관찰되었다. 반면에 본 발명은 신호가 공급되는 시작점을 양측에 번갈아 배치함으로써, 신호지연에 의한 잔상을 양측으로 분산시키는 것이다. 이에 따라, 화면에 나타나는 "ㄱ" 또는 "ㄴ"형태의 잔상을 보상하여 화질을 향상시킬 수가 있다.

이하, 첨부한 도면을 통해 본 발명에 의한 액정표시소자를 좀 더 상세하게 설명하도록 한다.

도 4는 본 발명의 제1실시예에 따른 액정표시소자를 개략적으로 나타낸 평면도이다.

도면에 도시한 바와 같이, 본 발명에 의한 액정표시소자(200')는 액정패널 및 액정패널을 구동시키기 위한 구동회로부(202a,202b,206a, 206b)로 구성된다. 상기 액정패널은 칼라필터기판과 박막트랜지스터기판(200)으로 구성되며, 두 기판 사이에는 액정층이 형성되어 있다. 그리고, 칼라필터기판에는 칼라필터과 블랙매트릭스 및 액정층에 전계를 인가하기 위한 공통전극이 형성되어 있다. 설명의 편의를 위해 도면에는 박막트랜지스터기판(200) 만을 나타내었다.

박막트랜지스터기판(200)에는 종횡으로 배치되어 화소를 정의하는 n행의 게이트라인(GL1..GLm)과 m열의 데이터라인(DL1..DLn)이 배치되어 있으며, 이들의 교차영역에는 각 화소를 구동시키기 위한 박막트랜지스터(TFT)가 형성되어 있다. 그리고, 각 화소에는 공통전극과 함께 액정을 전계를 인가하기 위한 화소전극(미도시)이 형성되어 있다.

상기 박막트랜지스터(TFT)는 그 확대도면에 도시한 바와 같이, 투명한 기판(250) 위에 형성된 게이트전극(251)과, 상기 게이트전극(251)을 포함하는 기판 전면에 도포된 게이트절연막(252)과, 게이트절연막(252)을 사이에 두고, 게이트전극(251) 상부에 형성된 반도체층(253)과, 상기 반도체층(253)에 형성된 소스/ 드레인전극(255a,255b)으로 구성된다. 이때, 상기 게이트전극(251)은 게이트라인(GL)과 연결되고, 소스전극(255a)은 데이터라인(DL) 연결되며, 드레인전극(255b)은 화소전극과 연결되어 있다. 따라서, 게이트라인(GL)을 통해 게이트전극(251)에 하이레벨(high level)을 갖는 게이트신호가 인가되면 반도체층(253)에 전자가 이동할 수 있는 채널(channel)이 형성되어 소스전극(255a)의 데이터신호가 반도체층(253)을 경유하여 드레인전극(255b)으로 전달되고, 드레인전극(255b)을 통해 전달된 신호를 통해 화소전극(미도시)은 액정층에 전계를 인가함으로써, 광투과량을 조절하게 된다. 반면에, 게이트전극(251)에 로우레벨(low level)을 갖는 게이트신호가 인가되면 반도체층(253)에 형성된 채널이 차단되어 드레인전극(255b)으로 데이터신호의 전송이 중단되며, 액정층은 구동하지 않는다. 한편, 각 화소에는 스토리지 캐패시터(storage capacitor) 형성되는데, 상기 스토리지 커패시터는 게이트전극(251)에 게이트신호가 인가되는 동안 게이트전압을 충전한 후, 다음 게이트라인 구동시 화소전극에 데이터전압이 공급되는 동안 충전된 전압을 방전하여 화소전극의 전압 변동을 방지하는 역할을 한다.

이때, 액정을 구동시키기 위해 필요한 게이트신호 및 데이터신호는 게이트라인(GL) 및 데이터라인(DL)의 양끝단에 연결된 게이트구동회로(202a,202b) 및 데이터구동회로(206a,206b)로 부터 인가받게 된다. 또한, 도면에 도시되어 있지 않지만, 상기 구동회로(202a,202b,206a,206b)는 인쇄회로기판(PCB : printed circuit board)과도 연결되어 있으며, 상기 PCB는 기판 상에 집적회로와 같은 다수의 소자가 형성되어 있는 것으로, 액정패널을 구동시키기 위한 여러가지 제어신호 및 데이터신호 등을 생성한다.

아울러, 상기 게이트구동회로(202a,202b)는 게이트라인(GL)의 일측에 연결되는 제1게이트구동회로(202a)와 제1게이트구동회로(202a)의 맞은편 즉, 게이트라인(GL)의 타측에 연결되는 제2게이트구동회로(202b)로 구성되며, 상기 제1 및 제2게이트구동회로(202a,202b)는 게이트라인(GL)의 양측에서 게이트신호를 동시에 인가하게된다.

또한, 데이터구동회로(206a,206b)는 데이터라인(DL)의 일측에 연결되는 제1데이터구동회로(206a)와 제1데이터구동회로(206b)의 맞은편 즉, 데이터라인(DL)의 타측에 연결되는 제2데이터구동회로(206b)로 구성되며, 상기 제1 및 제2데이터구동회로(206b)는 데이터라인(DL)의 양측에서 데이터신호를 동시에 인가하게된다.

한편, 상기 게이트 및 데이터구동회로는 기판 상에 실장되어 있다. 또는, TCP(tape carrier package) 상에 실장되어 있을 수도 있으며, TCP에 실장된 경우, 이방성 도전필름(Anisotropic Conductive Film ;ACF) 등의 도전성 수지를 이용하여 직접 부착시키게 되며, ACF에는 전도성을 갖는 도전볼(Conductive Ball)이 내장되어 있다. 그리고, 도전볼에 의해 게이트라인 및 데이터라인과 구동회로의 단자들이 전기적으로 연결된다.

상기한 바와 같이, 게이트라인(GL) 및 데이터라인(DL)의 양측에서 신호를 공급하기 때문에, 실제 신호지연이 가장 큰 화소는 중앙에 위치하는 화소이며, 각 화소마다의 배선저항을 R이라고 가정할 때, 가장 큰 배선저항을 갖는 화소의 저항은 종래의 절반 수준이다.

즉, m행의 게이트라인(GL)과 n열의 데이터라인(DL)에 의해서 정의되는 화소가 매트릭스 형태로 배치되는 액정표시소자(미도시)에 있어서, 단위 화소당 게이트 라인(GL)의 저항값을 R이라고 가정했을때, 일측에서만 신호가 공급되는 경우, 상기 게이트라인(GL)의 맨 마지막점의 m 번째 화소에 인가되는 게이트신호는 mR 에 해당하는 배선저항의 영향을 받는다.

반면에, 양측에서 신호가 공급되는 경우에는, 신호가 공급되는 시작점으로 부터 가장 멀리 위치하는 화소가 중앙부에 위치하기 때문에, 즉, m/2번째 위치하는 화소에 인가되는 데이터신호는 mR/2 에 해당하는 배선저항의 영향을 받게된다.

이와 동일하게, 종래 데이터라인(DL)의 맨 마지막점의 n번째 화소에 인가되는 데이터신호에 미치는 배선저항이 nR이라고 했을때, 본 발명에서는 nR/2에 해당하는 배선저항의 영향을 받게된다.

이와 같이, 게이트 또는 데이터신호에 미치는 배선저항이 줄어듬에 따라, 신호지연을 감소시킬 수 있으며, 신호지연의 감소는 잔상개선 및 화질개선을 의미한다. 다시말해, 처음 게이트신호가 인가되는 화소와 마지막 게이트신호가 인가되는 화소의 스토리지캐패시터(Cst)에서 게이트신호가 인가되는 동안의 게이트전압 충전율 차이를 최소화 할 수 있어 균일한 밝기의 화면을 제공할 수 있다.

또한, 화면에 보이는 잔상을 개선하기 위해 신호가 인가되는 시작점을 양측에 번갈아 위치하도록 할 수도 있다. 즉, 종래에는 게이트라인 및 데이터라인의 일측에만 구동회로가 연결되어 있기 때문에, 그 타측에는 신호지연이 심하게 발생되어 화소를 따라 "ㄱ" 또는 "ㄴ" 형태의 잔상이 나타나는 문제점이 있었다. 따라서, 신호가 인가되는 시작점을 좌우측, 또는 상하측으로 번갈아 위치시킴으로써, 좌우측 또는 상하측에 발생되는 신호지연을 서로 보상하여 잔상을 개선할 수 있다.

도 5는 본 발명의 제2실시예로써, 특히, 신호지연을 보상할 수 있는 액정표시소자를 나타낸 것이다. 본 실시예서는 게이트라인 및 데이터라인을 홀,짝수번째 라인들을 분리하여 구동회로를 연결하는 것을 제외한, 모든 구성요소가 제1실시예와 동일하다. 따라서, 본 실시예에서는 이전실시예와의 차이점만을 설명하도록 한다.

도면에 도시한 바와 같이, 본 실시예에 의한 액정표시소자는 제1 및 제2게이트구동회로(302a,302b)에 게이트라인(GL)을 번갈아 연결함으로써, 배선저항에 의한 신호지연을 좌우측으로 분산시킬 수 있다. 즉, 홀수번째 게이트라인들(GL1,GL3..GLm-1)은 일측에 구성된 제1게이트구동회로(302a)와 연결되고, 짝수번째 게이트라인들(GL2,GL4..GLm)은 타측에 구성된 제2게이트구동회로(302b)와 연결됨에 따라, 홀수번째라인들(GL1,GL3..GLm-1)의 마지막 게이트신호가

인가되는 위치는 제2게이트구동회로(302b)와 연결된 영역이고, 짝수번째라인들(GL2,GL4..GLm)의 마지막 게이트신호가 인가되는 위치는 제1게이트구동회로(302a)가 연결된 위치이다. 따라서, 게이트라인(GL) 양측에 게이트신호의 시작점과 마지막점이 동시에 존재하기 때문에, 신호지연에 의한 잔상을 효과적으로 개선할 수 있다.

이때, 제1 및 제2게이트구동회로(302a,302b)와 연결되는 게이트라인(GL)의 일측에는 게이트패드가 형성되어 있으며, 상기 게이트패드(미도시)를 통해 구동회로(302a,302b)와 전기적으로 연결된다.

한편, 데이터라인(DL)도 게이트라인(GL)과 동일하게 구동회로(306a,306b)와 연결되어 있다. 즉, 홀수번째 데이터라인들(DL1,DL3..DLn-1)은 일측에 구성된 제1데이터구동회로(306a)와 연결되고, 짝수번째 데이터라인들(DL2,DL4..DLn)은 타측에 구성된 제2데이터구동회로(306b)와 연결되어 있다. 이때에도, 홀수번째라인들(DL1,DL3..DLn-1)의 마지막 데이터신호가 인가되는 위치는 제2데이터구동회로(306b)와 연결된 영역이고, 짝수번째라인들(DL2,DL4..DLn)의 마지막 데이터신호가 인가되는 위치는 제1데이터구동회로(306a)가 연결된 위치이다. 따라서, 데이터라인(DL) 양측에 데이터신호의 시작점과 마지막점이 동시에 존재하기 때문에, 신호지연에 의한 잔상을 효과적으로 개선할 수 있다.

이때, 제1 및 제2데이터구동회로(306a,306b)와 연결되는 데이터라인(DL)의 일측에는 데이터패드(미도시)가 형성되어 있으며, 상기 데이터패드를 통해 구동회로(306a,306b)와 전기적으로 연결된다.

이때에도, 게이트 및 데이터구동회로는 기판 상에 실장되거나, TCP(tape carrier package) 상에 실장되어 있을 수도 있으며, TCP에 실장된 경우, 이방성 도전필름(Anisotropic Conductive Film ;ACF) 등의 도전성 수지를 이용하여 직접 부착시키게 된다.

상기한 바와 같이, 본 실시예(도 5)에서는 게이트라인(GL) 및 데이터라인(DL)의 양쪽에 게이트신호 및 데이터신호의 시작점과 마지막점을 동시에 둠으로써, 신호지연에 의한 화소의 불균일을 분산시키는 효과를 통해 잔상을 개선할 수 있는 액정표시소자를 제공할 수 있다.

도 6은 본 발명의 제3실시예를 나타낸 것으로, 도면에 도시한 바와 같이, 홀수번째 게이트라인들(GL1,GL3..GLm-1)은 제1게이트구동회로(402a)에 연결되고, 짝수번째 게이트라인들(GL2,GL3..GLm)은 제2게이트구동회로(402b)에 연결됨으로써, 게이트라인(GL) 일측에 게이트신호가 인가되는 시작점과 마지막점이 동시에 이루어지는 한편, 데이터라인(DL) 및 데이터구동회로(406)는 종래와 동일하게 연결되어 있다. 즉, 데이터구동회로(406)는 데이터라인(DL)의 일측에 연결되어 데이터신호를 인가한다.

도 7은 본 발명의 제4실시예를 나타낸 것으로, 도면에 도시한 바와 같이, 홀수번째 데이터라인들(DL1,DL3..DLn-1)은 제1데이터구동회로(506a)에 연결되고, 짝수번째 데이터라인들(DL2,DL4..DLn)은 제2데이터구동회로(506b)에 연결됨으로써, 데이터라인(DL) 일측에 데이터신호가 인가되는 시작점과 마지막점이 동시에 이루어지는 한편, 게이트라인(GL) 및 게이트구동회로(502)는 종래와 동일하게 연결되어 있다. 즉, 게이트구동회로(502)는 게이트라인(GL)의 일측에 연결되어 게이트신호를 인가한다.

상기한 바와 같이, 본 발명은 잔상개선을 통해 화질을 향상시킬 수 있는 액정표시소자를 제공한다. 즉, 본 발명은 게이트라인 및 데이터라인의 양측에 구동회로를 연결함으로써, 마지막에 신호가 인가되는 화소의 신호지연을 감소시킬 수가 있다.

또한, 본 발명은 게이트라인 및 데이터라인을 홀,짝라인들끼리 분리하여 구동회로에 연결하되, 구동회로가 라인들의 일측과 타측에 연결되도록 함으로써, 화면의 좌우측, 또는 상하측으로 신호지연을 분산시킴으로써, 화면에 관찰되는 잔상을 개선할 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 의하면, 게이트라인 또는 데이터라인의 양쪽 끝단에 구동회로를 연결하여 신호를 인가함으로써, 신호지연을 줄임으로써, 화질을 향상시킬 수 있다.

또한, 본 발명은 게이트라인 또는 데이터라인의 양쪽 끝단에 구동회로를 연결하되, 일측은 홀수라인만 연결하고, 타측은 짝수라인만 연결함으로써, 신호지연을 좌우측 또는 상하측으로 분산시킴으로써, 화면에 나타내는 잔상개선을 통해 화질을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

제1 및 제2기판;

상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인;

상기 게이트라인 및 데이터라인의 양끝단에 형성된 게이트패드 및 데이터패드; 및

상기 게이트패드 및 데이터패드와 연결되어, 게이트라인 및 데이터라인에 신호를 공급하는 게이트구동회로 및 데이터구동회로를 포함하여 구성된 액정표시소자.

청구항 2.

제1항에 있어서, 상기 게이트구동회로는 홀수라인들과 연결되는 제1게이트구동회로와 짝수라인들과 연결되는 제2게이트구동회로로 구성된 것을 특징으로 하는 액정표시소자.

청구항 3.

제2항에 있어서, 상기 제1게이트구동회로는 게이트라인의 일측에 연결되고, 제2게이트구동회로는 게이트라인의 타측에 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 4.

제1항에 있어서, 상기 데이터구동회로는 홀수라인들과 연결되는 제1데이터구동회로와 짝수라인들과 연결되는 제2데이터구동회로로 구성된 것을 특징으로 하는 액정표시소자.

청구항 5.

제4항에 있어서, 상기 제1데이터구동회로는 데이터라인의 일측에 연결되고, 제2데이터구동회로는 데이터라인의 타측에 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 6.

제1항에 있어서, 상기 게이트구동회로는 한개의 게이트라인에 대하여 양쪽 끝단에 각각 연결되는 것을 특징으로 하는 액정표시소자.

청구항 7.

제1항에 있어서, 상기 데이터구동회로는 한개의 데이터라인에 대하여 양쪽 끝단에 각각 연결되는 것을 특징으로 하는 액정표시소자.

청구항 8.

제1항에 있어서, 상기 게이트 및 데이터구동회로는 TCP(tape carrier package) 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

청구항 9.

제1항에 있어서, 상기 게이트 및 데이터구동회로 제1기판 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

청구항 10.

제1항에 있어서, 상기 게이트라인 및 데이터라인 사이에 형성된 스위칭소자를 추가로 포함하는 것을 특징으로 하는 액정표시소자.

청구항 11.

제1항에 있어서,

상기 스위칭소자는 박막트랜지터로써,

게이트전극;

게이트전극 상에 형성된 게이트절연막:

상기 게이트절연막 상에 형성된 반도체층; 및

상기 반도체층 상에 형성된 소스/드레인전극으로 구성된 것을 특징으로 하는 액정표시소자.

청구항 12.

제1항에 있어서,

상기 제2기판에는 블랙매트릭스; 및

칼라필터가 형성되어 있는 것을 특징으로 하는 액정표시소자.

청구항 13.

제1 및 제2기판;

상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인;

상기 게이트라인 및 데이터라인의 교차영역에 형성된 박막트랜지스터;

상기 게이트라인의 일측 및 타측에 연결되어 게이트라인에 신호를 인가하는 제1 및 제2게이트구동회로; 및

상기 데이터라인의 일측에 연결되어 데이터라인에 신호를 인가하는 데이터구동회로를 포함하여 구성된 액정표시소자.

청구항 14.

제13항에 있어서, 상기 제1게이트구동회로는 홀수번째의 게이트라인들과 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 15.

제13항에 있어서, 상기 제2게이트구동회로는 짝수번째의 게이트라인들과 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 16.

제13항에 있어서, 상기 게이트구동회로 및 데이터구동회로는 제1기판 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

청구항 17.

제13항에 있어서, 상기 게이트구동회로 및 데이터구동회로는 TCP(tape carrier package) 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

청구항 18.

제1 및 제2기판;

상기 제1기판 상에 종횡으로 배열되어 화소를 정의하는 게이트라인 및 데이터라인;

상기 게이트라인 및 데이터라인의 교차영역에 형성된 박막트랜지스터;

상기 게이트라인의 일측에 연결되어 신호를 인가하는 게이트구동회로; 및

상기 데이터라인의 일측 및 타측에 연결되어 신호를 인가하는 제1 및 제2데이터구동회로를 포함하여 구성된 액정표시소자.

청구항 19.

제18항에 있어서, 상기 제1데이터구동회로는 홀수번째의 데이터라인들과 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 20.

제18항에 있어서, 상기 제2데이터구동회로는 짝수번째의 게이트라인들과 연결되어 있는 것을 특징으로 하는 액정표시소자.

청구항 21.

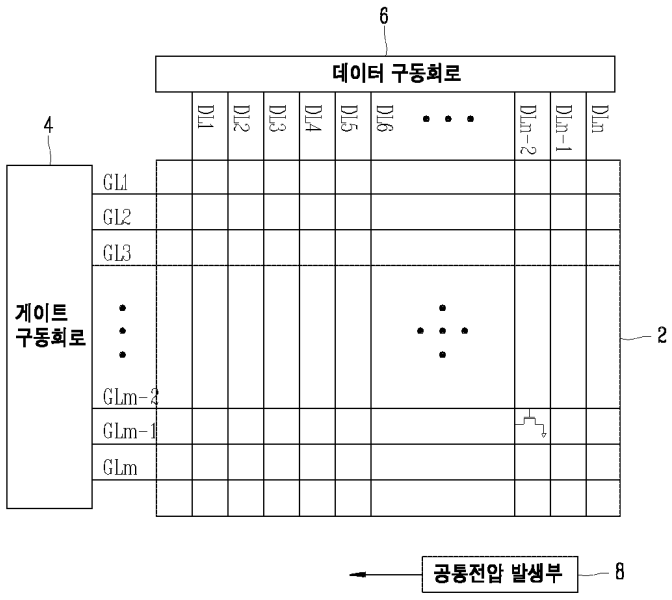
제18항에 있어서, 상기 게이트구동회로 및 데이터구동회로는 제1기판 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

청구항 22.

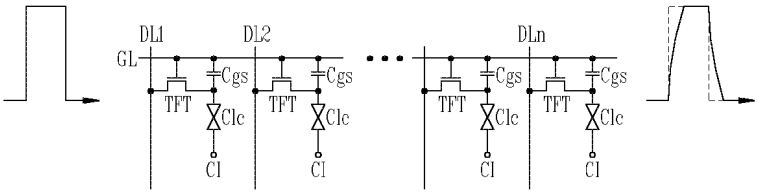
제18항에 있어서, 상기 게이트구동회로 및 데이터구동회로는 TCP(tape carrier package) 상에 실장되어 있는 것을 특징으로 하는 액정표시소자.

도면

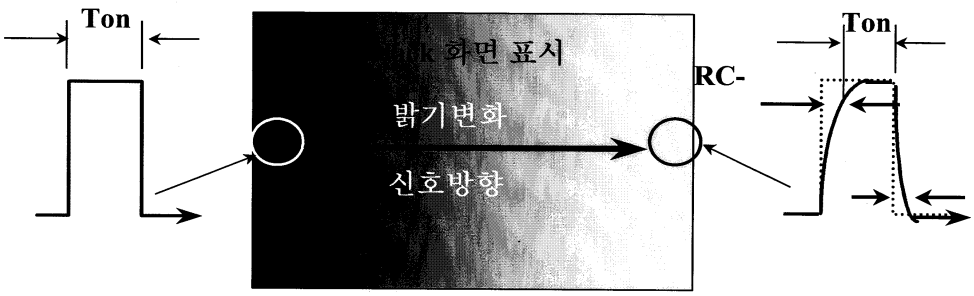
도면1



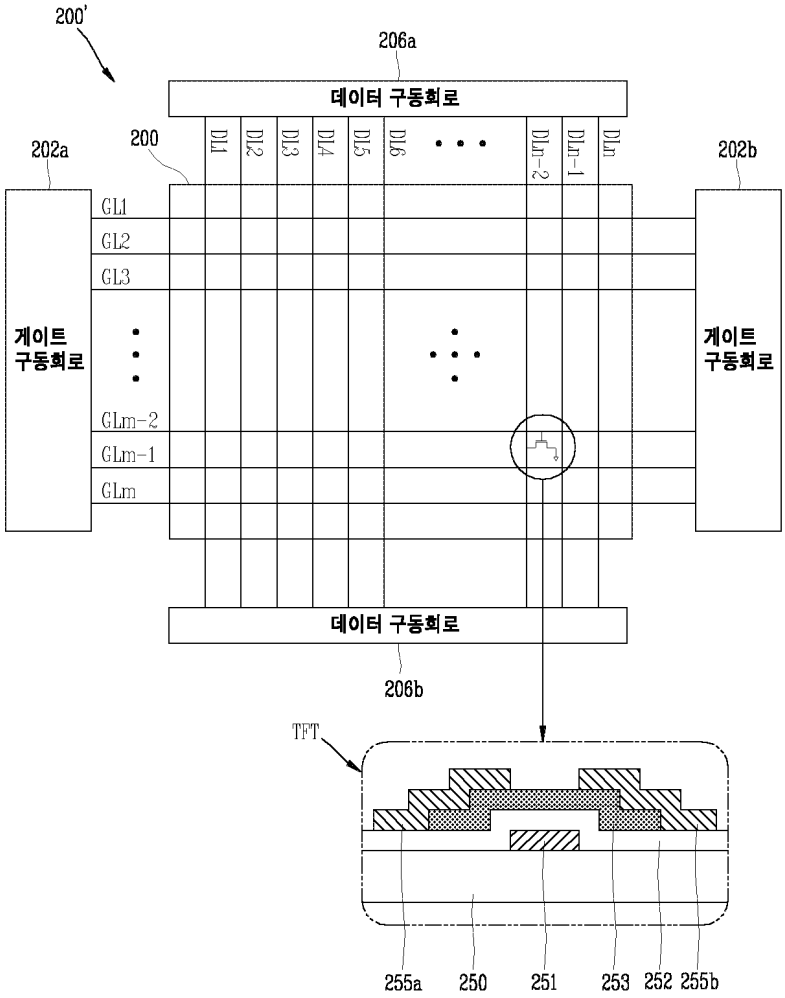
도면2



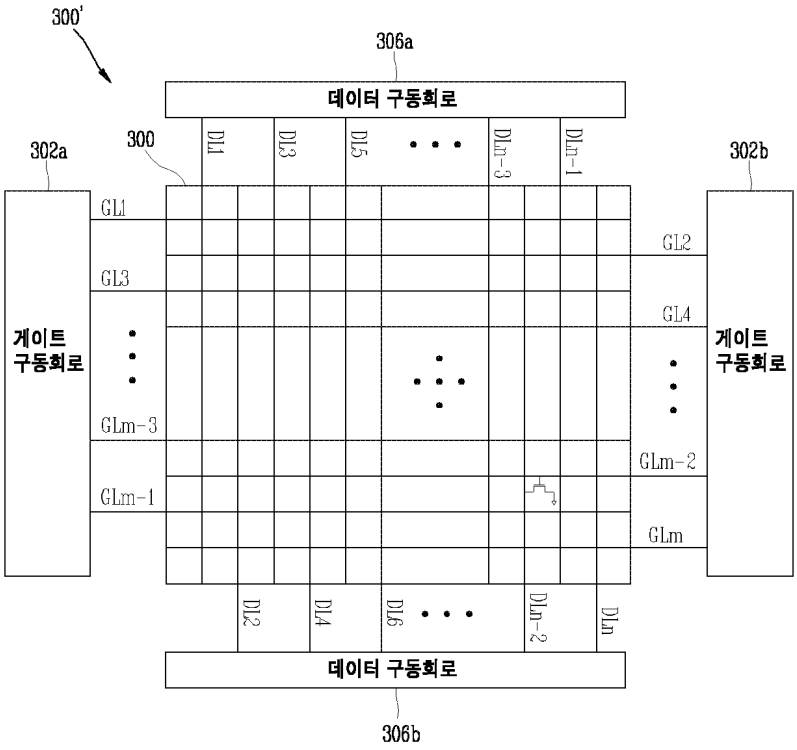
도면3



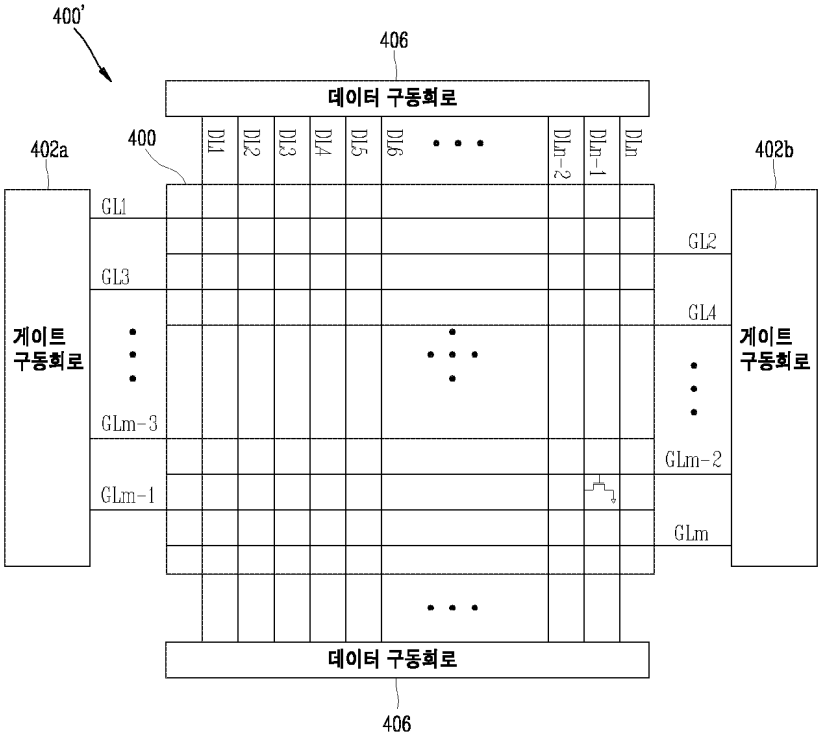
도면4


200'
206a
데이터 구동회로
200
202a
202b
DL1
DL2
DL3
DL4
DL5
DL6
DLn-2
DLn-1
DLn
GL1
GL2
GL3
GLm-2
GLm-1
GLm
게이트
구동회로
게이트
구동회로
데이터 구동회로
206b
TFT
255a
250
251
253
252
255b

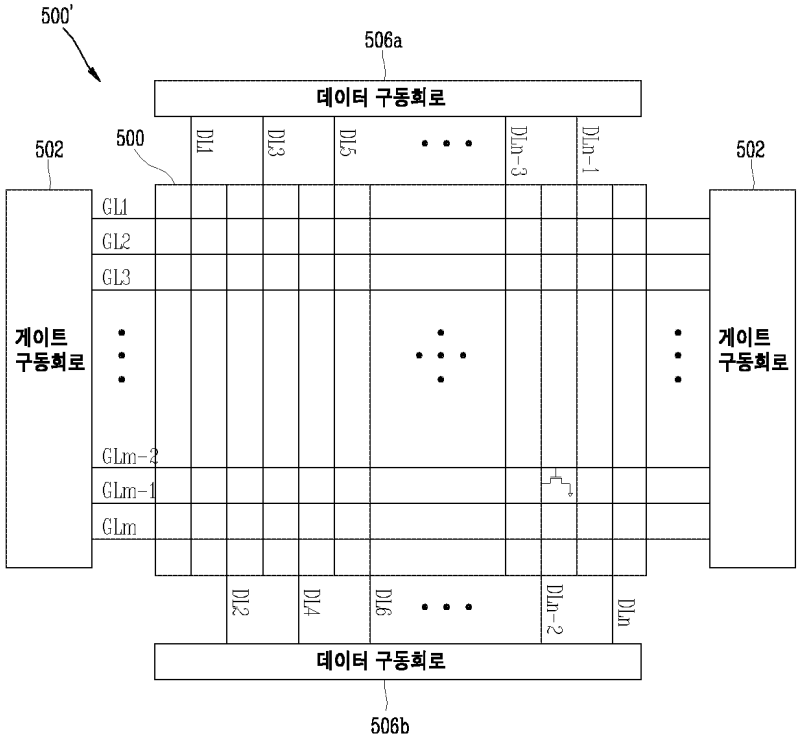
도면5


300'
306a
데이터 구동회로
300
302a
302b
DL1
DL3
DL5
DLn-3
DLn-1
GL1
GL2
GL3
GL4
게이트 구동회로
게이트 구동회로
GLm-3
GLm-2
GLm-1
GLm
DL2
DL4
DL6
DLn-2
DLn
데이터 구동회로
306b

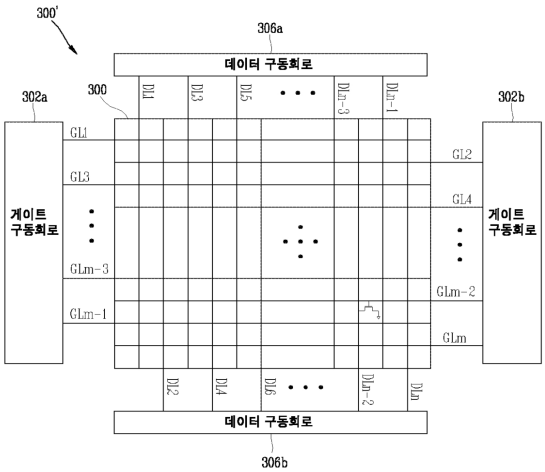
도면6


400'
406
데이터 구동회로
400
402a
402b
DL1
DL2
DL3
DL4
DL5
DL6
DLn-2
DLn-1
DLn
GL1
GL2
GL3
GL4
게이트 구동회로
게이트 구동회로
GLm-3
GLm-2
GLm-1
GLm
데이터 구동회로
406

도면7


500'
506a
데이터 구동회로
502
500
DL1
DL3
DL5
DLn-3
DLn-1
502
GL1
GL2
GL3
게이트
구동회로
게이트
구동회로
GLm-2
GLm-1
GLm
DL2
DL4
DL6
DLn-2
DLn
데이터 구동회로
506b

专利名称(译)	液晶显示元件		
公开(公告)号	KR1020050060949A	公开(公告)日	2005-06-22
申请号	KR1020030092689	申请日	2003-12-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KO JEONGHOON 고정훈 YOON JISU 윤지수		
发明人	고정훈 윤지수		
IPC分类号	G02F1/133		
代理人(译)	PARK，JANG WON		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置，其在栅极线或数据线末端产生的时间内改善残像，提供由栅极线两端形成的栅极焊盘组成的液晶显示装置，数据线：栅极线，设置在第一和第二基板上：第一基板长度和宽度并限定像素和数据线，栅极驱动电路用于向栅极线提供信号，数据线连接到数据焊盘，栅极焊盘和数据焊盘和数据驱动电路。