

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51)Int. Cl.

GO2F 1/1335 (2006.01) GO2F 1/1343 (2006.01)

(21) 출원번호

10-2007-0034512

(22) 출원일자

2007년04월09일

심사청구일자

없음

(43) 공개일자

2008년10월14일

(71) 출원인

(11) 공개번호

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

신경주

경기 화성시 반월동 신영통현대1차아파트 105-1102호

10-2008-0091544

김장수

경기 용인시 기흥구 서천동 현대아파트 현대홈타 운 104동 2003호

(뒷면에 계속)

(74) 대리인

박영우

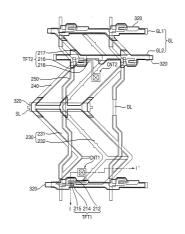
전체 청구항 수 : 총 10 항

(54) 표시 장치

(57) 요 약

개구율을 증가시킬 수 있는 표시 장치가 개시되어 있다. 표시 장치는 표시 기판, 대향 기판 및 액정층을 포함한 다. 표시 기판은 박막 트랜지스터층, 박막 트랜지스터층 상에 형성된 컬러필터층, 각 화소에 대응하여 컬러필터 층 상에 형성된 화소 전극 및 서로 인접한 화소 전극들의 경계부에 부분적으로 배치되도록 박막 트랜지스터층 내 에 형성된 제1 광차단막을 포함한다. 대향 기판은 화소 전극들의 경계부에 대응하여 부분적으로 형성된 블랙 매 트릭스 및 화소 전극과 마주하는 공통 전극을 포함한다. 특히, 블랙 매트릭스는 제1 광차단막에 대응되는 위치 가 개구된다. 이와 같이, 표시 기판에 형성된 광차단막에 대응되는 위치의 블랙 매트릭스를 제거함으로써, 개구 율을 향상시킬 수 있다.

대 표 도 - 도1



(72) 발명자

김시열

강수형

경기 용인시 수지구 상현동 861 만현마을8단지 두 산위브A806-1601 경기 부천시 원미구 중2동 한신아파트 1316동 802 s

특허청구의 범위

청구항 1

박막 트랜지스터층, 상기 박막 트랜지스터층 상에 형성된 컬러필터층, 각 화소에 대응하여 상기 컬러필터층 상에 형성된 화소 전극 및 서로 인접한 상기 화소 전극들의 경계부에 부분적으로 배치되도록 상기 박막 트랜지스터층 내에 형성된 제1 광차단막을 포함하는 표시 기판;

상기 화소 전극들의 경계부에 대응하여 부분적으로 형성된 블랙 매트릭스 및 상기 화소 전극과 마주하는 공통 전극을 포함하는 대향 기판; 및

상기 표시 기판과 상기 대향 기판 사이에 배치된 액정층을 포함하는 표시 장치.

청구항 2

제1항에 있어서, 상기 블랙 매트릭스는 상기 제1 광차단막에 대응되는 영역이 개구된 것을 특징으로 하는 표시장치.

청구항 3

제2항에 있어서, 상기 컬러필터층은 서로 다른 색을 갖는 컬러필터들을 포함하며, 상기 제1 광차단막 및 상기 블랙 매트릭스는 상기 컬러필터들의 경계부에 배치되는 것을 특징으로 하는 표시 장치.

청구항 4

제2항에 있어서, 상기 박막 트랜지스터층은

게이트 라인;

게이트 절연막을 통해 상기 게이트 라인과 절연되어 교차하는 데이터 라인;

상기 게이트 라인 및 상기 데이터 라인과 연결된 박막 트랜지스터; 및

상기 게이트 라인을 형성하기 위한 도전층으로부터 형성된 스토리지 배선을 더 포함하는 것을 특징으로 하는 표 시 장치.

청구항 5

제4항에 있어서, 상기 블랙 매트릭스는 상기 게이트 라인, 상기 박막 트랜지스터, 상기 스토리지 배선 및 텍스쳐 발생부에 더 형성된 것을 특징으로 하는 표시 장치.

청구항 6

제4항에 있어서, 상기 제1 광차단막은 상기 게이트 라인 및 상기 스토리지 배선과 전기적으로 분리되어 플로팅 상태를 유지하는 것을 특징으로 하는 표시 장치.

청구항 7

제4항에 있어서, 상기 제1 광차단막의 적어도 일부는 상기 스토리지 배선과 연결된 것을 특징으로 하는 표시 장치.

청구항 8

제4항에 있어서, 상기 화소 전극은 상기 데이터 라인과 중첩되도록 상기 게이트 라인의 배열 방향을 따라 지그 재그 형태로 형성되는 것을 특징으로 하는 표시 장치.

청구항 9

제8항에 있어서, 상기 박막 트랜지스터층은 상기 게이트 라인을 형성하기 위한 도전층으로부터 형성되며, 상기 데이터 라인과 중첩되도록 형성된 제2 광차단막을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 10

제4항에 있어서.

상기 화소 전극은 전기적으로 서로 분리된 제1 화소 전극부 및 제2 화소 전극부를 포함하며,

상기 박막 트랜지스터는 상기 제1 화소 전극부에 연결된 제1 박막 트랜지스터부 및 상기 제2 화소 전극부에 연결된 제2 박막 트랜지스터부를 포함하며,

상기 게이트 라인은 상기 제1 박막 트랜지스터부에 연결된 제1 게이트 라인부 및 상기 제2 박막 트랜지스터부에 연결된 제2 게이트 라인부를 포함하는 것을 특징으로 하는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 표시 장치에 관한 것으로, 더욱 상세하게는 개구율을 향상시킬 수 있는 갖는 표시 장치에 관한 것이다.
- <13> 영상을 표시하는 표시 장치 중의 하나인 액정표시장치는 표시 기판, 표시 기판과 대향하도록 결합된 대향 기판 및 두 기판 사이에 배치된 액정층을 포함한다.
- <14> 일반적으로, 표시 기판은 다수의 화소들을 독립적으로 구동시키기 위하여 절연 기판 상에 형성된 신호 배선, 박막 트랜지스터 및 화소 전극 등을 포함한다. 대향 기판은 적색(R), 녹색(G), 청색(B)의 컬러필터들로 이루어진 컬러필터층, 컬리필터들의 경계부에 위치하는 블랙 매트릭스 및 화소 전극에 대향하는 공통 전극을 포함한다.
- <15> 최근 들어, 표시 기판과 대향 기판간의 얼라인 미스로 인한 품질 저하를 방지하기 위하여, 표시 기판 상에 컬러 필터층이 형성된 COA(Color filter On Array) 구조의 액정표시장치가 제안된 바 있다.
- <16> 그러나, 표시 기판과 대향 기판의 얼라인 미스를 고려할 때, 대향 기판에 형성되는 블랙 매트릭스의 폭을 감소 시키는 데에는 한계가 있다. 또한, 컬러필터들의 경계부에서 발생되는 빛샘을 방지하기 위해 표시 기판에 광차 단막이 형성된 경우, 표시 기판과 대향 기판의 얼라인 미스를 통해 개구율이 더욱 감소되는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

<17> 따라서, 본 발명은 이와 같은 문제점을 감안한 것으로써, 본 발명은 컬러필터들의 경계부에서 발생되는 빛샘을 방지하면서 개구율을 증가시킬 수 있는 표시 장치를 제공한다.

발명의 구성 및 작용

- 본 발명의 일 특징에 따른 표시 장치는 표시 기판, 대향 기판 및 액정층을 포함한다. 상기 표시 기판은 박막 트랜지스터층, 상기 박막 트랜지스터층 상에 형성된 컬러필터층, 각 화소에 대응하여 상기 컬러필터층 상에 형성된 화소 전극 및 서로 인접한 상기 화소 전극들의 경계부에 부분적으로 배치되도록 상기 박막 트랜지스터층 내에 형성된 제1 광차단막을 포함한다. 상기 대향 기판은 상기 화소 전극들의 경계부에 대응하여 부분적으로 형성된 블랙 매트릭스 및 상기 화소 전극과 마주하는 공통 전극을 포함한다. 상기 액정층은 상기 표시 기판과 상기 대향 기판 사이에 배치된다. 특히, 상기 블랙 매트릭스는 상기 제1 광차단막에 대응되는 위치가 개구된다.
- <19> 이러한 표시 장치에 따르면, 표시 기판에 형성된 광차단막에 대응되는 위치의 블랙 매트릭스를 제거함으로써, 개구율을 향상시킬 수 있다.
- <20> 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.
- <21> 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 평면도이며, 도 2는 도 1의 I-I'선을 따라 절단한 단면도이며, 도 3은 도 1에 도시된 광차단막 및 블랙 매트릭스를 나타낸 평면도이다.
- <22> 도 1, 도 2 및 도 3을 참조하면, 표시 장치(100)는 표시 기판(200), 표시 기판(200)과 대향하는 대향 기판(300)

및 표시 기판(200)과 대향 기판(300) 사이에 배치되는 액정층(400)을 포함한다.

- <23> 표시 기판(200)은 박막 트랜지스터층(210), 컬러필터층(220) 및 화소 전극(230)을 포함한다.
- <24> 박막 트랜지스터층(210)은 투명한 절연 기판(260) 상에 형성된다. 절연 기판(260)은 예를 들어, 유리 또는 플라스틱으로 형성된다.
- <25> 박막 트랜지스터층(210)은 게이트 라인(GL), 게이트 절연막(211)을 통해 게이트 라인(GL)과 절연되어 교차하는 데이터 라인(DL), 게이트 라인(GL) 및 데이터 라인(DL)과 연결된 박막 트랜지스터(TFT), 및 게이트 라인(GL)을 형성하기 위한 도전층으로부터 형성된 스토리지 배선(SL)을 포함한다.
- <26> 게이트 라인(GL)은 절연 기판(260) 상에 형성되며, 예를 들어, 가로 방향으로 연장되도록 형성된다.
- <27> 게이트 라인(GL)은 각 화소를 두 개의 구역으로 나누어 구동시키기 위하여, 예를 들어, 제1 게이트 라인부(GL1) 및 제1 게이트 라인부(GL1)와 전기적으로 분리되어 평행하게 형성된 제2 게이트 라인부(GL2)를 포함할 수 있다. 이와 달리, 게이트 라인(GL)은 제1 게이트 라인부(GL1)만을 포함할 수 있다.
- 스토리지 배선(SL)은 게이트 라인(GL)과 동일한 물질로 동시에 형성될 수 있다. 스토리지 배선(SL)은 예를 들어, 게이트 라인(GL)들 사이에서 게이트 라인(GL)들과 동일한 방향으로 연장되도록 형성된다. 스토리지 배선 (SL)은 예를 들어, 게이트 절연막(211) 및 보호막(270)을 사이에 두고 화소 전극(230)과 대향하여 스토리지 커패시터(Cst)를 형성한다. 이와 같이, 스토리지 배선(SL)에 대응되는 컬러필터층(220) 영역에 홀을 형성함으로써, 스토리지 배선(SL)과 화소 전극(230)간의 거리를 감소시켜 스토리지 커패시터(Cst)의 정전 용량을 증가시킬수 있다. 박막 트랜지스터(TFT)를 통해 화소 전극(230)에 인가된 화소 전압은 스토리지 커패시터(Cst)에 의해한 프레임 동안 유지된다.
- <29> 게이트 절연막(211)은 게이트 라인(GL) 및 스토리지 배선(SL)이 형성된 절연 기판(260) 상에 형성된다. 게이트 절연막(211)은 게이트 라인(GL) 및 스토리지 배선(SL)을 보호하고 절연시키기 위한 절연막으로써, 예를 들어, 질화 실리콘(SiNx)으로 형성된다.
- <30> 데이터 라인(DL)은 게이트 절연막(211) 상에 형성된다. 데이터 라인(DL)은 게이트 절연막(211)을 통해 게이트 라인(GL) 및 스토리지 배선(SL)과 절연되며, 게이트 라인(GL)과 교차되는 방향, 예를 들어, 세로 방향으로 연장 되도록 형성된다.
- <31> 박막 트랜지스터(TFT)는 게이트 라인(GL) 및 데이터 라인(DL)과 연결되어 각 화소에 적어도 하나 이상이 형성된다. 박막 트랜지스터(TFT)는 게이트 라인(GL)을 통해 인가되는 게이트 전압에 반응하여 데이터 라인(DL)을 통해 인가되는 화소 전압을 화소 전극(230)에 인가한다.
- <32> 박막 트랜지스터(TFT)는 각 화소를 두 개의 구역으로 나누어 구동시키기 위하여, 예를 들어, 제1 박막 트랜지스터부(TFT1) 및 제2 박막 트랜지스터부(TFT2)를 포함할 수 있다. 이때, 제1 박막 트랜지스터부(TFT1)는 제1 게이트 라인부(GL1) 및 데이터 라인(DL)과 연결되며, 제2 박막 트랜지스터부(TFT2)는 제2 게이트 라인부(GL2) 및 데이터 라인(DL)과 연결된다. 이와 달리, 박막 트랜지스터(TFT)는 제1 박막 트랜지스터부(TFT1)만을 포함할 수 있다.
- <33> 제1 박막 트랜지스터부(TFT1)는 제1 게이트 전극(212), 제1 액티브층(213), 제1 소오스 전극(214) 및 제1 드레인 전극(215)을 포함할 수 있다. 제1 게이트 전극(212)은 제1 게이트 라인부(GL1)와 연결되며, 제1 박막 트랜지스터부(TFT1)의 게이트 단자를 구성한다. 제1 액티브층(213)은 제1 게이트 전극(212)의 위치에 대응하여 게이트 절연막(211) 상에 형성된다. 제1 액티브층(213)은 예를 들어, 비정질 실리콘(amorphous Silicon: 이하, a-Si)으로 이루어진 제1 반도체층(213a) 및 n형 불순물이 고농도로 도핑된 비정질 실리콘(이하, n+a-Si)으로 이루어진 제1 오믹 콘택층(213b)을 포함한다. 제1 소오스 전극(214)은 제1 액티브층(213) 상에 형성되어 데이터라인(DL)과 연결되며, 제1 박막 트랜지스터부(TFT1)의 소오스 단자를 구성한다. 제1 드레인 전극(215)은 제1액티브층(213) 상에 제1 소오스 전극(214)과 이격되도록 형성되어 제1 박막 트랜지스터부(TFT1)의 드레인 단자를 구성한다. 제1 드레인 전극(215)은 보호막(270) 및 유기막(220)에 형성된 제1 콘택홀(CNT1)을 통해 제1 화소 전극부(231)와 전기적으로 연결된다.
- <34> 제2 박막 트랜지스터부(TFT2)는 제2 게이트 전극(216), 제2 액티브층(미도시), 제2 소오스 전극(217) 및 제2 드 레인 전극(218)을 포함할 수 있다. 제2 박막 트랜지스터부(TFT2)는 제2 게이트 전극(216)이 제2 게이트 라인부 (GL2)와 연결되고, 제2 드레인 전극(218)이 보호막(270) 및 유기막(220)에 형성된 제2 콘택 홀(CNT2)을 통해 제2 화소 전극부(232)와 연결되는 것을 제외하고는, 제1 박막 트랜지스터부(TFT1)와 거의 유사한 구조를

가지므로, 중복되는 상세한 설명은 생략하기로 한다.

- <35> 박막 트랜지스터충(210)은 제1 광차단막(240)을 더 포함한다. 제1 광차단막(240)은 예를 들어, 게이트 라인 (GL)을 형성하기 위한 도전충으로부터 형성될 수 있다. 제1 광차단막(240)은 각 화소의 경계부에 해당하는 컬러필터들의 경계부에 위치하여 빛샘을 방지한다. 예를 들어, 화소 전극(230)간의 간격이 약 8µm로 형성되면, 제1 광차단막(240)은 약 10µm 이하의 폭으로 형성된다.
- <36> 제1 광차단막(240)은 서로 인접한 화소 전극(230)들의 경계부에 부분적으로 배치되도록 형성된다. 예를 들어, 제1 광차단막(240)은 게이트 라인(GL) 및 스토리지 배선(SL)과 전기적으로 분리되어 플로팅(floating) 상태를 유지한다. 이와 달리, 제1 광차단막(240)의 적어도 일부는 공통 전압이 인가되는 스토리지 배선(SL)과 연결될수 있다.
- <37> 박막 트랜지스터층(210)은 제2 광차단막(250)을 더 포함할 수 있다. 제2 광차단막(250)은 예를 들어, 게이트라인(GL)을 형성하기 위한 도전층으로부터 형성될 수 있다.
- <38> 제2 광차단막(250)은 데이터 라인(DL)과 중첩되도록 형성된다. 마스크 공정수를 줄이기 위하여 데이터 라인 형성을 위한 층과 액티브층 형성을 위한 층을 동일한 마스크로 패터닝할 경우, 데이터 라인(DL)의 하부에는 더미의 액티브층(219)이 형성되며, 더미의 액티브층(219)에 빛이 가해질 경우, 워터폴(waterfall) 등의 불량이 발생될 수 있다. 따라서, 제2 광차단막(250)은 더미의 액티브층(219)에 빛이 가해지는 것을 방지하기 위하여 더미의 액티브층(219)의 하부에 형성된다.
- <39> 제2 광차단막(250)은 게이트 라인(GL) 및 스토리지 배선(SL)과 전기적으로 분리되어 플로팅(floating) 상태를 유지한다. 제2 광차단막(250)은 제1 광차단막(240)과 연결되거나, 전기적으로 분리될 수 있다.
- <40> 표시 기판(200)은 박막 트랜지스터층(210) 상에 형성된 보호막(270)을 더 포함할 수 있다. 보호막(220)은 박막 트랜지스터층(210)을 보호하고 절연시키기 위한 절연막으로써, 예를 들어, 질화 실리콘(SiNx)으로 형성된다.
- <41> 컬러필터층(220)은 박막 트랜지스터층(210) 및 보호막(270) 상에 형성된다. 컬러필터층(220)은 감광성 유기 조성물에 색을 구현하기 위한 안료가 포함된 구조를 가질 수 있다. 예를 들어, 컬러필터층(220)은 감광성 유기 조성물에 적색, 녹색 또는 청색의 안료가 각각 포함된 적색, 녹색 및 청색 컬러필터들을 포함한다. 적색, 녹색 및 청색 컬러필터들은 보호막(270) 상에 일정한 패턴을 갖도록 규칙적으로 형성된다. 예를 들어, 적색, 녹색 및 청색 컬러필터들은 각각의 화소에 대응하여 순차적으로 배열된다.
- <42> 컬러필터층(220)은 표시 기판(200)의 평탄화를 위하여 비교적 두꺼운 두께로 형성된다. 예를 들어, 컬러필터층 (220)은 약 2.5μm ~ 3.5μm의 두께로 형성된다.
- <43> 이와 같이, 대향 기판(300)에 형성되던 컬러필터층(220)을 표시 기판(200)에 형성함으로써, 표시 기판(200)의 평탄화를 위해 형성되던 유기절연막을 제거하여 약 7% 정도의 투과율 향상과 원가 절감을 달성할 수 있다.
- <44> 한편, 표시 기판(200)은 컬러필터층(220) 대신, 유기절연막이 형성된 구조를 가질 수 있다.
- <45> 화소 전극(230)은 각 화소에 대응하여 컬러필터층(220) 상에 형성된다. 화소 전극(230)은 광이 투과할 수 있는 투명한 도전성 물질로 이루어진다. 예를 들어, 화소 전극(230)은 인듐 징크 옥사이드(Indium Zinc Oxide : IZO) 또는 인듐 틴 옥사이드(Indium Tin Oxide : ITO)로 형성된다.
- <46> 화소 전극(230)은 투과율 향상을 위하여 게이트 라인(GL)의 배열 방향을 따라 지그재그 형태로 형성될 수 있다. 이에 따라, 화소 전극(230)은 데이터 라인(DL)과 중첩되게 형성된다. 한편, 화소 전극(230)은 보호막(270) 및 게이트 절연막(211)을 사이에 두고 스토리지 배선(SL)과 대향하여 스토리지 커패시터(Cst)를 형성한다.
- <47> 화소 전극(230)은 각 화소를 두 개의 구역으로 나누어 구동시키기 위하여, 예를 들어, 제1 화소 전극부(231) 및 상기 제1 화소 전극부(231)와 전기적으로 분리된 제2 화소 전극부(232)를 포함할 수 있다. 이때, 제1 화소 전 극부(231)는 제1 콘택홀(CNT1) 영역에서 제1 박막 트랜지스터부(TFT)의 제1 드레인 전극(215)과 연결되며, 제2 화소 전극부(232)는 제2 콘택홀(CNT2) 영역에서 제2 박막 트랜지스터부(TFT2)의 제2 드레인 전극(219)과 연결 된다.
- <48> 한편, 화소 전극(230)은 각 화소에 독립적으로 형성되므로, 인접한 화소들 사이가 개구되어 컬러필터층(220)이 노출될 수 있다. 컬러필터층(220)의 노출된 영역을 통해 불순물이 유출되어 액정을 오염시킬 수 있으므로, 컬러필터층(220)과 화소 전극(230) 사이에는 불순물 유출을 방지하기 위한 무기 절연막(미도시)이 더 형성될 수 있다.

- <49> 대향 기판(300)은 액정층(400)을 사이에 두고 표시 기판(200)과 대향하도록 배치된다. 대향 기판(300)은 표시 기판(200)과 대향하는 절연 기판(310)의 대향면에 형성된 블랙 매트릭스(320) 및 공통 전극(330)을 포함한다.
- <50> 블랙 매트릭스(320)는 화소들의 경계부에 해당하는 화소 전극(230)들의 경계부에 대응하여 부분적으로 형성된다. 바람직하게, 블랙 매트릭스(320)는 제1 광차단막(240)에 대응되는 영역이 개구된다. 블랙 매트릭스 (320)는 화소들의 경계부에 위치하여 광의 투과를 차단하고 대비비(contrast ratio)를 향상시킨다. 이와 같이, 화소들간의 경계부에 대응하여 표시 기판(200)에 제1 광차단막(240)을 형성하고 대향 기판(300)에 블랙 매트릭 스(320)를 형성함으로써, 컬러필터들의 경계부간 단차에 의한 빛샘을 효과적으로 방지할 수 있다.
- <51> 그러나, 제1 광차단막(240)과 블랙 매트릭스(320)가 동시에 형성되어 있는 경우, 표시 기판(200)과 대향 기판 (300)을 결합할 때 발생되는 미스 얼라인으로 인해 실질적으로 개구율이 감소되고 투과율이 감소될 수 있다.
- <52> 따라서, 본 실시예에서는 블랙 매트릭스(320)를 위치에 따라 부분적으로 제거함으로써, 얼라인 미스로 인한 개구율 감소를 억제시킬 수 있다. 예를 들어, 블랙 매트릭스(320)는 게이트 라인(GL), 스토리지 배선(SL), 박막트랜지스터(TFT), 화소 전극(230)의 모서리 영역에 해당하는 텍스쳐(texture) 발생부, 제1 광차단막(240)의 개구부 등을 제외한 화소 전극(230)들의 경계부 영역이 제거된다.
- <53> 도 4는 표시 기판과 대향 기판간의 얼라인 미스 정도에 따른 개구율 변화를 비교한 그래프이다. 도 4에서, C1 은 화소 전극간의 경계부 전체에 걸쳐 블랙 매트릭스가 형성된 경우이며, C2는 도 1에 도시된 것과 같이 화소 전극간의 경계부 중 블랙 매트릭스의 일부 영역이 개구된 경우를 나타낸다.
- <54> 도 4를 참조하면, 표시 기판(200)과 대향 기판(300)간의 얼라인 미스 정도에 따른 개구율 변화를 계산해 본 결과, 화소 전극(230)간의 경계부 전체에 걸쳐 블랙 매트릭스(320)가 형성되어 있는 경우(C1)는 좌측 및 우측으로의 얼라인 미스 정도가 심해질수록 개구율이 현저하게 감소되는 것을 확인할 수 있었다. 반면, 블랙 매트릭스(320)의 일부 영역이 개구된 경우(C2)는 얼라인 미스로 인한 개구율 감소 폭이 C1에 비하여 상대적으로 훨씬 적게 나타났으며, C1에 비하여 전체적으로 개구율이 증가되는 것을 확인할 수 있었다.
- <55> 공통 전극(330)은 광의 투과를 위하여 투명한 도전성 물질로 형성된다. 예를 들어, 공통 전극(330)은 화소 전 극(230)과 동일한 인듐 징크 옥사이드(Indium Zinc Oxide : IZO) 또는 인듐 틴 옥사이드(Indium Tin Oxide : ITO)로 형성된다. 공통 전극(330)에는 광시야각의 구현을 위한 개구 패턴이 형성될 수 있다.
- <56> 대향 기판(300)은 평탄화를 위해 블랙 매트릭스(320)가 형성된 절연 기판(310) 상에 형성된 오버 코팅층(340)을 더 포함할 수 있다.
- <57> 액정층(400)은 이방성 굴절률, 이방성 유전율 등의 광학적, 전기적 특성을 갖는 액정들이 일정한 형태로 배열된 구조를 갖는다. 액정층(400)은 화소 전극(230)과 공통 전극(330) 사이에 형성되는 전계에 의하여 액정들의 배열이 변화되고, 액정들의 배열 변화에 따라서 통과하는 광의 투과율을 제어한다.

발명의 효과

- <58> 이와 같은 표시 장치에 따르면, 표시 기판에 형성된 광차단막과 중첩되는 블랙 매트릭스의 일부 영역을 제거함으로써, 컬러필터들의 경계부에 발생되는 빛샘을 방지하고, 표시 기판과 대향 기판간의 얼라인 미스로 인한 개구율 감소 폭을 감소시키고, 전체적인 개구율을 증가시킬 수 있다.
- <59> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할수 있을 것이다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 일 실시예에 따른 표시 장치를 나타낸 평면도이다.
- <2> 도 2는 도 1의 I-I'선을 따라 절단한 단면도이다.
- <3> 도 3은 도 1에 도시된 광차단막 및 블랙 매트릭스를 나타낸 평면도이다.
- <4> 도 4는 표시 기판과 대향 기판간의 얼라인 미스 정도에 따른 개구율 변화를 비교한 그래프이다.

<5> <도면의 주요 부분에 대한 부호의 설명>

<6> 100 : 표시 장치 200 : 표시 기판

<7> 210 : 박막 트랜지스터층 220 : 컬러필터층

<8> 230 : 화소 전극 240 : 제1 광차단막

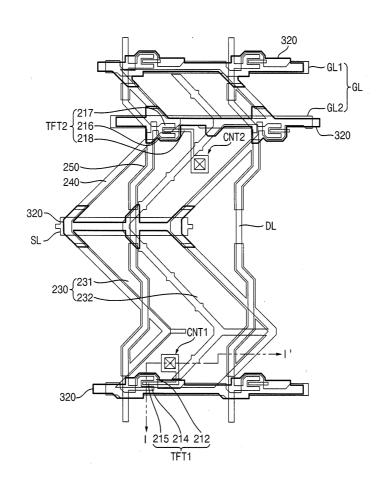
<9> 250 : 제2 광차단막 270 : 보호막

<10> 300 : 대향 기판 320 : 블랙 매트릭스

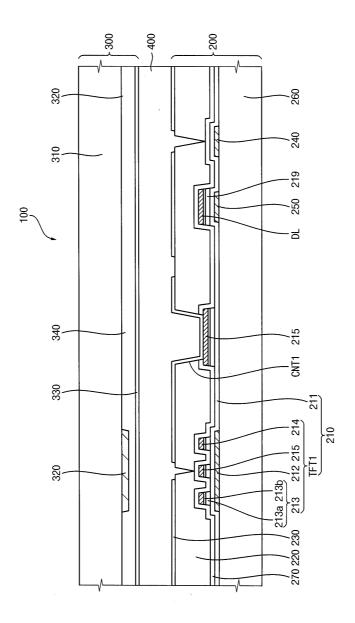
<11> 330 : 공통 전극 400 : 액정층

도면

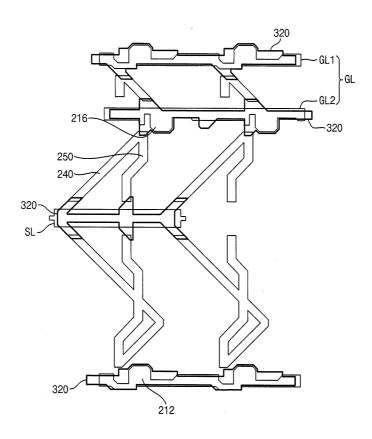
도면1



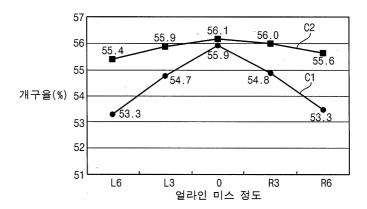
도면2



도면3



도면4





| 专利名称(译) | 显示设备 | | | |
|----------------|---|---------|------------|--|
| 公开(公告)号 | KR1020080091544A | 公开(公告)日 | 2008-10-14 | |
| 申请号 | KR1020070034512 | 申请日 | 2007-04-09 | |
| [标]申请(专利权)人(译) | 三星电子株式会社 | | | |
| 申请(专利权)人(译) | 三星电子有限公司 | | | |
| 当前申请(专利权)人(译) | 三星电子有限公司 | | | |
| [标]发明人 | SHIN KYOUNG JU 신경주 KIM JANG SOO 김장수 KIM SHI YUL 김시열 KANG SU HYOUNG 강수형 | | | |
| 发明人 | 신경주 김장수 김시열 강수형 | | | |
| IPC分类号 | G02F1/1335 G02F1/1343 | | | |
| CPC分类号 | G02F1/136209 G02F1/133512 G02F1/133514 G02F1/134309 G02F1/136286 | | | |
| 代理人(译) | PARK , YOUNG WOO | | | |
| 外部链接 | Espacenet | | | |
| | | | | |

摘要(译)

公开了一种能够增加孔径比的显示装置。显示装置包括显示基板,相对基板和液晶层。显示基板包括薄膜晶体管层,形成在薄膜晶体管层上的滤色器层,形成在与每个像素对应的滤色器层上的像素电极,以及形成在薄膜晶体管层中的第一光阻挡膜,以部分地设置在彼此相邻的像素电极的边界处。它包括。对向基板包括对应于像素电极的边界部分部分地形成的黑矩阵和面对像素电极的公共电极。特别地,对应于第一遮光膜的位置在黑色矩阵中开口。因此,通过在与形成在显示基板上的遮光膜相对应的位置处去除黑矩阵,可以提高开口率。

