



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0062924
(43) 공개일자 2008년07월03일

(51) Int. Cl.

G02F 1/136 (2006.01)

(21) 출원번호 10-2006-0139113

(22) 출원일자 2006년12월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김수플

경기 성남시 분당구 야탑동 현대 I-PARK 105동 801호

이정일

서울 금천구 독산4동 186-2 중앙맨션 205호

(74) 대리인

박장원

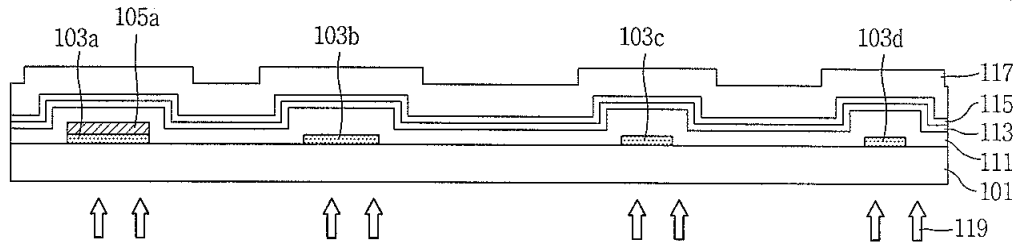
전체 청구항 수 : 총 17 항

(54) 액정표시장치 및 그 제조방법

(57) 요약

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로, 본 발명에 따른 액정표시장치 제조방법은 기판상에 투명도전층과 불투명금속층을 차례로 적층하는 단계; 상기 투명도전층과 제1금속층을 선택적으로 패터닝하여 게이트전극과 화소전극, 데이터패드, 게이트패드를 형성하는 단계; 상기 기판전체에 절연막과 액티브층 및 식각정지막을 형성하는 단계; 상기 식각정지막과 액티브층을 선택적으로 패터닝하여 식각정지막패턴과 액티브층패턴을 형성하는 단계; 상기 절연막을 패터닝하여 상기 화소전극, 데이터패드, 게이트패드를 노출시키는 제1, 2, 3 콘택홀을 형성하는 단계; 상기 제1, 2, 3 콘택홀을 포함한 기판전체에 오믹콘택층과 제2금속층을 형성하는 단계; 및 상기 제2금속층과 오믹콘택층을 선택적으로 제거하여 소스전극과 드레인전극, 데이터배선, 데이터패드단자를 형성하는 단계;를 포함하여 구성되는 것을 특징으로 한다.

대표도 - 도3f



특허청구의 범위

청구항 1

기관상에 투명도전층과 불투명금속층을 차례로 적층하는 단계;

상기 투명도전층과 제1금속층을 선택적으로 패터닝하여 게이트전극과 화소전극, 데이터패드, 게이트패드를 형성하는 단계;

상기 기관전체에 절연막과 액티브층 및 식각정지막을 형성하는 단계;

상기 식각정지막과 액티브층을 선택적으로 패터닝하여 식각정지막패턴과 액티브층패턴을 형성하는 단계;

상기 절연막을 패터닝하여 상기 화소전극, 데이터패드, 게이트패드를 노출시키는 제1, 2, 3 콘택홀을 형성하는 단계;

상기 제1, 2, 3 콘택홀을 포함한 기관전체에 오믹콘택층과 제2금속층을 형성하는 단계; 및

상기 제2금속층과 오믹콘택층을 선택적으로 제거하여 소스전극과 드레인전극, 데이터배선, 데이터패드단자를 형성하는 단계;를 포함하여 구성되는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 2

제1항에 있어서, 상기 투명전도층 물질로는 ITO 또는 IZO 중에서 어느 하나를 선택하여 이용하는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 3

제1항에 있어서, 상기 제1, 2 금속층으로는 알루미늄, 알루미늄합금(AINd), 크롬(Cr), 몰리브덴(Mo)중에서 선택되는 어느 하나를 사용하는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 4

제1항에 있어서, 상기 게이트전극은 투명전도층과 제1금속층으로 구성된 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 5

제1항에 있어서, 상기 게이트전극과 화소전극, 데이터패드, 게이트패드를 형성하는 단계는 회절마스크를 이용한 제1 마스크공정에 의해 이루어지는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 6

제1항에 있어서, 상기 식각정지막패턴과 액티브층패턴을 형성하는 단계는, 상기 배면노광에 의해 상기 식각정지막과 액티브층을 선택적으로 패터닝하므로써 이루어지는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 7

제1항에 있어서, 상기 소스전극과 드레인전극, 데이터배선, 데이터패드단자를 형성하는 단계는 회절마스크를 이용한 제3 마스크공정에 의해 이루어지는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 8

제1항에 있어서, 상기 제1, 2, 3 콘택홀을 형성하는 단계는 제2마스크공정에 의해 이루어지는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 9

제1항에 있어서, 상기 절연막은 산화 실리콘(SiO₂), 질화실리콘(SiNx) 등의 무기절연물질을 이용하여 형성하는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 10

제1항에 있어서, 상기 식각정지막은 질화실리콘(SiNx)으로 형성하는 것을 특징으로하는 액정표시장치의 어레이기판 제조방법.

청구항 11

기판상에 형성된 게이트전극과 화소전극, 데이터패드, 게이트패드;

상기 기판전체에 형성되고 상기 화소전극, 데이터패드 및 게이트패드를 노출시키는 제1, 2, 3 콘택홀을 구비한 절연막;

상기 게이트전극상부의 절연막상에 형성된 액티브층패턴과 식각정지막패턴;

상기 식각정지막패턴과 절연막상에 이격되어 형성된 소스전극과 상기 제1콘택홀을 통해 화소전극과 연결된 드레인전극;

상기 절연막상에 형성된 데이터배선; 및

상기 절연막의 제2콘택홀을 통해 상기 데이터패드와 연결된 데이터패드단자;를 포함하여 구성되는 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 12

제11항에 있어서, 상기 게이트전극은 투명전도층과 불투명 금속층의 적층구조로 형성된 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 13

제12항에 있어서, 상기 투명전도층으로는 ITO 또는 IZO 중에서 어느 하나를 선택하여 이용하는 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 14

제12항에 있어서, 상기 불투명 금속층으로는 알루미늄, 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo)중에서 선택되는 어느 하나를 사용하는 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 15

제11항에 있어서, 상기 절연막은 산화 실리콘(SiO₂), 질화실리콘(SiNx) 등의 무기절연물질을 이용하여 형성하는 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 16

제11항에 있어서, 상기 식각정지막은 질화실리콘(SiNx)으로 형성하는 것을 특징으로하는 액정표시장치의 어레이기판.

청구항 17

제11항에 있어서, 상기 소스전극, 드레인전극, 데이터배선, 데이터패드, 게이트패드는 알루미늄, 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo)중에서 선택되는 어느 하나를 사용하는 것을 특징으로하는 액정표시장치의 어레이기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <22> 본 발명은 액정표시장치 제조방법에 관한 것으로서, 보다 상세하게는 반도체층과 식각저지층을 동시에 형성할 수 있는 3 마스크를 이용하여 액정표시장치를 제조할 수 있는 액정표시장치 및 그 제조방법에 관한 것이다.
- <23> 최근에 액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술 집약적이며, 부가가치가 높은 차세대 첨단 기술플레이(display)소자로 각광받고 있다.
- <24> 이러한 액정표시장치중에서도, 각 화소별로 전압의 온(on)/오프(off)를 조절할 수 있는 스위칭소자인 박막트랜지스터가 구비된 액티브 매트릭스형 액정표시장치가 해상도 및 동영상 구현능력이 뛰어난 가장 주목받고 있다.
- <25> 일반적으로, 액정표시장치는 박막트랜지스터 및 화소전극을 형성하는 어레이기판 제조공정과 컬러필터 및 공통전극을 형성하는 컬러필터기판 제조공정을 통해 각각 어레이기판 및 컬러필터기판을 형성하고 이 두 기판 사이에 액정을 개재하는 액정셀 공정을 거쳐 완성된다.
- <26> 도면에는 도시하지 않았지만, 상기 일반적인 액정표시장치는 서로 일정간격 이격되어 배치되는 어레이기판과 컬러필터기판과, 상기 어레이기판과 컬러필터기판사이에 개재된 액정층으로 포함하여 구성된다.
- <27> 상기 어레이기판상부에는 다수개의 게이트배선 및 데이터배선이 서로 교차되어 있고, 이 게이트배선 및 데이터배선이 교차되는 지점에는 박막트랜지스터가 형성되어 있으며, 게이트배선 및 데이터배선이 교차되는 영역으로 정의되는 화소영역(P)에는 박막트랜지스터와 연결된 화소전극이 형성되어 있다.
- <28> 그리고, 컬러필터기판에는 컬러필터층, 공통전극이 차례대로 형성되어 있는데, 상기 컬러필터층은 특정한 파장대의 빛만을 투과시키는 컬러필터와, 컬러필터의 경계부에 위치하여 액정의 배열이 제어되지 않는 영역상의 빛을 차단하는 블랙매트릭스로 구성된다.
- <29> 상기 액정표시장치를 구성하는 어레이기판과 컬러필터기판을 제조하는 공정중에서 박막트랜지스터와 화소전극이 형성되는 어레이기판을 제조하는 방법에 대해 도 1a 내지 도 1h를 참조하여 설명하면 다음과 같다.
- <30> 도 1a 내지 1h는 종래기술에 따른 액정표시장치 제조방법을 나타낸 공정단면도이다.
- <31> 도 1a를 참조하면, 기판(11)상에 제1 금속물질을 증착한후 제1 마스크공정에 의해 게이트전극(13)과 게이트배선(미도시)을 형성한다.
- <32> 그다음, 도 1b를 참조하면, 상기 게이트전극(13)을 포함한 기판(11)전체에 게이트절연막(15), 순수 비정질실리콘층(a-Si)(17), 불순물 비정질층(n+ a-Si)(19) 및 제2금속층(21)을 차례로 증착한다.
- <33> 이어서, 도 1c 및 도 1d를 참조하면, 상기 제2금속층(21)상에 감광막(23)을 도포한후 회절마스크(25)를 이용한 제2마스크공정에 의해 상기 감광막(23)을 선택적으로 패터닝하여 박막트랜지스터 지역에 위치하는 제2금속층(21)상에 감광막패턴 (23a)을 형성한다.
- <34> 이때, 상기 감광막패턴(23a)은 서로 다른 두께를 갖는 지역으로 구분되는데, 작은 두께를 갖는 지역은 회절마스크(25)의 반투과부(25c)를 통해 광의 일부만 투과되므로써 감광막의 일부만 제거되고 남은 지역이며, 큰 두께를 갖는 지역은 회절마스크(25)의 광차단부(25a)를 통해 광이 차단되므로써 감광막 전체가 남은 지역이다.
- <35> 그다음, 상기 감광막패턴(23a)을 블로킹막(blocking layer)으로 하여 상기 제2금속층(21), 불순물 비정질층(n+ a-Si)(19) 및 순수 비정질실리콘층(a-Si)(17)을 순차적으로 식각하여 박막트랜지스터 영역을 정의한다.
- <36> 이어서, 에칭(ashing) 공정을 실시하여 상기 감광막패턴 (23a)을 일정두께만큼 제거하여 상기 채널지역위에 위치하는 상기 제2금속층(21)부분이 노출되도록 한다.
- <37> 그다음, 도 1e를 참조하면, 상기 감광막패턴(23a)을 블로킹막으로 하여 상기 노출된 제2금속층(21)과 그 아래의 불순물 비정질층(n+ a-Si)(19)을 선택적으로 제거하여 소스전극(21a)과 드레인전극(21b)을 형성하고, 상기 순수 비정질실리콘층 (a-Si)(17)의 채널지역을 노출시킨다.
- <38> 이어서, 도 1f를 참조하면, 상기 감광막패턴(23a)을 제거한후 소스전극(21a)과 드레인전극(21b)을 포함한 기판 전체에 절연물질을 증착하여 보호막(27)을 형성한다.
- <39> 그다음, 도 1g를 참조하면, 제3마스크공정에 의해 상기 보호막(27)을 선택적으로 제거하여 상기 드레인전극(21b) 일부를 노출시키는 드레인콘택홀(29)을 형성한다.
- <40> 이어서, 도 1h를 참조하면, 상기 드레인콘택홀(29)을 포함한 기판 전체에 투명 도전성물질을 증착한후, 제4 마스크공정에 의해 상기 도전성 물질을 선택적으로 식각하여 상기 드레인전극(21b)과 전기적으로 연결되는 화소

전극(31)을 형성한다.

- <41> 이와 같이, 기존의 액정표시장치의 어레이기판 제조공정은 4 마스크공정에 의해 이루어진다.
- <42> 그러나, 종래기술에 따른 액정표시장치의 어레이기판 제조공정은 4 마스크공정을 이용하는데, 각 마스크공정시에 증착, 노광, 현상, 식각 공정별로 장비들이 필요하고, 물리적, 화학적 공정이 반복됨에 따라 공정비용이 높고, 공정중에 다른 소자에 손상을 줄 확률이 높으므로 공정효율이 떨어지는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <43> 이에 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, 본 발명의 목적은 액정표시장치 제조시에 마스크 공정수를 줄여 공정비용을 감소시킬 수 있는 액정표시장치 제조방법을 제공함에 있다.
- <44> 또한, 본 발명의 다른 목적은 액정표시장치 제조시에 식각정지막을 이용하여 채널부를 보호할 수 있어 소자의 신뢰성을 확보할 수 있는 액정표시장치 제조방법을 제공함에 있다.
- <45> 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치 제조방법은, 기판상에 투명도전층과 불투명금속층을 차례로 적층하는 단계; 상기 투명도전층과 제1금속층을 선택적으로 패터닝하여 게이트전극과 화소전극, 데이터패드, 게이트패드를 형성하는 단계; 상기 기판전체에 절연막과 액티브층 및 식각정지막을 형성하는 단계; 상기 식각정지막과 액티브층을 선택적으로 패터닝하여 식각정지막패턴과 액티브층패턴을 형성하는 단계; 상기 절연막을 패터닝하여 상기 화소전극, 데이터패드, 게이트패드를 노출시키는 제1, 2, 3 콘택홀을 형성하는 단계; 상기 제1, 2, 3 콘택홀을 포함한 기판전체에 오믹콘택층과 제2금속층을 형성하는 단계; 및 상기 제2금속층과 오믹콘택층을 선택적으로 제거하여 소스전극과 드레인전극, 데이터배선, 데이터패드단자를 형성하는 단계;를 포함하여 구성되는 것을 특징으로한다.
- <46> 상기 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 기판상에 형성된 게이트전극과 화소전극, 데이터패드, 게이트패드; 상기 기판전체에 형성되고 상기 화소전극, 데이터패드 및 게이트패드를 노출시키는 제1, 2, 3 콘택홀을 구비한 절연막; 상기 게이트전극상부의 절연막상에 형성된 액티브층패턴과 식각정지막패턴; 상기 식각정지막패턴과 절연막상에 이격되어 형성된 소스전극과 상기 제1콘택홀을 통해 화소전극과 연결된 드레인전극; 상기 절연막상에 형성된 데이터배선; 및 상기 절연막의 제2콘택홀을 통해 상기 데이터패드와 연결된 데이터패드 단자;를 포함하여 구성되는 것을 특징으로한다.

발명의 구성 및 작용

- <47> 이하, 본 발명에 따른 액정표시장치 및 그 제조방법에 대해 첨부된 도면을 참조하여 상세히 설명한다.
- <48> 도 2는 본 발명에 따른 액정표시장치의 한 화소영역을 나타낸 평면도이다.
- <49> 도 3a 내지 도 3k는 본 발명에 따른 액정표시장치 제조방법을 나타낸 공정단면도로서, 박막트랜지스터와 화소부, 데이터라인, 데이터패드, 게이트패드의 각 공정 단면도이다.
- <50> 도 2를 참조하면, 본 발명에 따른 액정표시장치용 어레이기판(도 3a의 101)에는 일방향으로 구성된 다수개의 게이트배선(103e)과 상기 게이트배선(103e)과 수직하게 교차하여 화소영역을 정의하는 다수의 데이터배선(103c)이 형성되어 있다.
- <51> 상기 데이터배선(103c)과 게이트배선(103e)의 끝단에는 각각 외부신호를 인가받을 수 있는 데이터패드(103c)와 게이트패드(103d)가 소정면적으로 형성되어 있다.
- <52> 여기서, 상기 게이트패드(103d)는 상기 게이트배선(103e)으로부터 연장된 게이트 연결배선(미도시)을 통해 상기 게이트배선(103e)과 연결되고, 상기 데이터패드(103c)는 상기 데이터배선(125c)으로부터 연장된 데이터 연결배선(미도시)을 통해 상기 데이터배선(125c)과 연결되어 있다.
- <53> 상기 두 배선이 교차하는 지점에는 게이트전극(105a)과 소스전극(125a) 및 드레인전극(125b)과 액티브 채널로 구성되는 박막트랜지스터가 위치하여 상기 화소영역상에는 상기 드레인전극(125b)과 접속되는 화소전극(103c)이 형성되어 있다.
- <54> 여기서, 상기 화소전극(103c)은 상기 데이터패드(103c)와 게이트패드(103d) 형성시에 함께 형성된다.
- <55> 여기서, 도면에는 도시하지 않았지만, 상기 기판(101)과 일정간격만큼 이격되어 배치되는 컬러필터기판(미도시)에는 상기 각 화소영역마다 적, 녹, 청의 서브 컬러필터가 형성되며, 상기 각 서브컬러필터사이에는

불투명한 수지로 구성되는 블랙매트릭스(미도시) (black matrix)가 형성되어 있다.

- <56> 상기 블랙매트릭스(미도시)는 화소전극(103c)이 위치하는 화소부에서는 상기 게이트배선(103e)과 데이터배선(125c)과 상기 박막트랜지스터의 상부에 위치하며, 비표시영역인 상기 게이트 연결배선과 데이터 연결배선이 위치하는 영역에도 형성된다.
- <57> 상기 구성으로 이루어지는 본 발명에 따른 액정표시장치 제조방법에 대해 도 3a 내지 도 3k를 참조하여 설명하면 다음과 같다.
- <58> 도 3a 내지 도 3k는 본 발명에 따른 액정표시장치 제조방법을 나타낸 공정단면도로서, 박막트랜지스터와 화소부, 데이터라인, 데이터패드, 게이트패드의 각 공정 단면도이다.
- <59> 도 3a를 참조하면, 기판(101)상에 투명한 도전성물질, 예를들면 인듐-틴-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO)중에서 어느 하나를 전면에서 증착하여 투명도전성 물질층(103)을 형성한다.
- <60> 그다음, 상기 투명도전성 물질층(103)상에 제1금속물질 예를들면 알루미늄, 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo)중에서 선택되는 어느 하나를 전면에서 증착하여 제1금속층(105)을 형성하고, 상기 제1금속층(105)상에 감광물질을 도포하여 제1감광막(107)을 형성한다.
- <61> 이어서, 도 3b를 참조하면, 제1회절마스크(109)를 이용한 제1마스크공정에 의해 상기 제1감광막(107)을 노광 및 현상공정을 통해 선택적으로 패터닝하여 제1, 2 감광막패턴(107a, 107b)을 형성한다.
- <62> 이때, 상기 제1감광막패턴(107a)은 박막트랜지스터지역에 위치하고, 상기 제2감광막패턴(107b)는 화소전극, 데이터패드, 게이트패드지역에 위치한다.
- <63> 또한, 상기 제1회절마스크(109)는 광차단부(109a)와 광투과부(109b) 및 반투과부(109c)로 구성된다.
- <64> 이때, 상기 제1감광막패턴(107a)은 상기 제1회절마스크(109)의 광차단부(109a)아래에 위치한 부분이고, 상기 제2감광막패턴(107b)은 제1회절마스크(109)의 반투과부(109c)아래에 위치한 부분이다.
- <65> 상기 제2감광막패턴(107b)의 두께는 상기 제1감광막패턴(107a)의 두께보다 일정두께만큼 얇다. 이는 상기 제2감광막패턴(107b)으로는 상기 제1회절마스크(109)의 반투과부(109c)에 의해 광일부만 투과되지만, 제1감광막패턴(107a)으로는 상기 제1회절마스크(109)의 광차단부(109a)에 의해 광이 투과되지 않기 때문에 감광막패턴의 두께가 차이가 나는 것이다.
- <66> 그다음, 상기 제1, 2 감광막패턴(107a, 107b)을 블로킹막으로 하여 상기 제1금속층(105)과 투명도전성 물질층(103)을 습식각하여 선택적으로 제거한다.
- <67> 이때, 상기 제1금속층(105)은 제1, 2, 3, 4 금속층패턴(105a, 105b, 105c, 105d)으로 형성되고, 상기 투명도전성 물질층(103)은 제1, 2, 3, 4 투명도전성 물질층패턴(103a, 103b, 103c, 103d)으로 형성된다.
- <68> 이어서, 도 3c를 참조하면, 에칭(ashing)공정을 진행하여 상기 제1, 2 감광막패턴(107a, 107b)의 일부 두께를 제거한다.
- <69> 이때, 상기 두께가 얇은 제2감광막패턴(107b)은 완전히 제거하고, 상기 제1감광막패턴(107a)은 상기 제2감광막패턴 두께만큼 제거된다.
- <70> 이렇게 하여, 상기 박막트랜지스터지역에만 제1감광막패턴(107a)이 남고 나머지 지역에 있는 제2감광막패턴(107b)은 모두 제거된다.
- <71> 그다음, 도 3d를 참조하면, 습식각공정에 의해 상기 노출된 제2, 3, 4 금속층패턴(105b, 105c, 105d)을 제거한 후 남아 있는 제1감광막패턴(107a)을 제거하여 제1 금속층패턴(105a)과 제1투명전도성 물질층패턴(103a), 화소전극(103b), 데이터패드(103c), 게이트패드(103d)를 형성한다.
- <72> 이때, 상기 제1 금속층패턴(105a)과 그 아래의 제1 투명전도성 물질층패턴(103a)은 박막트랜지스터의 게이트전극으로 사용한다.
- <73> 그다음, 도 3e를 참조하면, 상기 제1금속층패턴(105a)을 포함한 기판 전체에 산화 실리콘(SiO₂), 질화실리콘(SiNx) 등의 무기절연물질을 선택적으로 증착하여 게이트절연막(111)을 형성한다.
- <74> 이어서, 상기 게이트절연막(111)상에 비정질실리콘층(a-Si)(113)을 증착한후 상기 비정질실리콘층(113)상에 질화막(SiNx)을 증착하여 식각정지막(etch stopper) (115)을 형성하고 이어 상기 식각정지막(115)상에 제2감광막

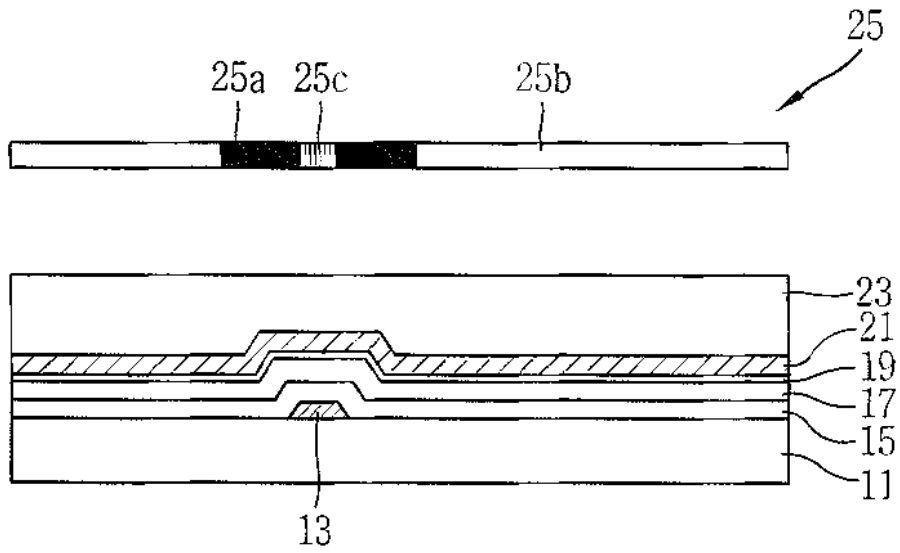
(117)을 도포한다.

- <75> 그다음, 도 3f를 참조하면, 상기 기판(101)후면에서 배면노광공정을 실시한다. 이때, 상기 게이트전극으로 사용되는 제1 금속층패턴(105a)은 불투명하기 때문에 이 제1 금속층패턴(105a)을 통해서는 광이 투과되지 않고, 나머지 부분으로는 광이 전부 투과된다.
- <76> 이어서, 도 3g를 참조하면, 상기 배면노광(119) 공정을 실시한후 이를 현상하여 상기 게이트전극위에 제2감광막패턴(117a)을 형성하고 나머지 부분에 있는 제2감광막(117)은 모두 제거된다.
- <77> 그다음, 상기 제2감광막패턴(117a)을 블로킹막으로하여 상기 식각정지막(115)과 비정질실리콘층(113)을 선택적으로 제거하여 비정질실리콘층(113a)과 식각정지막패턴(115a)을 형성한다.
- <78> 이어서, 도 3h를 참조하면, 상기 제2감광막패턴(117a)을 제거한후 상기 식각정지막패턴(115a)을 포함한 기판전체에 제3감광막(미도시)을 도포한다.
- <79> 그다음, 제2 마스크공정에 의해 상기 제3감광막(미도시)을 노광 및 현상하여 제3감광막패턴(미도시)을 형성한다.
- <80> 이어서, 상기 제3감광막패턴을 블로킹막으로 하여 상기 게이트절연막(111)을 선택적으로 제거하여 상기 화소전극(103b), 데이터패드(103c) 및 게이트패드(103d)를 각각 노출시키는 제1, 2, 3 콘택홀(121a, 121b, 121c)을 형성한다.
- <81> 그다음, 도 3i를 참조하면, 상기 제3감광막패턴(미도시)을 제거한후 상기 제1, 2, 3 콘택홀(121a, 121b, 121c)을 포함한 기판전체에 불순물 비정질실리콘층(n+ a-Si)(123)을 증착한다.
- <82> 이어서, 상기 불순물 비정질실리콘층(n+ a-Si)(123)상에 제2 금속물질 예를들면 알루미늄, 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo)중에서 선택되는 어느 하나를 전면에서 증착하여 제2 금속층(125)을 형성하고, 상기 제2 금속층(125)상에 감광물질을 도포하여 제4감광막(127)을 형성한다.
- <83> 그다음, 도 3j를 참조하면, 제2 회절마스크(129)를 이용한 제3 마스크공정에 의해 상기 제4 감광막(127)을 노광 및 현상공정을 통해 선택적으로 패터닝하여 제1, 2, 3 감광막패턴(127a, 127b, 127c)을 형성한다.
- <84> 이때, 상기 제1감광막패턴(127a)은 박막트랜지스터지역과 화소지역에 위치하고, 상기 제2감광막패턴(127b)는 데이터배선위에 위치하며, 상기 제3감광막패턴(127c)는 데이터패드지역에 위치한다.
- <85> 또한, 상기 제2회절마스크(129)는 광차단부(129a)와 광투과부(129b) 및 반투과부(129c)로 구성된다.
- <86> 이때, 상기 제1감광막패턴(127a)은 상기 제1회절마스크(129)의 광차단부(129a)와 반투과부(129c)아래에 위치한 부분이고, 상기 제2, 3 감광막패턴(127b, 127c)은 제2 회절마스크(129)의 광차단부(129a)아래에 위치한 부분이다.
- <87> 상기 제1감광막패턴(127a)의 일부 두께, 즉 채널지역에 위치하는 부분의 두께는 상기 제2, 3감광막패턴(127b, 127c)의 두께보다 일정두께만큼 얇다. 이는 상기 채널지역의 제1감광막패턴(127a)으로는 상기 제1회절마스크(129)의 반투과부(129c)에 의해 광일부만 투과되지만, 제1, 2, 3 감광막패턴(127a, 127b, 127c)으로는 상기 제1회절마스크(129)의 광차단부(129a)에 의해 광이 투과되지 않기 때문에 감광막패턴의 두께가 차이가 나는 것이다.
- <88> 이어서, 상기 제1, 2, 3 감광막패턴(127a, 127b, 127c)을 블로킹막으로 하여 상기 제2금속층(125)과 불순물 비정질실리콘층(123)을 선택적으로 제거한다.
- <89> 그다음, 도 3k를 참조하면, 에싱공정을 진행하여 상기 채널지역에 해당하는 식각정지막패턴(115a)이 노출될 때까지 상기 제1, 2, 3 감광막패턴(127a, 127b, 127c)을 일정 두께만큼 제거한다.
- <90> 이어서, 일정두께만큼 제거된 상기 제1, 2, 3 감광막패턴(127a, 127b, 127c)을 완전 제거하여 소스전극(125a), 드레인전극(125b), 데이터배선(125c), 데이터패드단자(125d)를 형성한다.
- <91> 이때, 상기 드레인전극(125b)는 상기 화소전극(103b)과 전기적으로 연결된다.
- <92> 이렇게 하여, 본 발명에 따른 액정표시장치의 어레이기판 제조공정은 3 마스크공정에 의해 이루어진다.
- <93> 한편, 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

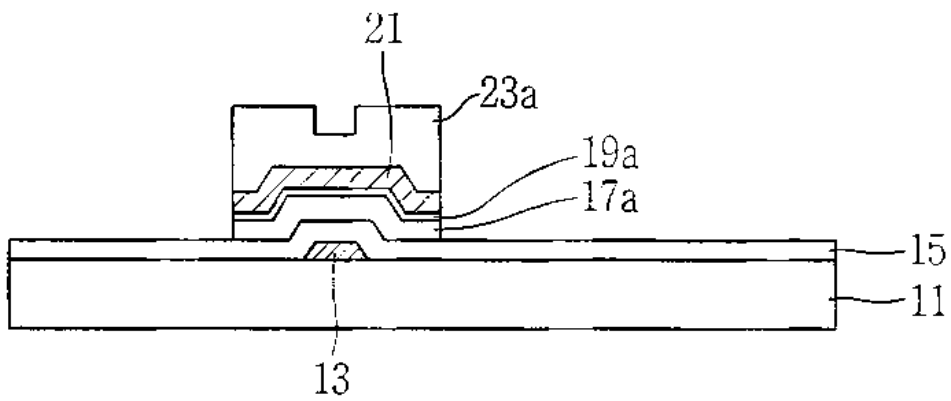
도면1b



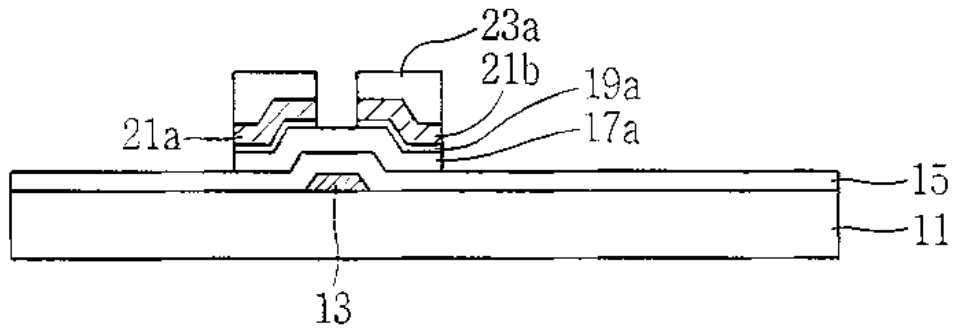
도면1c



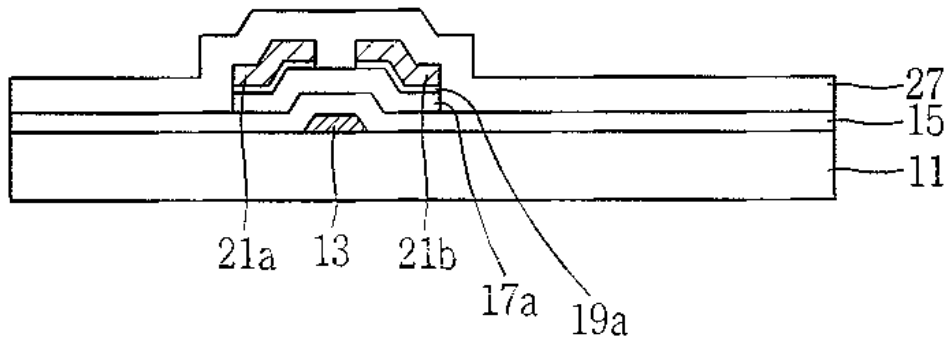
도면1d



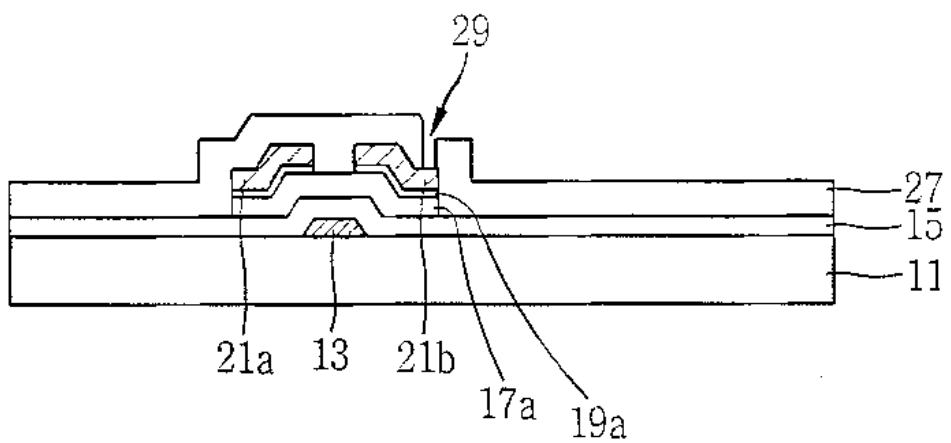
도면1e



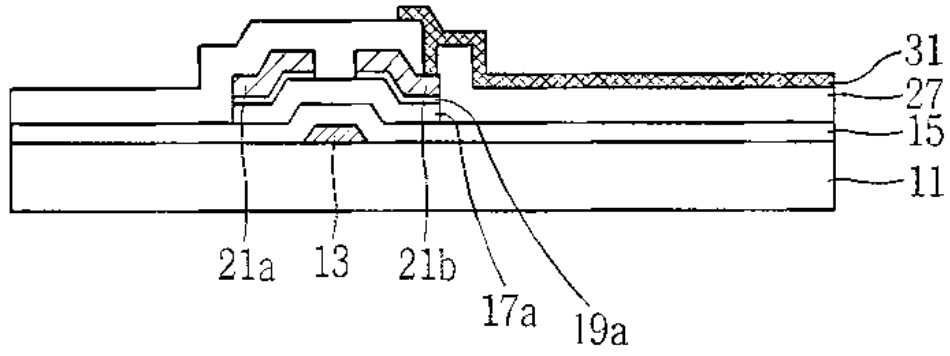
도면1f



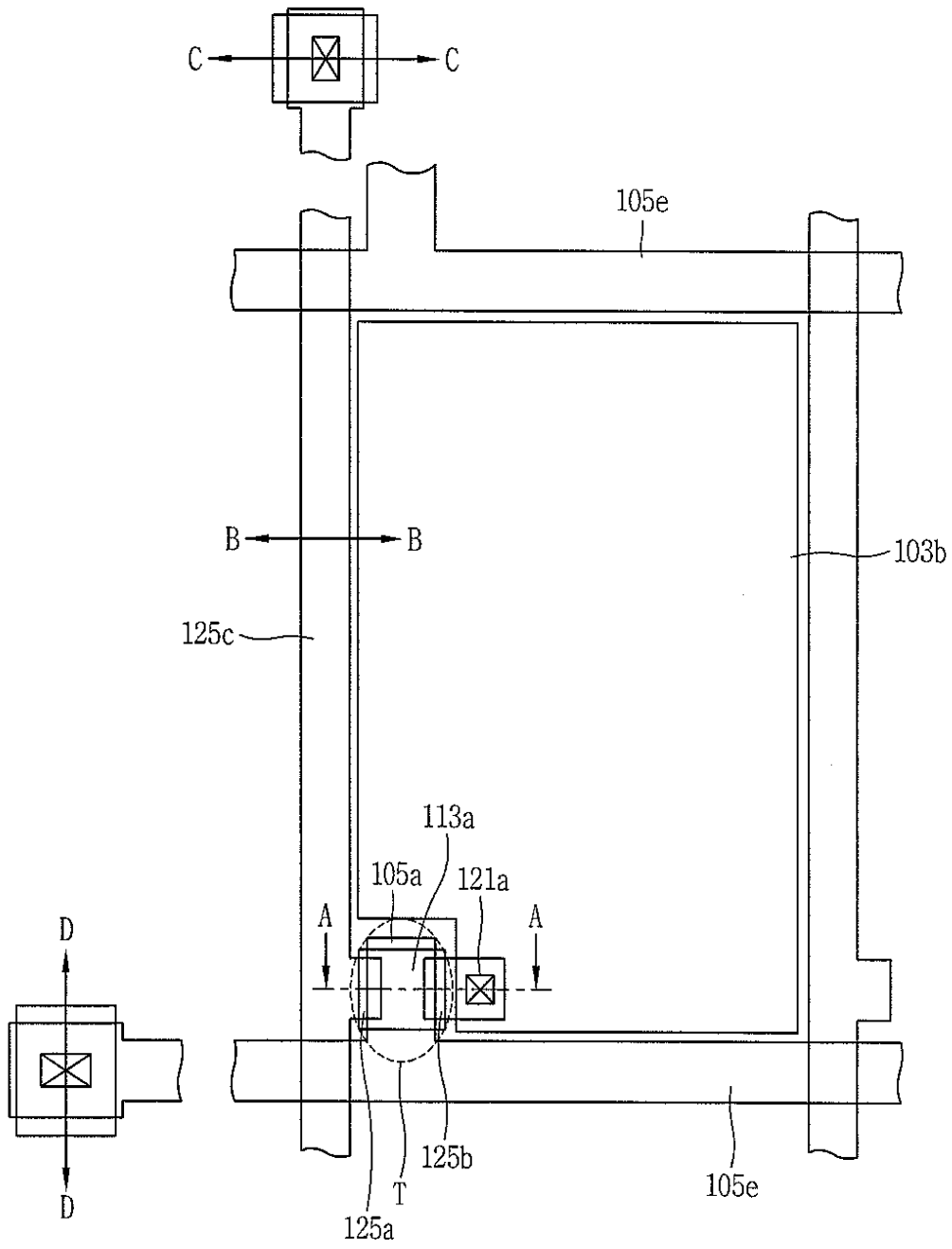
도면1g



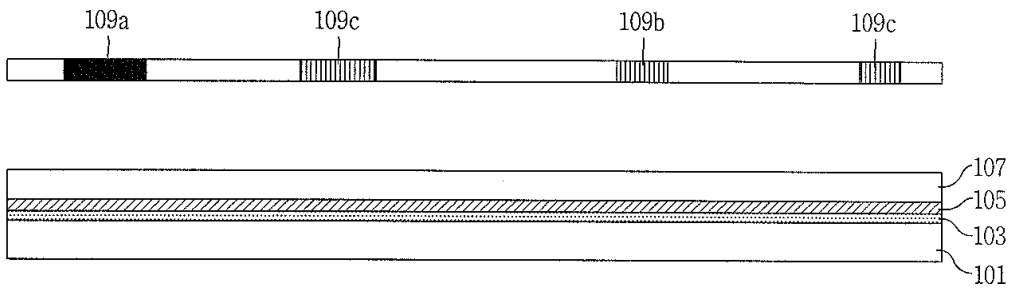
도면1h



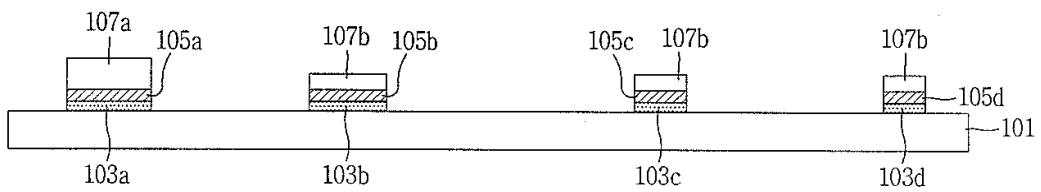
도면2



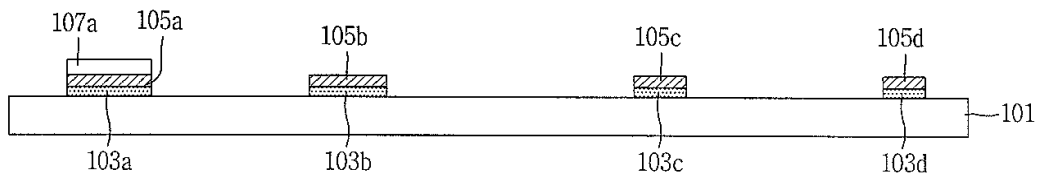
도면3a



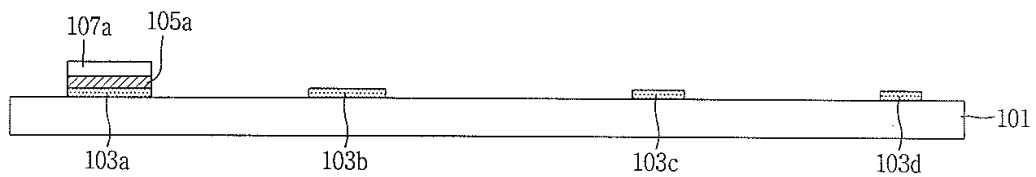
도면3b



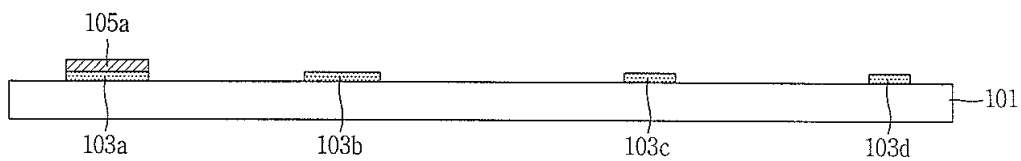
도면3c



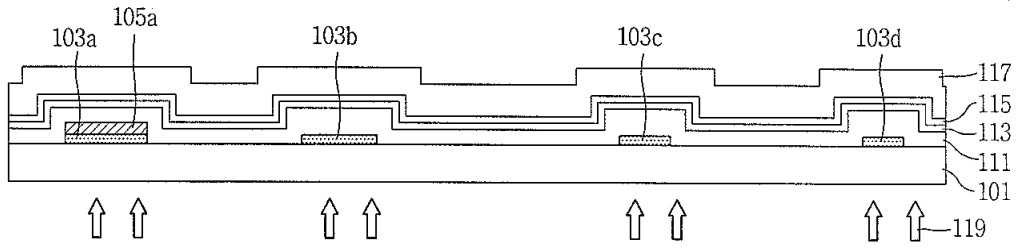
도면3d



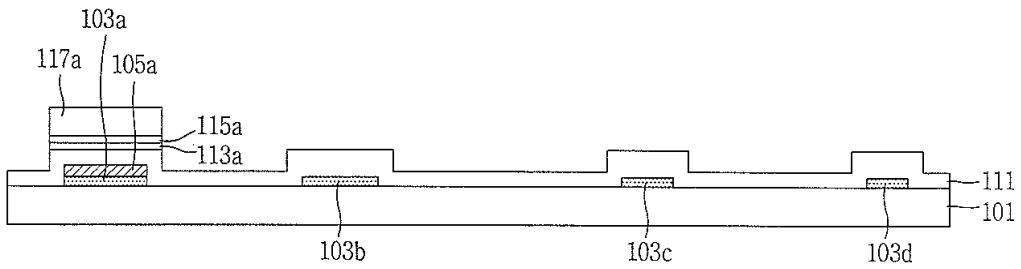
도면3e



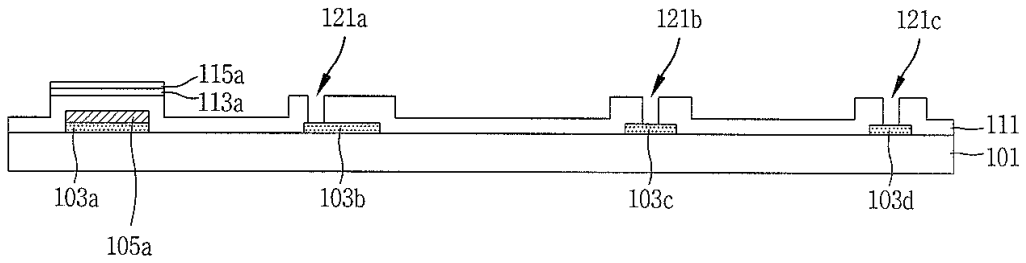
도면3f



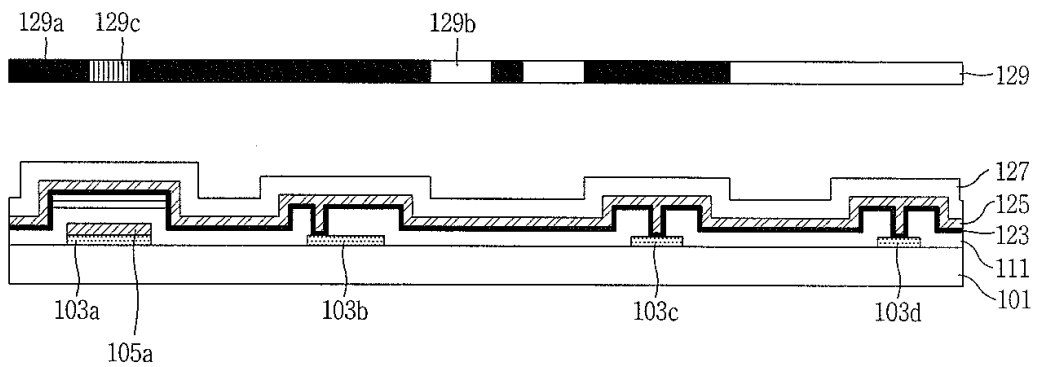
도면3g



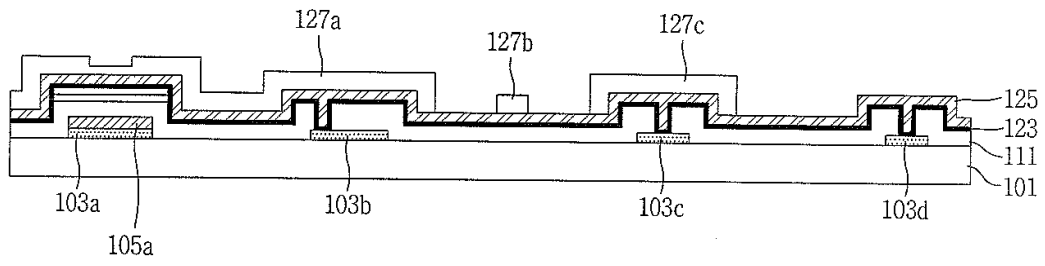
도면3h



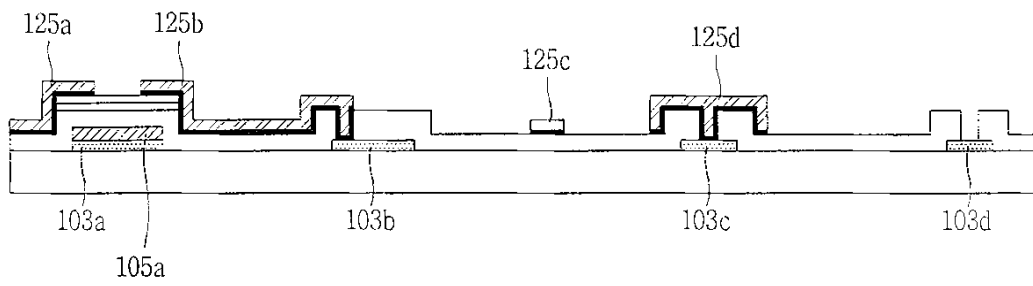
도면3i



도면3j



도면3k



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020080062924A	公开(公告)日	2008-07-03
申请号	KR1020060139113	申请日	2006-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SOO POOL 김수풀 LEE JUNG IL 이정일		
发明人	김수풀 이정일		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136227 G02F1/13458 G02F1/136286 G02F2001/13625 H01L27/124		
代理人(译)	PARK, JANG WON		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示装置及其制造方法。并且根据本发明的液晶显示器制造方法包括在基板和透明金属层上依次层叠透明导电层的步骤，形成栅电极和像素电极的步骤，数据焊盘和栅极焊盘透明导电层和选择性地图案化的第一金属层，在整个基板和有源层以及蚀刻停止层中形成绝缘层的步骤，形成蚀刻停止层图案的步骤和有源层图案的蚀刻停止选择性地图案化层和有源层，形成第一和第二图案化绝缘层并暴露像素电极，数据焊盘和栅极焊盘的步骤，以及3个接触孔，整个形成欧姆接触的步骤包括第一和第二，3接触孔和第二金属层的基板，以及形成源电极和漏电极的步骤，d在ata线和数据焊盘端子处，选择性地去除第二金属层和欧姆接触。蚀刻停止层，背面曝光，栅极焊盘，数据焊盘，衍射掩模。

