

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2006-0116908
G02F 1/136 (2006.01) (43) 공개일자 2006년11월16일

(21) 출원번호 10-2005-0039432

(22) 출원일자 2005년05월11일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 백승수
서울 관악구 남현동 602-55 302호
김동규
경기 용인시 풍덕천2동 삼성5차아파트 523동 1305호

(74) 대리인 정상빈
김동진

심사청구 : 없음

(54) 액정 표시 장치

요약

향상된 측면 시인성을 구현하고 고주파수 구동에서 구동 타이밍 마진을 효과적으로 확보할 수 있는 액정 표시 장치가 제공된다. 액정 표시 장치는, 행렬 형태로 배열되어 있으며 각각 제1 부화소 및 제2 부화소를 포함하는 다수의 화소와, 제1 부화소 및 제2 부화소에 연결되어 있으며 게이트 전압을 전달하는 다수의 게이트선과, 게이트선과 교차하고, 제1 부화소에 제1 데이터 전압을 전달하는 다수의 제1 데이터선과, 게이트선과 교차하고, 제2 부화소에 제2 데이터 전압을 전달하는 다수의 제2 데이터선을 포함한다.

대표도

도 2

색인어

LCD, 수직 배향, 구동 마진, 부화소

명세서

도면의 간단한 설명

도 1a 및 도 1b는 본 발명의 제1 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 본 발명의 제2 실시예에 따른 액정 표시 장치의 블록도이다.

도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 5a은 도 1a의 액정 표시 장치에 대한 하부 표시판의 배치도이다.

도 5b는 도 1a의 액정 표시 장치에 대한 상부 표시판의 배치도이다.

도 5c는 도 5a의 하부 표시판과 도 5b의 상부 표시판을 포함하는 액정 표시 장치의 배치도이다.

도 6은 도 1b의 액정 표시 장치에 대한 하부 표시판의 배치도이다.

도 7은 도 3의 액정 표시 장치에 대한 하부 표시판의 배치도이다.

도 8은 본 발명의 실시예에 따른 액정 표시 장치의 신호 파형을 시간에 따라 나타낸 도면이다.

(도면의 주요부분에 대한 부호의 설명)

22, 22a, 22b: 게이트선 24, 24a, 24b: 게이트선 끝단

26a, 26b: 게이트 전극 28: 유지 전극선

40a, 40b: 반도체층 62a, 62b: 데이터선

65a, 65b: 소스 전극 66a, 66b: 드레인 전극

68a, 68b: 데이터선 끝단

74, 74a, 74b, 76a, 76b, 78a, 78b: 접촉 구멍

82a, 82b: 부화소 전극 86, 86a, 86b: 보조 게이트선 끝단

88a, 88b: 보조 데이터선 끝단 300: 액정 패널 어셈블리

400, 400a, 400b: 게이트 구동부 500, 502: 데이터 구동부

600: 신호 제어부 800: 계조 전압 생성부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로, 보다 상세하게는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부와 돌기로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

그러나 수직 배향 방식의 액정 표시 장치는 전면 시인성에 비하여 측면 시인성이 떨어지는 문제점이 있다. 예를 들어, 절개부가 구비된 PVA(patterned vertically aligned) 방식 액정 표시 장치의 경우에는 측면으로 갈수록 영상이 밝아져서, 심한 경우에는 높은 계조 사이의 휘도 차이가 없어져 그림이 뭉그러져 보이는 경우도 발생한다.

이러한 문제점을 개선하기 위하여 하나의 화소(pixel)를 한쌍의 부화소(sub-pixel)로 분할하고 각 부화소에 스위칭 소자를 형성하여 각 부화소마다 별도의 전압을 인가하는 방법이 제시되었다.

그러나, 이러한 방법은 분할된 한쌍의 부화소에 원하는 전압을 자유롭게 인가하여 측면 시인성을 향상시킬 수 있다는 장점이 있으나, 하나의 화소에 대하여 한쌍의 스위칭 소자를 구동해야 하기 때문에 하나의 화소에 대하여 1개의 스위칭 소자를 가지는 액정 표시 장치보다 구동 타이밍적으로 불리한 점이 있다.

또한, 시인성과 더불어 액정 표시 장치의 동화상의 표시 품질 개선을 위해서는 고주파수 구동이 필요하다. 예를 들어, 120Hz 구동과 같은 고주파수 구동에서 각 화소마다 한쌍의 스위칭 소자를 사용하게 되면 구동 타이밍 마진(timing margin)이 절대적으로 부족하게 된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 측면 시인성을 개선하면서 동화상의 표시 품질을 향상시킬 수 있는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 행렬 형태로 배열되어 있으며 각각 제1 부화소 및 제2 부화소를 포함하는 다수의 화소와, 상기 제1 부화소 및 상기 제2 부화소에 연결되어 있으며 게이트 전압을 전달하는 다수의 게이트선과, 상기 게이트선과 교차하고, 상기 제1 부화소에 제1 데이터 전압을 전달하는 다수의 제1 데이터선과, 상기 게이트선과 교차하고, 상기 제2 부화소에 제2 데이터 전압을 전달하는 다수의 제2 데이터선을 포함한다.

또한, 상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 방향으로 뻗어 있으면서 서로 분리되어 있는 제1 및 제2 데이터선과, 상기 제1 및 제2 게이트선과 교차하며 제2 방향으로 뻗어 있는 게이트선과, 상기 게이트선과 상기 제1 데이터선에 연결되어 있는 제1 박막 트랜지스터와, 상기 게이트선과 상기 제2 데이터선에 연결되어 있는 제2 박막 트랜지스터와, 상기 제1 및 제2 박막 트랜지스터에 각각 연결되어 있으며 서로 마주 보는 제1 및 제2 부화소 전극을 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하 첨부된 도면들을 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치에 대하여 상세히 설명한다.

도 1a 및 도 1b는 본 발명의 제1 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 제1 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1a 및 도 1b를 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널 어셈블리(liquid crystal panel assembly)(300)와, 이에 연결된 한 쌍 또는 하나의 게이트 구동부(400, 400a, 400b)와, 이에 연결된 한 쌍의 데이터 구동부(500, 502)와, 데이터 구동부(500, 502)에 연결된 게조 전압 생성부(800)와, 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 패널 어셈블리(300)는 등가 회로로 볼 때 다수의 표시 신호선과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 다수의 화소(PX)를 포함한다. 여기서, 액정 패널 어셈블리(300)는 서로 마주 보는 하부 표시판(미도시), 상부 표시판(미도시) 및 둘 사이에 들어 있는 액정층(미도시)을 포함한다.

표시 신호선은 하부 표시판에 구비되어 있으며, 게이트 신호를 전달하는 다수의 게이트선(G1-Gn)과 데이터 신호를 전달하는 데이터선(D1a-Dma, D1b-Dmb)을 포함한다. 게이트선(G1-Gn)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D1a-Dma, D1b-Dmb)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

도 2에는 표시 신호선과 화소의 등가 회로가 나타나 있는데, 표시 신호선은 도면 부호 GL로 나타낸 게이트선과 도면 부호 DLa, DLb로 나타낸 데이터선 등을 포함한다.

도 2를 참조하면, 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa, PXb)는 해당 데이터선(DLa, DLb) 및 한쌍의 게이트선(GL)에 연결되어 있는 스위칭 소자(Qa, Qb)와, 이에 연결된 액정 축전기(liquid crystal capacitor)(Clca, Clcb)와, 이에 연결된 유지 축전기(storage capacitor)(Csta, Cstb)를 포함한다. 여기서, 각 화소(PX)의 상하에 위치하여 한쌍을 이루는 게이트선(GL)에는 동일한 게이트 신호가 전달된다. 그리고, 유지 축전기(Csta, Cstb)는 필요에 따라 생략할 수 있다.

각 부화소(PXa, PXb)의 스위칭 소자(Qa, Qb)는 하부 표시판에 구비되어 있는 박막 트랜지스터 등으로 이루어지며, 동일한 게이트 신호가 인가되는 게이트선(GL)에 연결되어 있는 제어 단자, 데이터선(DLa, DLb)에 연결되어 있는 입력 단자, 그리고 액정 축전기(Clca, Clcb) 및 유지 축전기(Csta, Cstb)에 연결되어 있는 출력 단자를 가지는 삼단자 소자이다.

액정 축전기(Clca, Clcb)는 하부 표시판의 부화소 전극과 상부 표시판의 공통 전극을 두 단자로 하며, 부화소 전극과 공통 전극 사이의 액정층은 유전체로서 기능을 한다. 각 부화소 전극은 각 스위칭 소자(Qa, Qb)에 연결되며 공통 전극은 상부 표시판의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 여기서, 공통 전극이 하부 표시판에 구비되는 경우도 있으며 이때에는 부화소 전극과 공통 전극 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

액정 축전기(Clca, Clcb)의 보조적인 역할을 하는 유지 축전기(Csta, Cstb)는 하부 표시판에 구비된 유지 전극선과 부화소 전극이 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 여기서, 유지 축전기(Csta, Cstb)는 부화소 전극이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소가 원색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이들 삼원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 원색의 예로는 적색, 녹색 및 청색을 들 수 있다. 공간 분할의 한 예로서 각 화소가 상부 표시판의 영역에 원색 중 하나를 나타내는 색필터를 구비할 수 있다. 또한, 색필터는 하부 표시판의 부화소 전극 위 또는 아래에 형성할 수도 있다.

도 1a 및 도 1b를 참조하면, 게이트 구동부(400, 400a, 400b)는 게이트선(G1-Gn)에 연결되어 외부로부터의 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(G1-Gn)에 인가한다. 도 1a에 도시한 하나의 게이트 구동부(400)는 액정 패널 어셈블리(300)의 한 쪽에 위치하며, 각 화소(PX)의 상부와 하부를 지나는 쌍(pair)으로 이루어진 모든 게이트선(G1-Gn)에 연결되어 있다. 도 1b에 도시된 한 쌍의 게이트 구동부(400a, 400b)는 각각 액정 패널 어셈블리(300)의 좌우에 위치하며, 각 화소(PX)의 상부와 하부를 지나는 쌍으로 이루어진 게이트선(G1-Gn) 중에 홀수 번째 및 짝수 번째 게이트선(G1-Gn)에 각각 연결된다. 앞서 설명한 바와 같이, 각 화소(PX)의 상부와 하부를 지나는 한 쌍의 게이트선은 각 화소(PX)를 구성하는 한쌍의 부화소에 대하여 동일한 게이트 신호를 전달하기 때문에 서로 연결되어 있다.

제조 전압 생성부(gray voltage generator)(800)는 화소의 투과율과 관련된 두 개의 제조 전압 집합(또는 기준 제조 전압 집합)을 생성하여, 각 데이터 구동부(500, 502)에 제공할 수 있다. 즉, 두 개의 제조 전압 집합은 하나의 화소를 이루는 한 쌍의 부화소에 독립적으로 제공될 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 두 개의 제조 전압 집합 대신 하나의 제조 전압 집합만을 생성할 수도 있다.

한쌍의 데이터 구동부(500, 502)는 액정 패널 어셈블리(300)의 한 쌍의 데이터선(D1a-Dma, D1b-Dmb)에 각각 연결되어 있다. 액정 패널 어셈블리(300) 상부에 위치하는 데이터 구동부(500)는 데이터선(D1a-Dma)을 통하여 하나의 화소를 구성하는 한쌍의 부화소 중 어느 하나의 부화소에 데이터 전압을 전달한다. 그리고, 액정 패널 어셈블리(300) 하부에 위치하는 데이터 구동부(502)는 데이터선(D1b-Dmb)을 통하여 하나의 화소를 구성하는 한쌍의 부화소 중 다른 하나의 부화소에 별도의 데이터 전압을 전달한다. 한쌍의 데이터 구동부(500, 502)는 액정 패널 어셈블리(300)의 위쪽 및 아래쪽에 분리되어 배치됨으로써 각 데이터 구동부(500, 502)를 구성하는 구동 회로의 숫자가 절반으로 줄어 들어 각 데이터 구동부로부터 나오는 데이터선 간의 피치를 확보할 수 있다.

게이트 구동부(400, 400a, 400b) 또는 데이터 구동부(500, 502)는 다수의 구동 집적 회로 칩의 형태로 액정 패널 어셈블리(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(미도시) 위에 장착되어 테이프 캐리어 패키지(tape carrier package)의 형태로 액정 패널 어셈블리(300)에 부착될 수도 있다. 이와는 달리, 게이트 구동부(400, 400a, 400b) 또는 데이터 구동부(500, 502)는 표시 신호선(G1-Gn, D1a-Dma, D1b-Dmb)과 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 패널 어셈블리(300)에 집적될 수도 있다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

이하, 도 3 및 도 4를 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치를 설명한다. 설명의 편의상, 상기 제1 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략한다. 여기서, 도 3은 본 발명의 제2 실시예에 따른 액정 표시 장치의 블록도이고, 도 4는 본 발명의 제2 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

본 실시예의 액정 표시 장치는, 도 3 및 도 4에 나타난 바와 같이, 제1 실시예의 액정 표시 장치와 다음을 제외하고는 기본적으로 동일한 구조를 갖는다. 즉, 도 3 및 도 4에 도시된 바와 같이, 하나의 화소(PX)에 대하여 하나의 게이트선(G1-Gn)이 할당된다. 즉, 하나의 게이트선(G1-Gn)에 대하여 한쌍의 부화소(PXa, PXb)가 모두 연결되어 있다.

제1 실시예의 액정 표시 장치의 경우 한쌍의 부화소(PXa, PXb)에 대하여 한쌍의 게이트선(G1-Gn)을 통하여 동일한 게이트 신호를 인가하고, 제2 실시예의 액정 표시 장치의 경우 한쌍의 부화소(PXa, PXb)에 대하여 하나의 게이트선(G1-Gn)을 통하여 게이트 신호를 인가하므로, 두 실시예는 실질적으로 동일한 구동을 하게 된다. 즉, 제1 실시예의 액정 표시 장치와 제2 실시예의 액정 표시 장치는 액정 패널 어셈블리(300) 상에 게이트선의 수와 스위칭 소자의 위치만 차이가 있을 뿐이며, 실질적으로 동일하게 구동될 수 있다.

이하, 도 5a 내지 도 6을 참조하여 본 발명의 제1 실시예에 따른 액정 표시 장치를 상세하게 설명한다.

도 5a는 도 1a의 액정 표시 장치에 대한 하부 표시판의 배치도이고, 도 5b는 도 1a의 액정 표시 장치에 대한 상부 표시판의 배치도이고, 도 5c는 도 5a의 하부 표시판과 도 5b의 상부 표시판을 포함하는 액정 표시 장치의 배치도이다. 도 6은 도 1b의 액정 표시 장치에 대한 하부 표시판의 배치도이다.

이하에서는 도 5a 내지 도 5b에 도시한 액정 표시 장치를 주로 설명하되 도 6에 도시한 액정 표시 장치에 대해서는 이와 다른 부분에 대해서만 따로 설명한다. 여기서, 본 실시예에 따른 액정 표시 장치는 하부 표시판, 이와 마주보고 있는 상부 표시판 및 이들 사이에 들어 있는 액정층을 포함한다.

먼저 도 5a 및 도 5c를 참조하여 본 발명의 일 실시예에 의한 액정 표시 장치의 하부 표시판에 대하여 상세하게 설명한다.

투명한 유리 등으로 이루어진 절연 기관 위에 한쌍의 제1 및 제2 게이트선(gate line)(22a, 22b)과 유지 전극선(storage electrode line)(28)이 형성되어 있다.

게이트선(22a, 22b)은 주로 가로 방향으로 뻗어 있고 물리적, 전기적으로 서로 분리되어 있으며 게이트 신호를 전달한다. 제1 및 제2 게이트선(22a, 22b)은 각각 하나의 화소에 대하여 위쪽 및 아래쪽에 배치되어 있다. 그리고, 제1 및 제2 게

트선(22a, 22b)에는 각각 아래 및 위로 돌출한 한쌍의 제1 및 제2 게이트 전극(26a, 26b)이 형성되어 있고, 제1 및 제2 게이트선(22a, 22b)의 끝에 연결되어 다른 층 또는 외부로부터 게이트 신호를 인가받아 제1 및 제2 게이트선(22a, 22b)에 전달하는 게이트선 끝단(24)이 형성되어 있다. 게이트선 끝단(24)은 외부와의 연결을 위하여 면적이 넓으며 화소 영역에 대하여 왼쪽 또는 오른쪽에 배치되어 있다. 도 5a에 도시된 바와 같이, 제1 및 제2 게이트선(22a, 22b)은 하나의 게이트선 끝단(24)에 연결되어 외부로부터 게이트 신호를 인가받을 수도 있고, 도 6에 도시된 바와 같이 제1 게이트선(22a)과 제2 게이트선(22b)이 서로 다른 게이트선 끝단(24a, 24b)에 각각 연결될 수 있다. 다만, 이 경우에도 앞서 설명한 바와 같이 제1 및 제2 게이트선(22a, 22b)으로는 동일한 게이트 신호가 전달된다.

유지 전극선(28)은 주로 가로 방향으로 뻗어 있으며, 유지 전극선(28)의 모양 및 배치는 여러 형태로 변형될 수 있다.

제1 및 제2 게이트선(22a, 22b)과 유지 전극선(28)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 제1 및 제2 게이트선(22a, 22b)과 유지 전극선(28)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수 있다. 이 중 한 도전막은 제1 및 제2 게이트선(22a, 22b)과 유지 전극선(28)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 제1 및 제2 게이트선(22a, 22b)과 유지 전극선(28)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

제1 및 제2 게이트선(22a, 22b) 및 유지 전극선(28) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(미도시)이 형성되어 있다.

게이트 절연막 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 한쌍의 반도체층(40a, 40b)이 형성되어 있다. 반도체층(40a, 40b)은 섬모양, 선형 등과 같이 다양한 형상을 가질 수 있으며, 예를 들어 본 실시예에서와 같이 섬모양으로 형성될 수 있다.

각 반도체층(40a, 40b)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 저항성 접촉층(ohmic contact layer)(미도시)이 형성되어 있다. 저항성 접촉층은 쌍(pair)을 이루어 반도체층(40a, 40b) 위에 위치한다.

저항 접촉층 및 게이트 절연막 위에는 한쌍의 제1 및 제2 데이터선(data line)(62a, 62b)과, 제1 및 제2 데이터선(62a, 62b)에 각각 대응하는 한쌍의 제1 및 제2 드레인 전극(drain electrode)(66a, 66b)이 형성되어 있다.

제1 및 제2 데이터선(62a, 62b)은 주로 세로 방향으로 뻗어 제1 및 제2 게이트선(22a, 22b) 및 유지 전극선(28)과 교차하며 데이터 전압(data voltage)을 전달한다. 제1 및 제2 데이터선(62a, 62b)에는 제1 및 제2 드레인 전극(66a, 66b)을 향하여 각각 뻗은 제1 및 제2 소스 전극(source electrode)(65a, 65b)이 형성되어 있다. 그리고, 제1 및 제2 데이터선(62a, 62b)의 끝에는 다른 층 또는 외부로부터 데이터 신호를 인가 받아 각각 제1 및 제2 데이터선(62a, 62b)에 전달하는 데이터선 끝단(68a, 68b)이 형성되어 있다. 이 때, 데이터선 끝단(68a, 68b)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다. 그리고, 데이터선 끝단(68a, 68b)은 위쪽 또는 아래쪽에 배치될 수 있으나, 본 실시예에서와 같이 데이터선 끝단(68a)과 데이터선 끝단(68b)이 서로 분리되어 각각 위쪽 또는 아래쪽에 배치될 수 있다. 도 5a에 도시된 바와 같이, 하나의 화소가 한쌍의 부화소로 분할되어 있고, 제1 데이터선(62a)은 하나의 부화소에 데이터 신호를 전달하고 제2 데이터선(62b)은 다른 부화소에 별도의 데이터 신호를 전달한다.

제1 및 제2 데이터선(62a, 62b), 제1 및 제2 소스 전극(65a, 65b) 및 드레인 전극(66a, 66b)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.

제1 및 제2 소스 전극(65a, 65b)은 각각 반도체층(40a, 40b)과 적어도 일부가 중첩되고, 제1 및 제2 드레인 전극(66a, 66b)은 각각 게이트 전극(26a, 26b)을 중심으로 제1 및 제2 소스 전극(65a, 65b)과 대향하며 반도체층(40a, 40b)과 적어도 일부가 중첩된다. 여기서, 앞서 언급한 저항성 접촉층은 그 하부의 반도체층(40a, 40b)과, 그 상부의 제1 및 제2 소스 전극(65a, 65b) 및 제1 및 제2 데이터선(62a, 62b) 사이에 존재하며 접촉 저항을 낮추어 주는 역할을 한다.

제1 및 제2 데이터선(62a, 62b) 및 드레인 전극(66a, 66b)과 노출된 반도체층(40a, 40b) 부분의 위에는 보호막(passivation layer)(미도시)이 형성되어 있다. 보호막은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 또한, 보호막은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40a, 40b) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막에는 접촉 구멍(contact hole)(76a, 76b)을 통하여 각각 제1 및 제2 드레인 전극(66a, 66b)과 전기적으로 연결되어 있으며 화소 영역에 위치하는 제1 및 제2 부화소 전극(82a, 82b)이 형성되어 있다. 또한, 보호막 위에는 접촉 구멍(74, 78a, 78b)을 통하여 각각 게이트선 끝단(24)과 데이터선 끝단(68a, 68b)과 연결되어 있는 보조 게이트선 끝단(86) 및 보조 데이터선 끝단(88a, 88b)이 형성되어 있다. 여기서, 제1 및 제2 부화소 전극(82a, 82b)과 보조 게이트 및 데이터선 끝단(86, 88a, 88b)은 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.

제1 및 제2 부화소 전극(82a, 82b)은 각각 접촉 구멍(76a, 76b)을 통하여 제1 및 제2 드레인 전극(66a, 66b)과 물리적·전기적으로 연결되어 제1 및 제2 드레인 전극(66a, 66b)으로부터 서로 다른 데이터 전압을 인가 받는다.

데이터 전압이 인가된 제1 및 제2 부화소 전극(82a, 82b)은 상부 표시판의 공통 전극과 함께 전기장을 생성함으로써 부화소 전극(82a, 82b)과 공통 전극 사이의 액정층의 액정 분자들의 배열을 결정한다.

또한 앞서 설명하였듯이, 각 부화소 전극(82a, 82b)과 공통 전극은 액정 축전기(Clca, Clcb)를 이루어 박막 트랜지스터(Qa, Qb)가 턴 오프된 후에도 인가된 전압을 유지하며, 전압 유지 능력을 강화하기 위하여 액정 축전기(Clca, Clcb)와 병렬로 연결된 유지 축전기(Csta, Cstb)는 제1 및 제2 부화소 전극(82a, 82b) 또는 이에 연결되어 있는 드레인 전극(66a, 66b)과 유지 전극선(28)의 중첩 등으로 만들어진다.

하나의 화소 전극을 이루는 제1 및 제2 부화소 전극(82a, 82b)은 소정의 간극(gap)을 사이에 두고 서로 맞물려 있으며, 그 바깥 경계는 대략 사각형 형태이다. 제2 부화소 전극(82b)은 회전한 등변 사다리꼴로서, 제1 데이터선(62a) 부근에 위치한 왼쪽 변과 그 맞은편의 오른쪽 변, 그리고 게이트선(22a, 22b)과 대략 45°를 이루는 위쪽 빗변 및 아래쪽 빗변을 가진다. 제1 부화소 전극(82a)은 제2 부화소 전극(82b)의 빗변과 마주보는 한 쌍의 사다리꼴부와 제2 부화소 전극(82b)의 왼쪽 변과 마주보는 세로부를 포함한다. 따라서 제1 부화소 전극(82a)과 제2 부화소 전극(82b) 사이의 간극(gap)은 대략 균일한 너비를 가지며, 게이트선(22a, 22b)과 약 45°를 이루는 상부 사선부 및 하부 사선부와 이들 사이를 연결하는 세로부를 포함한다. 이 때, 제1 및 제2 부화소 전극(82a, 82b)의 크기 및 형태는 설계 요소에 따라서 다양하게 변화될 수 있다.

보조 게이트선 및 데이터선 끝단(86, 88a, 88b)은 접촉 구멍(74, 78a, 78b)을 통하여 제1 및 제2 게이트선(22a, 22b)의 게이트선 끝단(24) 및 제1 및 제2 데이터선(62a, 62b)의 각 데이터선 끝단(68a, 68b)과 각각 연결된다. 보조 게이트선 및 데이터선 끝단(86, 88a, 88b)은 제1 및 제2 게이트선(22a, 22b)의 게이트선 끝단(24) 및 제1 및 제2 데이터선(62a, 62b)의 각 데이터선 끝단(68a, 68b)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

도 1a, 도 1b 및 도 3에 도시한 게이트 구동부(400, 400a, 400b) 또는 데이터 구동부(500, 502)가 액정 패널 어셈블리(300) 위에 집적되는 경우에는 게이트선(22a, 22b) 또는 제1 및 제2 데이터선(62a, 62b)이 연장되어 이들과 직접 연결될 수 있고 이 경우에는 보조 게이트선 및 데이터선 끝단(86, 88a, 88b)이 게이트선(22a, 22b) 또는 제1 및 제2 데이터선(62a, 62b)과 이들 구동부(400, 400a, 400b, 500, 502)를 연결하는 등에 사용될 수 있다.

제1 및 제2 부화소 전극(82a, 82b), 보조 게이트선 및 데이터선 끝단(86, 88a, 88b) 및 보호막 위에는 액정층을 배향할 수 있는 배향막(미도시)이 도포되어 있다.

다음, 도 5b 및 도 5c를 참조로 하여, 상부 표시판에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기관(미도시) 위에 빛샘을 방지하기 위한 블랙 매트릭스(94)와 적색, 녹색, 청색의 색필터(96) 및 ITO 또는 IZO 등의 투명한 도전 물질로 이루어져 있는 공통 전극(common electrode)(90)이 형성되어 있다. 여기서, 블랙 매트릭스(94)는 제1 및 제2 게이트선(22a, 22b)과 제1 및 제2 데이터선(62a, 62b)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 형성될 수 있다. 또한, 블랙 매트릭스(94)는 제1 및 제2 부화소 전극(82a, 82b)과 박막 트랜지스터(Qa, Qb) 부근에서의 빛샘을 차단하기 위하여 다양한 모양을 가질 수 있다.

그리고, 공통 전극(90)은 제1 및 제2 부화소 전극(82a, 82b)과 마주보며, 절개부(92a, 92b)를 가지고 있다. 여기서, 각 절개부(92a, 92b)는 게이트선(22a, 22b)에 대하여 대략 45°를 이루는 사선부를 가지고 있다.

공통 전극(90) 위에는 액정 분자들을 배향하는 배향막(미도시)이 도포될 수 있다.

도 5c는 도 5a의 하부 표시판과 도 5b의 상부 표시판을 포함하는 액정 표시 장치의 배치도로서, 공통 전극(90)의 절개부(92a, 92b) 중 사선부는 제1 부화소 전극(82a)과 제2 부화소 전극(82b) 사이의 간극 중 상부 사선부 및 하부 사선부를 가운데에 끼고 배열된다.

이와 같은 구조의 하부 표시판과 상부 표시판을 정렬하여 결합하고 그 사이에 액정 물질을 주입하여 수직 배향하면 액정 표시 장치의 기본 구조가 마련된다. 하부 표시판과 상부 표시판을 정렬했을 때, 제1 부화소 전극(82a)과 제2 부화소 전극(82b) 사이의 간극과 공통 전극(90)의 절개부(92a, 92b)는 화소 영역을 다수의 소도메인으로 분할하며, 이에 따라 기준 시야각이 확대된다.

여기서, 적어도 하나의 절개부(92a, 92b)는 돌기나 함몰부로 대체할 수 있으며, 절개부(92a, 92b)의 모양 및 배치는 다양하게 변형될 수 있다.

이하, 도 7을 참조하여 본 발명의 제2 실시예에 따른 액정 표시 장치를 상세하게 설명한다. 설명의 편의상, 도 5a 내지 도 6의 실시예의 도면에 나타난 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고, 따라서 그 설명은 생략한다. 여기서, 도 7은 도 3의 액정 표시 장치에 대한 하부 표시판의 배치도이다.

본 실시예의 액정 표시 장치는, 도 7에 나타난 바와 같이, 제1 실시예의 액정 표시 장치와 다음을 제외하고는 기본적으로 동일한 구조를 갖는다. 즉, 도 7에 도시된 바와 같이, 하나의 화소 영역에 대하여 하나의 게이트선(22)이 할당된다. 즉, 하나의 게이트선(22)에 의하여 제1 및 제2 부화소 전극(82a, 82b)의 온/오프(on/off)가 함께 결정된다.

이하, 도 1a 내지 도 4를 참조하여 본 발명의 액정 표시 장치의 표시 동작에 대하여 상세하게 설명한다. 설명의 편의를 위하여 도 1a에 도시된 액정 표시 장치를 위주로 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(미도시)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)의 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 패널 어셈블리(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400, 400a, 400b)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500, 502)로 내보낸다.

게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 시간을 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 포함할 수 있다.

데이터 제어 신호(CONT2)는 한 묶음의 화소(PX)에 대한 데이터의 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선(D1a-Dma, D1b-Dmb)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 포함할 수 있다.

신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500, 502)는 한쌍의 부화소(PXa, PXb)에 대한 각각의 영상 데이터(DAT)를 수신하고, 게조 전압 생성부(800)로부터의 각 영상 데이터(DAT)에 대응하는 게조 전압을 선택함으로써 각 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후, 이를 해당 데이터선(D1a-Dma, D1b-Dmb)에 인가한다.

게이트 구동부(400, 400a, 400b)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선(G1-Gn)에 인가하여 이 게이트선(G1-Gn)에 연결된 스위칭 소자(Qa, Qb)를 턴온시키며, 이에 따라 데이터선(D1a-Dma, D1b-Dmb)에 인가된 데이터 전압이 턴온된 스위칭 소자(Qa, Qb)를 통하여 해당 부화소(PXa, PXb)에 인가된다. 이 때, 하나의 화소(PX)를 구성하는 한쌍의 부화소(PXa, PXb)는 동시에 턴온된다.

각 부화소(PXa, PXb)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 액정 축전기(Clca, Clcb)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층을 통과하는 빛의 편광이 변화하고, 이는 빛의 투과율 변화로 나타난다.

본 발명의 액정 표시 장치는 한쌍의 부화소에 대하여 한쌍 또는 하나의 게이트선을 통해 게이트 전압이 전달된다. 다만, 한쌍의 게이트선을 사용하는 경우에도 동일한 게이트 전압이 인가되기 때문에 게이트 신호의 구동 시간을 충분히 확보할 수 있으므로 따라서 게이트 신호의 구동 마진을 고려하지 않아도 된다. 더욱이, 한쌍의 부화소에 대하여 각각 한쌍의 데이터 신호를 연결함으로써 측면 시인성을 향상시킬 수 있다. 이 경우, 플리커링(flickering)을 방지하기 위해 1 도트(dot) 반전, 2 도트 반전 또는 (1+2) 도트 반전을 사용할 수 있다.

나아가, 고정세 제품의 액정 표시 장치가 고주파수 구동을 하는 경우 게이트 신호의 구동 시간이 매우 짧기 때문에 액정 축전기(Clca, Clcb)의 충분한 충전을 얻을 수 없는 경우가 발생할 수 있다. 예를 들어, 1920×1080 해상도의 액정 표시 장치 120Hz에서 구동하는 경우, 게이트 신호의 구동 시간은 약 7.5 μ s 정도 밖에 되지 않는다. 이러한 경우 다양한 형태의 도트 반전을 사용할 수 있으며, 나아가 더 효율적으로 플리커링을 방지하기 위해서는 열(column) 반전을 사용하여 전 게이트 신호와 중첩하여 게이트 신호를 인가함으로써 구동 타이밍 마진을 확보할 수 있다.

도 8은 본 발명의 실시예에 따른 액정 표시 장치의 신호 파형을 시간에 따라 나타낸 도면으로서, $Vg(i)$ 는 i 번째 행에 위치하는 화소에 인가되는 게이트 전압, $Vg(i+1)$ 은 $(i+1)$ 번째 행에 위치하는 화소에 인가되는 게이트 전압, Vda 는 한쌍의 부화소 중 어느 하나의 부화소에 대응하는 제1 데이터선에 흐르는 데이터 전압, Vdb 는 한쌍의 부화소 중 다른 하나의 부화소에 대응하는 제2 데이터선에 흐르는 데이터 전압이다. 여기서, 앞서 설명한 바와 같이 하나의 화소를 구성하는 한쌍의 부화소는 동일한 게이트 전압, 예를 들어 $Vg(i)$ 또는 $Vg(i+1)$ 이 인가된다.

도 8은 열 반전에 의한 신호 파형을 나타낸 도면으로서, 상하로 인접한 화소의 극성이 동일하므로 인접 화소의 데이터 전압을 인가하여 사전 충전(precharging)을 할 수 있다. 따라서 도 8에 도시한 바와 같이 모든 부화소의 충전 시간을 일정 시간 이상 중첩시킬 수 있다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 액정 표시 장치에 의하면, 향상된 측면 시인성을 구현하고 고주파수 구동에서 구동 타이밍 마진을 효과적으로 확보할 수 있다.

(57) 청구의 범위

청구항 1.

행렬 형태로 배열되어 있으며 각각 제1 부화소 및 제2 부화소를 포함하는 다수의 화소;

상기 제1 부화소 및 상기 제2 부화소에 연결되어 있으며 게이트 전압을 전달하는 다수의 게이트선;

상기 게이트선과 교차하고, 상기 제1 부화소에 제1 데이터 전압을 전달하는 다수의 제1 데이터선; 및

상기 게이트선과 교차하고, 상기 제2 부화소에 제2 데이터 전압을 전달하는 다수의 제2 데이터선을 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 게이트선은 하나의 상기 화소를 중심으로 양쪽에 배치된 한쌍의 제1 게이트선 및 제2 게이트선을 포함하고,

상기 제1 게이트선은 상기 제1 부화소에 연결되고 상기 제2 게이트선은 상기 제2 부화소에 연결되며,

상기 제1 게이트선과 상기 제2 게이트선에는 동일한 게이트 전압이 전달되는 액정 표시 장치.

청구항 3.

제2 항에 있어서,

상기 제1 게이트선과 상기 제2 게이트선은 하나의 게이트 구동부와 연결되는 액정 표시 장치.

청구항 4.

제2 항에 있어서,

상기 제1 게이트선과 상기 제2 게이트선은 한쌍의 게이트 구동부와 각각 연결되는 액정 표시 장치.

청구항 5.

제1 항에 있어서,

상기 제1 부화소와 상기 제2 부화소는 하나의 상기 게이트선에 연결되는 액정 표시 장치.

청구항 6.

제1 항에 있어서,

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소를 중심으로 양쪽에 배치된 한쌍의 데이터 구동부와 각각 연결되는 액정 표시 장치.

청구항 7.

제1 항에 있어서,

상기 게이트선 중 전단 게이트선에 인가되는 게이트 온 전압의 인가 시간과 후단 게이트선에 인가되는 게이트 온 전압의 인가 시간은 적어도 일부분 중첩되는 액정 표시 장치.

청구항 8.

제7 항에 있어서,

상기 액정 표시 장치는 열 반전 구동을 하는 액정 표시 장치.

청구항 9.

제1 방향으로 뺀어 있으면서 서로 분리되어 있는 제1 및 제2 데이터선;

상기 제1 및 제2 게이트선과 교차하며 제2 방향으로 뺀어 있는 게이트선;

상기 게이트선과 상기 제1 데이터선에 연결되어 있는 제1 박막 트랜지스터;

상기 게이트선과 상기 제2 데이터선에 연결되어 있는 제2 박막 트랜지스터; 및

상기 제1 및 제2 박막 트랜지스터에 각각 연결되어 있으며 서로 마주 보는 제1 및 제2 부화소 전극을 포함하는 액정 표시 장치.

청구항 10.

제9 항에 있어서,

상기 게이트선은 상기 제1 및 제2 부화소 전극을 중심으로 양쪽에 배치된 한쌍의 제1 게이트선 및 제2 게이트선을 포함하고,

상기 제1 게이트선은 상기 제1 부화소 전극에 연결되고 상기 제2 게이트선은 상기 제2 부화소 전극에 연결되며,

상기 제1 게이트선과 상기 제2 게이트선에는 동일한 게이트 전압이 전달되는 액정 표시 장치.

청구항 11.

제10 항에 있어서,

상기 제1 게이트선과 상기 제2 게이트선은 하나의 게이트 구동부와 연결되는 액정 표시 장치.

청구항 12.

제10 항에 있어서,

상기 제1 게이트선과 상기 제2 게이트선은 한쌍의 게이트 구동부와 각각 연결되는 액정 표시 장치.

청구항 13.

제19 항에 있어서,

상기 제1 부화소 전극과 상기 제2 부화소 전극은 하나의 상기 게이트선에 연결되는 액정 표시 장치.

청구항 14.

제19 항에 있어서,

상기 제1 데이터선과 상기 제2 데이터선은 한쌍의 데이터 구동부와 각각 연결되는 액정 표시 장치.

청구항 15.

제9 항에 있어서,

상기 게이트선 중 전단 게이트선에 인가되는 게이트 온 전압의 인가 시간과 후단 게이트선에 인가되는 게이트 온 전압의 인가 시간은 적어도 일부분 중첩되는 액정 표시 장치.

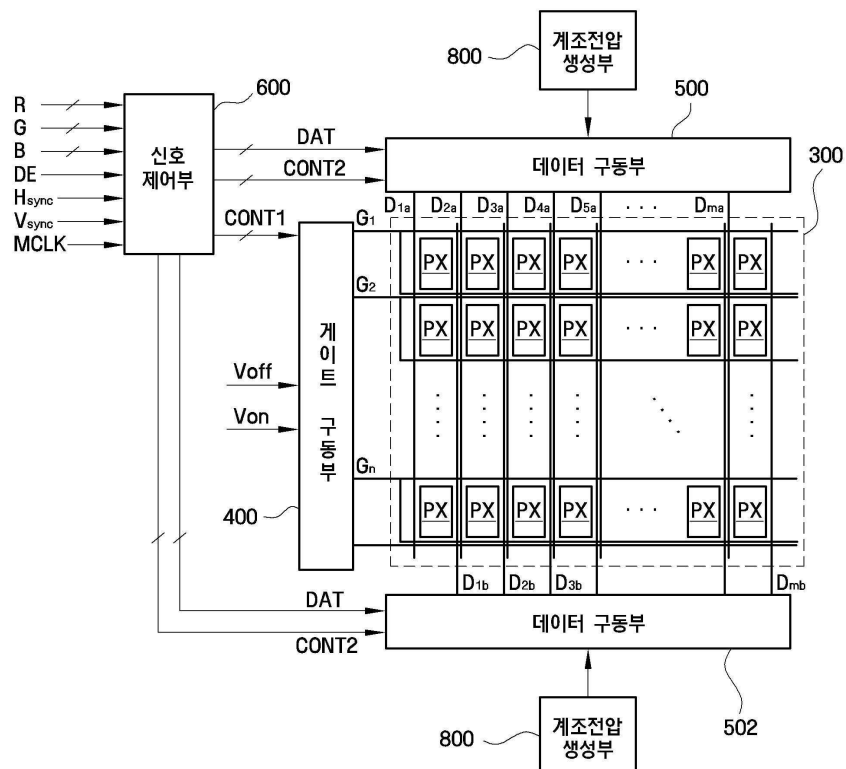
청구항 16.

제15 항에 있어서,

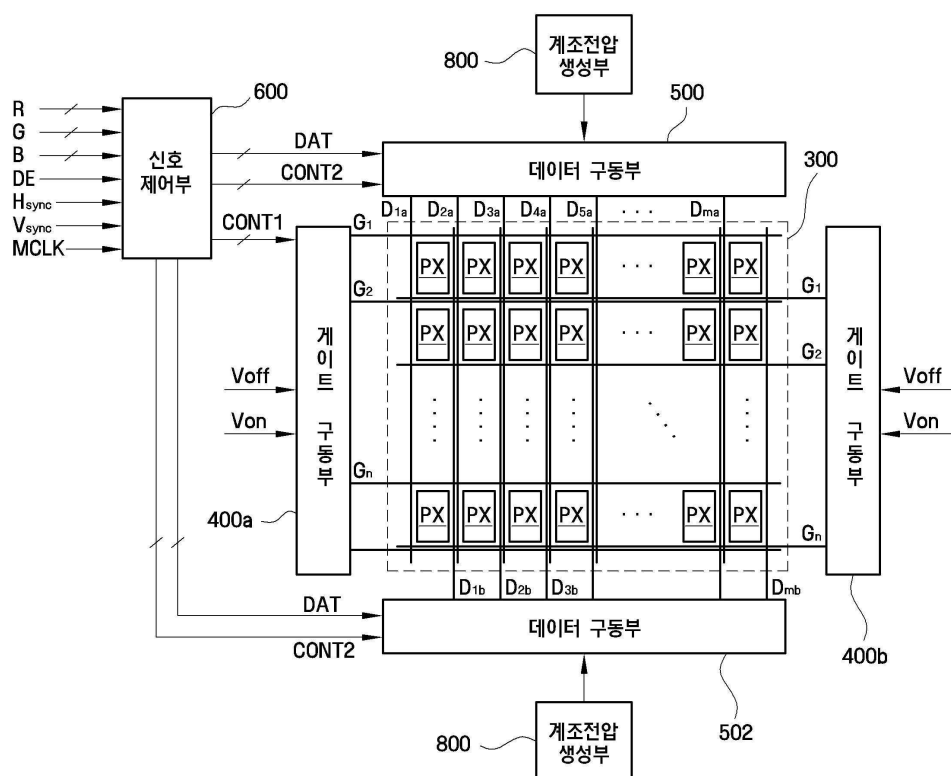
상기 액정 표시 장치는 열 반전 구동을 하는 액정 표시 장치.

도면

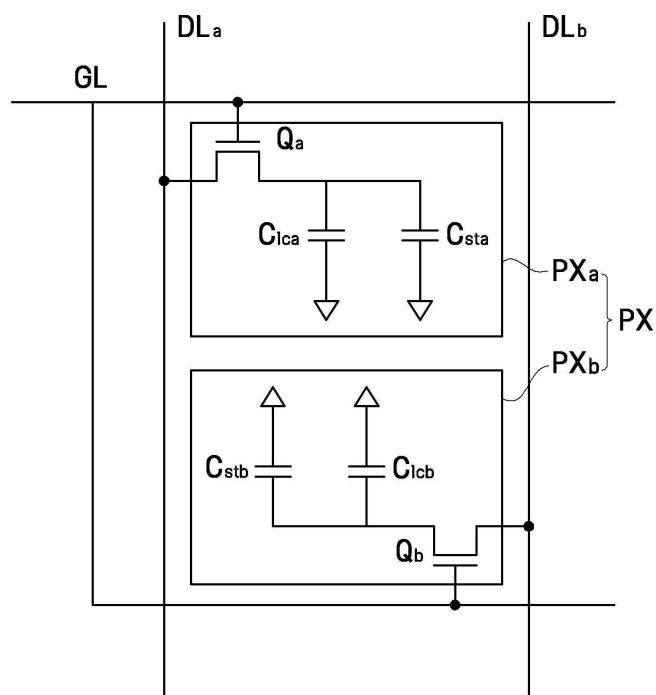
도면 1a



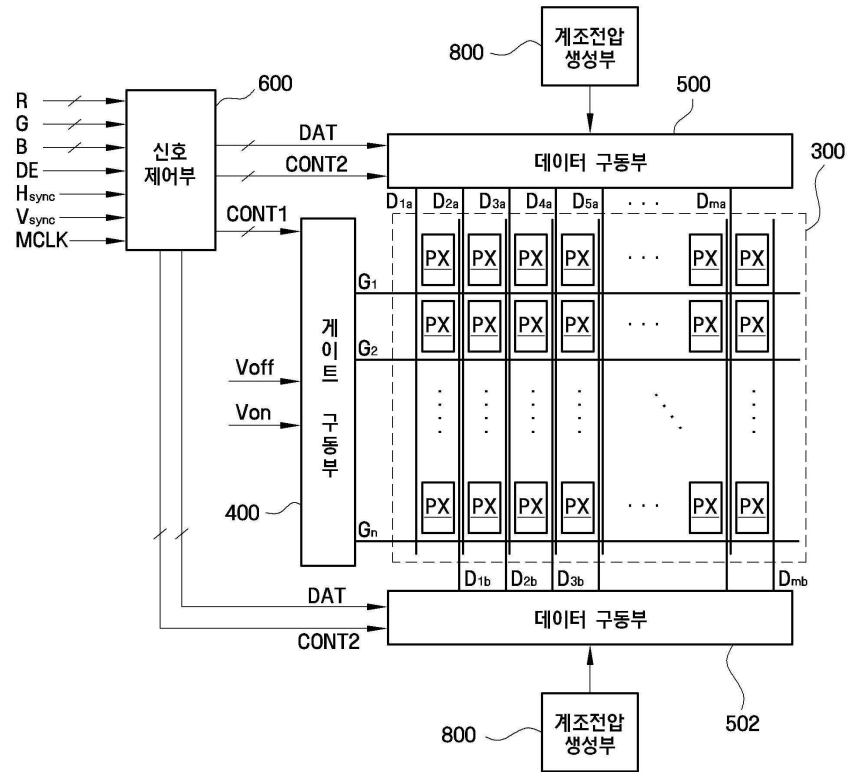
도면1b



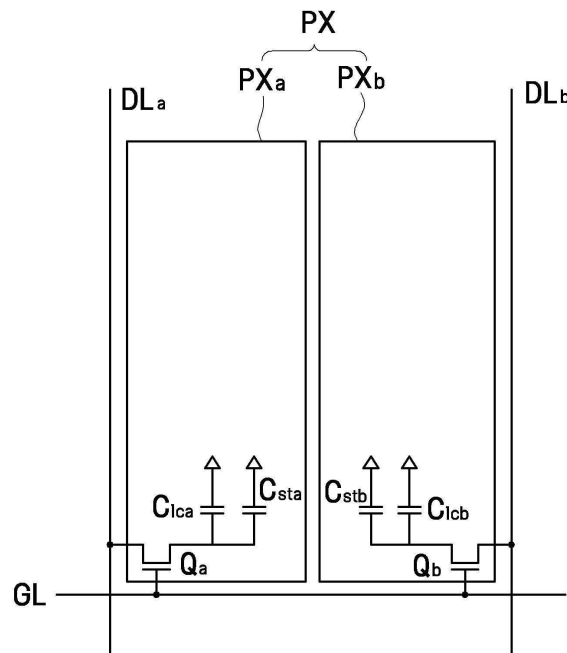
도면2



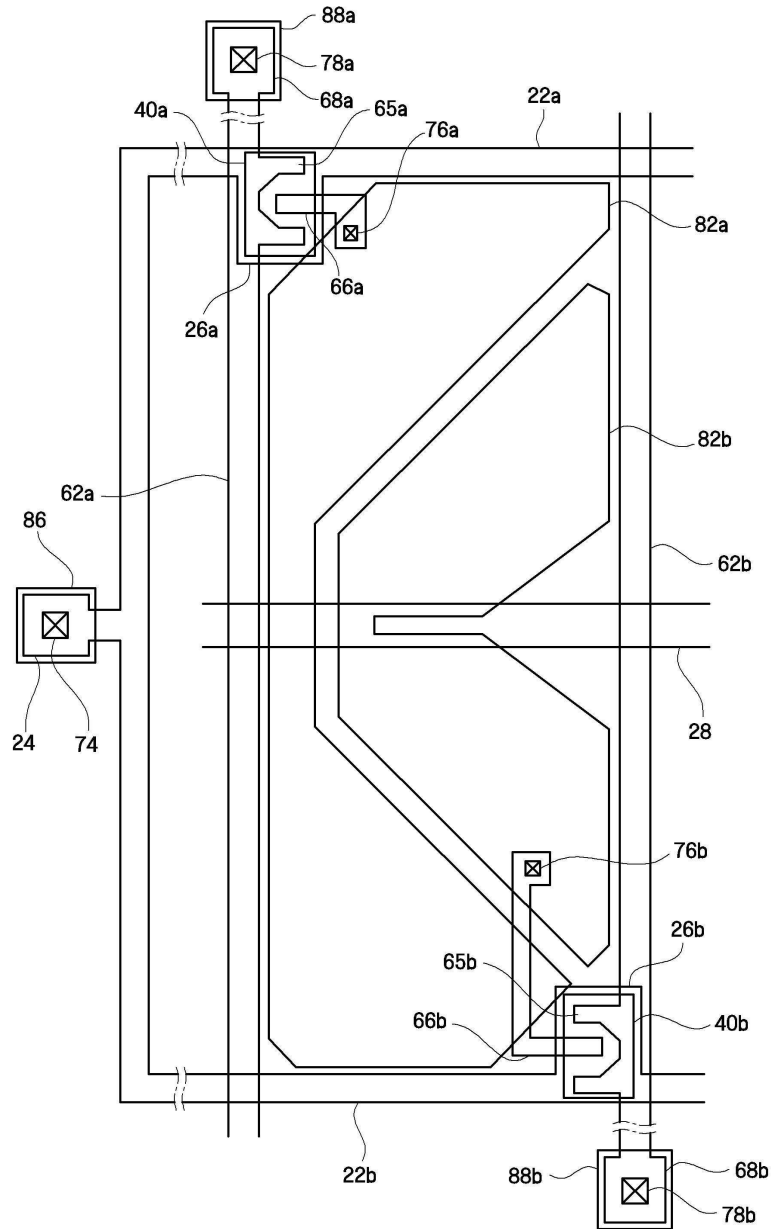
도면3



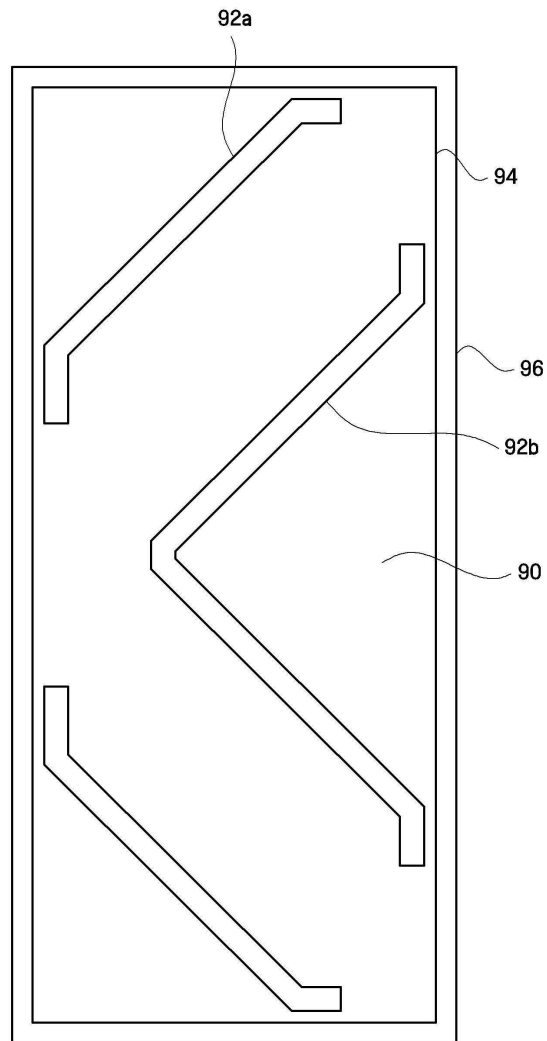
도면4



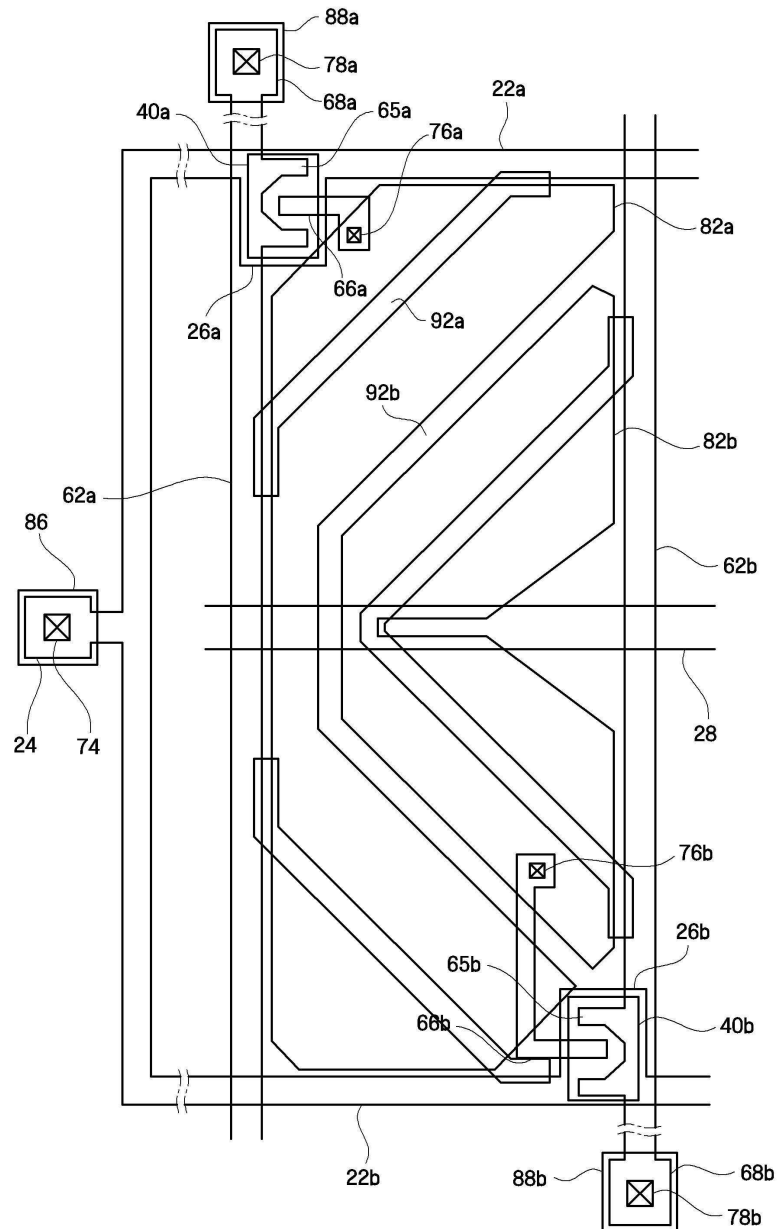
도면5a



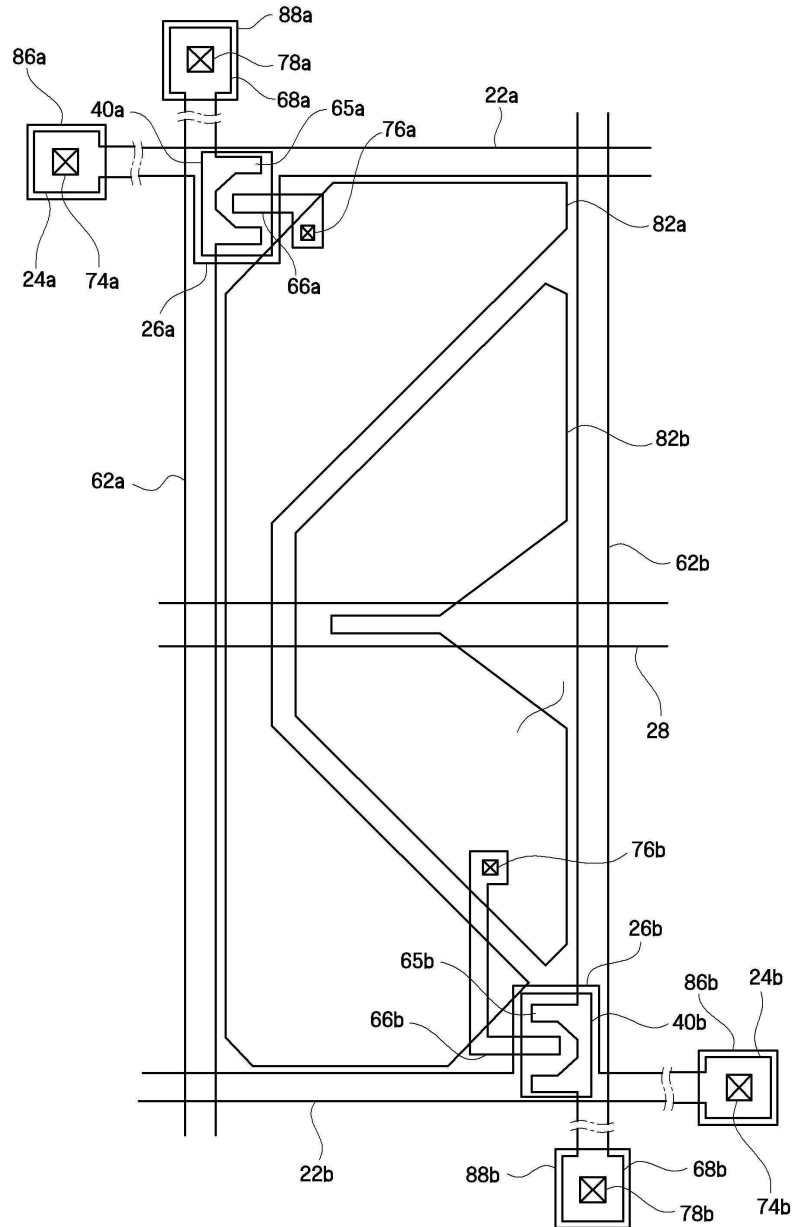
도면5b



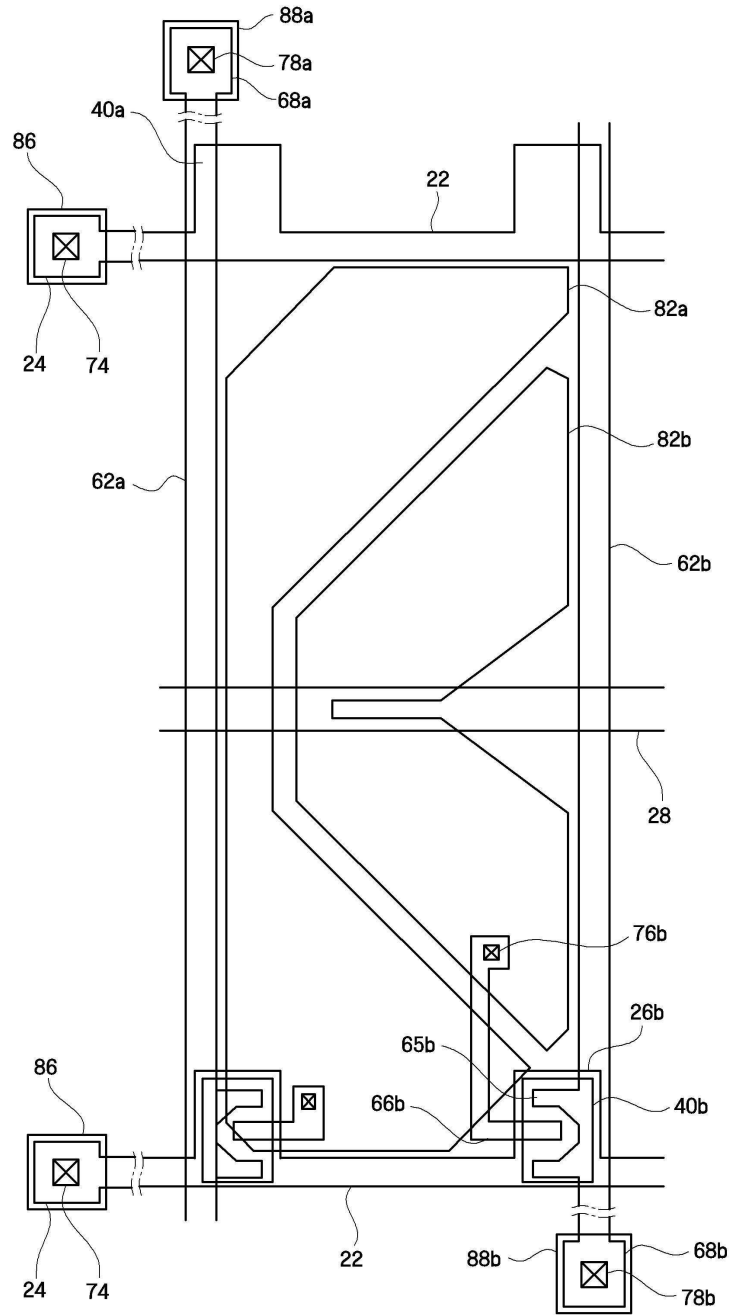
도면5c



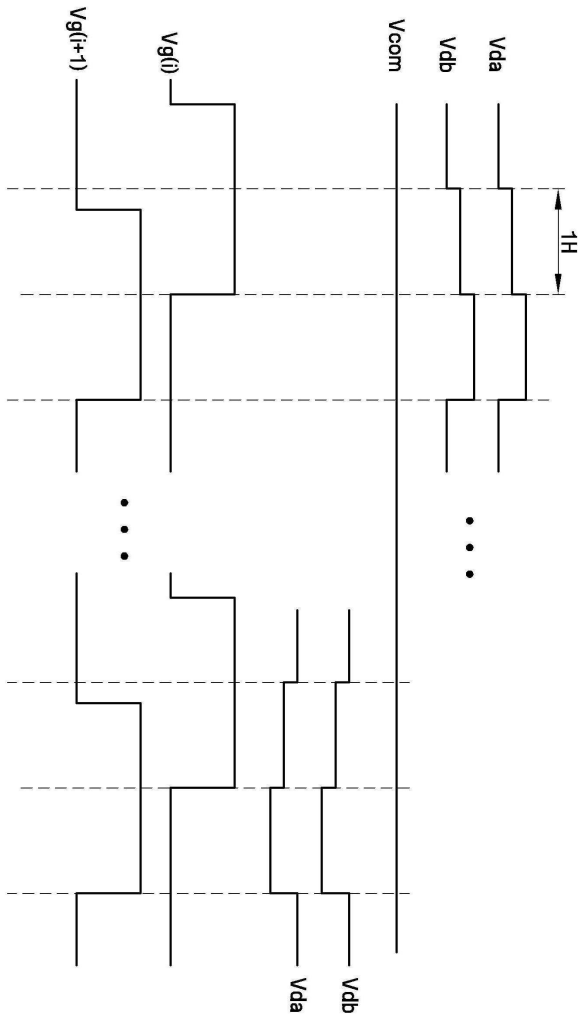
도면6



도면7



도면8



专利名称(译)	液晶显示器		
公开(公告)号	KR1020060116908A	公开(公告)日	2006-11-16
申请号	KR1020050039432	申请日	2005-05-11
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	BAEK SEUNG SOO 백승수 KIM DONG GYU 김동규		
发明人	백승수 김동규		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 G02F2001/13629 G02F2201/12 H01L27/124		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供了一种液晶显示器，用于实现改进侧并有效地确保超高频驱动中的驱动时序余量。液晶显示器连接到相应的第一子像素，并且包括第二子像素的多个像素和第一子像素以及第二子像素连接到阵列形式。并且，第二数据线将第二数据电压传输到第一数据线，第二子像素与多个栅极线交叉，第二数据线将第一数据电压传输到多个栅极线，传输栅极电压并且包括栅极线与栅极线相交的第一子像素。LCD，垂直对齐，驱动边距，子像素。

