

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/133 (2006.01)

G02F 1/1335 (2006.01)

(11) 공개번호

10-2006-0086175

(43) 공개일자

2006년07월31일

(21) 출원번호

10-2005-0007124

(22) 출원일자

2005년01월26일

(71) 출원인

삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자

유영훈  
경기도 수원시 영통구 영통동 벽적골8단지 주공아파트 832동 1203호  
이희석  
충청남도 천안시 두정동 1500번지 스타펠리스 526호  
손우성  
서울특별시 강남구 대치동 청실아파트 16동 1105호

(74) 대리인

유미특허법인

심사청구 : 없음

(54) 액정 표시 장치

요약

본 발명은 액정 표시 장치에 관한 것으로, 이 장치는 제1 및 제2 부화소를 포함하는 복수의 화소, 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 게이트선과 교차하고 제1 부화소에 연결되어 있으며 제1 데이터 전압을 전달하는 복수의 제1 데이터선, 그리고 게이트선과 교차하고, 제2 부화소에 연결되어 있으며 제2 데이터 전압을 전달하는 복수의 제2 데이터선을 포함한다. 이때, 제1 데이터 전압과 제2 데이터 전압의 크기는 서로 다르며 하나의 영상 정보로부터 얻어진다. 본 발명에 의하면, 하나의 화소를 한 쌍의 부화소로 분할하고 서로 다른 두 개의 데이터선을 구비하여 부화소에 서로 다른 데이터 전압을 인가함으로써 광시야각을 확보하면서도 측면 시인성을 향상시킬 수 있다.

대표도

도 1

색인어

액정 표시 장치, 데이터선, 데이터 전압, 화소 전극, 부화소 전극, 게이트선

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

- 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 부화소에 대한 등가 회로도이다.
- 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이다.
- 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다.
- 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이다.
- 도 7a 및 도 7b는 각각 도 6에 도시한 액정 표시 장치를 VIIa-VIIa' 선 및 VIIb-VIIb' 선을 따라 잘라 도시한 단면도이다.
- 도 8a 및 도 8b는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소 전극의 극성 상태를 나타낸 도면이다.
- 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- 도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이다.
- 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다.
- 도 12는 도 10의 박막 트랜지스터 표시판과 도 11의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이다.
- 도 13은 도 12에 도시한 액정 표시 장치를 XIII-XIII' 선을 따라 잘라 도시한 단면도이다.
- 도 14는 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 전극의 극성 상태를 나타낸 도면이다.
- 도 15는 본 발명의 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- 도 16은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이다.
- 도 17은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다.
- 도 18은 도 16의 박막 트랜지스터 표시판과 도 17의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이다.
- 도 19는 도 18에 도시한 액정 표시 장치를 XIX-XIX' 선을 따라 잘라 도시한 단면도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 표시판 및 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다. 이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다.

액정 표시 장치 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부와 돌기로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 기준 시야각을 넓힐 수 있다.

그러나 수직 배향 방식의 액정 표시 장치는 전면 시인성에 비하여 측면 시인성이 떨어진다. 예를 들어, 절개부가 구비된 PVA(patterned vertically aligned) 방식의 액정 표시 장치의 경우에는 측면으로 갈수록 영상이 밝아져서, 심한 경우에는 높은 계조 사이의 휘도 차이가 없어져 그림이 뭉그러져 보이는 경우도 발생한다.

이러한 현상을 개선하기 위하여 하나의 화소를 두 개의 부화소로 분할하고 두 부화소를 용량성 결합시킨 후 한 쪽 부화소에는 직접 전압을 인가하고 다른 쪽 부화소에는 용량성 결합에 의한 전압 하강을 일으켜 두 부화소의 전압을 달리 함으로써 투과율을 다르게 하는 방법이 제시되었다.

그러나 이러한 방법은 두 부화소의 투과율을 원하는 수준으로 정확하게 맞출 수 없고, 특히 색상에 따라 광투과율이 다르므로 각 색상에 대한 전압 배합을 달리 하여야 함에도 불구하고 이를 행할 수 없다. 또한 용량성 결합을 위한 도전체의 추가 등으로 인한 개구율의 저하가 나타나고 용량성 결합에 의한 전압 강하로 인하여 투과율이 감소한다.

### 발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 측면 시인성을 개선하면서도 투과율이 감소되지 않는 박막 트랜지스터 표시판 및 액정 표시 장치를 제공하는 것이다.

### 발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는, 제1 및 제2 부화소를 포함하는 복수의 화소, 상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 상기 게이트선과 교차하고 상기 제1 부화소에 연결되어 있으며 제1 데이터 전압을 전달하는 복수의 제1 데이터선, 그리고 상기 게이트선과 교차하고, 상기 제2 부화소에 연결되어 있으며 제2 데이터 전압을 전달하는 복수의 제2 데이터선을 포함하며, 상기 제1 데이터 전압과 상기 제2 데이터 전압의 크기는 서로 다르며 하나의 영상 정보로부터 얻어진다.

상기 제1 부화소는 상기 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 스위칭 소자, 그리고 상기 제1 스위칭 소자에 연결되어 있는 제1 부화소 전극을 포함하고, 상기 제2 부화소는 상기 게이트선 및 상기 제2 데이터선에 연결되어 있는 제2 스위칭 소자, 그리고 상기 제2 스위칭 소자에 연결되어 있는 제2 부화소 전극을 포함할 수 있다.

상기 제1 및 제2 부화소 전극 중 적어도 하나는 절개부를 가질 수 있다.

상기 제1 및 제2 부화소 전극과 마주보는 공통 전극을 더 포함할 수 있다.

상기 공통 전극은 절개부 또는 돌기를 가질 수 있다.

상기 제1 및 제2 데이터선과 적어도 일부분이 중첩하며 상기 제1 및 제2 데이터선과 전기적으로 절연되어 있는 차폐 전극을 더 포함할 수 있다.

상기 제1 부화소 전극의 면적과 상기 제2 부화소 전극의 면적은 다른 것이 바람직하다.

상기 제1 및 제2 데이터선 중 어느 하나는 상기 제1 및 제2 부화소 전극 사이에 위치할 수 있다.

상기 화소의 가로와 세로의 비는 실질적으로 1:3인 것이 바람직하다.

상기 제1 부화소의 가로의 길이와 상기 제2 부화소의 가로의 길이는 다를 수 있다.

상기 제1 및 제2 부화소 전극과 각각 마주보는 제1 및 제2 섹필터를 더 포함하며, 상기 제1 및 제2 섹필터의 색은 동일한 것이 바람직하다.

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소의 양단에 각각 위치할 수 있다.

상기 제1 및 제2 데이터 전압의 극성은 동일할 수 있다.

상기 제1 및 제2 데이터 전압의 극성은 서로 반대일 수 있다.

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소의 어느 한쪽에 위치할 수 있다. 이때 상기 제1 및 제2 데이터 전압의 극성은 동일한 것이 바람직하다.

상기 제2 데이터선과 상기 제2 스위칭 소자 사이에 연결되어 있는 접속선을 더 포함할 수 있다.

상기 접속선은 상기 게이트선과 동일한 금속층으로 형성되어 있으며, 상기 제2 데이터선의 일부 및 상기 제2 스위칭 소자의 일단과 상기 제1 및 제2 부화소 전극과 동일한 금속층으로 연결될 수 있다.

상기 영상 정보를 처리하여 제1 영상 신호와 제2 영상 신호를 생성하는 신호 제어부, 그리고 상기 제1 및 제2 영상 신호에 각각 대응하는 상기 제1 및 제2 데이터 전압을 상기 제1 및 제2 데이터선에 각각 인가하는 데이터 구동부를 더 포함하는 것이 바람직하다.

본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 방향으로 뻗어 있는 게이트선, 제2 방향으로 뻗어 있으며 서로 분리되어 있는 제1 및 제2 데이터선, 상기 게이트선과 상기 제1 데이터선에 연결되어 있는 제1 박막 트랜지스터, 상기 게이트선과 상기 제2 데이터선에 연결되어 있는 제2 박막 트랜지스터, 그리고 상기 제1 및 제2 박막 트랜지스터에 각각 연결되어 있는 제1 및 제2 표시 전극을 포함하는 화소 전극을 포함하며, 상기 제2 표시 전극의 상기 제2 방향 길이가 상기 제1 표시 전극보다 길며 상기 제1 표시 전극은 상기 제2 표시 전극의 제2 방향 길이 안에 위치한다.

상기 제1 및 제2 표시 전극은 서로 마주보는 경사진 빗변을 가질 수 있다.

상기 제1 및 제2 표시 전극 중 적어도 하나는 절개부를 가지는 것이 바람직하다.

상기 제1 및 제2 표시 전극과 마주보는 제3 표시 전극을 더 포함할 수 있다.

상기 제3 표시 전극은 절개부 또는 돌기를 가질 수 있다.

상기 제1 및 제2 표시 전극은 각각 상기 제1 방향으로 뻗은 하나의 직선을 중심으로 실질적으로 대칭인 모양을 가질 수 있다.

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소 전극의 상기 제2 방향의 양변에 각각 위치할 수 있다.

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소 전극의 상기 제2 방향의 어느 한 변에 위치할 수 있다.

상기 제1 표시 전극의 면적은 상기 제2 표시 전극의 면적과 다른 것이 바람직하다.

본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 및 제2 부화소를 포함하는 복수의 화소, 상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 그리고 상기 게이트선과 교차하고 상기 제1 및 제2 부화소에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선을 포함하며, 상기 제1 및 제2 부화소에 인가되는 데이터 전압의 크기는 서로 다르고 극성은 동일하며 하나의 영상 정보로부터 얻어진다.

본 발명의 다른 실시예에 따른 액정 표시 장치는, 제1 및 제2 부화소를 포함하는 복수의 화소, 상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 그리고 상기 게이트선과 교차하고 상기 제1 및 제2 부화소에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선을 포함하며, 상기 제1 및 제2 부화소에 인가되는 데이터 전압의 크기는 서로 다르고 극성은 반대이며 하나의 영상 정보로부터 얻어진다.

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 극성은 화소 행마다 반전될 수 있다.

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 극성은 화소 열마다 반전될 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명에 따른 박막 트랜지스터 표시판 및 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 부화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 게조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선( $G_1-G_n, D_1-D_{2m}$ )과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다.

표시 신호선( $G_1-G_n, D_1-D_{2m}$ )은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $G_1-G_n$ )과 데이터를 전달하는 데이터선( $D_1-D_{2m}$ )을 포함한다. 게이트선( $G_1-G_n$ )은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선( $D_1-D_{2m}$ )은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다. 하나의 화소(PX) 양측에 각각 하나의 데이터선( $D_1-D_{2m}$ )이 배치되어 있다. 또한 표시 신호선은 게이트선( $G_1-G_n$ )과 데이터선( $D_1-D_{2m}$ ) 이외에도 게이트선( $G_1-G_n$ )과 거의 나란하게 뻗은 유지 전극선을 포함할 수 있다.

도 2에 도시한 것처럼, 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 부화소(PXa, PXb)는 각각 해당 게이트선( $G_i$ ) 및 데이터선( $D_j, D_{j+1}$ )에 연결되어 있는 스위칭 소자(Qa, Qb)와 이에 연결된 액정 축전기(liquid crystal capacitor)( $C_{LCa}, C_{LCb}$ ) 및 유지 축전기(storage capacitor)( $C_{STa}, C_{STb}$ )를 포함한다. 유지 축전기( $C_{STa}, C_{STb}$ )는 필요에 따라 생략할 수 있다. 도 2에 도시한 것처럼, 한 쌍의 부화소(PXa, PXb)는 동일한 게이트선( $G_i$ )에 연결되어 있지만, 이웃한 서로 다른 데이터선( $D_j, D_{j+1}$ )에 각각 연결되어 있다.

박막 트랜지스터 등 스위칭 소자(Qa, Qb)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 게이트선( $G_1-G_n$ ) 및 데이터선( $D_1-D_{2m}$ )에 연결되어 있으며, 출력 단자는 액정 축전기( $C_{LCa}, C_{LCb}$ ) 및 유지 축전기( $C_{STa}, C_{STb}$ )에 연결되어 있다.

도 3에 도시한 것처럼, 부화소(PXa)의 액정 축전기( $C_{LCa}$ )는 하부 표시판(100)의 부화소 전극(190a)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190a, 270) 사이의 액정층(3)은 유전체로서 기능한다. 부화소 전극(190a)은 스위칭 소자(Qa)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압( $V_{com}$ )을 인가받는다. 도 3에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190a, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.

액정 축전기( $C_{LCa}$ )의 보조적인 역할을 하는 유지 축전기( $C_{STa}$ )는 하부 표시판(100)에 구비된 별개의 신호선, 예를 들어 유지 전극선(도시하지 않음)과 부화소 전극(190a)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압( $V_{com}$ ) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기( $C_{STa}$ )는 부화소 전극(190a)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소가 원색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 원색을 표시하게(시간 분할) 하여 이들 원색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 원색의 예로는 적색, 녹색 및 청색을 들 수 있다.

도 3은 공간 분할의 한 예로서 각 화소가 상부 표시판(200)의 영역에 원색 중 하나를 나타내는 색필터(230)를 구비함을 보여주고 있다. 도 3과는 달리 색필터(230)는 하부 표시판(100)의 부화소 전극(190a)의 위 또는 아래에 형성할 수도 있다.

액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

다시 도 1을 참고하면, 계조 전압 생성부(800)는 부화소(PXa, PXb)의 투과율과 관련된 두 별의 복수 계조 전압을 생성한다. 두 별 중 한 별은 공통 전압( $V_{com}$ )에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선( $G_1-G_n$ )에 연결되어 외부로부터의 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1-G_n$ )에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선( $D_1-D_{2m}$ )에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 부화소(PXa, PXb)에 인가한다.

게이트 구동부(400) 또는 데이터 구동부(500)는 복수의 구동 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착될 수도 있다. 이와는 달리, 게이트 구동부(400) 또는 데이터 구동부(500)가 액정 표시판 조립체(300)에 집적될 수도 있다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면, 이러한 액정 표시 장치의 구조에 대하여 도 4 내지 도 7b를 참고하여 상세하게 설명한다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 5는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이며, 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이다. 도 7a 및 도 7b는 각각 도 6에 도시한 액정 표시 장치를 VIIa-VIIa' 선 및 VIIb-VIIb' 선을 따라 잘라 도시한 단면도이다.

본 발명의 한 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100)과 이와 마주보는 공통 전극 표시판(200), 그리고 두 표시판(100, 200) 사이에 들어 있는 액정층(3)으로 이루어진다.

먼저, 도 4, 도 6, 도 7a 및 도 7b를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.

투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrode lines)(131)이 형성되어 있다.

게이트선(121)은 주로 가로 방향으로 뻗어 있고 서로 분리되어 있으며, 게이트 신호를 전달한다. 각 게이트선(121)은 복수의 게이트 전극(gate electrode)(124a, 124b)을 이루는 복수의 돌출부와 다른 층 또는 외부 장치의 접속을 위한 면적이 넓은 끝 부분(129)을 포함한다.

유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며, 유지 전극(133a, 133b)을 이루는 복수의 돌출부를 포함한다. 유지 전극(133a)은 직사각형이고 유지 전극선(131)에 대칭이며, 유지 전극(133b)은 유지 전극선(131)으로부터 세로 방향으로 연장되어 돌출해 있으며 이로부터 더 연장되어 있는 연장부를 포함한다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(common electrode)(270)에 인가되는 공통 전압(common voltage) 따위의 소정의 전압이 인가된다.

게이트선(121)과 유지 전극선(131)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수 있다. 이 중 한 도전막은 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

또한 게이트선(121) 및 유지 전극선(131)의 측면은 기관(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 등으로 이루어진 복수의 선형 반도체(151a, 151b)가 형성되어 있다. 선형 반도체(151a, 151b)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 돌출부(projection)(154a, 154b)가 각각 게이트 전극(124a, 124b)을 향하여 뻗어 나와 있다.

반도체(151a, 151b)의 상부에는 실리사이드(silicide) 또는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 점형 저항성 접촉 부재(ohmic contact)(161a, 161b, 165a, 165b)가 형성되어 있다. 선형 저항성 접촉 부재(161a, 161b)는 각각 복수의 돌출부(163a, 163b)를 가지고 있으며, 이 돌출부(163a, 163b)와 점형 저항성 접촉 부재(165a, 165b)는 각각 쌍을 이루어 반도체(151a, 151b)의 돌출부(154a, 154b) 위에 각각 위치한다.

반도체(151a, 151b)와 저항성 접촉 부재(161a, 161b, 165a, 165b)의 측면 역시 기관(110)의 표면에 대하여 경사져 있으며 그 경사각은 30-80°이다.

저항 접촉 부재(161a, 161b, 165a, 165b) 위에는 복수의 데이터선(data line)(171a, 171b)과 이로부터 각각 분리되어 있는 복수의 드레인 전극(drain electrode)(175a, 175b)이 형성되어 있다.

데이터선(171a, 171b)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압(data voltage)을 전달한다. 데이터선(171a, 171b)은 각각 드레인 전극(175a, 175b)을 향하여 뻗은 복수의 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 외부 장치와의 접속을 위하여 폭이 확장되어 있는 끝 부분(179a, 179b)을 포함한다.

드레인 전극(175a, 175b)은 주로 세로 방향으로 뻗어 있으며, 유지 전극(133a, 133b)과 중첩하는 확장부(177a, 177b)를 각각 포함한다. 드레인 전극(175a, 175b)의 확장부(177a, 177b)의 변은 유지 전극(133a, 133b)의 변과 실질적으로 평행하다. 하나의 게이트 전극(124a, 124b), 하나의 소스 전극(173a, 173b) 및 하나의 드레인 전극(175a, 175b)은 반도체(154a, 154b)와 함께 각각 하나의 박막 트랜지스터(thin film transistor, TFT)(Qa, Qb)를 이루며, 박막 트랜지스터(Qa, Qb)의 채널(channel)은 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이의 반도체(154a, 154b)에 각각 형성된다.

데이터선(171a, 171b) 및 드레인 전극(175a, 175b)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal)으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(도시하지 않음)과 그 위에 위치한 저저항 물질 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막

과 알루미늄 상부막 또는 알루미늄 하부막과 폴리브덴 상부막의 이중막 외에도 폴리브덴막-알루미늄막-폴리브덴막의 삼중막을 들 수 있다. 이때, 바로 인접한 두 데이터선(171a, 171b) 사이의 간격은 제조 공정 능력과 수율을 고려한 최소 간격을 유지하여 데이터선(171a, 171b) 수의 증가로 인한 개구율 감소를 최소로 한다.

데이터선(171a, 171b) 및 드레인 전극(175a, 175b)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161a, 161b, 165a, 165b)는 그 하부의 반도체(151a, 151b)와 그 상부의 데이터선(171a, 171b) 및 드레인 전극(175a, 175b) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형 반도체(151a, 151b)는 데이터선(171a, 171b)과 드레인 전극(175a, 175b) 및 그 아래의 저항성 접촉 부재(161a, 161b, 165a, 165b)와 거의 동일한 모양을 가진다. 그러나 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171a, 171b) 및 드레인 전극(175a, 175b)과 노출된 반도체(151a, 151b) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 그러나 보호막(180)은 유기막의 우수한 특성을 살리면서도 노출된 반도체(151a, 151b) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 드레인 전극(175a, 175b)의 확장부(177a, 177b)와 데이터선(171a, 171b)의 끝 부분(179a, 179b)을 각각 드러내는 복수의 접촉 구멍(contact hole)(185a, 185b, 182a, 182b)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.

보호막(180) 위에는 제1 및 제2 부화소 전극(pixel electrode)(190a, 190b)을 포함하는 복수의 화소 전극(pixel electrode)(190)과 복수의 차폐 전극(shielding electrode)(88) 및 복수의 접촉 보조 부재(contact assistant)(81, 82a, 82b)가 형성되어 있다. 화소 전극(190)과 차폐 전극(88) 및 접촉 보조 부재(81, 82a, 82b)는 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.

제1 및 제2 부화소 전극(190a, 190b)은 각각 접촉 구멍(185a, 185b)을 통하여 드레인 전극(175a, 175b)과 물리적·전기적으로 연결되어 드레인 전극(175a, 175b)으로부터 데이터 전압을 인가 받는다. 한 쌍의 부화소 전극(190a, 190b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(190a, 190b)의 크기 및 모양에 따라 설정될 수 있다. 부화소 전극(190a, 190b)의 면적은 서로 다를 수 있다.

데이터 전압이 인가된 부화소 전극(190a, 190b)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(190a/190b, 270) 사이의 액정층(3)의 액정 분자들의 배열을 결정한다.

제1 및 제2 부화소 전극(190a, 190b)과 공통 전극(270)은 축전기[이하 “액정 축전기(liquid crystal capacitor)”라 함]를 이루어 박막 트랜지스터(Qa, Qb)가 턴 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 다른 축전기를 두며 이를 유지 축전기(storage capacitor)라 한다. 유지 축전기는 제1 및 제2 부화소 전극(190a, 190b)과 유지 전극선(131)의 중첩 등으로 만들어지며, 유지 축전기의 정전 용량, 즉 유지 용량을 늘리기 위하여, 유지 전극선(131)에 유지 전극(133a, 133b)을 두고 제1 및 제2 부화소 전극(190a, 190b)에 각각 연결된 드레인 전극(175a, 175b)의 확장부(177a, 177b)를 중첩시킴으로써 단자 사이의 거리를 가깝게 하고 중첩 면적을 크게 한다.

각 화소 전극(190)은 오른쪽 모퉁이에서 모따기되어 있으며, 모따기된 빗변은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

하나의 화소 전극(190)을 이루는 한 쌍의 제1 및 제2 부화소 전극(190a, 190b)은 간극(gap)(93)을 사이에 두고 서로 맞물려 있으며, 그 바깥 경계는 대략 사각형 형태이다. 제1 부화소 전극(190a)은 회전한 등변 사다리꼴로서, 유지 전극(133a) 부근에 위치한 왼쪽 변과 그 맞은편의 오른쪽 변, 그리고 게이트선(121)과 대략 45°를 이루는 위쪽 빗변 및 아래쪽 빗변을 가진다. 제2 부화소 전극(190b)은 제1 부화소 전극(190a)의 빗변과 마주보는 한 쌍의 사다리꼴부와 제1 부화소 전극(190a)의 오른쪽 변과 마주보는 세로부를 포함한다. 따라서 제1 부화소 전극(190a)과 제2 부화소 전극(190b) 사이의 간극(93)은 대략 균일한 너비를 가지며 게이트선(121)과 약 45°를 이루는 상부 및 하부 사선부(93a, 93b)와 실질적으로 균일한 너비를 가지는 세로부(93c)를 포함한다. 이하에서는 설명의 편의를 위하여 간극(93)도 절개부라고 표현한다.



화소 전극(190)은 중앙 절개부(91, 92), 상부 절개부(93a, 94a) 및 하부 절개부(93b, 94b)를 가지며, 화소 전극(190)은 이들 절개부(91, 92, 93a, 93b, 94a, 94b)에 의하여 복수의 영역으로 분할된다. 절개부(91, 92, 93a, 93b, 94a, 94b)는 유지 전극선(131)에 대하여 거의 반전 대칭(inversion symmetry)을 이루고 있다.

상부 및 하부 절개부(93a, 93b, 94a, 94b)는 대략 화소 전극(190)의 왼쪽 면에서부터 오른쪽 면으로 비스듬하게 뻗어 있으며, 화소 전극(190)을 가로 방향으로 이등분하는 유지 전극선(131)을 중심으로 상반면과 하반면에 각각 위치하고 있다. 상부 및 하부 절개부(93a, 93b, 94a, 94b)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뻗어 있으며, 중앙 절개부(91, 92)는 하부 절개부(93a, 94a)와 상부 절개부(93b, 94b)에 각각 거의 평행한 한 쌍의 분지로 이루어져 있다. 중앙 절개부(91, 92)는 중앙에서 가로 방향으로 뻗은 가로부를 가진다.

따라서, 화소 전극(190)의 상반면과 하반면은 절개부(91, 92, 93a, 93b, 94a, 94b)에 의하여 각각 네 개의 영역으로 나누어진다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극(190)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라진다.

화소 전극(190)은 이웃하는 게이트선(121)과 중첩되어 개구율(aperture ratio)을 높이고 있다.

차폐 전극(88)은 데이터선(171a, 171b) 및 게이트선(121)을 따라 뻗어 있으며 데이터선(171a, 171b) 상부에 위치하는 부분은 데이터선(171a, 171b)을 완전히 덮으며, 게이트선(121) 상부에 위치하는 부분은 게이트선(121)의 폭보다 작은 폭을 가지며 게이트선(121)의 경계선 안에 위치한다. 인접한 두 화소 전극(190) 사이에 위치하는 두 데이터선(171a, 171b)은 완전히 차폐 전극(88)에 의해 덮여져 있다. 그러나 그 너비를 조절하여 데이터선(171a, 171b)보다 작을 수도 있으며, 게이트선(121)의 경계선 밖에 위치하는 경계선을 가질 수도 있다. 차폐 전극(88)에는 공통 전압이 인가되는데, 이를 위하여 보호막(180) 및 게이트 절연막(140)의 접촉 구멍(도시하지 않음)을 통하여 유지 전극선(131)에 연결되거나, 공통 전압을 박막 트랜지스터 표시판(100)에서 공통 전극 표시판(200)으로 전달하는 단락점(short point)(도시하지 않음)에 연결될 수도 있다. 이 때, 개구율 감소가 최소가 되도록 차폐 전극(88)과 화소 전극(190) 사이의 거리를 최소로 하는 것이 바람직하다.

이와 같이 공통 전압이 인가되는 차폐 전극(88)을 데이터선(171a, 171b) 상부에 배치하면 차폐 전극(88)이 데이터선(171a, 171b)과 화소 전극(190) 사이 및 데이터선(171a, 171b)과 공통 전극(270) 사이에서 형성되는 전계를 차단하여 화소 전극(190)의 전압 왜곡 및 데이터선(171a, 171b)이 전달하는 데이터 전압의 신호 지연 및 왜곡이 줄어든다.

또한, 화소 전극(190)과 차폐 전극(88)의 단락을 방지하기 위하여 이들 사이에 거리를 두어야 하므로, 화소 전극(190)이 데이터선(171a, 171b)으로부터 더 멀어져 이들 사이의 기생 용량이 줄어든다. 더욱이, 액정층(3)의 유전율(permittivity)이 보호막(180)의 유전율보다 높기 때문에, 데이터선(171a, 171b)과 차폐 전극(88) 사이의 기생 용량이 차폐 전극(88)이 없을 때 데이터선(171a, 171b)과 공통 전극(270) 사이의 기생 용량에 비하여 작다.

뿐만 아니라, 화소 전극(190)과 차폐 전극(88)이 동일한 층으로 만들어지기 때문에 이들 사이의 거리가 일정하게 유지되며 이에 따라 이들 사이의 기생 용량이 일정하다.

접촉 보조 부재(81, 82a, 82b)는 접촉 구멍(181, 182a, 182b)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171a, 171b)의 끝 부분(179a, 179b)과 각각 연결된다. 접촉 보조 부재(81, 82a, 82b)는 게이트선(121)의 노출된 끝 부분(129) 및 데이터선(171a, 171b)의 노출된 끝 부분(179a, 179b)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

도 1에 도시한 게이트 구동부(400) 또는 데이터 구동부(500)가 박막 트랜지스터 표시판(100)에 집적되는 경우에는 게이트선(121) 또는 데이터선(171a, 171b)이 연장되어 이들과 직접 연결될 수 있고 이 경우에는 접촉 보조 부재(81, 82a, 82b)가 게이트선(121) 또는 데이터선(171a, 171b)과 이들 구동부(400, 500)를 연결하는 등에 사용될 수 있다.

화소 전극(190), 접촉 보조 부재(81, 82a, 82b) 및 보호막(180) 위에는 액정층(3)을 배향하는 배향막(11)이 도포되어 있다. 배향막(11)은 수평 배향막일 수 있다.

다음, 도 5 내지 도 7a를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기판(210) 위에 빛샘을 방지하기 위한 블랙 매트릭스라고 하는 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부를

가지고 있다. 이와는 달리 차광 부재(220)는 데이터선(171a, 171b)에 대응하는 부분과 박막 트랜지스터(Qa, Qb)에 대응하는 부분으로 이루어질 수도 있다. 그러나 차광 부재(220)는 화소 전극(190)과 박막 트랜지스터(Qa, Qb) 부근에서의 빛샘을 차단하기 위하여 다양한 모양을 가질 수 있다.

기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 위치하며, 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공하기 위한 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 별의 절개부(71-74b) 집합을 가진다.

한 별의 절개부(71-74b)는 하나의 화소 전극(190)과 마주 보며 중앙 절개부(71, 72), 상부 절개부(73a, 74a) 및 하부 절개부(73b, 74b)를 포함한다. 절개부(71-74b)는 인접한 화소 전극(190)의 절개부(91-94b) 사이 및 가장자리 절개부(94a, 94b)와 화소 전극(190)의 빗면 사이에 배치되어 있다. 또한, 각 절개부(71-74b)는 화소 전극(190)의 절개부(91-94b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다.

하부 및 상부 절개부(73a-74b)는 대략 화소 전극(190)의 오른쪽 변에서 아래쪽 또는 위쪽 변을 향하여 뻗은 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 가로부 및 세로부를 포함한다.

중앙 절개부(71)는 대략 화소 전극(190)의 왼쪽 변에서부터 가로로 뻗은 중앙 가로부, 이 중앙 가로부의 끝에서 중앙 가로부와 빗각을 이루며 화소 전극(190)의 왼쪽 변을 향하여 뻗은 한 쌍의 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 왼쪽 변을 따라 왼쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 종단 세로부를 포함한다. 중앙 절개부(72)는 대략 화소 전극(190)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗어 있는 세로부, 세로부의 각 끝에서 화소 전극(190)의 왼쪽 변을 향하여 뻗은 한 쌍의 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 왼쪽 변을 따라 왼쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 종단 세로부를 포함한다.

절개부(71-74b)의 사선부에는 삼각형 모양의 노치(notch)가 형성되어 있다. 이러한 노치는 사각형, 사다리꼴 또는 반원형의 모양을 가질 수도 있으며, 불룩하게 또는 오목하게 이루어질 수 있다. 이러한 노치는 절개부(71-74b)에 대응하는 영역 경계에 위치하는 액정 분자(3)의 배열 방향을 결정해준다.

절개부(71-74b)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71-74b)와 중첩하여 절개부(71-74b) 부근의 빛샘을 차단할 수 있다.

공통 전극(270)과 차폐 전극(88)에 동일한 공통 전압이 인가되므로 둘 사이에는 전계가 거의 없다. 따라서 공통 전극(270)과 차폐 전극(88) 사이에 위치한 액정 분자들은 초기 수직 배향 상태를 그대로 유지하므로 이 부분에 입사된 빛은 투과되지 못하고 차단된다.

적어도 하나의 절개부(91-94b, 71-74b)는 돌기나 함몰부로 대체할 수 있으며, 절개부(91-94b, 71-74b)의 모양 및 배치는 변형될 수 있다.

공통 전극(270) 및 덮개막(250) 위에는 액정층(3)을 배향하는 배향막(21)이 도포되어 있다. 배향막(21)은 수평 배향막일 수 있다.

표시판(100, 200)의 바깥 면에는 편광판(12, 22)이 구비되어 있는데, 두 편광판(12, 22)의 투과축은 직교하며 이중 한 투과축(또는 흡수축)은 가로 방향과 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며 액정층(3)의 액정 분자(310)는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(190)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전계가 생성된다. 전극(190, 270)의 절개부(91-94b, 71-74b)는 이러한 전계를 왜곡하여 절개부(91-94b, 71-74b)의 변에 대하여 수직인 수평 성분을 만들어낸다.

이에 따라 전계는 표시판(100, 200)의 표면에 수직인 방향에 대하여 기울어진 방향을 가리킨다. 액정 분자들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 하는데, 이때 절개부(91-94b, 71-74b) 및 화소 전극(190)의 변 부근의 전계는 액정 분자의 장축 방향과 나란하지 않고 일정 각도를 이루므로 액정 분자의 장축 방향과 전계가 이루는 평면 상에서 이동 거리가 짧은 방향으로 액정 분자들이 회전한다. 따라서 하나의 절개부 집합(91-94b, 71-74b)과 화소 전극(190)의 변은 화소 전극(190) 위에 위치한 액정층(3) 부분을 액정 분자들이 기울어지는 방향이 다른 복수의 도메인으로 나누며, 이에 따라 기준 시야각이 확대된다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

도 1에 도시한 바와 같이, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)의 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다. 여기에서 영상 신호의 변환은 실험 등에 의하여 미리 정해져서 룩업 테이블(도시하지 않음)에 기억되어 있는 사상(mapping)을 통하여 이루어지거나 신호 제어부(600)의 연산을 통하여 이루어진다.

게이트 제어 신호(CONT1)는 게이트 온 전압( $V_{on}$ )의 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압( $V_{on}$ )의 출력을 제어하는 적어도 하나의 클록 신호 등을 포함한다.

데이터 제어 신호(CONT2)는 한 행의 부화소(PXa, PXb)에 대한 데이터의 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선( $D_1$ - $D_{2m}$ )에 해당 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클록 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압( $V_{com}$ )에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 포함할 수 있다.

데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 부화소(PXa, PXb)에 대한 영상 데이터(DAT)를 차례로 입력받아 시프트시키고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써 영상 데이터(DAT)를 해당 아날로그 데이터 전압으로 변환한 후, 이를 해당 데이터선( $D_1$ - $D_{2m}$ )에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압( $V_{on}$ )을 게이트선( $G_1$ - $G_n$ )에 차례로 인가하여 이 게이트선( $G_1$ - $G_n$ )에 연결된 스위칭 소자(Qa, Qb)를 턴 온시키며, 이에 따라 데이터선( $D_1$ - $D_{2m}$ )에 인가된 데이터 전압이 턴 온된 스위칭 소자(Qa, Qb)를 통하여 해당 부화소(PXa, PXb)에 인가된다.

부화소(PXa, PXb)에 인가된 데이터 전압과 공통 전압( $V_{com}$ )의 차이는 각 액정 축전기( $C_{LCa}$ ,  $C_{LCb}$ )의 충전 전압, 즉 부화소 전압으로서 나타난다. 액정 분자들은 부화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광판(12, 22)에 의하여 빛의 투과율 변화로 나타난다.

하나의 입력 영상 데이터는 한 쌍의 출력 영상 데이터로 변환되고 이들은 한 쌍의 부화소(PXa, PXb)에 서로 다른 투과율을 부여한다. 따라서 두 부화소(PXa, PXb)는 서로 다른 감마 곡선을 보여주며 한 화소(PX)의 감마 곡선은 이들을 합성한 곡선이 된다.

1 수평 주기(또는 "1H") [수평 동기 신호(Hsync), 데이터 인에이블 신호(DE)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 부화소(PXa, PXb)에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선( $G_1$ - $G_n$ )에 대하여 차례로 게이트 온 전압( $V_{on}$ )을 인가하여 모든 부화소(PXa, PXb)에 데이터

전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 부화소(PXa, PXb)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀔 수 있다("행반전", "점반전").

그러면 본 실시예에 따른 화소 전극의 극성 및 반전 형태에 대하여 도 8a 및 도 8b를 참고로 하여 상세하게 설명한다.

도 8a 및 도 8b는 본 발명의 한 실시예에 따른 액정 표시 장치의 화소 전극의 극성 상태를 나타낸 도면이다.

도 8a에 도시한 바와 같이, 한 화소(PX)를 이루는 한 쌍의 부화소(PXa, PXb)에 연결되어 있는 두 데이터선(예를 들면,  $D_j$ 와  $D_{j+1}$ )에 흐르는 데이터 전압의 극성은 동일하다. 그러나 인접한 두 화소(PX) 사이에 배치되어 있는 두 데이터선(예를 들면,  $D_{j+1}$ 과  $D_{j+2}$ )에 흐르는 데이터 전압의 극성은 서로 반대가 되어 인접한 화소의 극성은 바뀐다. 도 8a에서는 화소 전극(190)의 극성이 화소마다 반전되는 점반전으로 도시되어 있지만 2개의 화소마다 극성이 반전되는 1+2 반전 형태가 될 수도 있다. 이러한 반전 형태에 의하면 하나의 화소 전극(190)을 이루는 두 개의 부화소 전극(190a, 190b)의 극성은 동일하므로 부화소 전극(PXa, PXb) 사이의 간극(93)에서 빗샘이 발생하지 않는다.

한편 도 8b에 도시한 바와 같이, 한 화소(PX)를 이루는 한 쌍의 부화소(PXa, PXb)에 연결되어 있는 두 데이터선(예를 들면,  $D_j$ 와  $D_{j+1}$ )에 흐르는 데이터 전압의 극성은 서로 다르다. 그러나 인접한 두 화소(PX) 사이에 배치되어 있는 두 데이터선(예를 들면,  $D_{j+1}$ 과  $D_{j+2}$ )에 흐르는 데이터 전압의 극성은 동일하다. 인접한 데이터선의 극성이 동일하므로 데이터선의 부하가 줄어들어 데이터 전압의 충전 지연을 방지할 수 있으며 데이터 구동부(500)의 구동 마진이 늘어난다.

다음, 도 9를 도 2와 함께 참고로 하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세히 설명한다.

도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 블록도이다.

도 9에 도시한 바와 같이, 본 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 게조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다. 본 실시예에 따른 액정 표시 장치는 도 1에 도시한 액정 표시 장치와 거의 동일하므로 동일한 부분에 대하여는 설명을 생략하고 차이가 나는 부분에 대하여만 설명한다.

액정 표시판 조립체(300)는 복수의 표시 신호선( $G_1-G_n$ ,  $D_1-D_{2m}$ )과 이에 연결되어 있는 복수의 화소(pixel)(PX)를 포함한다. 표시 신호선( $G_1-G_n$ ,  $D_1-D_{2m}$ )은 복수의 게이트선( $G_1-G_n$ )과 복수의 데이터선( $D_1-D_{2m}$ )을 포함한다. 도 2에 도시한 바와 같이 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 이들 부화소(PXa, PXb)에 연결되는 두 개의 데이터선( $D_1-D_{2m}$ )은 한 화소의 한쪽에 배치되어 있다. 도 9에는 두 데이터선( $D_1-D_{2m}$ )이 한 화소의 왼쪽에 배치되어 있는 것으로 도시하였으나 오른쪽에 배치될 수도 있다.

홀수 번째 데이터선( $D_{2j-1}$ )은 부화소(PXb)의 스위칭 소자(Qb)에 연결되어 있으며, 짝수 번째 데이터선( $D_{2j}$ )은 부화소(PXa)의 스위칭 소자(Qa)에 연결되어 있다. 이때 데이터선( $D_{2j-1}$ )과 데이터선( $D_{2j}$ )의 접속을 피하기 위하여 데이터선( $D_{2j-1}$ )과 스위칭 소자(Qb) 사이에는 접속선(bridge wire)(도시하지 않음)이 연결되어 있다.

그러면 이러한 액정 표시 장치의 구조에 대하여 도 10 내지 도 13을 참고로 하여 상세하게 설명한다.

도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다. 도 12는 도 10의 박막 트랜지스터 표시판과 도 11의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이고, 도 13은 도 12에 도시한 액정 표시 장치를 XIII-XIII' 선을 따라 잘라 도시한 단면도이다.

도 10 내지 도 13에 도시한 바와 같이, 본 실시예에 따른 액정 표시 장치의 층상 구조는 도 4 내지 도 7b에 도시한 액정 표시 장치의 층상 구조와 거의 동일하므로 동일한 부분에 대하여는 설명을 생략하고 차이가 나는 부분에 대하여만 설명을 한다.

박막 트랜지스터 표시판(100)에는 기관(110) 위에 복수의 게이트 전극(124)을 포함하는 복수의 게이트선(121), 복수의 유지 전극(133a, 133b)을 포함하는 복수의 유지 전극선(131) 및 복수의 연결 다리(127)가 형성되어 있다. 연결 다리(127)는 게이트선(121) 및 유지 전극선(131)과 동일한 물질로 이루어진다.

게이트선(121), 유지 전극선(131) 및 연결 다리(127) 위에 게이트 절연막(140), 반도체(151a, 151b), 저항성 접촉 부재(161a, 161b, 163b, 165a, 165b)가 차례로 형성되어 있다.

저항성 접촉 부재(161a, 161b, 163b, 165a, 165b) 위에는 복수의 데이터선(171a, 171b)과 이로부터 분리되어 있는 복수의 소스 전극(173b) 및 복수의 드레인 전극(175a, 175b)이 형성되어 있다.

데이터선(171b)은 세로 방향으로 뻗어 있으며 서로 분리되어 있는 복수의 제1 및 제2 부분(171p, 171q)을 포함한다. 데이터선(171b)의 제1 및 제2 부분(171p, 171q)은 그 중단의 일부가 연결 다리(127)의 일단에 중첩되어 있으며 전기적으로 서로 연결되어 있다. 또한 소스 전극(173b)의 일부도 연결 다리(127)의 타단에 중첩되어 있으며 데이터선(171b)과 전기적으로 연결되어 있다.

데이터선(171a, 171b), 소스 전극(173b), 드레인 전극(175a, 175b) 및 노출된 반도체(151a, 151b) 부분의 위에는 보호막(180)이 형성되어 있다.

보호막(180)에는 복수의 접촉 구멍(182a, 182b, 185a, 185b)이 형성되어 있으며, 게이트 절연막(140)과 함께 복수의 접촉 구멍(181, 187a, 187b)이 형성되어 있다.

보호막(180) 위에는 복수의 부화소 전극(190a, 190b), 차폐 전극(88), 복수의 접촉 보조 부재(81, 82a, 82b) 및 복수의 연결 부재(87a, 87b)가 형성되어 있다.

연결 부재(87a, 87b)는 부화소 전극(190a, 190b), 차폐 전극(88) 및 접촉 보조 부재(81, 82a, 82b)와 동일한 물질로 이루어져 있으며, 접촉 구멍(187a, 187b)을 통하여 데이터선(171b), 연결 다리(129), 그리고 소스 전극(173b)을 연결한다.

한편 차폐 전극(88)은 연결 부재(87a)와 접촉되지 않도록 데이터선(171b) 위에 오목부를 가지며, 부화소 전극(190b)은 연결 부재(87b)와 접촉되지 않도록 개구부(197)를 가지고 있다.

공통 전극 표시판(200)에는 기관(210) 위에 차광 부재(220) 및 복수의 선풍 필터(230)가 형성되어 있고, 그 위에 덮개막(250)이 형성되어 있으며, 덮개막(250) 위에 공통 전극(270)이 형성되어 있다. 차광 부재(220)는 박막 트랜지스터(Qb)를 가리는 섬형 차광 부재(221)를 포함하고 있다.

표시판(100, 200)의 안쪽 면에는 배향막(11, 21)이 형성되어 있으며, 바깥 면에는 편광판(12, 22)이 형성되어 있다.

그러면 이러한 액정 표시 장치의 화소 전극의 극성 및 반전 형태에 대하여 도 14를 참고로 하여 상세하게 설명한다.

도 14는 본 발명의 다른 실시예에 따른 액정 표시 장치의 화소 전극의 극성 상태를 나타낸 도면이다.

도 14에 도시한 바와 같이, 한 화소(PX)를 이루는 한 쌍의 부화소(PXa, PXb)에 연결되어 있는 두 데이터선(예를 들면,  $D_j$  와  $D_{j+1}$ )에 흐르는 데이터 전압의 극성은 동일하다. 그리고 이 두 데이터선은 서로 인접한 두 화소(PX) 사이에 배치되어 있다. 따라서 하나의 화소 전극(190)을 이루는 두 개의 부화소 전극(190a, 190b)의 극성은 동일하므로 부화소 전극(PXa, PXb) 사이의 간극(93)에서 빛샘이 발생하지 않는다. 또한 인접한 데이터선의 극성이 동일하므로 데이터선의 부하가 줄어들어 데이터 전압의 충전 지연을 방지할 수 있으며 데이터 구동부(500)의 구동 마진이 늘어난다. 한편 도 14에서는 화소 전극(190)의 극성이 화소마다 반전되는 점반전으로 도시되어 있지만 2개의 화소마다 극성이 반전되는 1+2 반전 형태가 될 수도 있다.

그러면 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 도 15를 참고로 하여 상세하게 설명한다.

도 15는 본 발명의 다른 실시예에 따른 액정 표시 장치의 블록도이다.

도 15에 도시한 바와 같이, 본 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다. 본 실시예에 따른 액정 표시 장치는 도 1에 도시한 액정 표시 장치와 거의 동일하므로 동일한 부분에 대하여는 설명을 생략하고 차이가 나는 부분에 대하여만 설명한다.

액정 표시판 조립체(300)는 복수의 표시 신호선( $G_1-G_n$ ,  $D_1-D_{2m}$ )과 이에 연결되어 있는 복수의 화소(pixel)(PX)를 포함한다. 표시 신호선( $G_1-G_n$ ,  $D_1-D_{2m}$ )은 복수의 게이트선( $G_1-G_n$ )과 복수의 데이터선( $D_1-D_{2m}$ )을 포함한다. 각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 이들 부화소(PXa, PXb)에 연결되는 두 개의 데이터선( $D_1-D_{2m}$ )은 각각 부화소(PXa, PXb)의 한쪽에 배치되어 있다. 도 15에는 두 데이터선( $D_1-D_{2m}$ )이 각각 부화소(PXa, PXb)의 왼쪽에 배치되어 있는 것으로 도시하였으나 오른쪽에 배치될 수도 있다.

한 화소(PX)의 가로와 세로의 비는 실질적으로 1:3이고, 부화소(PXa, PXb)의 크기가 동일한 경우 각 부화소(PXa, PXb)의 가로와 세로의 비는 실질적으로 1:6이다. 측면 시인성을 높게 하기 위하여 필요에 따라 부화소(PXa, PXb)의 가로의 길이를 서로 다르게 할 수 있다.

그러면 이러한 액정 표시 장치의 구조에 대하여 도 16 내지 도 19를 참고로 하여 상세하게 설명한다.

도 16은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 17은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이다. 도 18은 도 16의 박막 트랜지스터 표시판과 도 17의 공통 전극 표시판으로 이루어진 액정 표시 장치의 배치도이고, 도 19는 도 18에 도시한 액정 표시 장치를 XIX-XIX' 선을 따라 잘라 도시한 단면도이다.

본 실시예의 액정 표시 장치의 한 화소(PX)는 실질적으로 거의 동일한 구조를 가지는 두 개의 부화소(PXa, PXb)를 포함한다. 따라서 이하에서는 하나의 부화소(PXa)의 구조에 대하여만 설명을 하고 다른 하나의 부화소(PXb)의 구조에 대하여는 설명을 생략한다.

본 발명의 다른 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100)과 이와 마주보는 공통 전극 표시판(200), 그리고 두 표시판(100, 200) 사이에 들어 있는 액정층(3)으로 이루어진다.

먼저, 도 16, 도 18 및 도 19를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.

투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(121)과 복수의 유지 전극선(131)이 형성되어 있다.

게이트선(121)은 주로 가로 방향으로 뻗어 있고 서로 분리되어 있으며, 게이트 신호를 전달한다. 각 게이트선(121)은 복수의 게이트 전극(124a)을 이루는 복수의 돌출부와 다른 층 또는 외부 장치의 접속을 위한 면적이 넓은 끝 부분(129)을 포함한다.

유지 전극선(131)은 주로 가로 방향으로 뻗어 있으며, 유지 전극(133a)을 이루는 복수의 돌출부를 포함한다. 유지 전극(133a)은 직사각형이고 유지 전극선(131)에 대칭으로 이루어져 있다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(270)에 인가되는 공통 전압 따위의 소정의 전압이 인가된다.

게이트선(121)과 유지 전극선(131)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO 및 IZO와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 그러나 게이트선(121)과 유지 전극선(131)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

또한 게이트선(121) 및 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소(SiNx) 따위로 이루어진 게이트 절연막(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소 등으로 이루어진 복수의 섬형 반도체(154a)가 형성되어 있다. 섬형 반도체(154a)는 주로 게이트 전극(124a)의 상부에 위치한다.

반도체(154a)의 상부에는 실리사이드 또는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 섬형 저항성 접촉 부재(163a, 165a)가 형성되어 있다. 두 섬형 저항성 접촉 부재(163a, 165a)는 쌍을 이루어 반도체(154a) 위에 배치되어 있는데, 게이트 전극(124a)을 중심으로 서로 마주한다.

섬형의 반도체(154a)와 저항성 접촉 부재(163a, 165a)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 30-80°인 것이 바람직하다.

저항 접촉 부재(163a, 165a) 및 게이트 절연막(140) 위에는 복수의 데이터선(171a)과 이로부터 분리되어 있는 복수의 드레인 전극(175a)이 형성되어 있다.

데이터선(171a)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압을 전달한다. 데이터선(171a)은 드레인 전극(175a)을 향하여 뻗은 복수의 소스 전극(173a)과 다른 층 또는 외부 장치와의 접속을 위하여 폭이 확장되어 있는 끝 부분(179a)을 포함한다.

드레인 전극(175a)은 주로 세로 방향으로 뻗어 있으며, 유지 전극(133a)과 중첩하는 확장부(177a)를 포함한다. 드레인 전극(175a)의 확장부(177a)의 변은 유지 전극(133a)의 변과 실질적으로 평행하다. 하나의 게이트 전극(124a), 하나의 소스 전극(173a) 및 하나의 드레인 전극(175a)은 반도체(154a)와 함께 각각 하나의 박막 트랜지스터(TFT)(Qa)를 이루며, 박막 트랜지스터(Qa)의 채널은 소스 전극(173a)과 드레인 전극(175a) 사이의 반도체(154a)에 형성된다.

데이터선(171a) 및 드레인 전극(175a)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(도시하지 않음)과 그 위에 위치한 저저항 물질 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.

데이터선(171a) 및 드레인 전극(175a)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(163a, 165a)는 그 하부의 반도체(154a)와 그 상부의 데이터선(171a) 및 드레인 전극(175a) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 섬형 반도체(154a)는 소스 전극(173a)과 드레인 전극(175a) 사이를 비롯하여 데이터선(171a) 및 드레인 전극(175a)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171a) 및 드레인 전극(175a)과 노출된 반도체(154a) 부분의 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성을 가지는 유기물 또는 플라즈마 화학 기상 증착(PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진다. 그러나 보호막(180)은 유기막의 우수한 특성을 살리면서도 노출된 반도체(154a) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 드레인 전극(175a)의 확장부(177a)와 데이터선(171a)의 끝 부분(179a)을 각각 드러내는 복수의 접촉 구멍(185a, 182a)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(129)을 드러내는 복수의 접촉 구멍(181)이 형성되어 있다.

보호막(180) 위에는 복수의 부화소 전극(190a)과 복수의 차폐 전극(88) 및 복수의 접촉 보조 부재(81, 82a)가 형성되어 있다. 부화소 전극(190a)과 차폐 전극(88) 및 접촉 보조 부재(81, 82a)는 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다.

부화소 전극(190a)은 접촉 구멍(185a)을 통하여 드레인 전극(175a)과 물리적·전기적으로 연결되어 드레인 전극(175a)으로부터 데이터 전압을 인가 받는다.

데이터 전압이 인가된 부화소 전극(190a)은 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(190a, 270) 사이의 액정층(3)의 액정 분자들의 배열을 결정한다.

부화소 전극(190a)과 공통 전극(270)은 액정 축전기를 이루어 박막 트랜지스터(Qa)가 턴 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 유지 축전기를 둔다. 유지 축전기는 부화소 전극(190a)과 유지 전극선(131)의 중첩 등으로 만들어지며, 유지 축전기의 정전 용량, 즉 유지 용량을 늘리기 위하여, 유지 전극선(131)에 유지 전극(133a)을 두고 부화소 전극(190a)에 연결된 드레인 전극(175a)의 확장부(177a)를 중첩시킴으로써 단자 사이의 거리를 가깝게 하고 중첩 면적을 크게 한다.

부화소 전극(190a)은 거의 직사각형으로 이루어져 있으나 오른쪽 모퉁이에서 모따기되어 있으며, 모따기된 빗변은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

부화소 전극(190a)은 복수의 중앙 절개부(91a, 92a), 상부 절개부(93a, 94a, 95a) 및 하부 절개부(96a, 97a, 98a)를 가지며, 부화소 전극(190a)은 이들 절개부(91a-98a)에 의하여 복수의 소영역으로 분할된다. 상부 및 하부 절개부(93a-95a, 96a-98a)는 부화소 전극(190a)의 상반면과 하반면에 각각 위치하고 있으며 중앙 절개부(91, 92)는 상부 절개부(93a-95a)와 하부 절개부(96a-98a)의 사이에 위치한다. 절개부(91a-98a)는 부화소 전극(190a)의 상반면과 하반면을 가르는 부화소 전극(190a)의 중앙 가로선에 대하여 대략 반전 대칭을 이룬다.

상부 및 하부 절개부(93a-95a, 96a-98a)는 게이트선(121)에 대하여 약 45도를 이룬다. 상부 절개부(93a-95a)와 하부 절개부(96a-98a) 직각을 이루는데, 상부 절개부(93a-95a)는 서로 거의 나란하며, 하부 절개부(96a-98a)도 서로 거의 나란하다.

절개부(95a, 98a)는 부화소 전극(190a)의 오른쪽 세로 변 부근에서 가로 변 부근으로 뻗어 있다. 절개부(94a, 97a)는 화소 전극(190)의 오른쪽 변 부근에서 부화소 전극(190a)의 모따기 않은 왼쪽 모퉁이 부근으로 뻗어 있다. 절개부(93a, 96a)는 부화소 전극(190) 상하반면의 오른쪽 모퉁이 부근에서 부화소 전극(190a)의 왼쪽 세로 변 부근으로 뻗어 있다.

중앙 절개부(92a)는 부화소 전극(190a)의 중앙 가로선 부근을 따라 뻗어 있는 가로부, 그리고 가로부에서 부화소 전극(190a)의 왼쪽 변으로 뻗으며 각각 상부 절개부(93a-95a) 및 하부 절개부(96a-98a)와 평행한 한 쌍의 사선부를 포함한다. 중앙 절개부(91a) 역시 부화소 전극(190a)의 중앙 가로선을 따라 뻗어 있고 부화소 전극(190a)의 왼쪽 변에 난 입구(inlet)를 가지고 있는데, 입구는 상부 절개부(93a-95a) 및 하부 절개부(96a-98a)와 각각 평행한 한 쌍의 빗변을 가지고 있다.

그러므로 부화소 전극(190a)의 상반면은 중앙 절개부(91a, 92a) 및 상부 절개부(93a-95a)에 의하여 다섯 개의 소영역으로 나누어지고, 하반면 또한 중앙 절개부(91a, 92a) 및 하부 절개부(96a-98a)에 의하여 다섯 개의 소영역으로 분할된다. 그러나 영역의 수효 또는 절개부의 수효는 화소의 크기, 부화소 전극(190a)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다.

부화소 전극(190a)은 이웃하는 게이트선(121)과 중첩되어 개구율(aperture ratio)을 높이고 있다.

차폐 전극(88)은 데이터선(171a) 및 게이트선(121)을 따라 뻗어 있으며 데이터선(171a) 상부에 위치하는 부분은 데이터선(171a)을 완전히 덮으며, 게이트선(121) 상부에 위치하는 부분은 게이트선(121)의 폭보다 작은 폭을 가지며 게이트선(121)의 경계선 안에 위치한다. 그러나 그 너비를 조절하여 데이터선(171a)보다 작을 수도 있으며, 게이트선(121)의 경계선 밖에 위치하는 경계선을 가질 수도 있다. 차폐 전극(88)에는 공통 전압이 인가되는데, 이를 위하여 보호막(180) 및 게이트 절연막(140)의 접촉 구멍(도시하지 않음)을 통하여 유지 전극선(131)에 연결되거나, 공통 전압을 박막 트랜지스터 표시판(100)에서 공통 전극 표시판(200)으로 전달하는 단락점(도시하지 않음)에 연결될 수도 있다. 이때, 개구율 감소가 최소가 되도록 차폐 전극(88)과 화소 전극(190) 사이의 거리를 최소로 하는 것이 바람직하다.

이와 같이 공통 전압이 인가되는 차폐 전극(88)을 데이터선(171a) 상부에 배치하면 차폐 전극(88)이 데이터선(171a)과 부화소 전극(190a, 190b) 사이 및 데이터선(171a)과 공통 전극(270) 사이에서 형성되는 전계를 차단하여 부화소 전극(190a, 190b)의 전압 왜곡 및 데이터선(171a)이 전달하는 데이터 전압의 신호 지연 및 왜곡이 줄어든다.



또한, 부화소 전극(190a, 190b)과 차폐 전극(88)의 단락을 방지하기 위하여 이들 사이에 거리를 두어야 하므로, 부화소 전극(190a, 190b)이 데이터선(171a)으로부터 더 멀어져 이들 사이의 기생 용량이 줄어든다. 더욱이, 액정층(3)의 유전율이 보호막(180)의 유전율보다 높기 때문에, 데이터선(171a)과 차폐 전극(88) 사이의 기생 용량이 차폐 전극(88)이 없을 때 데이터선(171a)과 공통 전극(270) 사이의 기생 용량에 비하여 작다.

뿐만 아니라, 부화소 전극(190a, 190b)과 차폐 전극(88)이 동일한 층으로 만들어지기 때문에 이들 사이의 거리가 일정하게 유지되며 이에 따라 이들 사이의 기생 용량이 일정하다.

접촉 보조 부재(81, 82a)는 접촉 구멍(181, 182a)을 통하여 게이트선(121)의 끝 부분(129) 및 데이터선(171a)의 끝 부분(179a)과 각각 연결된다. 접촉 보조 부재(81, 82a)는 게이트선(121)의 노출된 끝 부분(129) 및 데이터선(171a)의 노출된 끝 부분(179a)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

도 15에 도시한 게이트 구동부(400) 또는 데이터 구동부(500)가 박막 트랜지스터 표시판(100)에 집적되는 경우에는 게이트선(121) 또는 데이터선(171a)이 연장되어 이들과 직접 연결될 수 있고 이 경우에는 접촉 보조 부재(81, 82a)가 게이트선(121) 또는 데이터선(171a)과 이들 구동부(400, 500)를 연결하는 등에 사용될 수 있다.

부화소 전극(190a), 접촉 보조 부재(81, 82a) 및 보호막(180) 위에는 액정층(3)을 배향하는 배향막(11)이 도포되어 있다. 배향막(11)은 수평 배향막일 수 있다.

다음, 도 17 내지 도 19를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기판(210) 위에 빛샘을 방지하기 위한 블랙 매트릭스라고 하는 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부를 가지고 있다. 이와는 달리 차광 부재(220)는 데이터선(171a)에 대응하는 부분과 박막 트랜지스터(Qa)에 대응하는 부분으로 이루어질 수도 있다. 그러나 차광 부재(220)는 부화소 전극(190a)과 박막 트랜지스터(Qa) 부근에서의 빛샘을 차단하기 위하여 다양한 모양을 가질 수 있다.

기판(210) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 위치하며, 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공하기 위한 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 벌의 절개부(71a-74a) 집합을 가진다.

하나의 절개부(71a-78a) 집합은 하나의 부화소 전극(190a)과 마주 보며, 복수의 중앙 절개부(71a, 72a)와 상부 및 하부 절개부(73a-75a, 76a-78a)를 포함한다. 각 절개부(71a-78a)는 부화소 전극(190a)의 인접 절개부(91a-98a) 사이 또는 절개부(94a, 98a)와 부화소 전극(190a)의 빗변 사이에 배치되어 있다. 또한 각 절개부(71a-78a)는 부화소 전극(190a)의 상부 절개부(93a-95a) 또는 하부 절개부(96a-98a)와 평행하게 뻗은 적어도 하나의 사선부를 가지며, 서로 평행한 인접 절개부(91a-98a, 71a-78a), 그 사선부 및 빗변, 그리고 부화소 전극(190a)의 빗변 사이의 거리는 모두 실질적으로 같다. 절개부(91a-98a, 71a-78a)는 부화소 전극(190a)의 중앙 가로선에 대하여 대략 반전 대칭이다.

절개부(74a, 75a, 77a, 78a)는 각각 부화소 전극(190a)의 오른쪽 변 부근에서 부화소 전극(190a)의 위 변 또는 아래 변 부근으로 뻗는 사선부, 그리고 사선부의 끝에서 부화소 전극(190a)의 변을 따라 부화소 전극(190a)의 변과 중첩되면서 뻗으며 사선부와 둔각을 이루는 가로부 및 세로부를 포함한다. 절개부(73a, 76a)는 각각 부화소 전극(190a)의 오른쪽 변 부근에서 부화소 전극(190a)의 왼쪽 변 부근으로 뻗는 사선부, 그리고 사선부의 끝에서 부화소 전극(190a)의 왼쪽 및 오른쪽 변을 따라 부화소 전극(190a)의 왼쪽 및 오른쪽 변과 중첩되면서 뻗으며 사선부와 둔각을 이루는 한 쌍의 세로부를 포함한다. 절개부(71a, 72a)는 각각 부화소 전극(190a)의 중앙 가로선을 따라 뻗은 가로부, 가로부에서 부화소 전극(190a)의 왼쪽 변으로 뻗은 한 쌍의 사선부, 그리고 사선부의 끝에서 부화소 전극(190a)의 왼쪽 변을 따라 부화소 전극(190a)의 변과 중첩되면서 뻗으며 사선부와 둔각을 이루는 한 쌍의 세로부를 포함한다.

절개부(72a, 73a, 74a, 76a, 77a)의 사선부에는 삼각형 모양의 노치가 형성되어 있다. 이러한 노치는 사각형, 사다리꼴 또는 반원형의 모양을 가질 수도 있으며, 볼록하게 또는 오목하게 이루어질 수 있다. 이러한 노치는 절개부(72a, 73a, 74a, 76a, 77a)에 대응하는 영역 경계에 위치하는 액정 분자(3)의 배열 방향을 결정해준다.

절개부(71a-78a)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71a-78a)와 중첩하여 절개부(71a-78a) 부근의 빛샘을 차단할 수 있다.

공통 전극(270)과 차폐 전극(88)에 동일한 공통 전압이 인가되므로 둘 사이에는 전계가 거의 없다. 따라서 공통 전극(270)과 차폐 전극(88) 사이에 위치한 액정 분자들은 초기 수직 배향 상태를 그대로 유지하므로 이 부분에 입사된 빛은 투과되지 못하고 차단된다.

적어도 하나의 절개부(91a-98a, 71a-78a)는 돌기나 함몰부로 대체할 수 있으며, 절개부(91a-98a, 71a-78a)의 모양 및 배치는 변형될 수 있다.

공통 전극(270) 및 덮개막(250) 위에는 액정층(3)을 배향하는 배향막(21)이 도포되어 있다. 배향막(21)은 수평 배향막일 수 있다.

표시판(100, 200)의 바깥 면에는 편광판(12, 22)이 구비되어 있는데, 두 편광판(12, 22)의 투과축은 직교하며 이중 한 투과축(또는 흡수축)은 가로 방향과 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며 액정층(3)의 액정 분자(310)는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다.

공통 전극(270)에 공통 전압을 인가하고 부화소 전극(190a)에 데이터 전압을 인가하면 표시판(100, 200)의 표면에 거의 수직인 전계가 생성된다. 전극(190a, 270)의 절개부(91a-98a, 71a-78a)는 이러한 전계를 왜곡하여 절개부(91a-98a, 71a-78a)의 변에 대하여 수직인 수평 성분을 만들어낸다.

이에 따라 전계는 표시판(100, 200)의 표면에 수직인 방향에 대하여 기울어진 방향을 가리킨다. 액정 분자들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 하는데, 이때 절개부(91a-98a, 71a-78a) 및 부화소 전극(190a)의 변 부근의 전계는 액정 분자의 장축 방향과 나란하지 않고 일정 각도를 이루므로 액정 분자의 장축 방향과 전계가 이루는 평면 상에서 이동 거리가 짧은 방향으로 액정 분자들이 회전한다. 따라서 하나의 절개부 집합(91a-98a, 71a-78a)과 부화소 전극(190a)의 변은 부화소 전극(190a) 위에 위치한 액정층(3) 부분을 액정 분자들이 기울어지는 방향이 다른 복수의 도메인으로 나누며, 이에 따라 기준 시야각이 확대된다.

이러한 본 실시예에 따른 액정 표시 장치에서는 한 화소(PX)를 이루는 한 쌍의 부화소(PXa, PXb) 사이에 데이터선(171b)이 지나가도록 배치함으로써 부화소(PXa, PXb) 사이의 빛샘을 방지할 수 있으며, 두 개의 데이터선(171a, 171b)이 분리되어 있으므로 데이터 전압의 신호 지연이나 왜곡도 감소된다.

한 쌍의 부화소 전극(190a, 190b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(190a, 190b)의 크기 및 모양에 따라 설정될 수 있으며, 또한 그 극성은 필요에 따라 설정될 수 있다. 부화소 전극(190a, 190b)의 면적은 서로 다를 수 있다.

한편 한 화소를 두 개의 부화소로 분할하여 두 개의 게이트선 및 하나의 데이터선에 연결시키는 방식의 경우 게이트 신호 및 데이터 신호를 입력 영상 신호의 주파수(예를 들어, 60Hz) 대비 두 배의 주파수(120Hz)로 구동하여야 한다. 따라서 한 화소행의 박막 트랜지스터를 구동할 수 있는 시간이 반으로 줄게 되어 구동 마진이 감소하고, 충전율이 감소할 수 있다. 그러나 본 발명의 실시예에 따른 구조에 의하면 게이트 신호 및 데이터 신호를 입력 영상 신호의 주파수와 동일한 주파수(60Hz)로 구동할 수 있으므로 구동 마진 및 충전율이 줄어드는 것을 방지할 수 있다.

### 발명의 효과

이상에서 기술한 바와 같이, 본 발명에 의하면 하나의 화소는 한 쌍의 부화소로 분할되어 있고, 각 부화소는 서로 다른 두 개의 데이터선에 연결되어 있다. 이로 인해, 두 부화소에 별개의 데이터 전압을 원하는 수준으로 각각 인가할 수 있고, 이

에 따라 시인성이 향상되고 개구율이 높아지며 투과율이 향상된다. 또한 부화소의 면적을 서로 달리할 수 있으므로 측면 시인성이 향상된다. 또한 액정 표시 장치를 입력 영상 신호의 주파수와 동일한 주파수로 구동함으로써 구동 마진 감소 및 충전율 감소를 방지할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**(57) 청구의 범위**

**청구항 1.**

제1 및 제2 부화소를 포함하는 복수의 화소,

상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선,

상기 게이트선과 교차하고 상기 제1 부화소에 연결되어 있으며 제1 데이터 전압을 전달하는 복수의 제1 데이터선, 그리고

상기 게이트선과 교차하고, 상기 제2 부화소에 연결되어 있으며 제2 데이터 전압을 전달하는 복수의 제2 데이터선

을 포함하며,

상기 제1 데이터 전압과 상기 제2 데이터 전압의 크기는 서로 다르며 하나의 영상 정보로부터 얻어진

액정 표시 장치.

**청구항 2.**

제1항에서,

상기 제1 부화소는 상기 게이트선 및 상기 제1 데이터선에 연결되어 있는 제1 스위칭 소자, 그리고 상기 제1 스위칭 소자에 연결되어 있는 제1 부화소 전극을 포함하고,

상기 제2 부화소는 상기 게이트선 및 상기 제2 데이터선에 연결되어 있는 제2 스위칭 소자, 그리고 상기 제2 스위칭 소자에 연결되어 있는 제2 부화소 전극을 포함하는

액정 표시 장치.

**청구항 3.**

제2항에서,

상기 제1 및 제2 부화소 전극 중 적어도 하나는 절개부를 가지고 있는 액정 표시 장치.

**청구항 4.**

제2항에서,

상기 제1 및 제2 부화소 전극과 마주보는 공통 전극을 더 포함하는 액정 표시 장치.

**청구항 5.**

제4항에서,

상기 공통 전극은 절개부 또는 돌기를 가지고 있는 액정 표시 장치.

**청구항 6.**

제2항에서,

상기 제1 및 제2 데이터선과 적어도 일부분이 중첩하며 상기 제1 및 제2 데이터선과 전기적으로 절연되어 있는 차폐 전극을 더 포함하는 액정 표시 장치.

**청구항 7.**

제2항에서,

상기 제1 부화소 전극의 면적과 상기 제2 부화소 전극의 면적은 다른 액정 표시 장치.

**청구항 8.**

제2항에서,

상기 제1 및 제2 데이터선 중 어느 하나는 상기 제1 및 제2 부화소 전극 사이에 위치하는 액정 표시 장치.

**청구항 9.**

제8항에서,

상기 화소의 가로와 세로의 비는 실질적으로 1:3인 액정 표시 장치.

**청구항 10.**

제9항에서,

상기 제1 부화소의 가로의 길이와 상기 제2 부화소의 가로의 길이는 다른 액정 표시 장치.

**청구항 11.**

제8항에서,

상기 제1 및 제2 부화소 전극과 각각 마주보는 제1 및 제2 색필터를 더 포함하며, 상기 제1 및 제2 색필터의 색은 동일한 액정 표시 장치.

**청구항 12.**

제2항에서,

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소의 양단에 각각 위치하는 액정 표시 장치.

**청구항 13.**

제12항에서,

상기 제1 및 제2 데이터 전압의 극성은 동일한 액정 표시 장치.

**청구항 14.**

제12항에서,

상기 제1 및 제2 데이터 전압의 극성은 서로 반대인 액정 표시 장치.

**청구항 15.**

제2항에서,

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소의 어느 한쪽에 위치하는 액정 표시 장치.

**청구항 16.**

제15항에서,

상기 제1 및 제2 데이터 전압의 극성은 동일한 액정 표시 장치.

**청구항 17.**

제15항에서,

상기 제2 데이터선과 상기 제2 스위칭 소자 사이에 연결되어 있는 접속선을 더 포함하는 액정 표시 장치.

**청구항 18.**

제17항에서,

상기 접속선은 상기 게이트선과 동일한 금속층으로 형성되어 있으며, 상기 제2 데이터선의 일부 및 상기 제2 스위칭 소자의 일단과 상기 제1 및 제2 부화소 전극과 동일한 금속층으로 연결되어 있는 액정 표시 장치.

### 청구항 19.

제1항에서,

상기 영상 정보를 처리하여 제1 영상 신호와 제2 영상 신호를 생성하는 신호 제어부, 그리고

상기 제1 및 제2 영상 신호에 각각 대응하는 상기 제1 및 제2 데이터 전압을 상기 제1 및 제2 데이터선에 각각 인가하는 데이터 구동부

를 더 포함하는 액정 표시 장치.

### 청구항 20.

제1 방향으로 뺀어 있는 게이트선,

제2 방향으로 뺀어 있으며 서로 분리되어 있는 제1 및 제2 데이터선,

상기 게이트선과 상기 제1 데이터선에 연결되어 있는 제1 박막 트랜지스터,

상기 게이트선과 상기 제2 데이터선에 연결되어 있는 제2 박막 트랜지스터, 그리고

상기 제1 및 제2 박막 트랜지스터에 각각 연결되어 있는 제1 및 제2 표시 전극을 포함하는 화소 전극

을 포함하며,

상기 제2 표시 전극의 상기 제2 방향 길이가 상기 제1 표시 전극보다 길며 상기 제1 표시 전극은 상기 제2 표시 전극의 제2 방향 길이 안에 위치하는

액정 표시 장치.

### 청구항 21.

제20항에서,

상기 제1 및 제2 표시 전극은 서로 마주보는 경사진 빗변을 가지는 액정 표시 장치.

### 청구항 22.

제21항에서,

상기 제1 및 제2 표시 전극 중 적어도 하나는 절개부를 가지고 있는 액정 표시 장치.

### 청구항 23.

제21항에서,

상기 제1 및 제2 표시 전극과 마주보는 제3 표시 전극을 더 포함하는 액정 표시 장치.

**청구항 24.**

제23항에서,

상기 제3 표시 전극은 절개부 또는 돌기를 가지고 있는 액정 표시 장치.

**청구항 25.**

제20항에서,

상기 제1 및 제2 표시 전극은 각각 상기 제1 방향으로 뺀 하나의 직선을 중심으로 실질적으로 대칭인 모양을 가지고 있는 액정 표시 장치.

**청구항 26.**

제20항에서,

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소 전극의 상기 제2 방향의 양변에 각각 위치하는 액정 표시 장치.

**청구항 27.**

제20항에서,

상기 제1 데이터선과 상기 제2 데이터선은 상기 화소 전극의 상기 제2 방향의 어느 한 변에 위치하는 액정 표시 장치.

**청구항 28.**

제20항에서,

상기 제1 표시 전극의 면적은 상기 제2 표시 전극의 면적과 다른 액정 표시 장치.

**청구항 29.**

제1 및 제2 부화소를 포함하는 복수의 화소,

상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 그리고

상기 게이트선과 교차하고 상기 제1 및 제2 부화소에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선

을 포함하며,

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 크기는 서로 다르고 극성은 동일하며 하나의 영상 정보로부터 얻어진

액정 표시 장치.

**청구항 30.**

제1 및 제2 부화소를 포함하는 복수의 화소,

상기 제1 및 제2 부화소에 연결되어 있으며 게이트 신호를 전달하는 복수의 게이트선, 그리고

상기 게이트선과 교차하고 상기 제1 및 제2 부화소에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선을 포함하며,

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 크기는 서로 다르고 극성은 반대이며 하나의 영상 정보로부터 얻어진 액정 표시 장치.

### **청구항 31.**

제29항 또는 제30항에서,

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 극성은 화소 행마다 반전되는 액정 표시 장치.

### **청구항 32.**

제29항 또는 제30항에서,

상기 제1 및 제2 부화소에 인가되는 데이터 전압의 극성은 화소 열마다 반전되는 액정 표시 장치.

### **청구항 33.**

제29항 또는 제30항에서,

상기 복수의 데이터선은 상기 제1 및 제2 부화소에 각각 연결되어 있는 제1 및 제2 데이터선을 포함하는 액정 표시 장치.

### **청구항 34.**

제33항에서,

상기 제1 및 제2 데이터선은 상기 화소의 양단에 각각 위치하는 액정 표시 장치.

### **청구항 35.**

제33항에서,

상기 제1 및 제2 데이터선은 상기 화소의 어느 한쪽에 위치하는 액정 표시 장치.

### **청구항 36.**

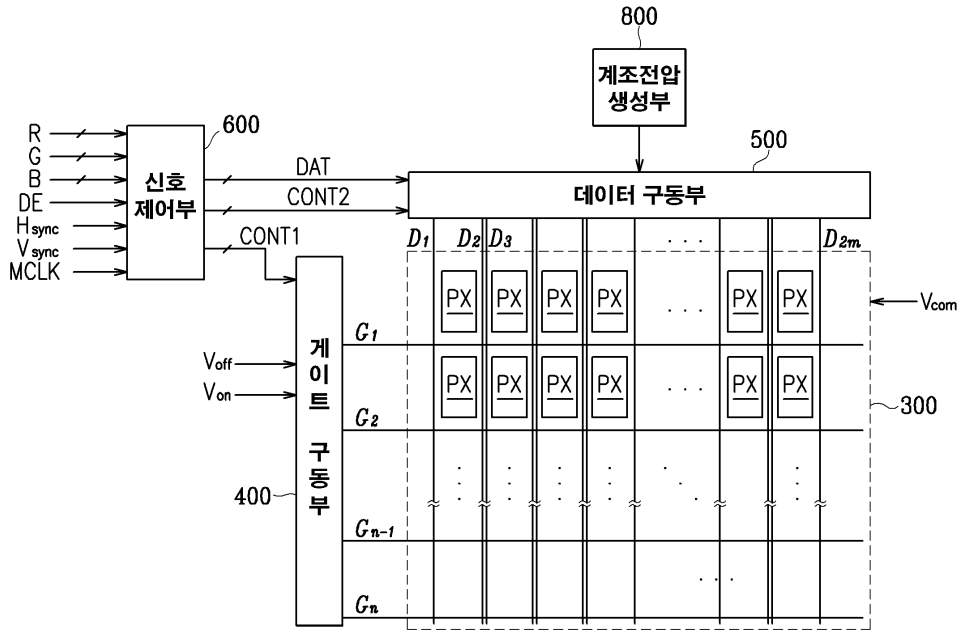
제33항에서,



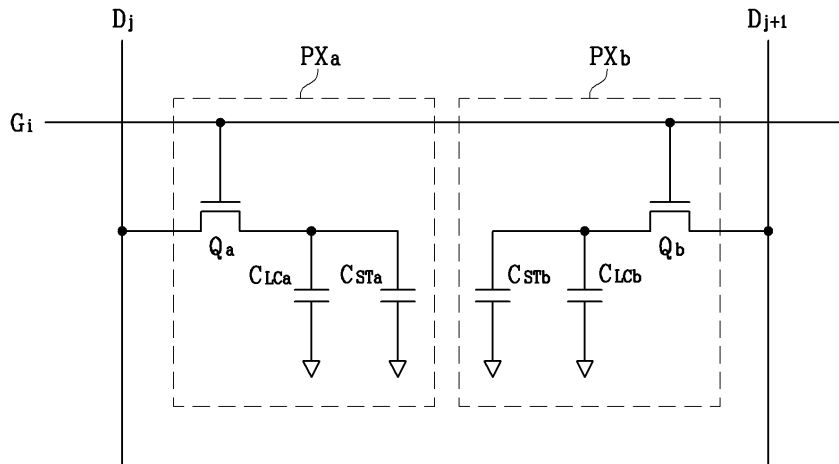
상기 제1 및 제2 데이터선 중 어느 하나는 상기 제1 및 제2 부화소 전극 사이에 위치하는 액정 표시 장치.

도면

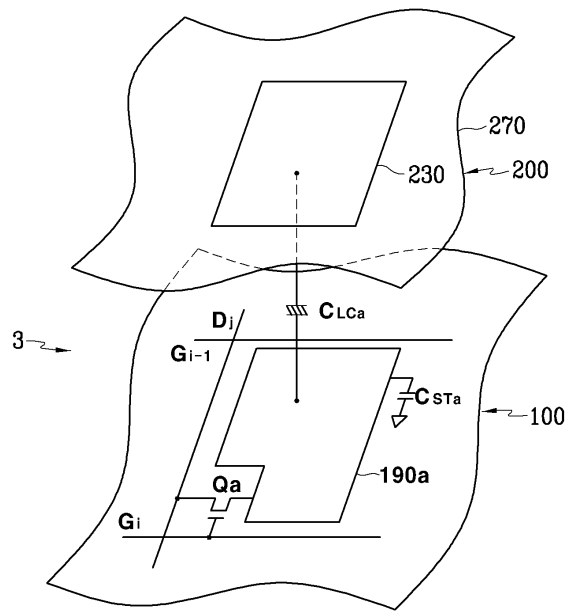
도면1



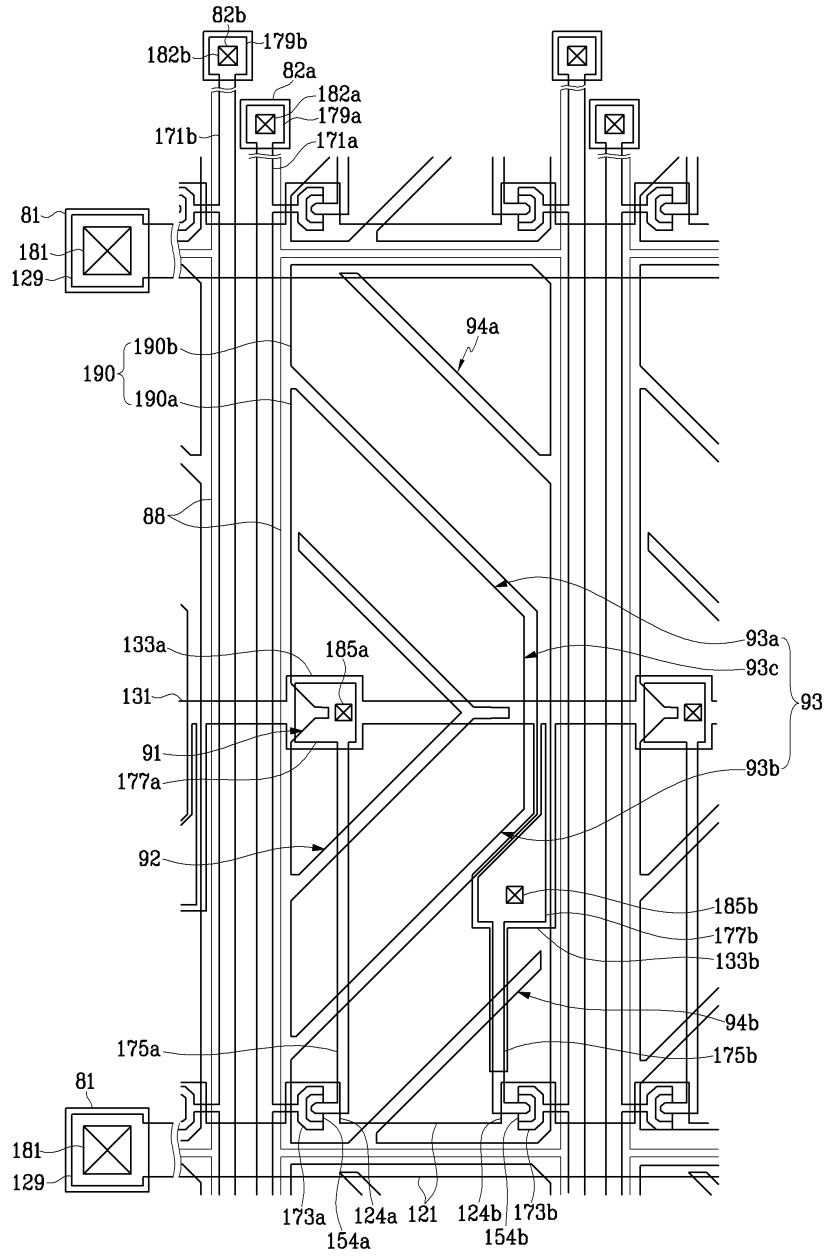
도면2



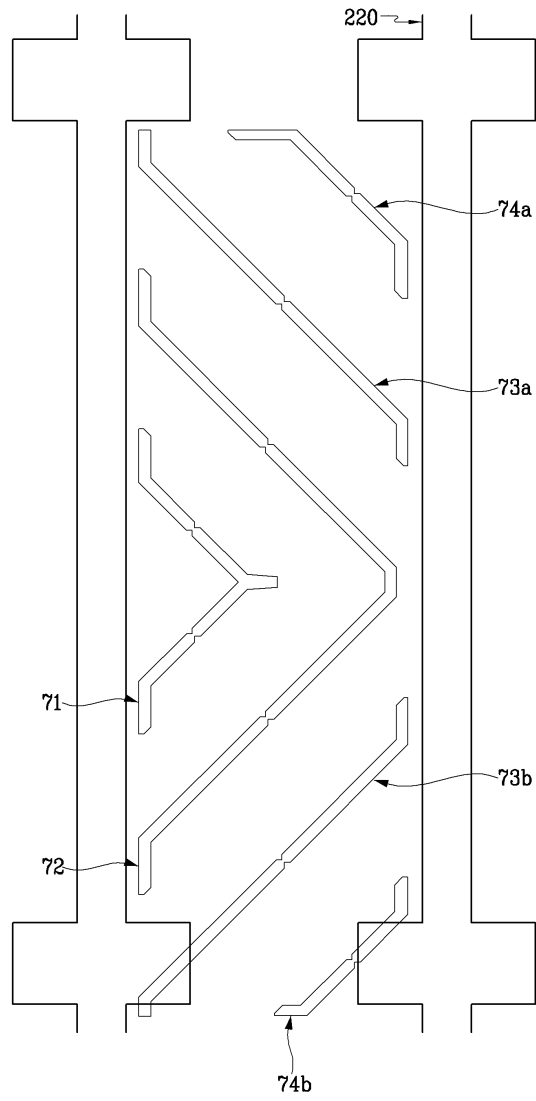
도면3



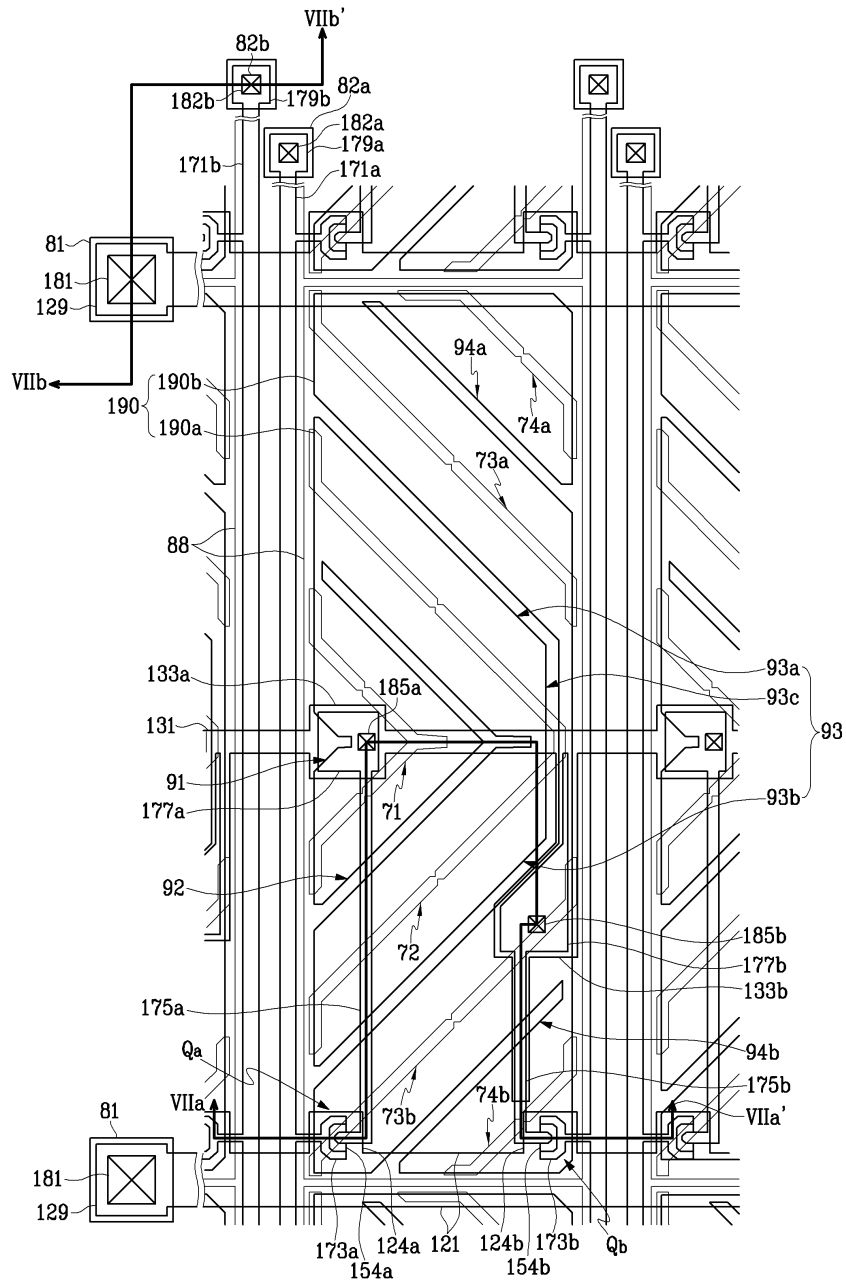
도면4



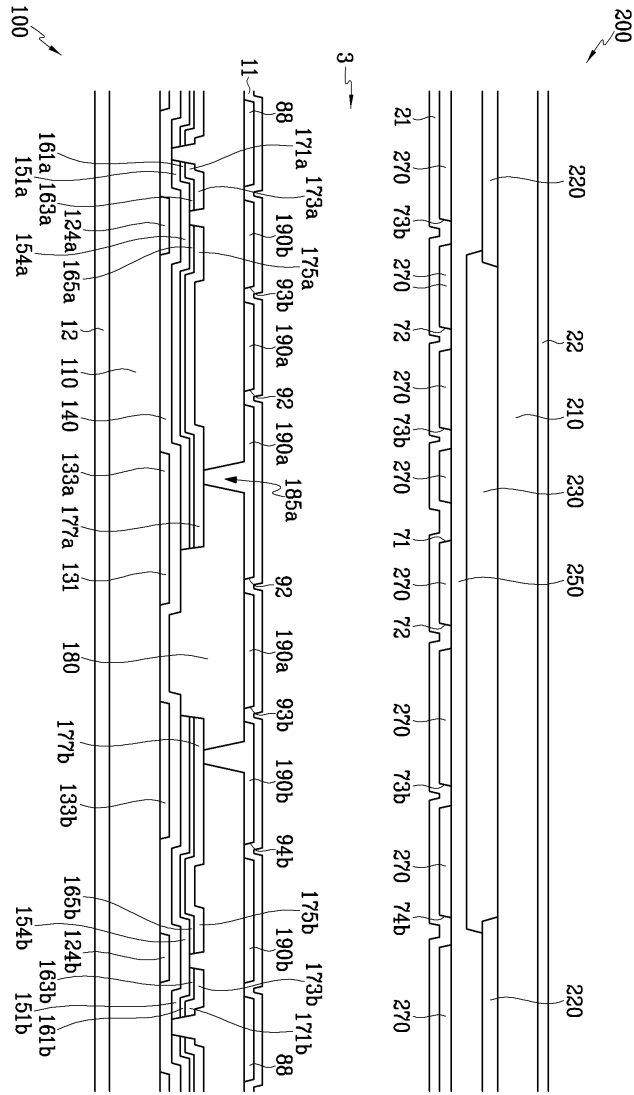
도면5



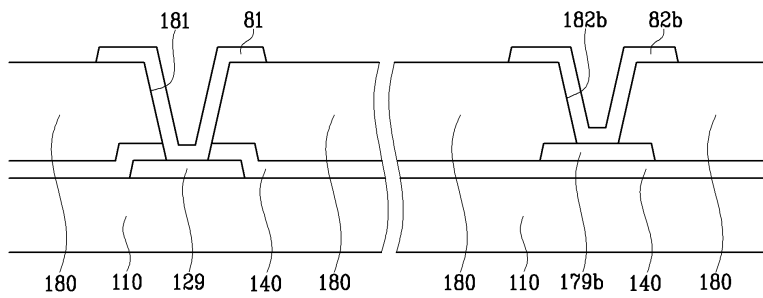
도면6



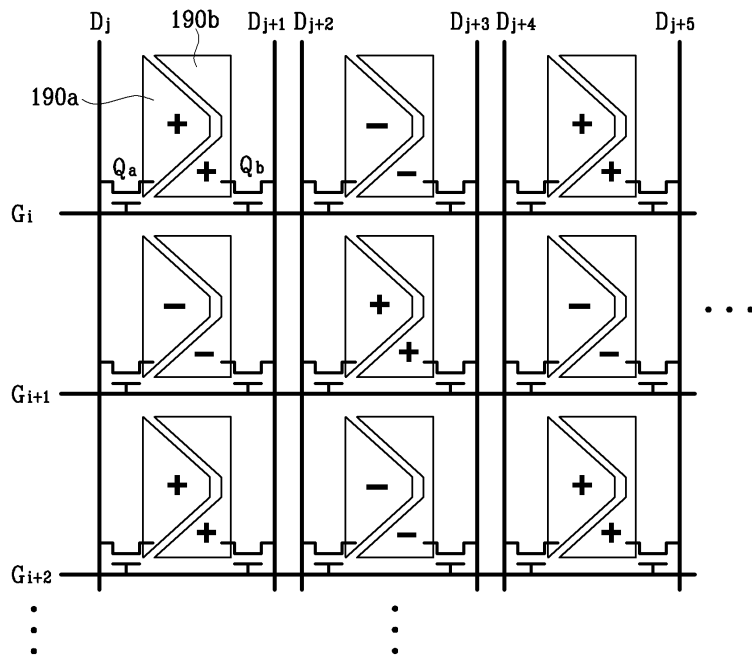
도면7a



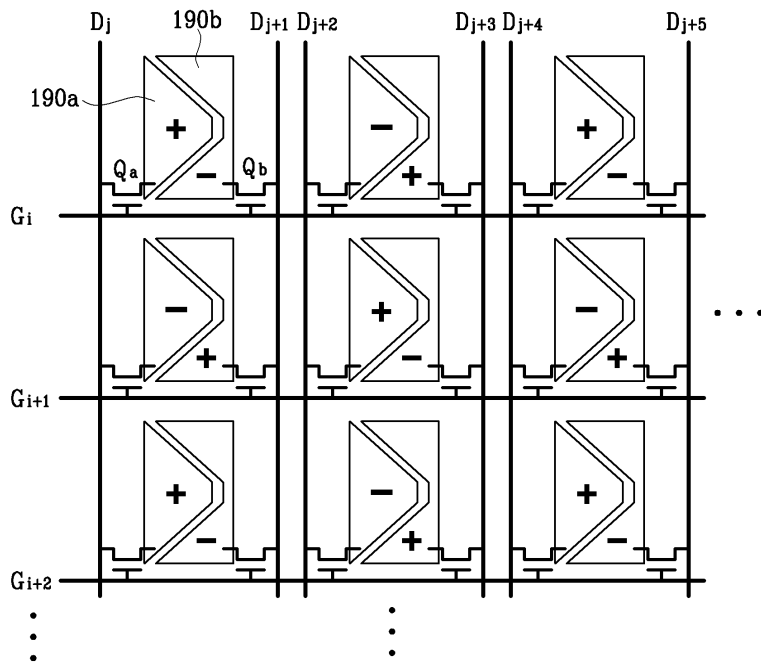
도면7b



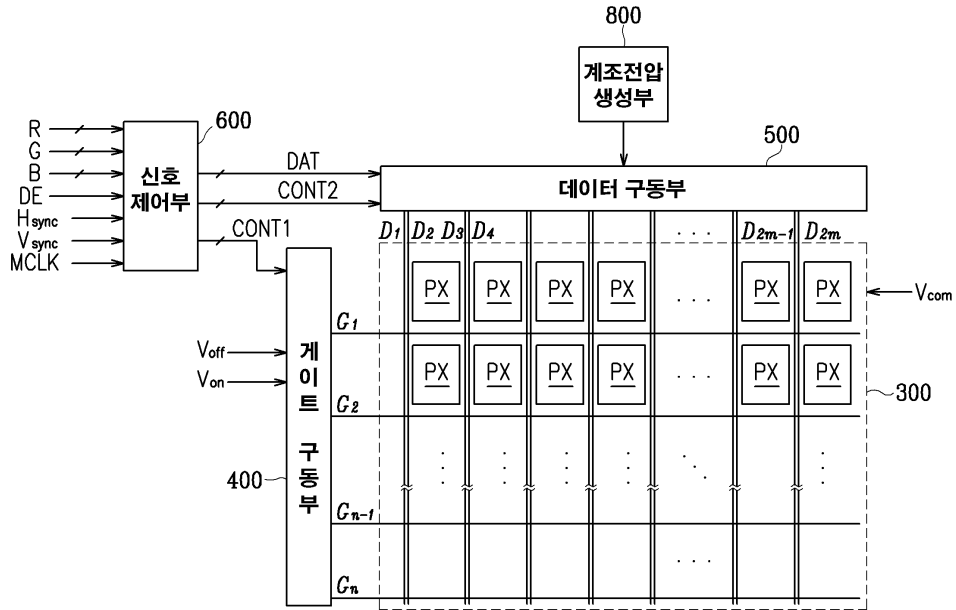
도면8a



도면8b

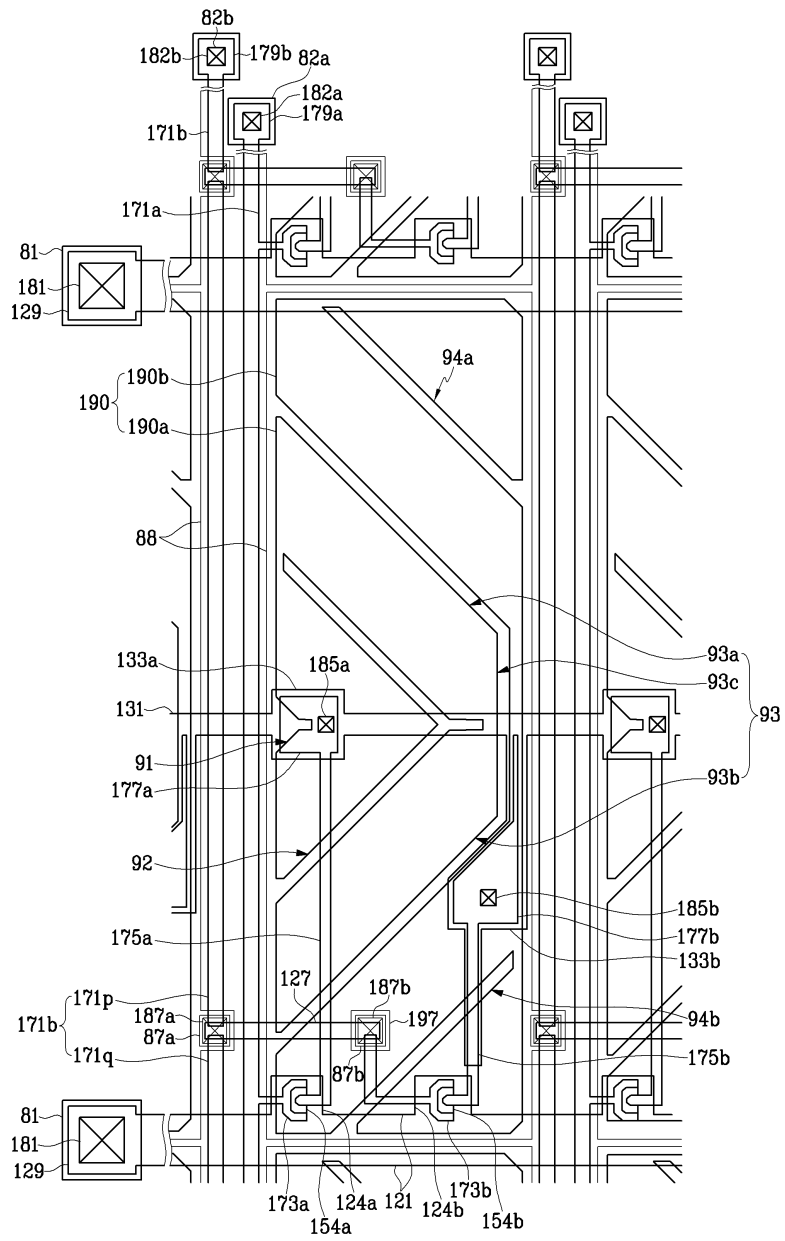


도면9

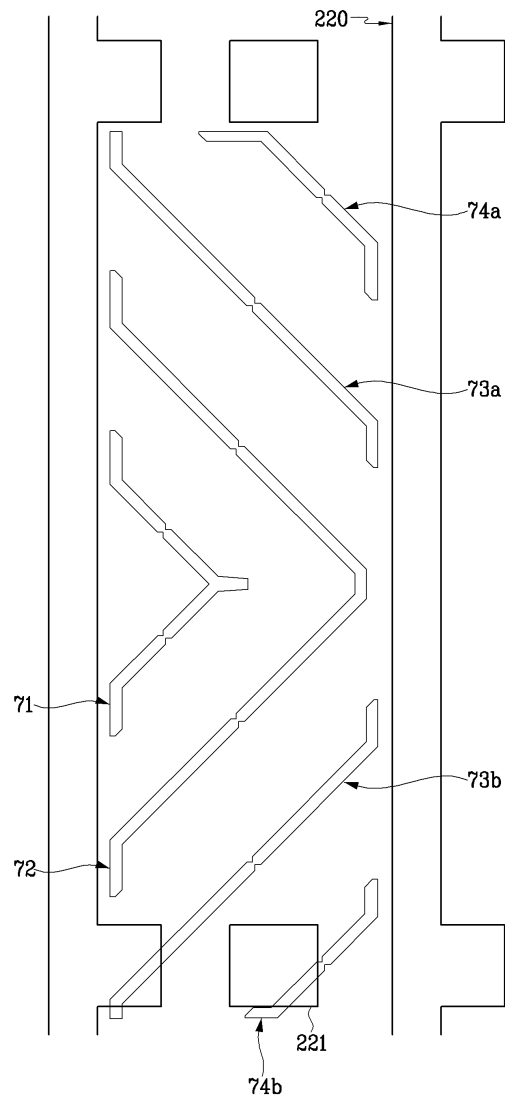




도면10

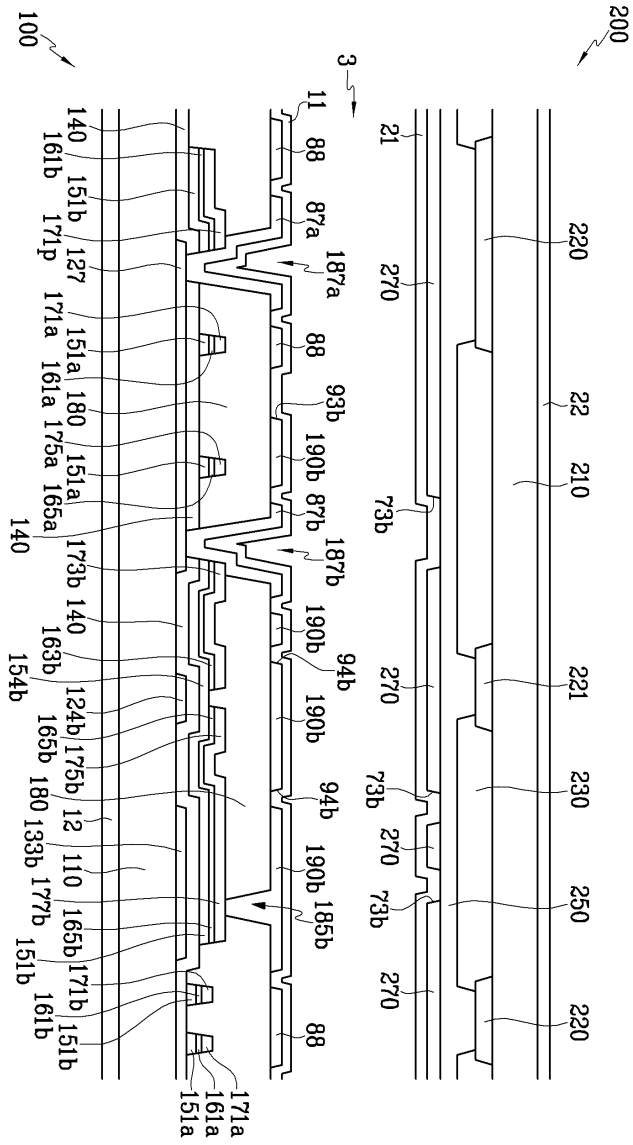


도면11

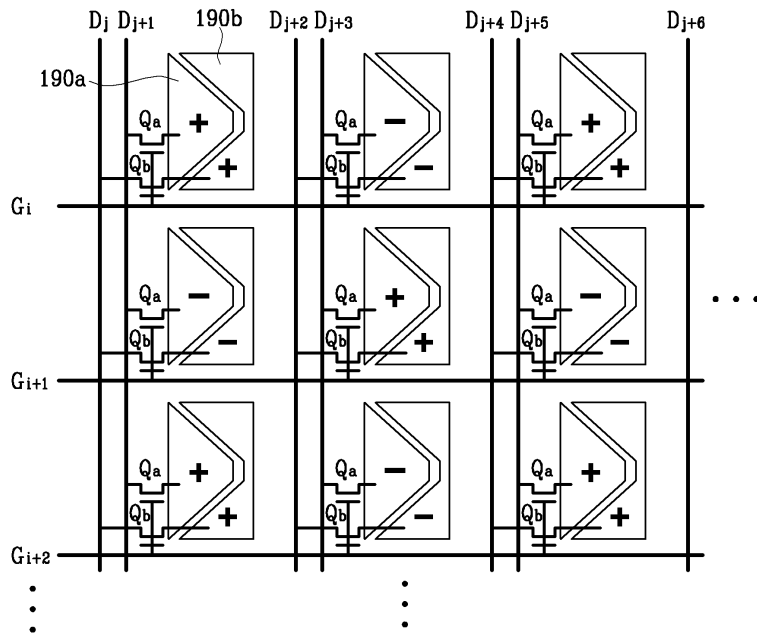




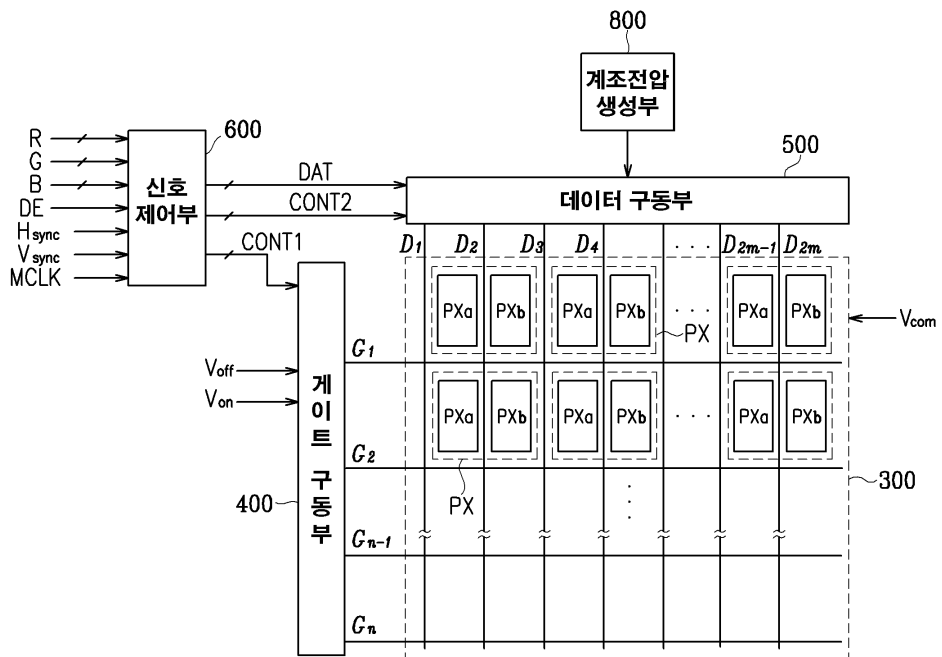
도면13



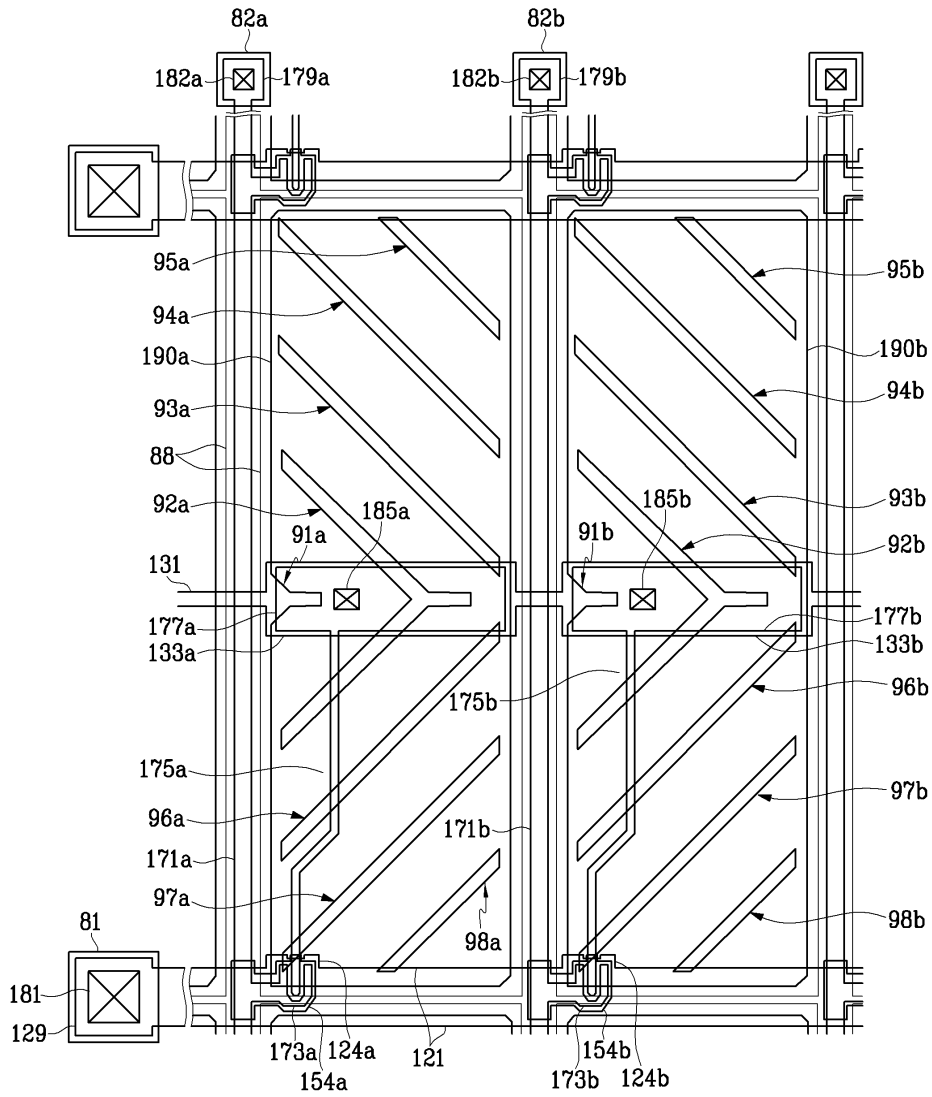
도면14



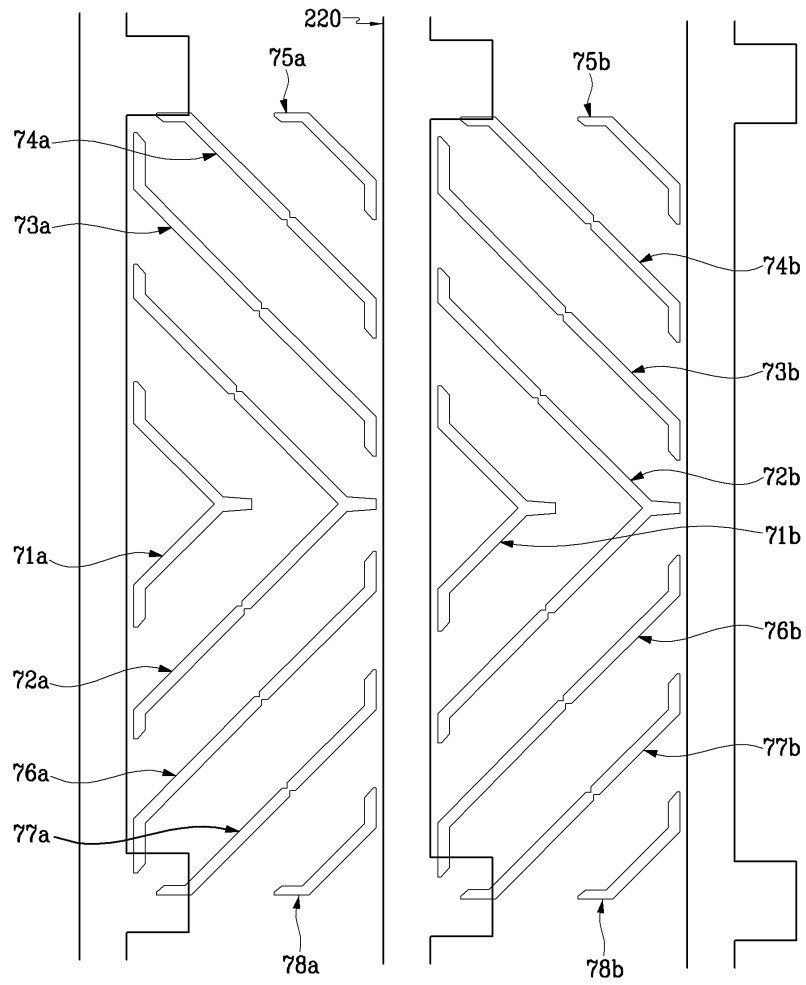
도면15



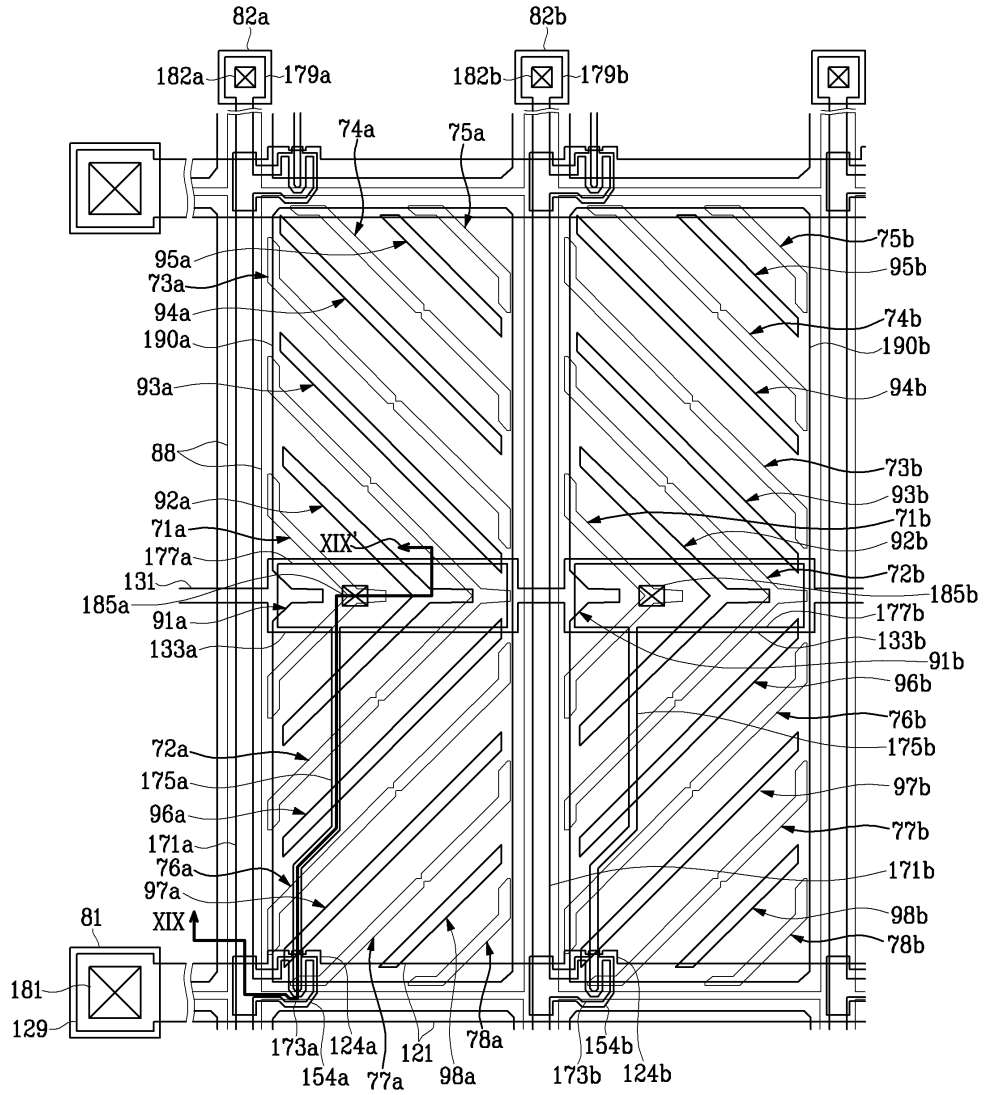
도면16



도면17

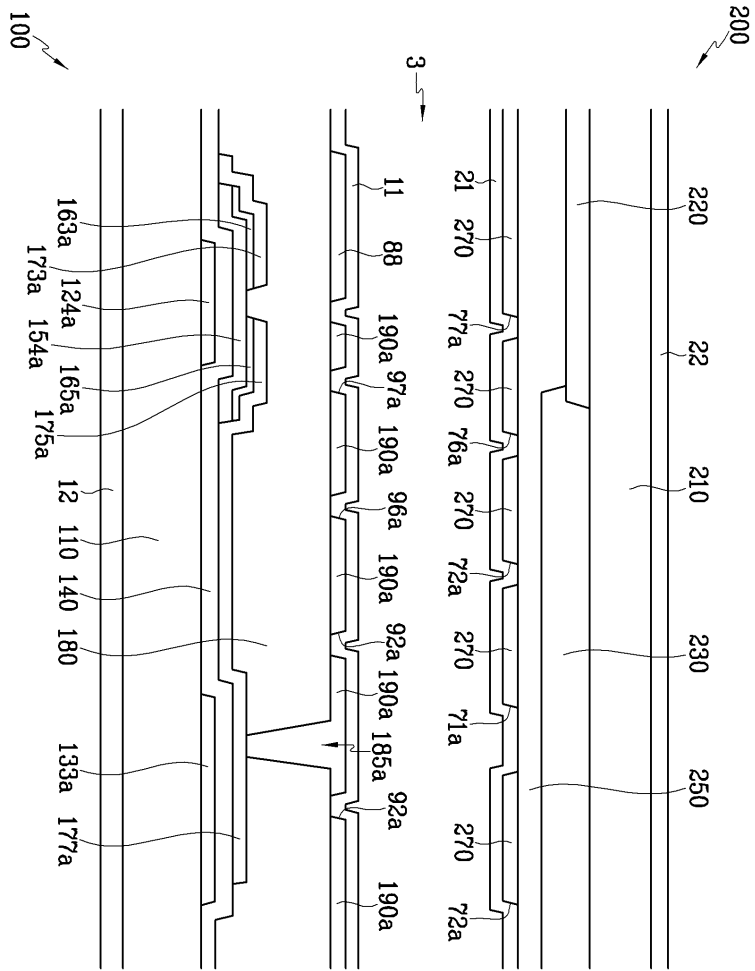


도면18





도면19



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020060086175A</a>	公开(公告)日	2006-07-31
申请号	KR1020050007124	申请日	2005-01-26
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YOO YOUNGHOON 유영훈 LEE HEESUK 이희석 SOHN WOOSUNG 손우성		
发明人	유영훈 이희석 손우성		
IPC分类号	G02F1/133 G02F1/1335		
CPC分类号	G02F2001/134345 G09G3/3688 G09G3/3607 G02F1/13624 G09G3/3614 G09G2300/0447 E02B3/129 G02F1/134309 G02F1/13439 G02F1/136286 G02F1/1368		
其他公开文献	KR101133761B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及液晶显示器，该装置包括多个像素，包括第一和第二子像素，以及多个第二数据线，其传输第二数据电压，它连接到与其相交的第二子像素。第一数据线和多条栅极线，其传输第一数据电压，其连接到栅极线，第一子像素，栅极线与多条栅极线相交，栅极线传输栅极信号，它连接到第一数据线和第二子像素。此时，第二数据电压和第一数据电压的大小不同，并且从一个视频信息获得。根据本发明，即使当一个像素被分成一对子像素并且包括不同的两个子像素的数据线并且授权子像素侧的不同数据电压时，也可以提高宽视角。液晶显示器，数据线，数据电压，像素电极，子像素电极，栅极线。

