(19)대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。Int. Cl. *G02F 1/136* (2006.01)

(11) 공개번호

10-2006-0057873

(43) 공개일자

2006년05월29일

(21) 출원번호10-2004-0097066(22) 출원일자2004년11월24일

(71) 출원인 삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자 박형준

서울특별시 관악구 신림2동 127-17 403호

김범준

서울특별시 서초구 양재동 82-13 (16/2)

(74) 대리인 박영우

심사청구: 없음

(54) 어레이 기판 및 이를 포함하는 액정패널

요약

표시 품질이 향상된 어레이 기판 및 이를 포함하는 액정패널이 개시된다. 어레이 기판은 제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부 및 상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝된 제2 화소부를 포함한다. 액정패널은 제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부 및 상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝된 제2 화소부를 포함하는 어레이 기판, 제2 베이스 기판과, 상기 제2 베이스 기판 상에 형성된 공통 전극을 포함하는 대향 기판 및 상기 어레이 기판과 상기 대향 기판 사이에 개재된 액정층을 포함한다. 이에 따라, 측면 시인성 개선 구조를 갖는 어레이 기판 및 이를 포함하는 액정패널을 제공할 수 있다.

대표도

도 1

색인어

화소 전극, 공통 전극, 하부 전극, 개구부, 스위칭 소자

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 의한 어레이 기판의 평면도이다.

도 2a는 도 1에 도시된 어레이 기판을 절단선 A-A'으로 절단한 단면도이고, 도 2b는 도 1에 도시된 어레이 기판을 절단선 B-B'로 절단한 단면도이다.

도 3은 본 발명의 다른 실시예에 의한 어레이 기판의 평면도이다.

도 4a는 도 3에 도시된 어레이 기판을 절단선 C-C'으로 절단한 단면도이고, 도 4b는 도 3에 도시된 어레이 기판을 절단선 D-D'로 절단한 단면도이다.

도 5는 본 발명의 또 다른 실시예에 의한 어레이 기판의 평면도이다.

도 6a는 도 5에 도시된 어레이 기판을 절단선 E-E'으로 절단한 단면도이고, 도 6b는 도 5에 도시된 어레이 기판을 절단선 F-F'로 절단한 단면도이다.

도 7은 본 발명의 일 실시예에 의한 액정패널의 평면도이다.

도 8a는 도 7에 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이고, 도 8b는 도 7에 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

도 9는 본 발명의 다른 실시예에 의한 액정패널의 평면도이다.

도 10a는 도 9에 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이고, 도 10b는 도 9에 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

도 11은 본 발명의 또 다른 실시예에 의한 액정패널의 평면도이다.

도 12a는 도 11에 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이고, 도 12b는 도 11에 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

<도면의 주요부분에 대한 부호의 설명>

100 : 어레이 기판 110 : 게이트 라인

114: 제1 스토리지 라인 118: 제2 스토리지 라인

120 : 채널층 130 : 데이터 라인

136, 137 : 하부 전극 140, 141 : 제1 및 제2화소 전극

142, 144, 146 : 제1 내지 제3 개구부 200 : 컬러필터 기판

210 : 블랙 매트릭스 220 : 컬러필터

230 : 평탄화막 240 : 공통 전극

242, 244, 246 : 제4 내지 제6 개구부 300 : 액정층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 어레이 기판 및 이를 포함하는 액정패널에 관한 것으로, 보다 상세하게는 측면 시인성 개선 구조를 가지는 어레이 기판 및 이를 포함하는 액정패널에 관한 것이다.

일반적으로 액정표시장치는 각 화소를 스위칭하는 박막 트랜지스터(TFT) 및 화소 전극이 형성된 어레이 기판(또는 TFT 기판)과, 컬러필터 및 공통 전극이 형성된 대향 기판(또는 컬러필터 기판)과, 상기 두 기판 사이에 개재된 액정층으로 구성된 액정패널을 포함한다. 상기 액정표시장치는 상기 액정층에 전압을 인가하여 광의 투과율을 제어함으로써 화상을 표시한다.

상기 액정표시장치에는 다양한 모드들이 개발되어 있는데, 광시야각을 실현하기 위한 수직 배향(Vertically Aligned, 이하 VA라 한다) 모드도 이에 포함된다. 상기 VA 모드의 액정표시장치가 갖는 액정패널은 대향하는 면에 수직 배향 처리된 2개의 기판과, 상기 두 기판 사이에 개재된 네거티브 타입의 유전율 이방성(Negative type dielectric constant anisotropy)을 갖는 액정 분자들로 구성된 액정층으로 구성된다. 이때, 상기 액정 분자들은 수직(homeotropic) 배향의 성질을 갖는다.

상기 액정표시장치의 동작시 상기 액정 분자들은, 상기 두 기판 사이에 전압이 인가되지 않을 때에는 상기 두 기판 표면에 대하여 대략 수직 방향으로 정렬되어 블랙(black)을 표시하고, 상기 두 기판 사이에 소정의 전압이 인가될 때에는 상기 두 기판 표면에 대략 수평 방향으로 정렬되어 화이트(white)를 표시한다. 또한, 상기 액정 분자들은 상기 화이트 표시를 위한 전압보다 작은 전압이 인가되었을 때에는 상기 두 기판 표면에 대하여 비스듬하게 경사지도록 배향되어 그레이(gray)를 표시한다.

한편, 상기 VA 모드의 액정표시장치의 하나인 PVA 모드(Patterned Vertical Alignment mode, 이하 PVA라 한다) 액정 표시장치는 상기 단위 화소 영역 내에서 상기 액정층의 도메인을 복수 개로 분할하기 위한 개구 패턴을 갖는 투명 전극을 포함한다. 상기 복수 개로 분할된 액정층의 도메인 사이에서는 상기 액정 분자들이 각각 서로 다른 방향으로 배열되며, 이에 따라 시야각을 보다 향상시킨다.

하지만, 상기 PVA 모드 액정표시장치에서도 정면 시인성과 측면 시인성 지수는 차이가 나며, 이에 따라 측면 시인성이 나빠지는 색편이(Color Shift) 현상이 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

이에 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 측면 시인성을 향상시켜 높은 표시 품질을 갖도록 하는 어레이 기판을 제공하는 것이다.

본 발명의 다른 목적은 상기 어레이 기판을 포함하는 액정 패널을 제공하는 것이다.

발명의 구성 및 작용

상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 어레이 기판은 제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부와, 상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝 된 제2 화소부를 포함한다.

상기한 본 발명의 다른 목적을 실현하기 위한 다른 하나의 특징에 따른 액정패널은 제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부 및 상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝된 제2 화소부를 포함하는 어레이 기판과, 제2 베이스 기판 및 상기 제2 베이스 기판 상에 형성된 공통 전극을 포함하는 대향 기판과, 상기 어레이 기판과 상기 대향 기판 사이에 개재된 액정층을 포함한다.

이러한 어레이 기판 및 이를 포함하는 액정패널에 의하면, 임의의 화소 영역에는 스위칭 소자를 형성하고, 상기 임의의 화소 영역에 인접하는 화소 영역에는 상기 스위칭 소자에서 연장된 하부 전극을 형성함으로써, 효율적으로 상기 액정층을 복수 개로 분할하여 측면 시인성을 향상시킬 수 있다.

이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

<어레이 기판의 실시예-1>

도 1은 본 발명의 일 실시예에 의한 어레이 기판의 평면도이고, 도 2a는 도 1에 도시된 어레이 기판을 절단선 A-A'으로 절단한 단면도이며, 도 2b는 도 1에 도시된 어레이 기판을 절단선 B-B'로 절단한 단면도이다.

도 1 내지 도 2b를 참조하면, 어레이 기판(100)에는 서로 인접하는 제1 화소부(PA1)와 제2 화소부(PA2)가 제3 방향으로 복수 개로 배열된다. 상기 제1 화소부(PA1)가 형성된 영역을 제1 화소 영역이라 하고, 상기 제2 화소부(PA2)가 형성된 영역을 제2 화소 영역이라 한다.

상기 제1 화소부(PA1)는 제1 방향을 향하도록 패터닝되어 있고, 상기 제2 화소부(PA2)는 상기 제1 방향과 반대 방향인 제2 방향을 향하도록 패터닝되어 있다. 도면상에서는 제1 화소부(PA1)와 제2 화소부(PA2)가 서로 평행하면서 반대 방향을 향하도록 패터닝된 것을 도시하였으나, 일정 각을 갖고서 반대 방향을 행하도록 패터닝되어 형성될 수도 있다.

상기 제1 화소부(PA1)는 제1 베이스 기판(105) 상에 게이트 라인(110), 데이터 라인(130), 제1 및 제2 스토리지 라인(114, 118), 스위칭 소자(112, 120, 132, 134), 제1 화소 전극(140)을 포함한다.

상기 게이트 라인(110)은 상기 제1 베이스 기판(105) 상에 제1 방향으로 신장되고, 상기 게이트 라인(110)의 일부가 상기 제1 방향과 수직한 제3 방향으로 연장되어 게이트 전극(112)을 형성한다. 상기 데이터 라인(130)은 상기 제1 화소 영역에서 상기 제3 방향으로 신장되되, 전체적으로 상기 제1 방향을 향해 굴곡되어 있다. 상기 제1 스토리지 라인(114)은 상기게이트 라인(110)과 평행하게 이격되어 배치되고, 상기 제2 스토리지 라인(118)은 상기 데이터 라인(130)과 평행하게 이격되어 배치된다.

이때, 상기 제2 스토리지 라인(118) 형성 영역은 상기 제1 화소 영역 경계의 일부를 형성한다. 상기 제1 베이스 기판(105) 상의 상기 게이트 라인(110), 제1 및 제2 스토리지 라인(114, 118)은 게이트 절연막(119)에 의해 커버된다.

상기 게이트 전극(112)을 커버하면서 상기 게이트 절연막(119) 상에 채널층(120)이 형성된다. 상기 게이트 절연막(119) 상에 형성된 상기 데이터 라인(130) 일부가 상기 제1 방향으로 연장되어 소오스 전극(132)을 형성하며, 상기 소오스 전극(132)과 이격되어 드레인 전극(134)을 형성한다. 상기 소오스 전극(132) 및 드레인 전극(134)은 오믹 콘택층(122)에 의해 상기 채널층(120)과 접한다. 상기 게이트 전극(112), 상기 게이트 전극(112) 상의 상기 채널층(120), 상기 채널층(120) 상의 상기 소오스 및 드레인 전극(132, 134)은 상기 스위칭 소자(112, 120, 132, 134)를 정의한다.

상기 드레인 전극(134)은 연장되어, 상기 제1 스토리지 라인(114) 일부가 상기 제3 방향으로 연장되어 형성된 스토리지 전극(116) 상부에까지 형성되며, 상기 연장된 드레인 전극(134)에 형성된 콘택홀(CNT)을 통해 상기 제1 화소 전극(140)과 전기적으로 연결된다.

상기 제1 화소 전극(140)은, 상기 게이트 절연막(119) 상에 형성된 데이터 라인(130), 상기 데이터 라인(130)이 연장되어 형성된 소오스 및 드레인 전극(132, 134)을 커버하면서 상기 드레인 전극(134) 일부를 노출시키는 보호막(138) 상에 형성된다. 이때, 상기 드레인 전극(134)의 연장 부분이 상기 스토리지 전극(116) 상부에 형성된 이유는 화소의 개구율 증가를 위한 것이다.

상기 제1 화소부(PA1)는 상기 스위칭 소자(112, 120, 132, 134)와, 상기 콘택홀(CNT)을 통해 상기 스위칭 소자(112, 120, 132, 134)와 전기적으로 연결되는 상기 제1 화소 전극(140)에 의해 구동된다.

상기 제1 화소 전극(140)에는 상기 게이트 라인(110) 상부 영역에 상기 제1 방향으로 제1 개구부(142)가 형성되어 상기 제1 화소 영역 을 분할한다. 일반적으로는 상기 게이트 라인(110) 상부 영역에서뿐만 아니라, 상기 게이트 라인(110)과 제1 스토리지 라인(114) 사이의 영역 전체에서 상기 제1 화소 전극(140)이 배치되지 않는다. 하지만 본 발명에서는 상기 제1 화소 전극(140)이, 상기 게이트 라인(110) 상부 영역에서만 개구되고 상기 게이트 라인(110) 및 제1 스토리지 라인(114) 사이의 영역에는 개구되지 않고 배치됨으로써 화소의 개구율 향상에 기여한다.

상기 제2 화소부(PA2)는 상기 제1 베이스 기판(105) 상에 상기 데이터 라인(130), 제2 스토리지 라인(118) 및 제2 화소 전극(141)과, 하부 전극(136)을 포함한다. 상기 데이터 라인(130)은 상기 제1 화소 영역에 형성된 데이터 라인(130)과 연결되고 상기 제3 방향으로 신장되되, 상기 제2 화소 영역에서 전체적으로 상기 제2 방향을 향해 V자 형상의 굴곡부를 갖는다. 상기 제2 스토리지 라인(118)은 상기 데이터 라인(130)과 평행하게 이격되어 배치된다. 이때, 상기 제2 스토리지 라인(118)의 형성 영역은 상기 제1 화소 영역과 마찬가지로 상기 제2 화소 영역 경계의 일부를 형성한다.

상기 제2 스토리지 라인(118)은 상기 게이트 절연막(119)에 의해 커버되고, 상기 데이터 라인(130)은 상기 게이트 절연막(119) 상에 배치된다. 상기 게이트 절연막(119) 상에는 상기 하부 전극(136)이 배치되는데, 상기 하부 전극(136)의 제1 및 제3 하부 전극(136a, 136c)은 상기 제2 화소 영역의 중앙 부위에 배치되어 상기 어레이 기판(100)을 장착한 액정표시장치에서 텍스처 발생이 빈번한 부위를 커버한다.

상기 제1 및 제3 하부 전극(136a, 136c)은 제2 하부 전극(136b)에 의해 상기 제1 화소 영역에 형성된 드레인 전극(134)과 연결된다. 이때, 상기 하부 전극(136)은 상기 데이터 라인(130) 형성시 상기 데이터 라인(130)과 동일한 소재로 형성될 수 있다.

상기 제2 화소부(PA2)는 상기 하부 전극(136)과, 상기 하부 전극(136)과 커플링 연결된 상기 제2 화소 전극(141)에 의해 구동된다.

상기 제2 화소 전극(141)에는 상기 제2 화소 영역 중앙 부위에 상기 제1 방향으로 일정 폭을 가지고 제2 개구부(144)가 형성된다. 상기 제2 개구부(144)는 상기 제1 하부 전극(136a)에 의해 커버된다.

상기 제1 화소부(PA1)와 제2 화소부(PA2)는 제3 개구부(146)에 의해 분할되어 구별된다. 상기 제3 개구부(146)는 상기 제1 화소부(PA1)와 제2 화소부(PA2)가 서로 대향하는 방향과 수직한 방향으로 일정 폭을 가지고 형성된다. 따라서, 상기 어레이 기판(100)을 포함하는 액정패널의 액정층(미도시)에서, 상기 액정층(미도시)에 포함된 액정 분자들(미도시)의 방향자와 나란한 방향으로 상기 제1 및 제2 화소부(PA1, PA2)를 경계지음으로써 상기 액정패널의 투과율을 향상시킬 수 있다.

상기 제1 및 제2 화소부(PA1, PA2)가 복수 개로 배열된 상기 어레이 기판(100)은 한 종류의 단위 화소가 복수 개 배열된 상기 어레이 기판(100)보다 효율적으로 상기 어레이 기판(100)을 분할할 수 있다.

즉, 단위 화소를 본 발명에서는 두 개의 서브 화소부로 분할하며, 결과적으로 상기 어레이 기판(100)을 포함하는 액정패널에서는 일반적인 액정패널에서보다 액정층(미도시)을 두 배로 분할한다. 상기 분할된 각 액정층(미도시)을 구성하는 액정분자(미도시)의 방향자는 각 액정층(미도시) 사이에서 랜덤하게 형성되므로, 일반적인 액정패널보다 많은 수의 분할된 액정층(미도시)을 갖게 되는 상기 액정패널은 측면 시인성에서 보다 우수하다.

<어레이 기판의 실시예-2>

도 3은 본 발명의 다른 실시예에 의한 어레이 기판의 평면도이고, 도 4a는 도 3에 도시된 어레이 기판을 절단선 C-C'으로 절단한 단면도이며, 도 4b는 도 3에 도시된 어레이 기판을 절단선 D-D'로 절단한 단면도이다.

도 3 내지 도 4b에서 도시된 어레이 기판에는 도 1 내지 도 2b와 비교할 때 동일한 구성 요소에 대해서는 동일한 도면 번호를 부여하고, 그 상세한 설명은 생략한다.

도 3 내지 도 4b를 참조하면, 상기 어레이 기판(100)에는 도 1 내지 도 2b에서의 어레이 기판(100)과는 달리 유기막(139)이 형성되어 있고, 데이터 라인(130)과 평행하게 이격된 제2 스토리지 라인(118)은 형성되어 있지 않다.

즉, 보호막(138) 상에 상기 유기막(139)이 적충되며, 상기 유기막(139) 상에 제1 및 제2 화소 전극(140, 141)이 배치되되, 상기 보호막(138) 및 유기막(139)에 형성된 콘택홀(CNT)을 통해 스위칭 소자(112, 120, 132, 134) 중 드레인 전극(134) 과 연결된다. 또, 상기 제2 스토리지 라인(118)이 형성되지 않으므로, 상기 데이터 라인(130) 형성 영역에 상기 제1 및 제2 화소 영역의 경계 일부가 형성된다.

<어레이 기판의 실시예-3>

도 5는 본 발명의 또 다른 실시예에 의한 어레이 기판의 평면도이고, 도 6a는 도 5에 도시된 어레이 기판을 절단선 E-E'으로 절단한 단면도이며, 도 6b는 도 5에 도시된 어레이 기판을 절단선 F-F'로 절단한 단면도이다.

도 5 내지 도 6b에서 도시된 어레이 기판에는 도 1 내지 도 2b와 비교할 때 동일한 구성 요소에 대해서는 동일한 도면 번호를 부여하고, 그 상세한 설명은 생략한다.

도 5 내지 도 6b를 참조하면, 상기 어레이 기판(100)에는 도 1 내지 도 2b에서의 어레이 기판(100)과는 달리 유기막(139)이 형성되어 있고, 데이터 라인(130)이 제2 스토리지 라인(118)에 평행하게 이격되어 배치되지 않으며, 제2 화소부(PA2)의 하부 전극(137)은 제1 및 제2 하부 전극(137a, 137b)으로만 구성된다. 또, 제1 및 제2 화소 영역의 경계 일부 영역에 형성된 상기 제2 스토리지 라인(118)은 경우에 따라 생략하고 형성시키지 않을 수도 있다.

즉, 보호막(138) 상에 상기 유기막(139)이 적층되며, 상기 유기막(139) 상에 제1 및 제2 화소 전극(140, 141)이 배치되되, 상기 보호막(138) 및 유기막(139)에 형성된 콘택홀(CNT)을 통해 스위칭 소자(112, 120, 132, 134) 중 드레인 전극(134) 과 연결된다. 또, 상기 데이터 라인(130)은 제1 방향과 수직한 제3 방향으로 신장되되, 상기 제2 화소 영역의 중앙 부위에서 상기 제1 방향과 반대 방향인 제2 방향을 향해 굴곡된 부분을 포함한다.

상기 제1 하부 전극(137a)은 상기 데이터 라인(130)의 굴곡부에 인접하여 형성되되, 상기 제2 화소 전극(141)에 형성된 제2 개구부(144)를 커버하며, 상기 제2 하부 전극(137b)에 의해 상기 제1 화소 영역에 형성된 상기 드레인 전극(134)과 연결된다.

<액정패널의 실시예-1>

도 7은 본 발명의 일 실시예에 의한 액정패널의 평면도이고, 도 8a는 도 7에서 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이며, 도 8b는 도 7에서 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

도 7 내지 도 8b에 도시된 액정패널은 도 1 내지 도 2b에 도시된 어레이 기판을 포함하는 것이므로, 상기 어레이 기판에 대한 중복 설명은 피한다.

도 7 내지 도 8b를 참조하면, 상기 액정패널은 상기 어레이 기판(100), 이와 대향하는 컬러필터 기판(200) 및 상기 어레이 기판(100)과 컬러필터 기판(200) 사이에 개재되는 액정층(300)을 포함한다.

상기 어레이 기판(100)에 형성된 제1 및 제2 화소 영역은 상기 어레이 기판(100)과 대향하는 상기 컬러필터 기판(200)에도 대응하여 정의할 수 있으며, 따라서 상기 액정패널 전체에서 상기 제1 및 제2 화소 영역을 정의할 수 있다.

상기 컬러필터 기판(200)은 제2 베이스 기판(205), 블랙 매트릭스(210), 컬러필터(220), 평탄화막(230) 및 공통 전극 (240)을 포함한다.

상기 블랙 매트릭스(210)는 상기 제2 베이스 기판(205) 상에 형성되며, 상기 어레이 기판(100) 위에 형성된 데이터 라인 (130) 및 제2 스토리지 라인(118)에 대응하는 영역에 배치된다. 이때, 상기 블랙 매트릭스(210)는 상기 어레이 기판(100) 위에 형성된 상기 게이트 라인(110)이나 제1 스토리지 라인(114)에 대응하는 영역에 더 배치될 수도 있다.

상기 블랙 매트릭스(210) 및 상기 제2 베이스 기판(205)을 커버하면서 상기 컬러필터(220)가 배치되고, 상기 컬러필터 (220)를 커버하면서 상기 평탄화막(230)이 배치된다.

상기 평탄화막(230) 위에는 상기 공통 전극(240)이 배치되는데, 상기 공통 전극(240)은 상기 어레이 기판(100)에 형성된 제1 내지 제3 개구부(142, 144, 146)를 포함하는 제1 개구 패턴과 조합되어 상기 액정층(300)을 복수 개의 도메인으로 분할하는 제2 개구 패턴을 가지며, 상기 제2 개구 패턴에는 제4, 제5 및 제6 개구부(242, 244, 246)가 포함된다.

이때, 상기 제4 개구부(242)는 상기 어레이 기판(100)에 형성된 데이터 라인(130)과 평행하게 형성되되, 상기 제1 및 제2 화소 영역의 가운데 부분에 배치된다. 또, 상기 제4 개구부(242)는 상기 어레이 기판(100)에 형성된 제1 하부 전극(136a)의 가장자리 부분 일부를 커버하고, 제2 하부 전극(136b) 전부를 커버한다.

상기 제5 개구부(244)는 상기 제1 화소 영역에서 상기 제4 개구부(242)와 연결되며, 상기 어레이 기판(100)의 게이트 라인(110) 형성 영역에 대응하여 형성되되, 상기 게이트 라인(110) 상부 영역에 형성된 제1 개구부(142)와 중첩되지 않게 형성된다. 제6 개구부(246)는 상기 제2 화소 영역의 중앙 부위에서 상기 제4 개구부(242)와 연결되고, 제2 방향으로 일정폭을 가지고 신장되어 형성된다. 상기 제6 개구부(246)는 상기 어레이 기판(100)의 제3 하부 전극(136c)에 의해 커버된다.

상기 어레이 기판(100)과 컬러필터 기판(200) 사이에 개재되는 액정층(300)은 상기 어레이 기판(100)에 형성된 제1 내지 제3 개구부(142, 144, 146)와, 상기 컬러필터 기판(200)에 형성된 제4 내지 제6 개구부(242, 244, 246)가 서로 조합되어 복수 개의 도메인으로 분할된다. 그리하여, 상기 제1 화소 영역은 제1 내지 제4 도메인(Ⅰ, Ⅱ, Ⅲ, Ⅳ)을 포함하고, 상기 제2 화소 영역은 제5 내지 제8 도메인(Ⅴ, Ⅵ, Ⅶ, Ⅷ)을 포함한다.

상기 제1 및 제5 도메인(I, V), 제2 및 제6 도메인(II, VI), 제3 및 제7 도메인(III, VII), 제4 및 제8 도메인(IV, VIII)을 각각 제1 내지 제4 도메인 그룹으로 칭하면, 상기 제1 내지 제4 도메인 그룹들에 포함된 액정 분자들(301, 302, 303, 304)이 갖는 방향자는 상기 각 도메인 그룹들 내에서는 비슷한 방향을 가진다. 또한, 상기 제1 내지 제4 도메인 그룹들이 차지하는 면적은 상호간에 비슷하다.

상기 각 도메인 그룹들에 포함된 액정 분자들(301, 302, 303, 304)의 방향자의 방향은 상기 각 도메인 그룹들 사이에서는 랜덤하게 배치되며, 따라서 종래 액정패널이 갖는 분할된 도메인 수보다 많은 도메인 수를 갖는 본 발명에 의한 액정패널은 측면 시인성 면에서 우수한 품질을 갖는다.

<액정패널의 실시예-2>

도 9는 본 발명의 다른 실시예에 의한 액정패널의 평면도이고, 도 10a는 도 9에 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이며, 도 10b는 도 9에 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

도 9 내지 도 10b에 도시된 액정패널은 도 3 내지 도 4b에 도시된 어레이 기판을 포함하는 것이므로, 상기 어레이 기판에 대한 중복 설명은 피한다. 또한, 상기 액정패널은 도 7 내지 도 8b에 도시된 액정패널과 비슷한 구조를 가지므로, 도 7 내지 도 8b에 도시된 액정패널과의 차이점만 설명한다.

도 9 내지 도 10b를 참조하면, 상기 액정패널은 상기 어레이 기판(100), 이와 대향하는 컬러필터 기판(200) 및 상기 어레이 기판(100)과 컬러필터 기판(200) 사이에 개재되는 액정층(300)을 포함한다.

상기 어레이 기판(100)에는 도 7 내지 도 8b에서의 어레이 기판(100)과는 달리 유기막(139)이 형성되어 있고, 데이터 라인(130)과 평행하게 이격된 제2 스토리지 라인(118)은 형성되어 있지 않다.

즉, 보호막(138) 상에 상기 유기막(139)이 적층되며, 상기 유기막(139) 상에 제1 및 제2 화소 전극(140, 141)이 배치되되, 상기 보호막(138) 및 유기막(139)에 형성된 콘택홀(CNT)을 통해 스위칭 소자(112, 120, 132, 134) 중 드레인 전극(134) 과 연결된다. 또, 상기 제2 스토리지 라인(118)이 형성되지 않으므로, 상기 데이터 라인(130) 형성 영역에 상기 제1 및 제2 화소 영역의 경계 일부가 형성된다.

상기 컬러필터 기판(200)에 형성되는 블랙 매트릭스(210)의 폭은 도 7 내지 도 8b에서의 블랙 매트릭스(210)보다 폭보다 좁다. 왜냐하면, 도 9 내지 도 10b에서의 어레이 기판(100)에는 상기 제2 스토리지 라인(118)이 형성되지 않으므로, 상기 블랙 매트릭스(210)가 커버하는 영역이 상대적으로 도 9 내지 도 10b에서의 블랙 매트릭스(210)가 커버하는 영역보다 작기 때문이다.

<액정패널의 실시예-3>

도 11은 본 발명의 또 다른 실시예에 의한 액정패널의 평면도이고, 도 12a는 도 11에서 도시된 액정패널을 절단선 G-G'으로 절단한 단면도이며, 도 12b는 도 11에서 도시된 액정패널을 절단선 H-H'로 절단한 단면도이다.

도 11 내지 도 12b에 도시된 액정패널은 도 5 내지 도 6b에 도시된 어레이 기판을 포함하는 것이므로, 상기 어레이 기판에 대한 중복 설명은 피한다. 또한, 상기 액정패널은 도 7 내지 도 8b에 도시된 액정패널과 비슷한 구조를 가지므로, 도 7 내지 도 8b에 도시된 액정패널과의 차이점만 설명한다.

도 11 내지 도 12b를 참조하면, 상기 액정패널은 상기 어레이 기판(100), 이와 대향하는 컬러필터 기판(200) 및 상기 어레이 기판(100)과 컬러필터 기판(200) 사이에 개재되는 액정층(300)을 포함한다.

상기 어레이 기판(100)에는 도 7 내지 도 8b에서의 어레이 기판(100)과는 달리 유기막(139)이 형성되어 있고, 데이터 라인(130)이 제2 스토리지 라인(118)에 평행하게 이격되어 배치되지 않으며, 제2 화소부(PA2)의 하부 전극(137)은 제1 및 제2 하부 전극(137a, 137b)으로만 구성된다. 또, 제1 및 제2 화소 영역의 경계 일부 영역에 형성된 상기 제2 스토리지 라인(118)은 경우에 따라 생략하고 형성시키지 않을 수도 있다.

즉, 보호막(138) 상에 상기 유기막(139)이 적층되며, 상기 유기막(139) 상에 제1 및 제2 화소 전극(140, 141)이 배치되되, 상기 보호막(138) 및 유기막(139)에 형성된 콘택홀(CNT)을 통해 스위칭 소자(112, 120, 132, 134) 중 드레인 전극(134) 과 연결된다. 또, 상기 데이터 라인(130)은 제1 방향과 수직한 제3 방향으로 신장되되, 상기 제2 화소 영역의 중앙 부위에서 상기 제1 방향과 반대 방향인 제2 방향을 향해 굴곡된 부분을 포함한다.

상기 제1 하부 전극(137a)은 상기 데이터 라인(130)의 굴곡부에 인접하여 형성되되, 상기 제2 화소 전극(141)에 형성된 제2 개구부(144)를 커버하며, 상기 제2 하부 전극(137b)에 의해 상기 제1 화소 영역에 형성된 상기 드레인 전극(134)과 연결된다.

상기 컬러필터 기판(200)의 공통 전극(240)에 형성된 제4 개구부(242)는 상기 어레이 기판(100)의 제2 하부 전극(137b) 대부분을 커버하지만, 제1 하부 전극(137a)을 커버하지는 않는다. 또한, 상기 어레이 기판(100)에 형성된 하부 전극(137)에는 제3 하부 전극(미도시)이 포함되지 않으므로, 상기 공통 전극(240)에 형성된 제6 개구부(246)는 상기 제3 하부 전극(미도시)에 의해 커버되지 않는다.

발명의 효과

이상에서 설명한 바와 같이, 본 발명에 따르면 PVA 모드 액정표시장치에 배열된 단위 화소 영역을 두 개의 서브 화소 영역으로 분할하여, 상기 액정표시장치가 갖는 도메인의 수를 효과적으로 증가시킨다. 따라서 상기 복수의 도메인들이 갖는 액정 분자의 방향자들의 방향이 보다 다양해져서 측면 시인성 개선 효과를 가지며 결과적으로 상기 액정표시장치의 표시 품질이 향상된다.

이때, 분할된 화소 영역 중 일부는 기존의 스위칭 소자 및 상기 스위칭 소자와 전기적으로 연결된 화소 전극으로 구동하고, 나머지 일부는 상기 스위칭 소자의 드레인 전극과 연결된 하부 전극 및 상기 하부 전극과 커플링 연결된 화소 전극으로 구 동하여, 상기 분할을 하더라도 효과적으로 상기 액정표시장치를 구동할 수 있다.

또한, 상기 분할을 위한 화소 전극의 개구로 인해 상기 액정표시장치의 개구율 저하는, 게이트 라인과 이와 평행하게 형성된 스토리지 라인 사이의 영역에도 상기 화소 전극을 배치함으로써 극복할 수 있다.

이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

(57) 청구의 범위

청구항 1.

제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부; 및

상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝된 제2 화소부를 포함하는 어레이 기판.

청구항 2.

제1항에 있어서, 상기 제1 방향과 제2 방향은 서로 반대 방향인 것을 특징으로 하는 어레이 기판.

청구항 3.

제2항에 있어서, 상기 제1 화소부와 제2 화소부 사이의 경계는 상기 제1 화소부 및 제2 화소부가 서로 대향하는 방향과 수 직하게 형성된 것을 특징으로 하는 어레이 기판.

청구항 4.

제1항에 있어서, 상기 제1 및 제2 화소부는 상기 화소 영역을 복수 개의 도메인으로 분할하기 위해 형성된 개구 패턴을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 5.

제1항에 있어서, 상기 제1 화소부는,

상기 제1 방향으로 신장되되, 상기 제1 화소 영역의 중앙 부위에 형성된 게이트 라인;

상기 제1 방향과 수직한 제3 방향으로 신장되되, 상기 제1 화소 영역에서 전체적으로 상기 제1 방향을 향해 굴곡된 데이터라인;

상기 게이트 라인과 데이터 라인에 전기적으로 연결된 스위칭 소자; 및

상기 스위칭 소자의 드레인 전극에 전기적으로 연결된 화소 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 6.

제5항에 있어서, 상기 제2 화소부는,

상기 제1 화소 영역에 형성된 데이터 라인과 연결되고 상기 제3 방향으로 신장되되, 상기 제2 화소 영역에서 전체적으로 상기 제2 방향을 향해 굴곡된 데이터 라인;

상기 스위칭 소자의 드레인 전극에 연결된 하부 전극; 및

상기 하부 전극과 커플링 연결된 화소 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 7.

제6항에 있어서, 상기 제1 및 제2 화소부는 상기 화소 영역을 복수 개의 도메인으로 분할하기 위해 형성된 개구 패턴을 포함하고,

상기 하부 전극은 상기 제2 화소 영역의 중앙 부위에 형성되면서, 상기 개구 패턴을 커버하는 것을 특징으로 하는 어레이기판.

청구항 8.

제6항에 있어서, 상기 제1 화소부는, 상기 제1 방향으로 신장되되, 상기 게이트 라인과 이격되어 형성된 제1 스토리지 라인을 더 포함하고, 상기 제1 및 제2 화소부는, 상기 데이터 라인과 평행하게 이격되어 상기 제1 및 제2 화소 영역의 경계 영역에 형성된 제2 스토리지 라인을 더 포함하는 것을 특징으로 하는 어레이 기판.

청구항 9.

제6항에 있어서, 상기 화소 전극은 상기 드레인 전극 일부를 노출시키는 유기막 상에 형성된 것을 특징으로 하는 어레이기판.

청구항 10.

제1항에 있어서, 상기 제1 화소부는,

상기 제1 방향을 향해 신장되되, 상기 제1 화소 영역의 중앙 부위에 형성된 게이트 라인;

상기 제1 방향과 수직한 제3 방향으로 신장되되, 상기 제1 화소 영역에 형성된 데이터 라인;

상기 게이트 라인과 데이터 라인에 전기적으로 연결된 스위칭 소자; 및

상기 스위칭 소자의 드레인 전극에 전기적으로 연결된 화소 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 11.

제10항에 있어서, 상기 제2 화소부는,

상기 제1 화소 영역에 형성된 데이터 라인과 연결되고 상기 제3 방향으로 신장되되, 상기 제2 화소 영역의 중앙 부위에서 상기 제2 방향을 향해 굴곡된 부분을 포함하는 데이터 라인;

상기 스위칭 소자의 드레인 전극에 연결된 하부 전극; 및

상기 하부 전극과 커플링 연결된 화소 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 12.

제11항에 있어서, 상기 제1 화소부는,

상기 제1 방향으로 신장되되, 상기 게이트 라인과 이격되어 형성된 제1 스토리지 라인과, 상기 제3 방향으로 신장되되, 상기 제1 화소 영역에서 전체적으로 상기 제1 방향을 향해 굴곡되고, 상기 제1 화소 영역의 경계 영역에 형성된 제2 스토리지 라인을 더 포함하고,

상기 제2 화소부는,

상기 제1 화소 영역에 형성된 제2 스토리지 라인과 연결되고 상기 제3 방향으로 신장되되, 상기 제2 화소 영역에서 전체적으로 상기 제2 방향을 향해 굴곡되고, 상기 제2 화소 영역의 경계 영역에 형성된 제2 스토리지 라인을 더 포함하는 것을 특징으로 하는 어레이 기판.

청구항 13.

제1 화소 영역에 스위칭 소자를 구비하고, 제1 방향을 향하도록 패터닝된 제1 화소부와, 상기 제1 화소 영역에 인접하는 제2 화소 영역에서 제2 방향을 향하도록 패터닝된 제2 화소부를 포함하는 어레이 기판;

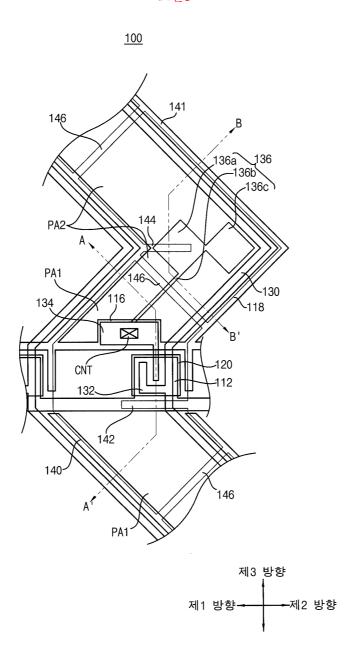
제2 베이스 기판과, 상기 제2 베이스 기판 상에 형성된 공통 전극을 포함하는 대향 기판; 및

상기 어레이 기판과 상기 대향 기판 사이에 개재된 액정층을 포함하는 액정패널.

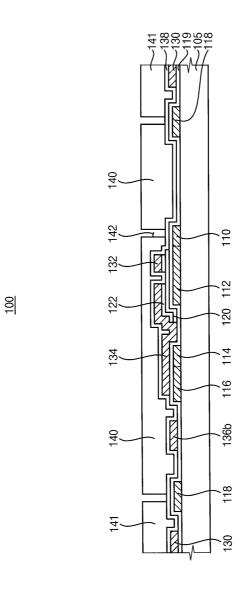
청구항 14.

제13항에 있어서, 상기 제1 및 제2 화소부에는 제1 개구 패턴이 형성되고,

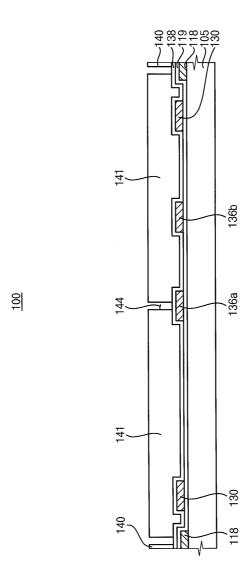
상기 공통 전극에는 상기 제1 개구 패턴과 서로 조합되어 상기 액정층을 복수 개로 분할하는 제2 개구 패턴이 형성된 것을 특징으로 하는 액정패널.

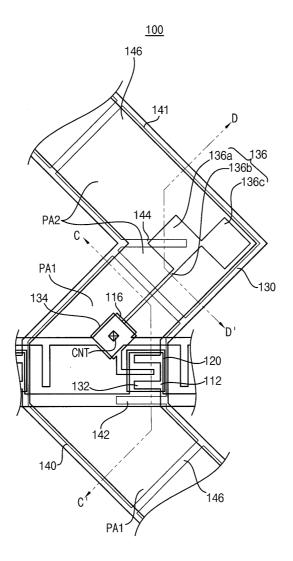


도면2a



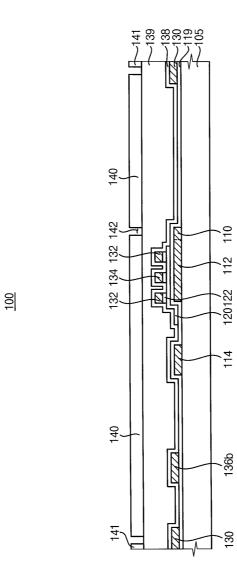
도면2b



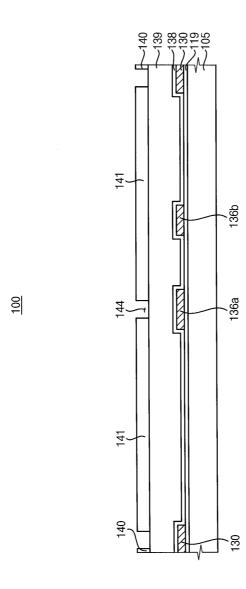


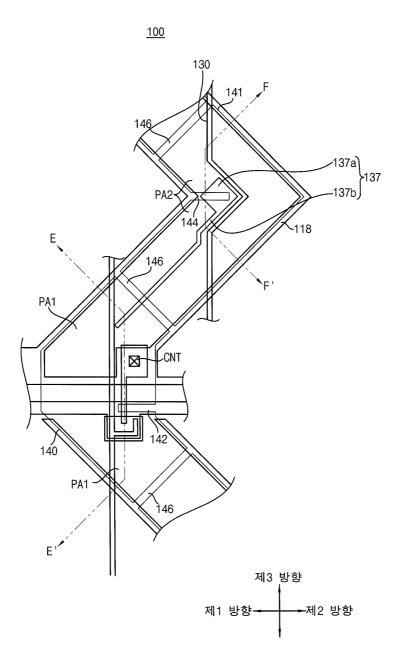


도면4a

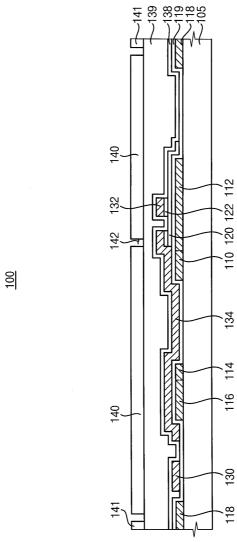


도면4b

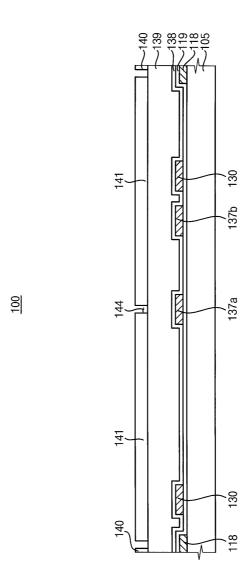


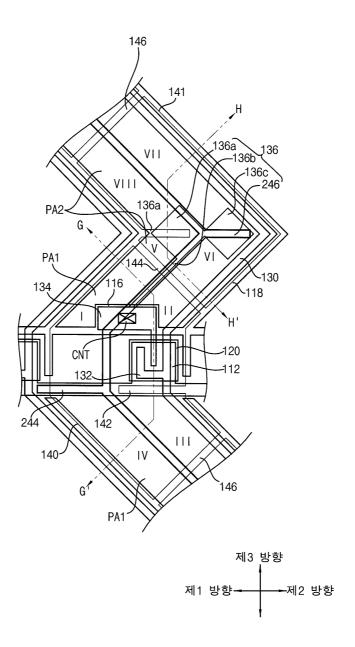


도면6a

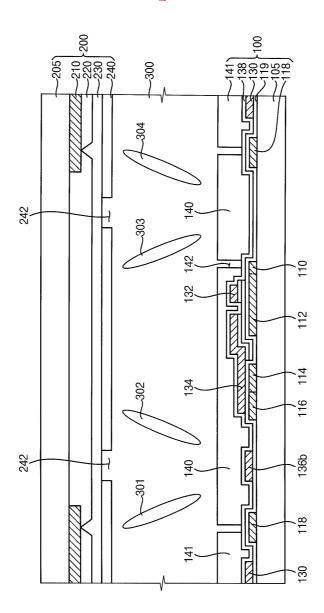


도면6b

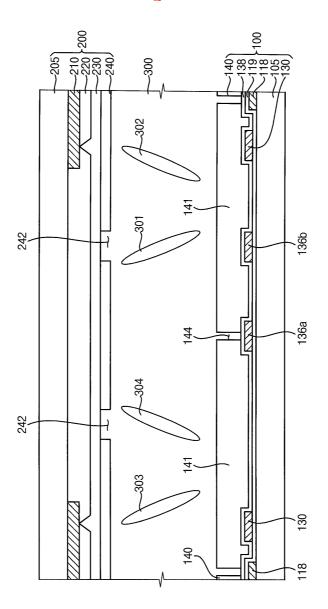


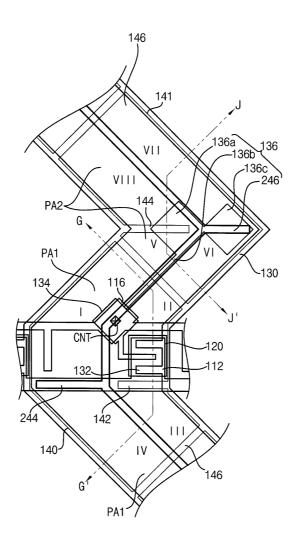


도면8a



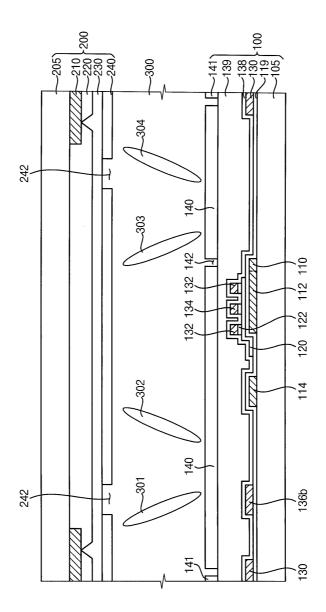
도면8b



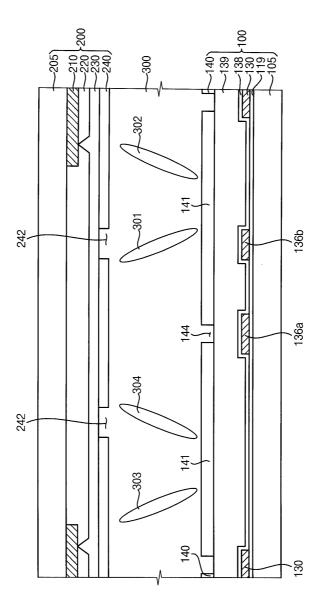


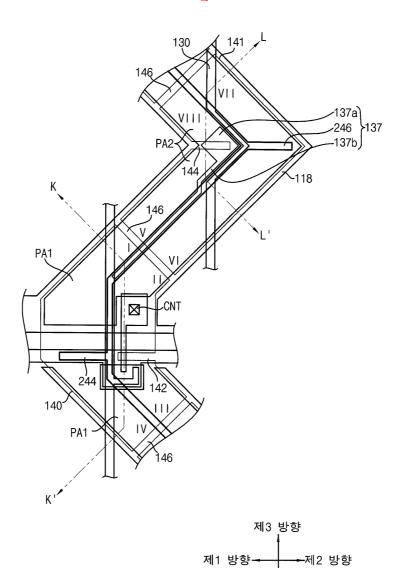


도면10a

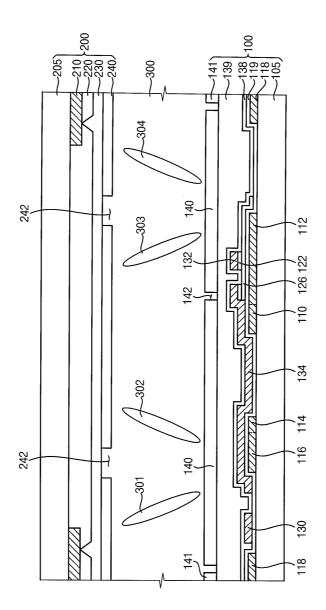


도면10b

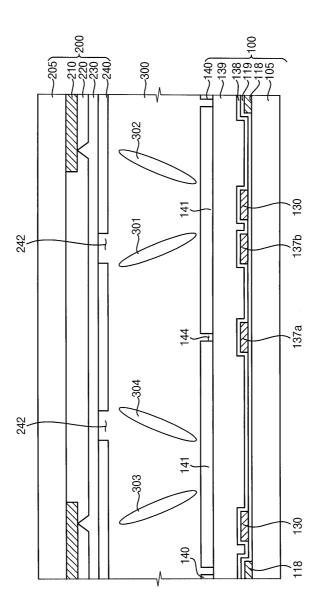




도면12a



도면12b





申请号 KR1020040097066 申请日 2004-11-24 [标]申请(专利权)人(译) 三星电子株式会社 申请(专利权)人(译) 三星电子有限公司 [标]发明人 PARK HYEONGJUN 박형준 KIM BEOMJUN 김범준 김범준 CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 代理人(译) PARK, YOUNG WOO	专利名称(译)	阵列基板和包括其的液晶面板		
[标]申请(专利权)人(译) 三星电子栋式会社 申请(专利权)人(译) 三星电子有限公司 当前申请(专利权)人(译) 三星电子有限公司 [标]发明人 PARK HYEONGJUN 박형준 KIM BEOMJUN 김범준 发明人 박형준 김범준 IPC分类号 G02F1/136 CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 代理人(译) PARK, YOUNG WOO	公开(公告)号	KR1020060057873A	公开(公告)日	2006-05-29
申请(专利权)人(译)三星电子有限公司当前申请(专利权)人(译)三星电子有限公司[标]发明人PARK HYEONGJUN 박형준 KIM BEOMJUN 김범준发明人박형준 21범준IPC分类号G02F1/136CPC分类号G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666代理人(译)PARK , YOUNG WOO	申请号	KR1020040097066	申请日	2004-11-24
当前申请(专利权)人(译) 三星电子有限公司 [标]发明人 PARK HYEONGJUN 박형준 KIM BEOMJUN 김범준 发明人 박형준 김범준 IPC分类号 G02F1/136 CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 代理人(译) PARK , YOUNG WOO	[标]申请(专利权)人(译)	三星电子株式会社		
FARK HYEONGJUN	申请(专利权)人(译)	三星电子有限公司		
中형준 KIM BEOMJUN 김범준 BPC分类号 G02F1/136 CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 代理人(译) PARK , YOUNG WOO	当前申请(专利权)人(译)	三星电子有限公司		
IPC分类号 G02F1/136 CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 代理人(译) PARK, YOUNG WOO	[标]发明人	박형준 KIM BEOMJUN		
CPC分类号 G02F1/134309 G02F1/133707 G02F1/136213 G02F1/136227 G02F1/136286 G02F2001/133391 G09G3/3666 PARK,YOUNG WOO	发明人			
G09G3/3666 代理人(译) PARK,YOUNG WOO	IPC分类号	G02F1/136		
	CPC分类号			
外部链接 <u>Espacenet</u>	代理人(译)	PARK , YOUNG WOO		
	外部链接	Espacenet		

摘要(译)

公开了一种具有改善的显示质量的阵列基板和包括该阵列基板的液晶面板。阵列基板是第二图案以面对第二方向在相邻于第一像素部和所述第一像素区域中的第二像素区域被图案化以包括,向所述第一方向,所述开关元件以所述第一像素区域和一个像素部分。具有开关元件的第一像素区域,以及图案化邻近第一象素部分和所述第一像素区域中的第二像素区域的液晶面板进行构图,以面向所述第二方向与所述第一方向,所述第二一种相对基板,包括第二基底基板,形成在第二基底基板上的公共电极,以及插入在阵列基板和相对基板之间的液晶层。因此,可以提供具有侧视能力改善结构的阵列基板和包括该阵列基板的液晶面板。1指数方面像素电极,公共电极,下电极,开口,

