



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0103620
(43) 공개일자 2007년10월24일

(51) Int. Cl.

G02F 1/136(2006.01)

(21) 출원번호 10-2006-0035433

(22) 출원일자 2006년04월19일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

최낙봉

경기 의왕시 내손동 LG상록@ 104-1104

김대원

서울 중구 신당동 846 파라다이스 APT 101-407

(74) 대리인

특허법인네이트

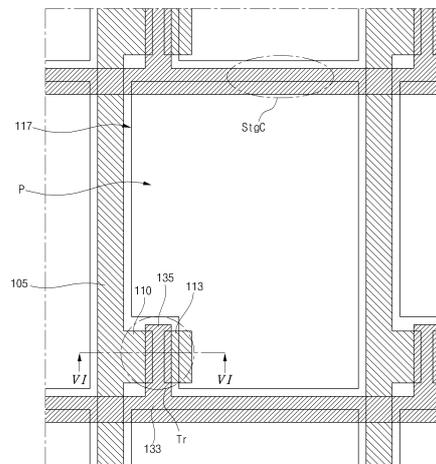
전체 청구항 수 : 총 5 항

(54) 유기 반도체물질을 이용한 액정표시장치용 어레이 기판

(57) 요약

본 발명은 기판 상에 일방향으로 형성된 데이터 배선과; 상기 데이터 배선과 교차하여 화소영역을 정의하는 게이트 배선과; 상기 게이트 배선 및 데이터 배선과 교차영역에 형성되며, 유기 반도체층을 노출시키는 소스 및 드레인 전극의 이격영역으로 정의되는 채널영역이 'I'자 형태를 이루는 것을 특징으로 하는 박막트랜지스터와; 상기 박막트랜지스터의 상기 드레인 전극과 접촉하며 상기 화소영역에 형성된 화소전극을 포함하는 유기 반도체층을 구비한 액정표시장치용 어레이 기판을 제공함으로써 상기 유기 반도체층의 이동도 및 s펙터 등의 특성을 향상시켜 최종적으로 박막트랜지스터의 특성을 향상시키는 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

기판 상에 일방향으로 형성된 데이터 배선과;
 상기 데이터 배선과 교차하여 화소영역을 정의하는 게이트 배선과;
 상기 게이트 배선 및 데이터 배선과 교차영역에 형성되며, 유기 반도체층을 노출시키는 소스 및 드레인 전극의 이격영역으로 정의되는 채널영역이 'I'자 형태를 이루는 것을 특징으로 하는 박막트랜지스터와;
 상기 박막트랜지스터의 상기 드레인 전극과 접촉하며 상기 화소영역에 형성된 화소전극을 포함하는 유기 반도체층을 구비한 액정표시장치용 어레이 기판.

청구항 2

제 1 항에 있어서,
 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는,
 상기 화소영역 형성되며 상기 데이터 배선에서 바(bar) 형태로 분기한 상기 소스 전극과, 상기 바(bar) 형태의 소스 전극과 이격하여 형성된 바(bar) 형태의 상기 드레인 전극과;
 상기 바(bar) 형태의 소스 및 드레인 전극의 서로 마주보는 끝단과 각각 접촉하며 이들 두 전극의 이격영역에 형성된 유기 반도체층과;
 상기 게이트 배선과 연결되며, 상기 유기 반도체층과 중첩하며 형성된 게이트 전극과;
 상기 게이트 전극과 상기 유기 반도체층 사이에 형성된 게이트 절연막을 포함하는 유기 반도체층을 구비한 액정표시장치용 어레이 기판.

청구항 3

제 2 항에 있어서,
 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는 탑 게이트 형태로 상기 기판상에 순차적으로 그 하부로부터 상기 바(bar)형의 서로 이격하는 소스 및 드레인 전극, 상기 유기 반도체층, 상기 게이트 절연막, 상기 게이트 전극이 적층된 구조를 이루는 것이 특징인 유기 반도체층을 구비한 액정표시장치용 어레이 기판.

청구항 4

제 2 항에 있어서,
 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는 보텀 게이트 형태로 상기 기판상에 순차적으로 그 하부로부터 상기 게이트 전극, 상기 게이트 절연막, 상기 바(bar)형의 서로 이격하는 소스 및 드레인 전극 그리고 상기 유기 반도체층이 적층된 구조를 이루는 것이 특징인 유기 반도체층을 구비한 액정표시장치용 어레이 기판.

청구항 5

제 2 항에 있어서,
 상기 게이트 배선과 상기 화소전극은 그 일부가 서로 중첩하여 형성됨으로써 스토리지 커패시터를 형성하는 것이 특징인 유기 반도체층을 구비한 액정표시장치용 어레이 기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 액정표시장치에 관한 것으로, 좀 더 자세하게는 유기 반도체 물질을 이용한 액정표시장치용 어레이 기판에 관한 것이다.
- <14> 근래에 들어 사회가 본격적인 정보화 시대로 접어들에 따라 대량의 정보를 처리 및 표시하는 디스플레이(display) 분야가 급속도로 발전해 왔고, 최근에는 특히 박형화, 경량화, 저소비전력화의 우수한 성능을 지닌 박막트랜지스터(Thin Film Transistor : TFT)형 액정표시장치(TFT-LCD)가 개발되어 기존의 브라운관(Cathode Ray Tube : CRT)을 대체하고 있다.
- <15> 액정표시장치의 화상 구현원리는 액정의 광학적 이방성과 분극성질을 이용하는 것으로, 주지된 바와 같이 액정은 분자구조가 가늘고 길며 배열에 방향성을 갖는 광학적 이방성과 전기장 내에 놓일 경우에 그 크기에 따라 분자배열 방향이 변화되는 분극성질을 띤다. 이에 액정표시장치는 액정층을 사이에 두고 서로 마주보는 면으로 각각 화소전극과 공통전극이 형성된 어레이 기판(array substrate)과 컬러필터 기판(color filter substrate)을 합착시켜 구성된 액정패널을 필수적인 구성요소로 하며, 이들 전극 사이의 전기장 변화를 통해서 액정분자의 배열방향을 인위적으로 조절하고 이때 변화되는 빛의 투과율을 이용하여 여러 가지 화상을 표시하게 된다.
- <16> 최근에는 특히 화상표현의 기본단위인 화소(pixel)를 행렬 방식으로 배열하고 스위칭 소자를 각 화소에 배치시켜 독립적으로 제어하는 능동 행렬방식(active matrix type)이 해상도 및 동영상 구현능력에서 뛰어나 주목받고 있는데, 이 같은 스위칭 소자로 박막트랜지스터(Thin Film Transistor : TFT)를 사용한 것이 잘 알려진 TFT-LCD(Thin Firm Transistor Liquid Crystal Display device) 이다.
- <17> 좀 더 자세히, 일반적인 액정표시장치의 분해사시도인 도 1에 나타난 바와 같이 액정층(30)을 사이에 두고 어레이 기판(10)과 컬러필터 기판(20)이 대면 합착된 구성을 갖는데, 이중 하부의 어레이 기판(10)은 제 1 투명기판(12) 및 이의 상면으로 종횡 교차 배열되어 다수의 화소영역(P)을 정의하는 복수개의 게이트 배선(14)과 데이터 배선(16)을 포함하며, 이들 두 배선(14, 16)의 교차지점에는 박막 트랜지스터(T)가 구비되어 각 화소영역(P)에 마련된 화소전극(18)과 일대일 대응 접속되어 있다.
- <18> 또한 이와 마주보는 상부의 컬러필터 기판(20)은 제 2 투명기판(22) 및 이의 배면으로 상기 게이트 배선(14)과 데이터 배선(16) 그리고 박막 트랜지스터(T) 등의 비표시영역을 가리도록 각 화소영역(P)을 테두리하는 격자 형상의 블랙매트릭스(25)가 형성되어 있으며, 이들 격자 내부에서 각 화소영역(P)에 대응되게 순차적으로 반복 배열된 적, 녹, 청색 컬러필터층(26)이 형성되어 있으며, 상기 블랙매트릭스(25)와 적, 녹, 청색 컬러필터층(26)의 전면에 걸쳐 투명한 공통전극(28)이 마련되어 있다.
- <19> 그리고 도면상에 명확하게 도시되지는 않았지만, 이들 두 기판(10, 20)은 그 사이로 개재된 액정층(30)의 누설을 방지하기 위하여 가장자리 따라 실링제 등으로 봉합(封函)된 상태에서 각 기판(10, 20)과 액정층(30)의 경계 부분에는 액정의 분자배열 방향에 신뢰성을 부여하는 상, 하부 배향막이 개재되며, 각 기판(10, 20)의 적어도 하나의 외측면에는 편광판이 부착된다.
- <20> 더불어 액정패널 배면으로는 백라이트(back-light)가 구비되어 빛을 공급하는 바, 게이트 배선(14)으로 박막트랜지스터(T)의 온(on)/오프(off) 신호가 순차적으로 스캔 인가되어 선택된 화소영역(P)의 화소전극(18)에 데이터배선(16)의 화상신호가 전달되면 이들 사이의 수직전계에 의해 그 사이의 액정분자가 구동되고, 이에 따른 빛의 투과율 변화로 여러 가지 화상을 표시할 수 있다.
- <21> 한편, 이 같은 액정표시장치에 있어 어레이 기판(10)과 컬러필터 기판(20)의 모체가 되는 제 1 및 제 2 절연기판(12, 22)은 전통적으로 유리 기판이 사용되었지만, 최근 들어 노트북이나 PDA(personal digital assistant)와 같은 소형의 휴대용 단말기가 널리 보급됨에 따라 이들에 적용 가능하도록 유리보다 가볍고 경량임과 동시에 유연한 특성을 지니고 있어 파손위험이 적은 플라스틱 기판을 이용한 액정패널이 소개된 바 있다.
- <22> 하지만, 플라스틱 기판을 이용한 액정패널은 액정표시장치의 제조 특성상 특히 스위칭 소자인 박막트랜지스터가 형성되는 어레이 기판의 제조에는 200℃ 이상의 고온을 필요로 하는 고온 공정이 많아 내열성 및 내화학성이 유리기판 보다 떨어지는 플라스틱 기판으로 상기 어레이 기판을 제조하는 데에는 어려움이 있어, 컬러필터 기판만을 플라스틱 기판으로 제조하고 어레이 기판은 통상적인 유리 기판을 이용하여 액정표시장치를 제조하고 있는 실정이다.
- <23> 이러한 문제를 해결하고자 최근에는 유기 반도체물질을 이용하여 200℃ 이하의 저온 공정을 진행하여 박막트랜지스터를 형성하는 것을 특징으로 하는 어레이 기판을 제조 하는 기술이 제안되었다.
- <24> 200℃ 이하의 저온 공정에서 반도체층을 포함하는 박막트랜지스터를 기판상에 형성함에 있어서, 전극과 배선을

이루는 금속물질과 절연막과 보호층등의 형성은 저온 증착 또는 도포의 방법 등을 통해 형성하여도 상기 박막트랜지스터의 특성에 별 영향을 주지 않지만, 채널을 형성하는 반도체층은 일반적인 반도체 물질인 비정질 실리콘을 사용하여 저온 공정에 의해 형성하게 되면, 내구 구조가 치밀하지 못하여 전기 전도도 등의 중요 특성이 저하되는 문제가 발생한다.

<25> 따라서, 이를 극복하고자 비정질 실리콘 등의 종래의 반도체 물질 대신 반도체 특성을 가진 유기 반도체물질을 이용하여 반도체층을 형성하는 것이 제안되고 있다.

<26> 하지만, 이러한 유기 반도체물질 특히 액상의 유기반도체 물질을 이용하여 상온에서 도포 또는 코팅하여 유기 반도체층을 형성할 경우, 채널의 구조에 따라 완성된 박막트랜지스터의 특성에 많은 차이가 있음을 알 수 있었다.

<27>

발명이 이루고자 하는 기술적 과제

<28> 본 발명은 유기 반도체물질 특히 액상의 유기 반도체물질을 이용하여 상온에서 유기 반도체층을 형성 시, 저항 또는 이동도(mobility) 등의 박막트랜지스터의 소자 특성을 가장 잘 살릴 수 있는 채널 구조를 갖는 액정표시장치용 어레이 기판을 제공하는 것을 그 목적으로 한다.

발명의 구성 및 작용

<29> 상기와 같은 목적을 달성하기 위한 본 발명의 따른 유기 반도체를 구비한 액정표시장치용 어레이 기판은 기판 상에 일방향으로 형성된 데이터 배선과; 상기 데이터 배선과 교차하여 화소영역을 정의하는 게이트 배선과; 상기 게이트 배선 및 데이터 배선과 교차영역에 형성되며, 유기 반도체층을 노출시키는 소스 및 드레인 전극의 이격영역으로 정의되는 채널영역이 'I'자 형태를 이루는 것을 특징으로 하는 박막트랜지스터와; 상기 박막트랜지스터의 상기 드레인 전극과 접촉하며 상기 화소영역에 형성된 화소전극을 포함한다.

<30> 이때, 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는, 상기 화소영역 형성되며 상기 데이터 배선에서 바(bar) 형태로 분기한 상기 소스 전극과, 상기 바(bar) 형태의 소스 전극과 이격하여 형성된 바(bar) 형태의 상기 드레인 전극과; 상기 바(bar) 형태의 소스 및 드레인 전극의 서로 마주보는 끝단과 각각 접촉하며 이들 두 전극의 이격영역에 형성된 유기 반도체층과; 상기 게이트 배선과 연결되며, 상기 유기 반도체층과 중첩하며 형성된 게이트 전극과; 상기 게이트 전극과 상기 유기 반도체층 사이에 형성된 게이트 절연막을 포함하며, 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는 탑 게이트 형태로 상기 기판상에 순차적으로 그 하부로부터 상기 바(bar)형의 서로 이격하는 소스 및 드레인 전극, 상기 유기 반도체층, 상기 게이트 절연막, 상기 게이트 전극이 적층된 구조를 이루거나 또는 상기 'I'자 형태의 채널을 갖는 박막트랜지스터는 보텀 게이트 형태로 상기 기판상에 순차적으로 그 하부로부터 상기 게이트 전극, 상기 게이트 절연막, 상기 바(bar)형의 서로 이격하는 소스 및 드레인 전극 그리고 상기 유기 반도체층이 적층된 구조를 이루는 것이 특징이다.

<31> 또한, 상기 게이트 배선과 상기 화소전극은 그 일부가 서로 중첩하여 형성됨으로써 스토리지 커패시터를 형성하는 것이 특징이다.

<32> 이하 도면을 참조하여 본 발명을 보다 상세하게 설명한다.

<33> 도 2는 본 발명에 따른 유기 반도체층을 갖는 박막트랜지스터를 구비한 액정표시장치용 어레이 기판의 평면도이며, 도 3은 도2에 있어 스위칭 소자인 박막트랜지스터가 형성된 스위칭 영역을 확대 도시한 평면도이다.

<34> 도시한 바와 같이, 일방향으로 게이트 배선이 형성되어 있으며, 상기 게이트 배선과 교차하여 화소영역을 정의하며 데이터 배선이 형성되어 있다.

<35> 또한, 상기 게이트 배선과 데이터 배선이 교차하는 부근에는 이들 두 배선과 각각 연결되며 스위칭 소자로서 박막트랜지스터가 형성되어 있다.

<36> 이때, 상기 박막트랜지스터는 상기 게이트 배선과 연결되며 형성된 게이트 전극과, 유기 반도체층과, 상기 유기 반도체층과 접촉하며 상기 데이터 배선에서 분기하며 그 끝단이 굴곡없이 평탄하게 형성된 바(bar) 형태의 소스 전극과, 상기 유기 반도체층과 접촉하며 상기 바(bar) 형태의 소스 전극의 끝단과 이격하며 동일한 바(bar) 형태의 드레인 전극이 형성되어 있다.

<37> 또한, 상기 드레인 전극과 접촉하며 화소전극이 상기 화소영역에 형성되어 있으며, 상기 화소전극의 일끝단은

상기 게이트 배선(실제적으로는 전단의 게이트 배선)과 중첩하며 형성됨으로서 이들 서로 중첩하는 게이트 배선과 화소전극이 각각 제 1, 2 스토리지 전극을 이루며 스토리지 커패시터를 형성하고 있다.

- <38> 한편, 상기 게이트 전극 및 반도체층과 중첩 형성되는 소스 전극 및 드레인 전극의 형태에 따라 채널 형태가 바뀌게 되는데, 본 발명의 경우, 게이트 전극 또는 반도체층과 중첩하는 소스 및 드레인 전극이 바(bar) 형태로 형성되어 두 개의 바(bar)가 서로 그 끝단을 마주하는 형태로 형성됨으로서 실제로 채널이 'I'자 형태를 이루는 것이 특징이다.
- <39> 'I'자 형태의 채널 형태 이외에 도 4a 및 4b(동일한 구성요소 대해서는 도 3에 기재된 동일한 도면부호를 부여하였다)에 도시한 바와 같이, 'U' 자 또는 'W'자 형태의 채널 구조를 이룰 수도 있으며, 최근에 비정질 실리콘을 반도체층으로 하는 어레이 기관을 구비한 액정표시장치의 경우 전술한 'W'자 또는 'U' 자 형태의 채널 구조를 갖도록 형성하고 있다.
- <40> 하지만, 본 발명에서처럼 유기 반도체물질을 이용하여 특히 액상의 유기 반도체물질을 이용하여 코팅 또는 도포하고 패터닝하여 유기 반도체층을 형성하는 경우, 상기 액상의 유기 반도체 물질이 비정질 실리콘과는 물성이 달라 'U' 자 또는 'W'자 형태의 채널을 갖도록 형성할 경우, 이동도(mobility) 또는 저항 특성이 저하됨을 실험적으로 알 수 있었다.
- <41> 다음은 액상의 유기 반도체 물질을 이용한 유기 반도체층을 갖는 박막트랜지스터에 있어 채널 형태를 각각 'W'자, 'U' 자 및 'I'자 형으로 형성한 후, 전기 이동도와 내부 저항치 특성인 s팩터(sub-threshold swing) 등을 측정된 것을 나타낸 표이다.
- <42> 이때, 각 형태의 채널을 갖는 박막트랜지스터에 있어서 각 채널의 폭과 길이는 일정하게 각각 60 μm 와 12 μm 로 형성하였다.

<43>

채널폭(μm)/채널길이(μm)	채널 형태	이동도($\text{cm}^2/\text{V} \cdot \text{s}$)	s팩터(V/decade)
60/12	U 자형	0.06	4
60/12	W 자형	0.2	7
60/12	I 자형	0.43	3

- <44> 표를 참고하면, 'W'자 형태의 채널을 형성한 경우, 상기 유기 반도체층의 전기 이동도(mobility)는 0.2 $\text{cm}^2/\text{V} \cdot \text{s}$ 가 되고, 'U' 자 형태의 채널을 형성한 경우 유기 반도체층의 전기 이동도는 0.06 $\text{cm}^2/\text{V} \cdot \text{s}$ 가 되고 있으나, 'I'자 형태의 채널을 형성한 박막트랜지스터의 유기 반도체층에서의 전계 이동도(field effect mobility)는 0.43 $\text{cm}^2/\text{V} \cdot \text{s}$ 가 되어 상기 'W'자 및 'U' 자 형태의 채널을 구성한 박막트랜지스터의 유기 반도체층 내에서의 전계 이동도보다 훨씬 큰 값을 갖는 바, 박막트랜지스터의 특성이 더욱 우수함을 알 수 있다.
- <45> 또한, 상기 표를 보면 상기 이동도에 대비되는 특성으로 s팩터에 대해서도 측정을 하였는데, 상기 s팩터는 이동도와는 반하는 개념으로 물질층 내 저항특성을 나타내는 것이며, 상기 s팩터는, 박막트랜지스터에서는 작은 값을 가질수록 우수한 특성을 나타내게 된다.
- <46> 'W'자 및 'U' 자 형태의 채널을 구성한 박막트랜지스터에서는 상기 s팩터가 각각 7 및 4인데 반하여 'I'자 형태의 채널을 형성한 박막트랜지스터에서는 3이 나옴으로써 가장 우수한 특성을 가짐을 알 수 있었다.
- <47> 또한 상기 표에서는 언급하지 않았지만, 온(on)/오프(off) 전류비 또한 측정하였으며, 이때 세 타입의 박막트랜지스터 모두 온(on)/오프(off) 전류비(온 전류를 오프 전류로 나눈 값)가 10⁵ 정도가 되어 모두 스위칭 소자로써 동작 가능한 범위 내에 있음을 알 수 있었다.
- <48> 도 5는 액상의 유기 반도체 물질을 이용한 유기 반도체층을 가지며, 채널 형태를 각각 'W'자, 'U' 자 및 'I'자 형으로 형성한 후 각 채널 형태별 박막트랜지스터의 트랜스퍼 커브 특성 즉, 게이트 전압에 대한 소스와 드레인 사이의 전류 변화를 나타낸 그래프이다. 이때, 각 채널 타입의 박막트랜지스터의 각 채널의 폭과 길이는 동일하게 각각 60 μm 와 12 μm 로 형성하여 동일한 채널비를 갖도록 하였다.
- <49> 그래프를 살펴보면 3타입 모두 게이트 전압 변화에 따라 드레인 전류가 변화됨을 보이고 있음을 알 수 있으며, 크게 3부분(포화영역, 선형영역, 오프영역)으로 구분되고 있다.
- <50> 우선, 중앙부분(선형영역)으로써 게이트 전극의 전압 변화에 가장 민감하게 반응하여 드레인 전류가 급격히 변화하는 부분이며, 이렇게 급격한 드레인 전극의 변화를 보이는 부분을 기준으로 게이트 전극의 전압 변화에 따라

드레인 전류의 변화가 거의 없는 부분(오프영역)과, 게이트 전극의 전압 변화에 따라 완만히 드레인 전극이 증가하는 부분(실체적으로는 포화영역)이 되고 있다.

- <51> 이때, 스위칭 소자로서 동작하기 위해서는 중앙부분 즉 게이트 전극의 전압 변화에 대해서 급격히 변하는 부분에 있어서의 상기 게이트 전압 변화에 따른 드레인 전류 변화가 급격하면 할수록 더 우수한 특성을 나타내게 된다.
- <52> 상기 부분에 있어서 그래프의 기울기가 완만하다는 것은 실제 액정표시장치에 있어서 게이트 배선의 신호지연을 유발하게 되며, 구동회로에 있어서 그 절대치가 더 높은 전압을 게이트 전압으로 인가해야 하는 바, 그 기울기가 급격한 그래프 특성을 가져 그 절대치가 낮은 게이트 전압을 인가하여도 충분히 높은 수준의 드레인 전류가 흐르는 박막트랜지스터 대비 구동적 측면에서 열등한 구조가 되게 된다.
- <53> 이러한 이론적 배경을 바탕으로 상기 그래프를 살펴보면 채널구조가 'I'형인 박막트랜지스터가 그 중앙부분에서 그 기울기가 다른 두 채널 타입을 갖는 박막트랜지스터 대비 가장 급격하게 형성되고 있음을 알 수 있으며, 따라서, 스위칭 소자로서 박막트랜지스터의 특성이 가장 우수함을 알 수 있다.
- <54> 전술한 모든 면을 고려하며, 액상의 유기 반도체물질을 이용하여 유기 반도체층을 갖는 박막트랜지스터를 액정표시장치용 어레이 기판에 구현함에 있어, 상기 박막트랜지스터의 채널 형태는 'I'형태로 형성하는 것이 스위칭 소자로서의 박막트랜지스터 특성을 향상시키게 되는 바 유리하게 됨을 알 수 있다.
- <55> 다음, 본 발명에 따른 'I'형태의 채널 형태를 가지며 유기 반도체층을 구비한 액정표시장치용 어레이 기판의 단면 구조에 대해 간단히 설명한다.
- <56> 도 6은 도 2를 절단선 VII-VII를 따라 절단한 단면도이다.
- <57> 도시한 바와 같이, 기판(101)상에 데이터 배선(105)과, 상기 데이터 배선(105)과 동일한 금속물질로써 서로 이격하며 소스 및 드레인 전극(110, 113)이 형성되어 있으며, 이때, 상기 소스 전극(110)은 상기 데이터 배선(105)과 연결되며 형성되고 있다.
- <58> 또한, 상기 드레인 전극(113) 및 노출된 기판(101) 상에 상기 드레인 전극(113)의 일부와 직접 접촉하며 상기 각 화소영역(P)별로 패터닝된 형태로 화소전극(117)이 형성되어 있다.
- <59> 다음, 상기 서로 이격한 소스 및 드레인 전극(110, 113) 상부로 유기 반도체물질로 이루어진 유기 반도체층(125)이 형성되어 있으며, 상기 유기 반도체층(125) 상부로 유기 절연물질로 이루어진 게이트 절연막(130)과 그 상부로 몰리브덴(Mo), 크롬(Cr) 또는 이들 두 금속의 합금 등의 금속물질로 이루어진 게이트 전극(135)이 형성되어 있으며, 상기 게이트 전극(135)과 동일한 층에 동일한 적층구조를 가지며 상기 데이터 배선(105)과 교차하는 게이트 배선(미도시)이 형성되어 있다.
- <60> 또한, 상기 게이트 배선(미도시)과 게이트 전극(135)위로 상기 화소전극(117)을 노출시키는 형태를 가지며 유기 절연물질로 이루어진 보호층(140)이 형성되어 있다.
- <61> 전술한 단면 구조를 갖는 유기 반도체층(125)을 갖는 어레이 기판(101)은 게이트 전극(135)을 상기 유기 반도체층(125)보다 상부에 위치시키는 탑 게이트(top gate) 구조로서 구현한 것을 보이고 있으나, 이는 하나의 일례이며, 변형예로서 게이트 전극이 기판 상에 형성되며 순차적으로 그 상부로 게이트 절연막, 서로 이격하는 소스 및 드레인 전극 그리고 상기 소스 및 드레인 전극과 동시에 접촉하며 상기 소스 및 드레인 전극 사이의 이격 영역에 형성된 반도체층과 그 상부로 상기 드레인 전극을 노출시키는 드레인 콘택홀을 갖는 보호층과, 상기 보호층 상부로 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하며 형성된 화소전극으로 구성된 보텀 게이트 타입의 박막트랜지스터 구조를 갖도록 형성해도 무방하다.
- <62> 이때, 본 발명에 있어서 가장 중요한 부분은 상기 탑 게이트 타입이던지 아니면 보텀 게이트 타입이던지 상기 소스 및 드레인 전극 사이로 노출된 유기 반도체층의 형태 즉, 채널의 형태가 'I'자 형태가 되도록 형성하는 것이며, 이렇게 유기 반도체층을 형성한 박막트랜지스터의 경우 'I'자 형태의 채널을 형성하도록 구현함으로써 스위칭 소자로서의 박막트랜지스터 특성을 향상시킬 수 있는 것이다.
- <63> 또한, 전술한 바와 같이, 탑 게이트(top gate) 구조 및 보텀 게이트(bottom gate) 구조의 박막트랜지스터를 형성할 경우 유기 반도체 물질을 이용하여 유기 반도체층을 형성할 경우 모두 상기 유기 반도체층이 소스 및 드레인 전극 상부에 주코 형성되는데 'U', 'W'형태의 채널을 형성하기 위해 상기 소스 및 드레인 전극 자체에 많은 굴곡을 가지며 형성된 경우 상기 액상의 유기 반도체층의 코팅성에 악영향을 주어 박막트랜지스터의 특성을 저

하지키게 되지만, 본 발명의 경우, 'I' 형태의 채널을 형성하는 것이 특징이므로 소스 및 드레인 전극이 굴곡이 없이 바(bar) 형태로 형성되므로 유기 반도체물질의 코팅성을 향상시킬 수 있는 것 또한 본 발명의 특징적인 면이 되고 있다.

발명의 효과

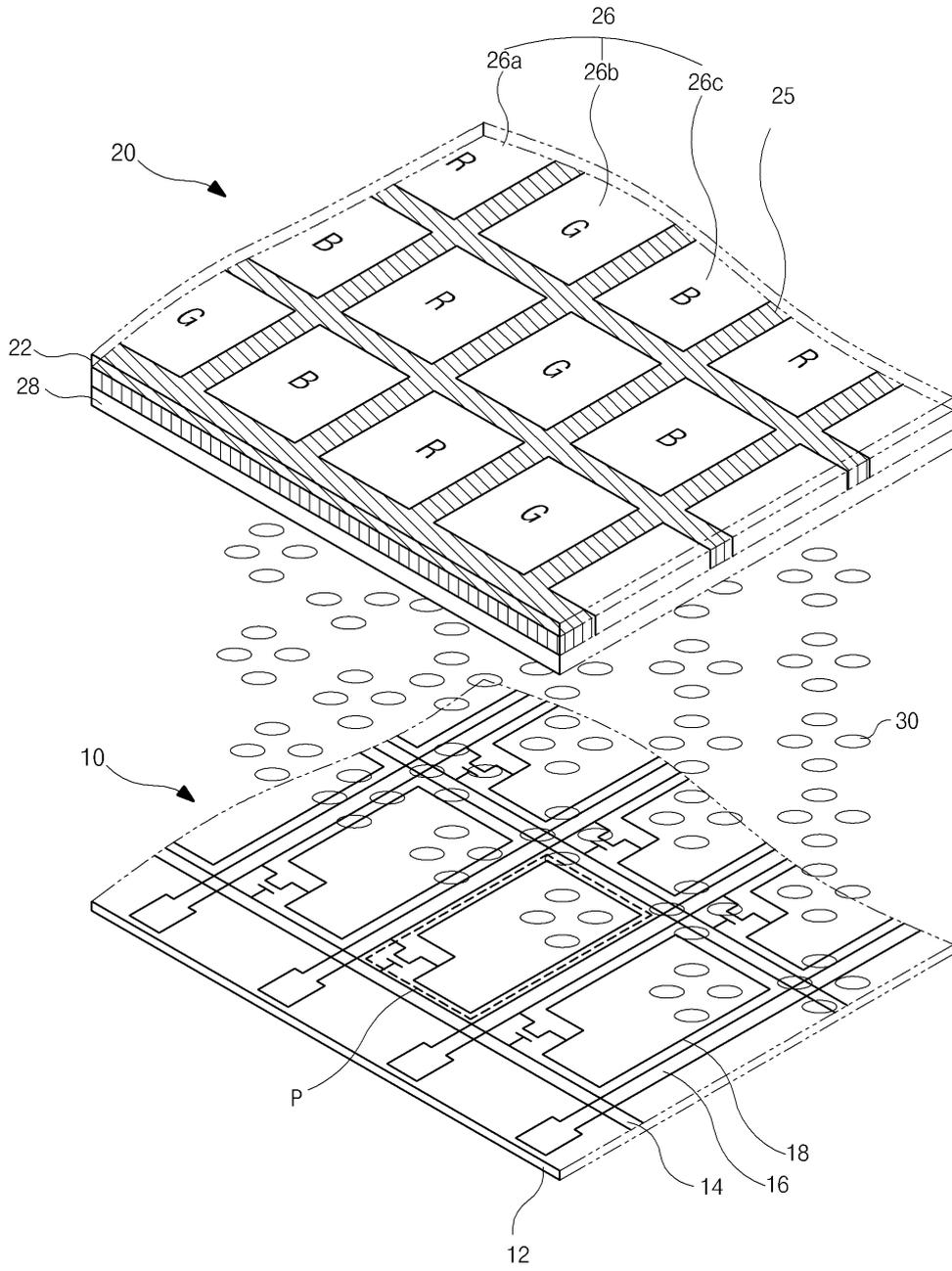
- <64> 본 발명에 의한 액상의 유기 반도체물질을 이용한 액정표시장치용 어레이 기판은 스위칭 소자인 박막트랜지스터의 채널 구조를 'I'자 형태로 형성함으로써 박막트랜지스터의 특성을 향상시키는 효과가 있다.
- <65> 또한, 'I'자 형태의 채널 형성을 위해 소스 및 드레인 전극을 굴곡없는 바 형태로 형성함으로써 액상의 유기 반도체물질의 코팅성을 향상시켜 더욱 박막트랜지스터의 특성을 향상시키는 효과가 있다.

도면의 간단한 설명

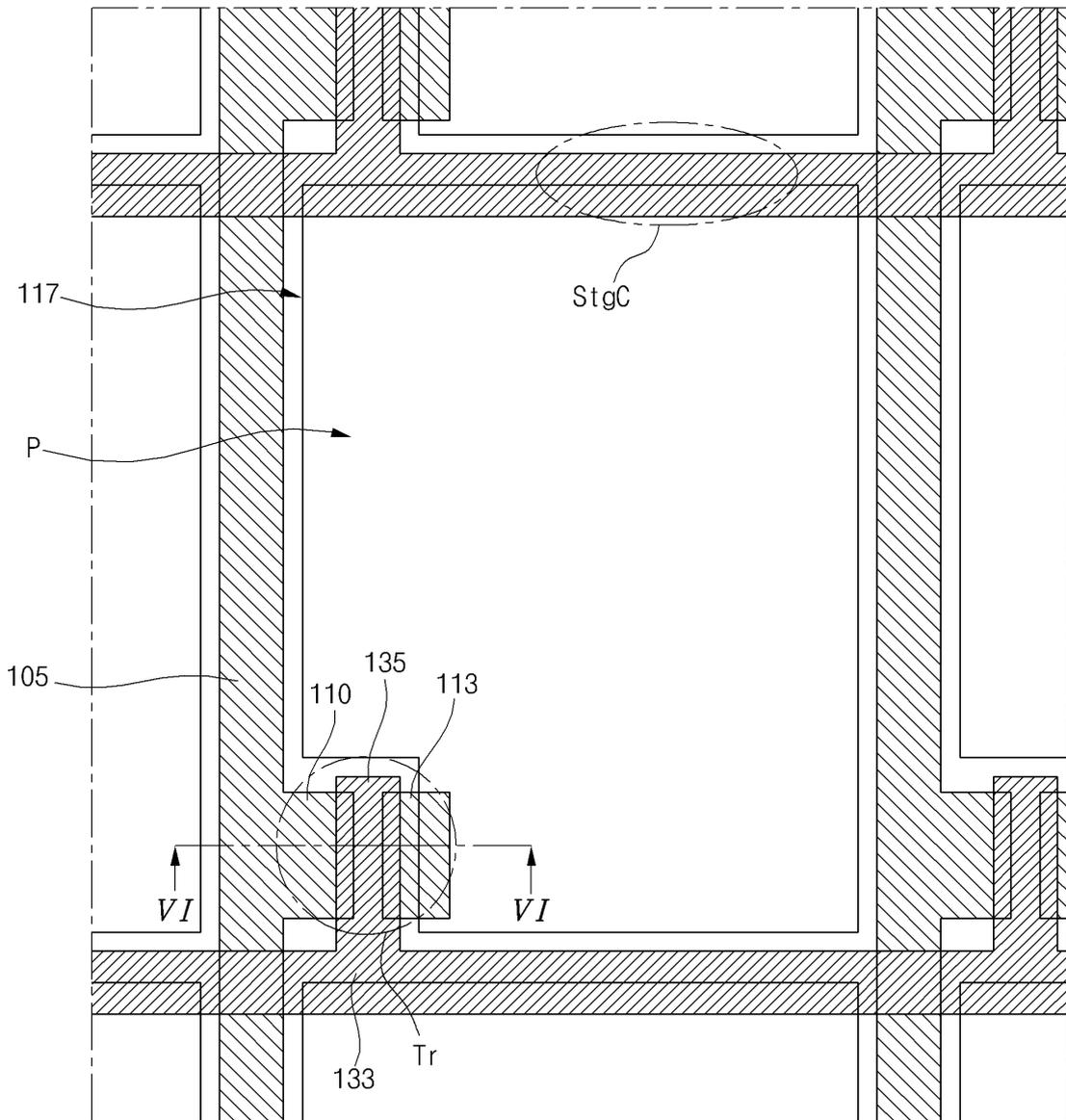
- <1> 도 1은 일반적인 액정표시장치의 분해사시도.
- <2> 도 2는 본 발명에 따른 유기 반도체층을 갖는 박막트랜지스터를 구비한 액정표시장치용 어레이 기판의 평면도.
- <3> 도 3은 도2에 있어 스위칭 소자인 박막트랜지스터가 형성된 스위칭 영역을 확대 도시한 평면도.
- <4> 도 4a 및 4b는 각각 'U' 자 또는 'W'자 형태의 채널 구조를 갖는 박막트랜지스터를 구비한 액정표시장치용 어레이 기판의 평면도.
- <5> 도 5는 액상의 유기 반도체 물질을 이용한 유기 반도체층을 가지며, 채널 형태를 각각 'W'자, 'U' 자 및 'I'자 형태로 형성한 후 각 채널 형태별 박막트랜지스터의 트랜스퍼 커브 특성 그래프.
- <6> <도면의 주요부분에 대한 부호의 설명>
- <7> 105 : 데이터 배선 110 : 소스 전극
- <8> 113 : 드레인 전극 117 : 화소전극
- <9> 130 : 게이트 절연막 135 : 게이트 전극
- <10> 150 : 게이트 배선
- <11> P : 화소영역
- <12>

도면

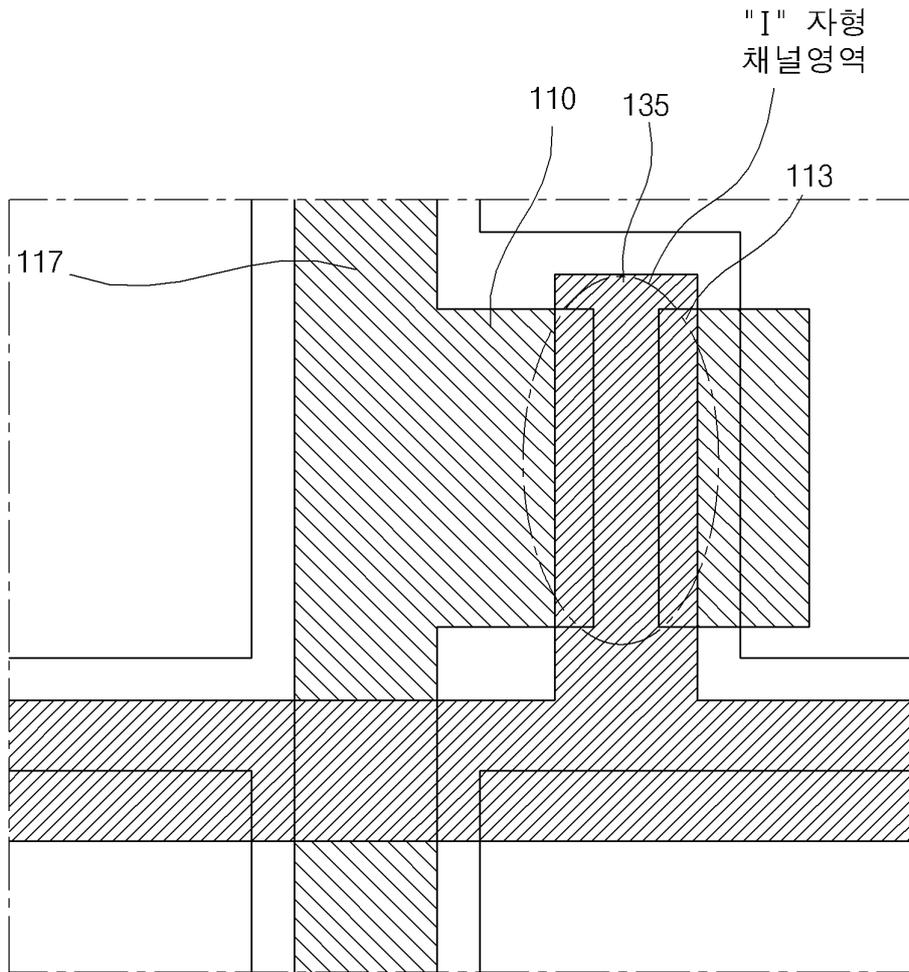
도면1



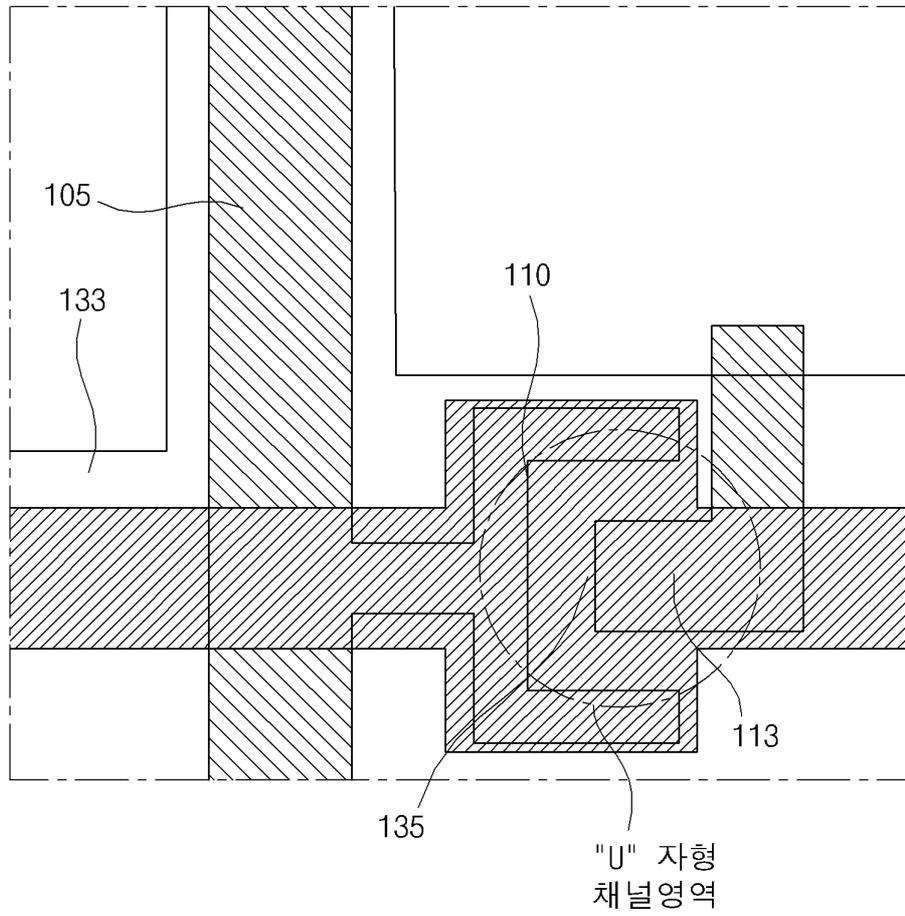
도면2



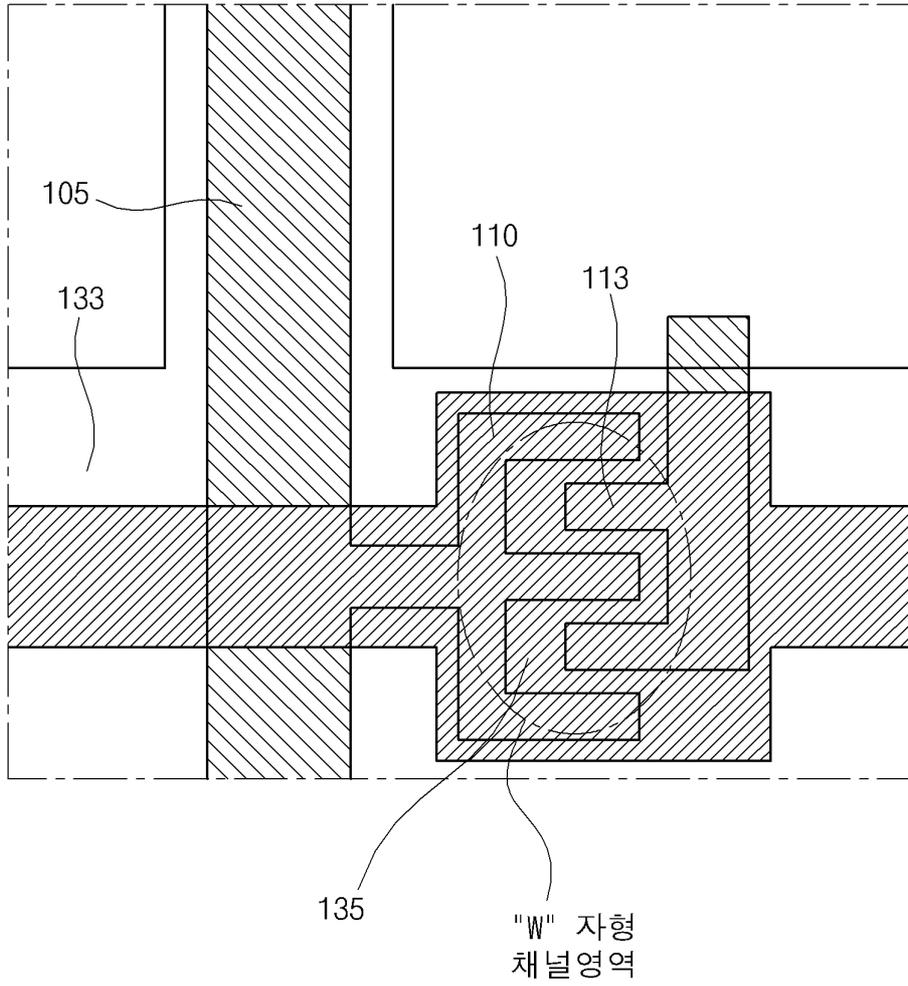
도면3



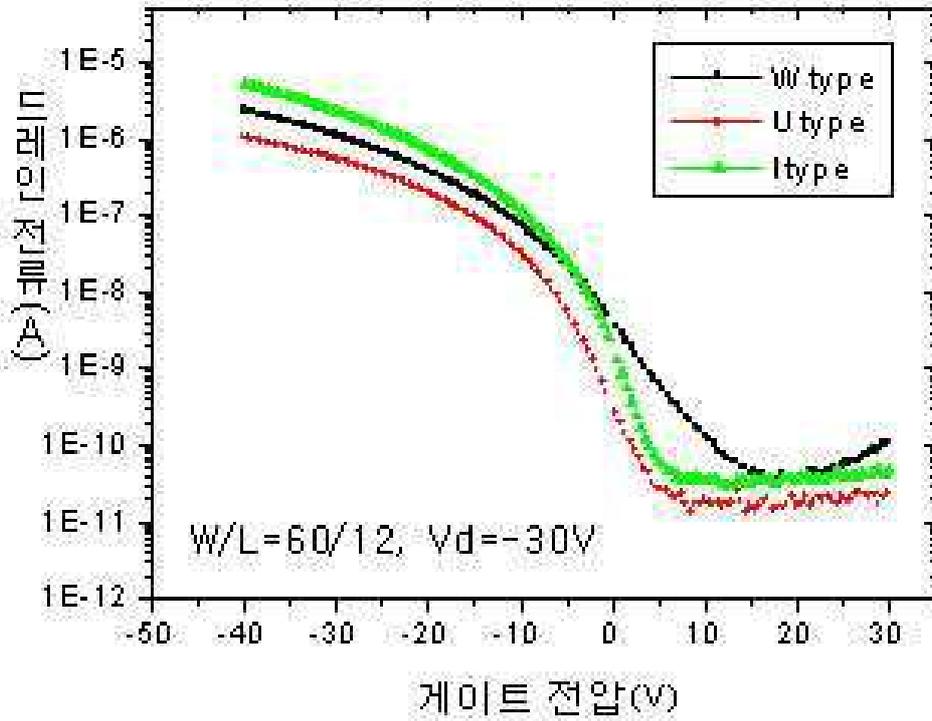
도면4a



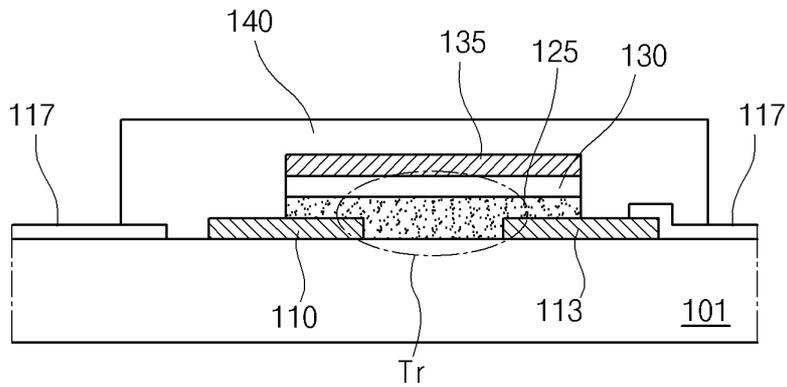
도면4b



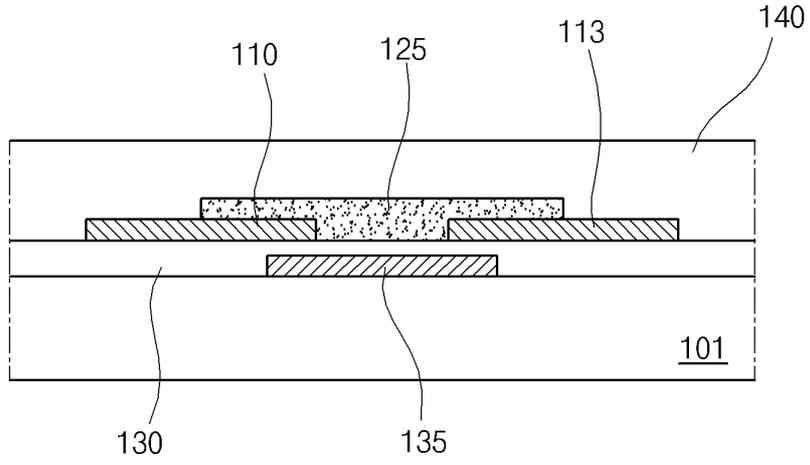
도면5



도면6a



도면6b



专利名称(译)	一种用于使用有机半导体材料的液晶显示器的阵列基板		
公开(公告)号	KR1020070103620A	公开(公告)日	2007-10-24
申请号	KR1020060035433	申请日	2006-04-19
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI NACK BONG 최낙봉 KIM DAE WON 김대원		
发明人	최낙봉 김대원		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136286 H01L27/124 H01L29/786		
外部链接	Espacenet		

摘要(译)

本发明涉及漏极电极和源极的间隔区域，其形成于数据线：，在基板上形成栅极布线：与数据线交叉并限定像素区域的栅极布线数据线，以及跨域并暴露有机半导体层。并且，通过提供用于配备有包括薄膜晶体管的有机半导体层的液晶显示器的阵列基板，以及形成在像素区域上的像素电极，其与包括迁移率和s因子的薄膜晶体管特性的漏电极接触。改善了有机半导体层等，最终改善了薄膜晶体管的性能。对于薄膜晶体管，限定的沟道区域包括“1”形特征。有机半导体层，液态有机半导体材料，迁移率，涂层性能，薄膜晶体管。

