

특허청구의 범위

청구항 1

게이트 라인;

상기 게이트 라인과 절연되게 교차하면서 화소 영역을 정의하는 데이터 라인;

상기 화소 영역의 일측에 구비되고, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결된 박막 트랜지스터; 및
상기 화소 영역에 형성되어 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 데이터 라인과 인접한 영역에서
요철부를 갖는 화소 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 2

제 1항에 있어서, 상기 요철부는,

상기 데이터 라인 측으로 볼록한 볼록부들과 상기 볼록부들과 반대 방향으로 오목한 오목부들로 이루어지는 것
을 특징으로 하는 어레이 기판.

청구항 3

제 2항에 있어서,

상기 볼록부들 중에서 서로 인접한 볼록부 사이의 이격 거리는 상기 오목부들 중에서 서로 인접한 오목부 사이
의 이격 거리와 동일하거나 작은 것을 특징으로 하는 어레이 기판.

청구항 4

제 1항에 있어서, 상기 박막 트랜지스터는,

상기 게이트 라인으로부터 분기된 게이트 전극;

상기 게이트 전극 상부에 형성되고 상기 데이터 라인과 전기적으로 연결된 소오스 전극; 및

상기 소오스 전극과 이격된 드레인 전극을 포함하는 것을 특징으로 하는 어레이 기판.

청구항 5

어레이 기판;

상기 어레이 기판과 대향하여 결합하는 대향 기판;

상기 어레이 기판 및 상기 대향 기판 사이에 개재되어 광 투과율을 조절하는 액정층을 포함하고,

상기 어레이 기판은,

게이트 라인;

상기 게이트 라인과 절연되게 교차하면서 화소 영역을 정의하는 데이터 라인;

상기 화소 영역의 일측에 구비되고, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결된 박막 트랜지
스터; 및

상기 화소 영역에 형성되어 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 데이터 라인과 인접한
영역에서 제1 요철부를 갖는 화소 전극을 포함하는 것을 특징으로 하는 표시 패널.

청구항 6

제 5항에 있어서, 상기 대향 기판은,

베이스 기판;

상기 데이터 라인 및 상기 제1 요철부의 적어도 요부를 커버하도록 상기 베이스 기판상에 구비되어 광을 차단하
는 블랙 매트릭스;

상기 화소 영역과 대응하여 형성되고, 상기 광을 이용하여 소정의 색을 발현하는 컬러층; 및
상기 블랙 매트릭스와 상기 컬러층 상에 구비된 공통 전극을 포함하는 것을 특징으로 하는 표시 패널.

청구항 7

제 6항에 있어서,

상기 블랙 매트릭스는 상기 화소 전극의 제1 요철부와 맞물리는 제2 요철부를 갖는 것을 특징으로 하는 표시 패널.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <19> 본 발명은 어레이 기판 및 이를 갖는 표시 패널에 관한 것으로, 더욱 상세하게는 화소 영역 주변부에서의 빛샘 발생을 감소할 수 있는 어레이 기판 및 이를 갖는 표시 패널에 관한 것이다.
- <20> 일반적으로 액정표시패널은 어레이 기판, 컬러필터기판 및 어레이 기판과 컬러필터 기판과의 사이에 개재된 액정을 포함하고, 외부로부터 제공되는 광의 투과도를 조절하여 영상을 표시한다. 어레이 기판은 서로 절연되게 교차하여 화소 영역을 정의하는 다수의 게이트 라인 및 다수의 데이터 라인을 구비한다. 또한, 화소 영역에는 박막 트랜지스터가 및 화소 전극이 구비된다. 컬러필터 기판은 블랙 매트릭스, 컬러층 및 공통전극으로 이루어진다.
- <21> 한편, 화소 전극과 공통 전극 사이에 형성된 전계가 화소 전극과 공통 전극 사이에 구비된 액정에 작용하여 액정의 배열 방향을 변경시킨다. 액정의 배열방향에 따라 광의 투과도가 조절되고, 광의 투과도에 따른 영상이 표시된다. 그러나, 데이터 라인과 화소 전극 사이에 구비된 액정은 화소 전극과 접촉하지 못하므로, 액정에 작용하는 전기장의 세기가 작다. 따라서, 액정의 배열 방향을 컨트롤하기 어렵다.
- <22> 또한, 화소 전극과 데이터 라인의 사이에서 간섭이 발생하는데, 이러한 간섭 현상은 전계를 왜곡시키므로, 화소 전극과 데이터 라인의 사이에 구비된 액정을 컨트롤하기 어렵다. 따라서, 화소 영역의 주변부에서 빛샘이 발생한다.

발명이 이루고자 하는 기술적 과제

- <23> 따라서, 본 발명의 목적은 화소 영역의 주변부에서의 빛샘 발생을 감소할 수 있는 어레이 기판을 제공하는 것이다.
- <24> 본 발명의 다른 목적은 상기한 어레이 기판을 구비하는 표시 패널을 제공하는 것이다.

발명의 구성 및 작용

- <25> 상기와 같은 목적을 달성하기 위한 본 발명에 따른 어레이 기판은 게이트 라인, 데이터 라인, 박막 트랜지스터 및 화소 전극을 포함한다.
- <26> 상기 게이트 라인과 상기 데이터 라인은 서로 절연되게 교차하면서 화소 영역을 정의한다. 상기 박막 트랜지스터는 상기 화소 영역의 일측에 구비되고, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결된다. 상기 화소 전극은 상기 화소 영역에 형성되어 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 데이터 라인에 인접한 영역에서 요철부를 갖는다.
- <27> 상기 요철부는 상기 데이터 라인 측으로 볼록한 볼록부들과 상기 볼록부와 반대 방향으로 오목한 오목부들로 이루어진다. 상기 볼록부들 중에서 서로 인접한 볼록부 사이의 이격 거리는 상기 오목부들 중에서 서로 인접한 사이의 이격 거리와 동일하거나 작다.
- <28> 본 발명에 따른 표시 패널은 어레이 기판, 상기 어레이 기판과 대향하여 결합하는 대향 기판, 및 액정층을 포함

한다. 상기 액정층은 상기 어레이 기판 및 상기 대향 기판 사이에 개재되어 광 투과도를 조절한다.

- <29> 상기 어레이 기판은 게이트 라인, 데이터 라인, 박막 트랜지스터 및 화소 전극을 포함한다. 상기 게이트 라인과 상기 데이터 라인은 서로 절연되게 교차하면서 화소 영역을 정의한다. 상기 박막 트랜지스터는 상기 화소 영역의 일측에 구비되고, 상기 게이트 라인 및 상기 데이터 라인과 각각 연결된다. 상기 화소 전극은 상기 화소 영역에 형성되어 상기 박막 트랜지스터와 전기적으로 연결되고, 상기 데이터 라인과 인접한 영역에서 제1 요철부를 갖는다.
- <30> 상기 대향 기판은 베이스 기판, 블랙 매트릭스, 컬러층 및 공통 전극을 포함한다. 상기 블랙 매트릭스는 상기 데이터 라인 및 제1 요철부의 적어도 요부를 커버하도록 상기 베이스 기판상에 구비되어 광을 차단한다. 상기 블랙 매트릭스는 상기 화소 전극의 제1 요철부와 맞물리는 제2 요철부를 갖는다.
- <31> 이러한 어레이 기판 및 이를 갖는 표시 패널에 따르면, 화소 전극과 데이터 라인 사이에 구비된 액정과 화소 전극 사이의 접촉 면적이 증가한다. 따라서, 화소 전극과 데이터 라인 사이에 구비된 액정을 더 많이 컨트롤할 수 있고, 그 결과 화소 영역의 주변부에서 발생하는 빛샘 현상을 감소할 수 있다.
- <32> 이하 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 상보다 상세히 살펴보기로 한다. 다만, 본 발명은 여기서 설명되는 실시예들에 한정되지 않고 다양한 형태로 응용되어 변형될 수도 있다. 오히려 아래의 실시예들은 본 발명에 의해 개시된 기술 사상을 보다 명확히 하고 나아가 본 발명이 속하는 분야에서 평균적인 지식을 가진 당업자에게 본 발명의 기술 사상이 충분히 전달될 수 있도록 제공되는 것이다. 따라서 본 발명의 범위가 아래에서 상술하는 실시예들로 인해 한정되는 것으로 해석되어서는 안 될 것이다. 또한, 하기 실시예와 함께 제시된 도면들에 있어서, 각 영역들의 크기는 명확한 설명을 강조하기 위해서 간략화되거나 다소 과장된 것이며, 도면상에 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- <33> 도 1은 본 발명의 일 실시예에 따른 어레이 기판을 나타낸 평면도이다. 도 2a는 도 1에 도시된 절단선 I-I'에 따라 절단한 단면도이며, 도 2b는 도 1에 도시된 절단선 III-III'에 따라 절단한 단면도이고, 도 2c는 도시된 절단선 IV-IV'에 따라 절단한 단면도이다.
- <34> 도 1 내지 도 2c를 참조하면, 본 발명의 일 실시예에 따른 어레이 기판(100)은 제1 베이스 기판(110), 게이트 라인(GL), 데이터 라인(DL), 박막 트랜지스터(T) 및 화소 전극(170)을 포함한다.
- <35> 상기 제1 베이스 기판(110)에는 상호 절연되게 교차하면서 화소 영역을 정의하는 게이트 라인(GL)과 데이터 라인(DL)이 형성된다. 상기 게이트 라인(GL)과 데이터 라인(DL)은 서로 다른 방향으로 연장된다. 상기 게이트 라인(GL)은 행 방향으로 나란하게 신장하는 복수의 라인들로 이루어지며 상기 데이터 라인(DL)은 열 방향으로 신장하는 복수의 라인들로 이루어진다. 상기 게이트 라인(GL)은 상기 어레이 기판(110)의 일측에 구비된 구동부(미도시)로부터 제공되는 게이트 신호를 상기 박막 트랜지스터(T)로 전송하고, 상기 데이터 라인(DL)은 상기 구동부로부터 제공되는 데이터 신호를 상기 화소 전극(170)으로 전송한다.
- <36> 상기 박막 트랜지스터(T)는 상기 화소 영역의 일측에 구비되고, 상기 화소 전극(170)과 전기적으로 연결되어서 상기 화소 전극(170)에 인가되는 데이터 신호를 스위칭한다. 상기 박막 트랜지스터(T)는 상기 게이트 신호에 응답하여 상기 데이터 신호를 상기 화소 전극(170)으로 출력한다.
- <37> 상기 박막트랜지스터(T)는 게이트 전극(121), 반도체 패턴(140), 소오스 전극(151) 및 드레인 전극(152)을 포함한다. 상기 게이트 전극(121)은 상기 게이트 라인(DL)으로부터 분기되어 상기 제1 베이스 기판(110) 상에 형성된다. 상기 반도체 패턴(140)은 상기 게이트 전극(121) 상부에 형성된다. 상기 반도체 패턴(140)은 상기 박막트랜지스터(T)의 채널이 형성되는 액티브 패턴(141)과 상기 소오스 전극(151)과 드레인 전극(152)을 따라 분리된 오믹콘택 패턴(142)을 포함한다. 상기 소오스 전극(151)은 상기 데이터 라인(DL)으로부터 분기되고, 상기 반도체 패턴(140)과 오버랩된다. 상기 드레인 전극(152)은 상기 반도체 패턴(140)과 오버랩되고, 상기 소오스 전극(151)과 이격된다.
- <38> 상기 어레이 기판(100)은 스토리지 전극(SE)을 더 포함한다. 본 발명의 실시예에서 상기 스토리지 전극(SE)은 전단의 게이트 라인(GL)으로부터 화소 영역으로 분기되어 형성된 예가 설명된다. 그러나, 상기 스토리지 전극(SE)은 상기 게이트 라인(GL)과 별도로 상기 화소 영역에 구비될 수 있다. 일례로, 상기 스토리지 전극(SE)은 상기 화소 영역에서 상기 게이트 라인(GL)과 평행하게 형성될 수 있다.
- <39> 상기 제1 베이스 기판(110) 전면에는 상기 게이트 라인(GL), 상기 게이트 전극(121) 및 상기 스토리지 전극(SE)을 커버하기 위한 게이트 절연막(130)이 구비된다. 상기 게이트 절연막(130)은 플라즈마화학기상증착법을 이

용하여 상기 제1 베이스 기관(110) 전면면에 증착된다. 상기 게이트 절연막(130)은 무기막, 예컨대 실리콘 나이트라이드 재질로 형성될 수 있다.

<40> 또한, 상기 어레이 기관(100)은 상기 데이터 라인(DL) 및 상기 박막 트랜지스터(T)를 커버하는 보호막(160)을 포함한다. 상기 보호막(160)은 상기 게이트 절연막(130)과 마찬가지로 무기질 재질을 이용하여 형성한다. 상기 보호막(160) 상에는 상기 드레인 전극(152)을 노출시키기 위한 콘택홀(CH)이 형성되고, 상기 보호막(160)의 상부에는 상기 화소 전극(170)이 구비된다. 상기 스토리지 전극(SE), 상기 게이트 절연막(130), 상기 보호막(160) 및 상기 화소 전극(170)에 의해서 스토리지 커패시터가 형성된다.

<41> 상기 화소 전극(170)은 메인 화소 전극(171)과 제1 요철부(172)를 포함한다. 도 1에 도시된 바와 같이, 상기 메인 화소 전극(171)은 상기 화소 영역에 대응하여 직사각형 형상으로 형성된다. 상기 제1 요철부(172)는 상기 메인 화소 전극(171)으로부터 상기 데이터 라인(DL) 측으로 분기되어 상기 데이터 라인(DL)과 인접한 영역에 형성된다. 상기 제1 요철부(172)는 상기 데이터 라인(DL) 측으로 볼록한 제1 볼록부들(172a)과 상기 제1 볼록부들(172a)과 반대 방향으로 오목한 제1 오목부들(172b)로 이루어진다. 상기 화소 전극(170)의 상부에는 액정(310)이 구비된다.

<42> 상기 제1 볼록부들(172a)은 상기 데이터 라인(DL)에 인접하게 구비되므로 상기 화소 영역의 주변부에 위치하는 액정(310)과 더 많이 접촉한다. 따라서, 상기 화소 전극(170)과 접촉하는 액정(310)의 수가 증가한다. 상기 제1 오목부들(172b)과 상기 데이터 라인(DL)과의 사이의 이격 거리는 상기 제1 볼록부들(172a)과 상기 데이터 라인(DL)과의 사이의 이격 거리보다 크므로 상기 제1 오목부들(172b)에 접촉하는 액정(310)은 상기 화소 전극(170)과 상기 데이터 라인(DL)과의 간섭에 의한 영향을 덜 받는다. 즉, 상기 제1 오목부들(172b)과 접촉하는 액정(310)에 작용하는 전계가 왜곡되지 않는다. 따라서, 상기 화소 영역의 주변부에서의 빛샘 발생을 감소시킬 수 있다.

<43> 도 3은 도 1의 IV를 확대하여 부분 절개한 평면도이다.

<44> 도 3을 참조하면, 상기 데이터 라인(DL)과 인접한 영역에 제1 요철부(172)를 형성함으로써, 상기 화소 전극(170)과 상기 데이터 라인(DL)의 경계부에서 상기 액정(310)과 접촉하는 화소 전극(170)의 면적이 커진다. 따라서, 상기 화소 전극(170)과 상기 데이터 라인(DL) 사이에 존재하는 액정(310) 중 제어할 수 있는 액정(310)의 수가 증가한다.

<45> 또한, 상기 제1 오목부들(172b) 중에서 서로 인접한 제1 오목부(172b) 사이의 이격 거리(D1)는 상기 제1 볼록부들(172a) 중에서 서로 인접한 제1 볼록부(172a) 사이의 이격 거리(D2)와 동일하거나 크다. 즉, 상기 제1 볼록부들(172a)이 형성된 영역을 상기 제1 오목부(172b)들이 형성된 영역과 동일하게 형성하거나, 크게 형성함으로써, 상기 데이터 라인(DL)과 인접한 영역에 위치하는 액정(310)과 접촉하는 화소 전극(170)의 면적을 증가시킬 수 있다.

<46> 도 1 및 도 2a를 다시 참조하면, 상기 화소 전극(170)은 상기 콘택홀(CH)을 통해 상기 드레인 전극(152)과 전기적으로 연결된다. 상기 화소 전극(170)은 상기 화소 영역에 형성되고, 상기 콘택홀(CH)을 통해 상기 데이터 신호를 입력받는다. 상기 화소 전극(170)은 인듐 틴 옥사이드(Indium Tin Oxide: ITO) 또는 인듐 징크 옥사이드(Indium Zinc Oxide: IZO)와 같은 투명성 도전 물질로 형성된다.

<47> 도 4는 도 1에 도시된 어레이 기관을 구비하는 액정표시패널의 평면도이다. 도 5a는 도 4에 도시된 절단선 V-V'에 따라 절단한 단면도이며, 도 5b는 도 4에 도시된 절단선 VI-VI'에 따라 절단한 단면도이고, 도 5c는 도 4에 도시된 절단선 에 VII-VII'에 따라 절단한 단면도이다. 단, 도 4 내지 도 5c에 도시된 구성요소 중 도 1 내지 도 2c에 도시된 구성요소와 동일한 구성요소에 대해서는 동일한 참조부호를 병기하고, 그에 대한 구체적인 설명은 생략한다.

<48> 액정표시패널(400)은 어레이 기관(100), 상기 어레이 기관(100)과 대향하여 결합하는 컬러필터 기관(200) 및 상기 어레이 기관(100)과 상기 컬러필터 기관(200)과의 사이에 개재된 액정층(300)을 포함한다.

<49> 상기 컬러필터 기관(200)은 제2 베이스 기관(210), 블랙 매트릭스(220), 컬러층(230) 및 공통 전극(240)으로 이루어진다.

<50> 상기 블랙 매트릭스(220)는 상기 데이터 라인(DL) 및 상기 제1 요철부(172)의 적어도 요부를 커버하도록 상기 제2 베이스 기관(210)상에 구비되어 상기 어레이 기관(100)의 후면으로부터 제공되는 광을 차단한다. 구체적으로, 상기 블랙 매트릭스(220)는 제1 블랙 매트릭스(221)와 제2 요철부(222)를 포함한다. 상기 제1 블랙 매트릭스

스(221)는 상기 데이터 라인(DL)이 형성된 영역에 대응하여 상기 제2 베이스 기관(210)상에 구비된다. 상기 제1 블랙 매트릭스(221)의 폭은 상기 데이터 라인(DL)의 폭보다 크게 형성되어 상기 데이터 라인(DL)에 인접한 영역에서 상기 광을 차단하여 빛샘을 방지한다.

<51> 평면상에서, 상기 제2 요철부(222)는 상기 제1 블랙 매트릭스(221)로부터 상기 화소 전극(170)의 제1 요철부(172) 측으로 연장된다. 상기 제2 요철부(222)는 상기 화소 전극(170)의 상기 제1 요철부(172)와 맞물리게 형성된다. 상기 제2 요철부(222)는 제2 볼록부들(222a) 및 제2 오목부들(222b)로 이루어진다. 상기 제2 볼록부들(222a)은 상기 제1 요철부(172)의 제1 오목부들(172b)을 커버하도록 상기 제1 오목부들(172b) 측으로 볼록하게 형성된다. 상기 제2 오목부들(222b)은 상기 제1 요철부(172)의 제1 볼록부들(172a)과 맞물린다. 상기 제2 요철부(222)가 상기 제1 요철부(172)와 맞물림으로써, 상기 제1 요철부(172)의 주변부에서 발생하는 빛샘을 방지할 수 있다.

<52> 또한, 상기 블랙 매트릭스(220)는 상기 게이트 라인(GL), 및 상기 박막 트랜지스터(T)가 형성된 영역에 대응하여 상기 제2 베이스 기관(210)상에 형성된 제2 블랙 매트릭스(223)을 더 포함한다.

<53> 상기 컬러층(230)은 상기 화소 영역에 대응하도록 상기 제2 베이스 기관(210) 상에 형성된다. 상기 컬러층(230)은 빛의 삼원색에 해당하는 레드, 그린 및 블루 색화소를 포함하고, 상기 레드, 그린 및 블루 색화소는 상기 화소 영역에 대응하여 각각 형성된다. 상기 블랙 매트릭스(220)는 상기 색화소 각각을 둘러싼다.

<54> 상기 블랙 매트릭스(220) 및 상기 컬러층(230)의 상부에는 상기 공통 전극(240)이 형성된다. 상기 공통 전극(240)은 상기 액정층(300)을 사이에 두고 상기 화소 전극(170)과 마주한다. 따라서, 상기 공통전극(240), 액정층(300) 및 화소전극(170)에 의해서 액정 커패시터(C1c)가 정의된다. 상기 공통 전극(240)은 ITO 또는 IZO와 같은 투명성 도전 물질로 이루어진다.

<55> 상기 액정층(300)을 이루는 액정(310)은 진공주입방식 또는 적하방식에 의해 상기 어레이 기관(100) 및 상기 컬러필터 기관(200) 사이에 개재된다. 상기 화소 전극(170)과 상기 공통 전극(240) 사이에 전계가 형성되면, 상기 전계가 상기 액정(310)에 작용하여 상기 액정(310)의 배열방향이 변한다. 상기 액정(310)의 배열방향에 따라 외부로부터 제공되는 광의 투과도가 조절되고, 상기 광의 투과도에 대응하는 영상이 상기 액정표시패널(400)에 표시된다.

<56> 한편, 상기 액정표시패널(400)의 동작시, 상기 게이트 라인(GL)으로 게이트 신호가 전송되고 상기 데이터 라인(DL)으로 화상 정보에 따른 데이터 신호가 전송된다. 상기 게이트 신호에 따라 상기 박막 트랜지스터(T)가 턴온 되면 상기 데이터 신호에 따른 화소 전압이 상기 화소 전극(170)에 인가된다. 동시에 상기 공통 전극(240)에 일정한 공통 전압이 인가된다. 상기 어레이 기관(100)과 상기 컬러필터 기관(200) 사이에는 상기 공통 전압과 화소 전압의 차이에 따른 전계가 형성되고, 상기 전계가 상기 액정에 작용한다.

발명의 효과

<57> 이러한 어레이 기관 및 이를 갖는 표시 패널에 따르면, 화소 전극 경계부에서 화소 전극과 액정과 접촉 면적이 증가한다. 따라서, 화소 전극과 데이터 라인 사이에 구비된 액정을 더 많이 컨트롤할 수 있고, 그 결과 화소 영역의 주변부에서 발생하는 빛샘 현상을 감소시킬 수 있다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 일 실시예에 따른 어레이 기관을 나타낸 평면도이다.
- <2> 도 2a는 도 1에 도시된 절단선 I-I'에 따라 절단한 단면도이다.
- <3> 도 2b는 도 1에 도시된 절단선 II-II'에 따라 절단한 단면도이다.
- <4> 도 2c는 도 1에 도시된 절단선 III-III'에 따라 절단한 단면도이다.
- <5> 도 3은 도 1의 IV를 확대하여 부분 절개한 평면도이다.
- <6> 도 4는 도 1에 도시된 어레이 기관을 구비하는 액정표시패널의 평면도이다.
- <7> 도 5a는 도 4에 도시된 절단선 V-V'에 따라 절단한 단면도이다.
- <8> 도 5b는 도 4에 도시된 절단선 VI-VI'에 따라 절단한 단면도이다.

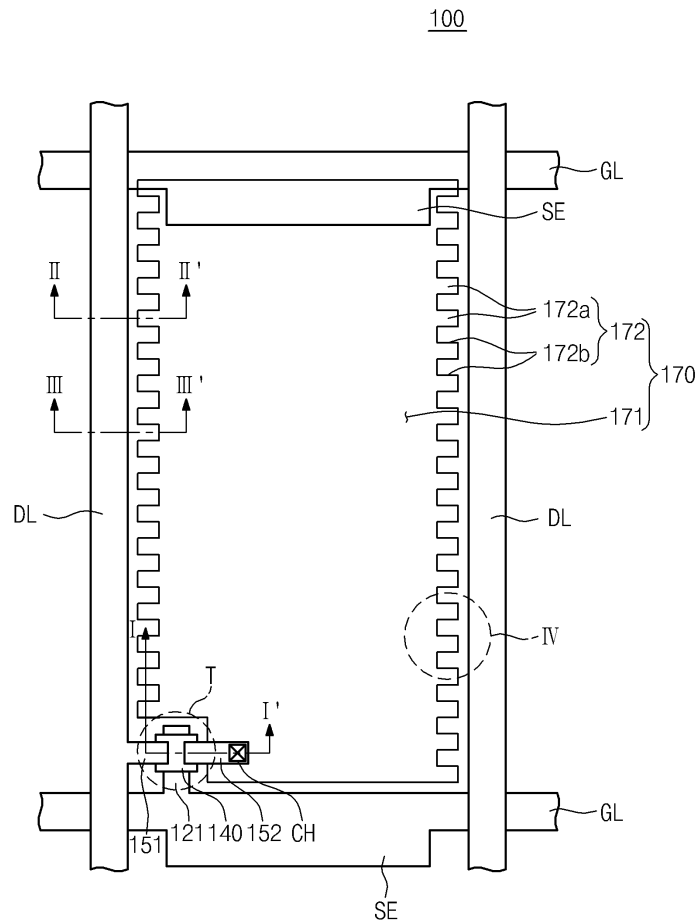
<9> 도 5c는 도 4에 도시된 절단선 에 VII-VII' 따라 절단한 단면도이다.

<10> * 도면의 주요부분에 대한 부호의 설명*

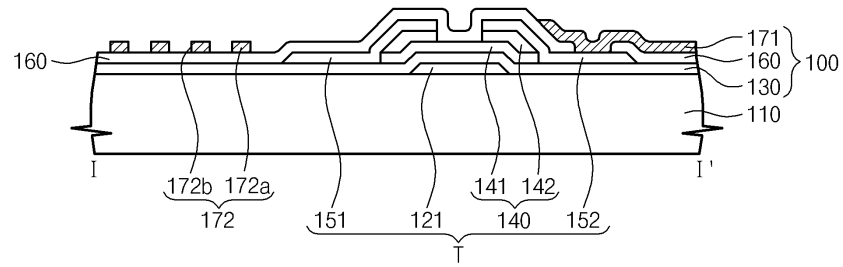
- | | |
|------------------------|----------------|
| <11> 100 -- 어레이 기판 | 121 -- 게이트 전극 |
| <12> 140 -- 반도체 패턴 | 151 -- 소오스 전극 |
| <13> 152 -- 드레인 전극 | 170 -- 화소 전극 |
| <14> 171 -- 메인 화소 전극 | 172 -- 제1 요철부 |
| <15> 200 -- 컬러필터 기판 | 220 -- 블랙 매트릭스 |
| <16> 221 -- 제1 블랙 매트릭스 | 222 -- 제2 요철부 |
| <17> 240 -- 공통 전극 | DL -- 데이터 라인 |
| <18> GL-- 게이트 라인 | T -- 박막 트랜지스터 |

도면

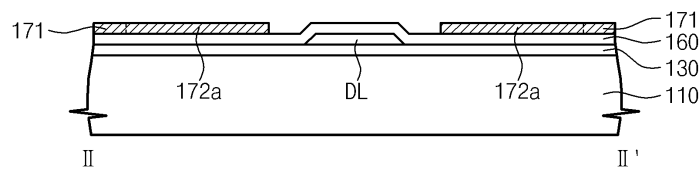
도면1



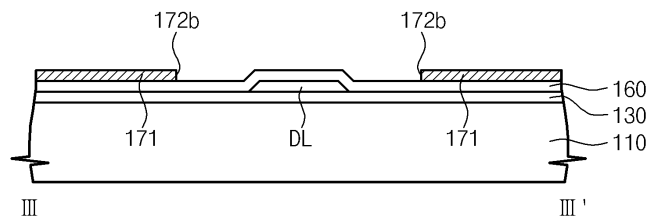
도면2a



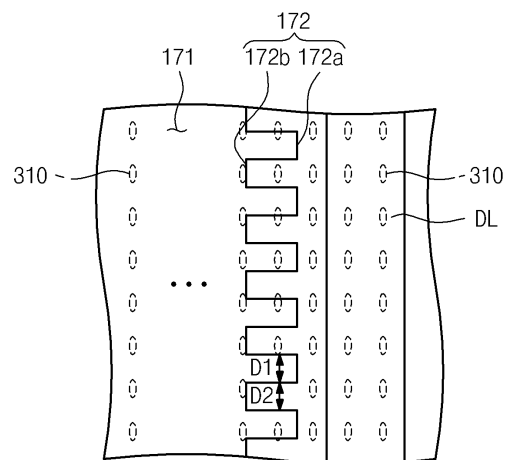
도면2b



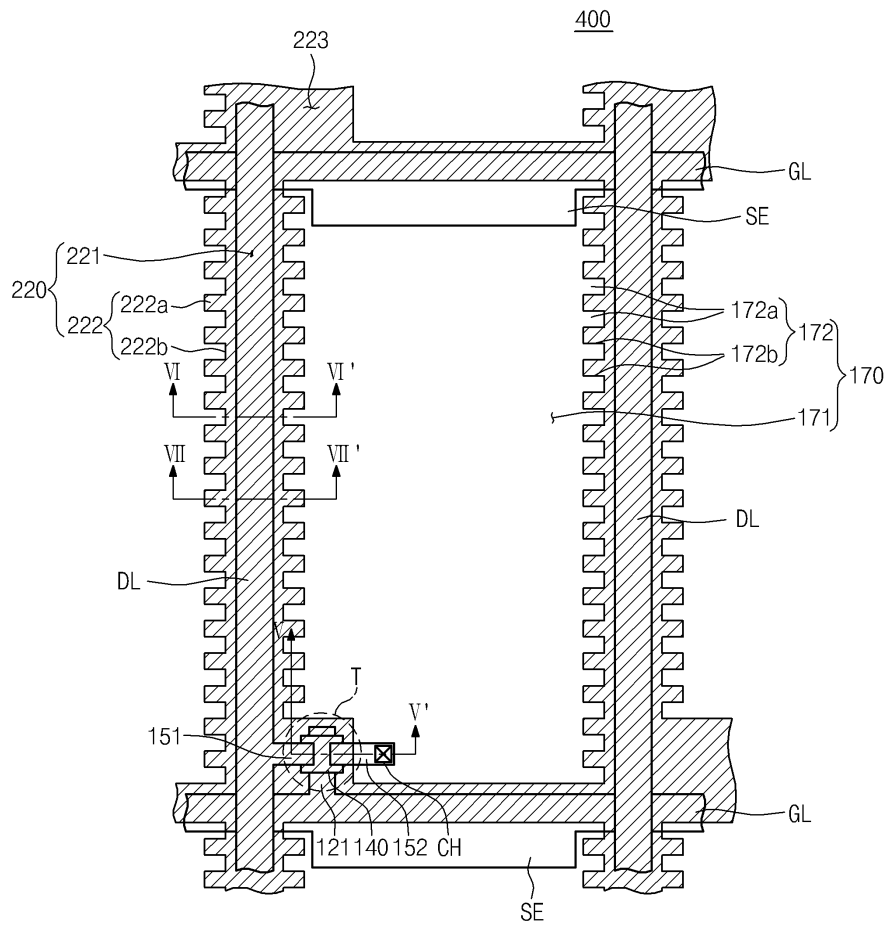
도면2c



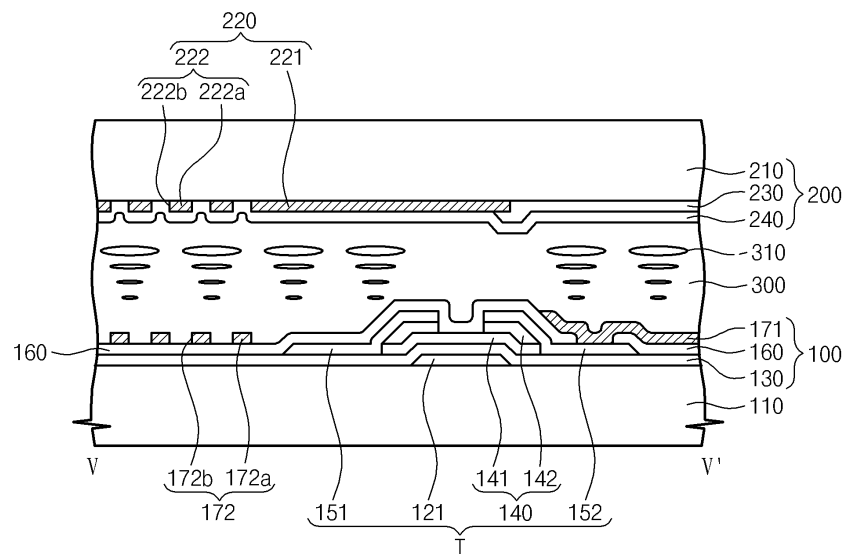
도면3



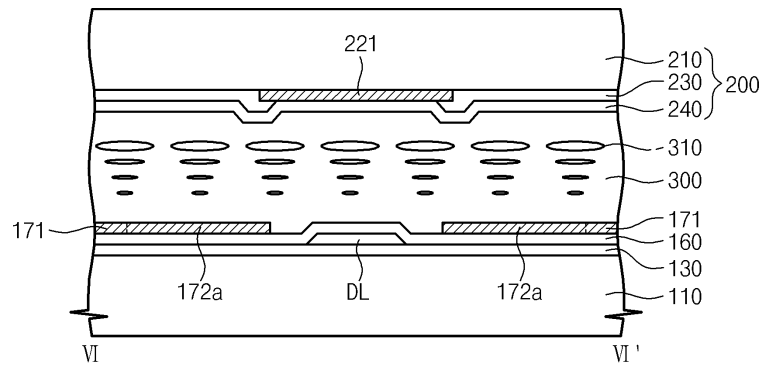
도면4



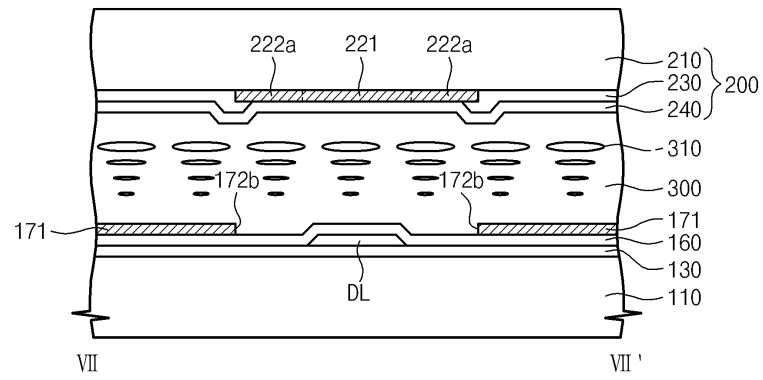
도면5a



도면5b



도면5c



专利名称(译)	阵列基板和具有其的显示面板		
公开(公告)号	KR1020080035359A	公开(公告)日	2008-04-23
申请号	KR1020060101974	申请日	2006-10-19
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHO YOUNG JOON 조영준 KIM JEONG IL 김정일 JEON SANG JIN 전상진		
发明人	조영준 김정일 전상진		
IPC分类号	G02F1/136		
CPC分类号	G02F1/136227 G02F1/134309 G02F1/136286 G02F1/1368		
代理人(译)	SE JUN OH KWON , HYUK SOO 宋 , 云何		
外部链接	Espacenet		

摘要(译)

显示面板包括阵列面板，相对板和液晶层。阵列面板包括栅极线，数据线和薄膜晶体管以及像素电极。当栅极线和数据线相交以使栅极线和数据线绝缘时，限定像素区域。薄膜晶体管具有不平坦部分，在薄膜晶体管处，像素电极形成在像素区域中，像素区域配备在像素区域的一侧和电连接并且与数据线相邻的区域。因此，由于配备的液晶和像素电极接触的区域被扩大，所以可以减少在像素区域的外围单元中的数据线和像素电极之间产生光源。阵列面板，显示面板，光源，像素电极。

