



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2008년09월05일  
 (11) 등록번호 10-0857133  
 (24) 등록일자 2008년09월01일

(51) Int. Cl.  
**G02F 1/1335** (2006.01)  
 (21) 출원번호 10-2002-0036998  
 (22) 출원일자 2002년06월28일  
 심사청구일자 2007년05월14일  
 (65) 공개번호 10-2004-0001695  
 (43) 공개일자 2004년01월07일  
 (56) 선행기술조사문헌  
 KR1020010010743 A  
 KR1020010021435 A  
 KR1020000048021 A  
 KR1020020045256 A

(73) 특허권자  
**엘지디스플레이 주식회사**  
 서울 영등포구 여의도동 20번지  
 (72) 발명자  
**장윤경**  
 경기도군포시산본동금강아파트914-405  
**박승렬**  
 인천광역시연수구청학동469-325/2  
 (74) 대리인  
**특허법인네이트**

전체 청구항 수 : 총 10 항

심사관 : 반성원

**(54) 액정표시장치용 어레이기판 및 그 제조방법**

**(57) 요약**

본 발명은 액정표시장치에 관한 것으로, 어레이기판에 컬러필터가 구성된 COT구조의 액정표시장치에 관한 것이다.

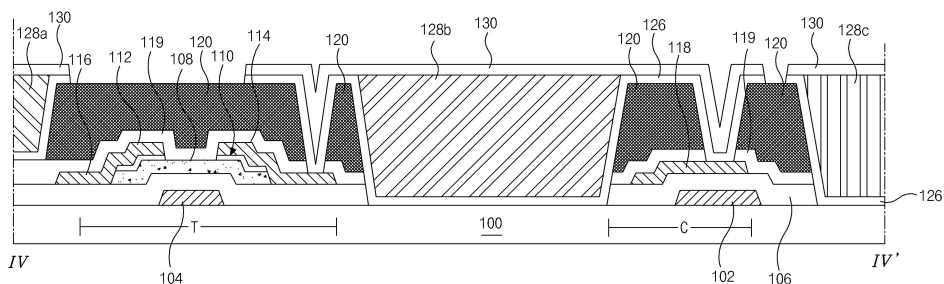
본 발명에 따른 액정표시장치는 어레이기판의 상부에 컬러필터를 구성하는 구조에 있어서, 박막트랜지스터와 게이트 배선 및 데이터 배선의 상부에 불투명한 유기수지로 블랙매트릭스를 형성하고, 컬러필터를 중심으로 상부와 하부에 각각 제 1 및 제 2 투명전극을 형성한다.

이와 같이 하면, 컬러필터가 어레이기판에 직접 구성되기 때문에, 상기 블랙매트릭스를 설계할 때 합착 마진을 고려하지 않아도 되므로 합착 마진만큼의 개구율을 확보할 수 있다.

또한, 상기 컬러필터의 하부에 구성된 제 1 투명전극에 의해 컬러필터를 패터닝하는 약액이 하부의 게이트 배선을 단선하는 불량을 방지할 수 있다.

그리고, 상기 블랙매트릭스가 빛을 차단하는 수단과 함께 박막트랜지스터를 보호하는 보호막으로 사용되기 때문에, 마스크 공정을 필요로 하는 별도의 보호막을 형성하지 않아도 되므로 공정을 단순화 할 수 있다.

**대표도** - 도5d



**특허청구의 범위**

**청구항 1**

기관과;

기관 상에 서로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과;

상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와;

상기 박막트랜지스터와 데이터 배선과 게이트 배선의 상부에 구성되고, 상기 드레인 전극의 일부를 노출하는 불투명한 유기막인 블랙매트릭스와;

상기 노출된 드레인 전극과 접촉하면서 화소영역에 구성된 제 1 투명전극과;

상기 제 1 투명 전극의 상부에 구성된 컬러필터와;

상기 제 1 투명전극과 접촉하면서 상기 컬러필터의 상부에 구성된 제 2 투명전극

을 포함하는 액정표시장치용 어레이기관.

**청구항 2**

제 1 항에 있어서,

상기 게이트 배선의 상부에 상기 제 1 및 제 2 투명전극과 접촉하는 아일랜드 형상의 금속층이 더욱 구성된 액정표시장치용 어레이기관.

**청구항 3**

제 1 항에 있어서,

상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층이 더욱 구성된 액정표시장치용 어레이기관.

**청구항 4**

제 3 항에 있어서,

상기 무기 절연층을 형성하는 물질은 질화 실리콘( $\text{SiN}_x$ ) 또는 산화 실리콘( $\text{SiO}_2$ )인 액정표시장치용 어레이기관.

**청구항 5**

제 1 항에 있어서,

상기 블랙매트릭스는 상기 드레인 전극의 일부를 완전히 노출하도록 패터닝된 액정표시장치용 어레이기관.

**청구항 6**

기관 상에 서로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선을 형성하는 단계와;

상기 게이트 배선과 데이터 배선의 교차지점에 구성되고, 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와;

상기 박막트랜지스터와 데이터 배선 및 게이트 배선의 상부에 위치하고, 드레인 전극의 일부를 노출하는 불투명한 유기막인 블랙매트릭스를 형성하는 단계와;

상기 노출된 드레인 전극과 접촉하는 제 1 투명전극층을 기관의 전면에 형성하는 단계와;

상기 화소영역에 대응하는 제 1 투명 전극층 상부에 컬러필터를 형성하는 단계와;

상기 제 1 투명전극층의 일부와 접촉하면서 기관의 전면에 형성된 제 2 투명전극층을 형성하는 단계와;

상기 제 1 투명전극층과 제 2 투명 전극층을 동시에 패터닝하여, 상기 화소영역 마다 독립적으로 패터닝된 투명전극(화소전극)을 형성하는 단계

를 포함하는 액정표시장치용 어레이기판 제조방법.

**청구항 7**

제 6 항에 있어서,

상기 게이트 배선의 상부에 상기 제 1 및 제 2 투명전극층과 접촉하는 아일랜드 형상의 금속층을 형성하는 단계를 더욱 포함하는 액정표시장치용 어레이기판 제조방법.

**청구항 8**

제 6 항에 있어서,

상기 박막트랜지스터와 상부 블랙매트릭스 사이에 무기절연층을 형성하는 단계를 더욱 포함하는 액정표시장치용 어레이기판 제조방법.

**청구항 9**

제 8 항에 있어서,

상기 무기절연층을 형성하는 물질은 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)인 액정표시장치용 어레이기판 제조방법.

**청구항 10**

제 6 항에 있어서,

상기 블랙매트릭스는 상기 드레인 전극의 일측을 완전히 노출하도록 패터닝된 액정표시장치용 어레이기판 제조방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <15> 본발명은 액정표시장치에 관한 것으로, 도전성 컬러필터를 포함하는 COT(color filter on TFT)구조 액정표시장치와 그 제조방법에 관한 것이다.
- <16> 일반적으로, 액정표시장치는 액정분자의 광학적 이방성과 복굴절 특성을 이용하여 화상을 표현하는 것으로, 전계가 인가되면 액정의 배열이 달라지고 달라진 액정의 배열 방향에 따라 빛이 투과되는 특성 또한 달라진다.
- <17> 일반적으로, 액정표시장치는 전계 생성 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <18> 도 1은 일반적인 액정표시장치를 개략적으로 나타낸 도면이다.
- <19> 도시한 바와 같이, 일반적인 컬러 액정표시장치(11)는 서브 컬러필터(8)와 각 서브 컬러필터(8)사이에 구성된 블랙 매트릭스(6)를 포함하는 컬러필터(7)와 상기 컬러필터(8)의 상부에 증착된 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)이 정의되고 화소영역에는 화소전극(17)과 스위칭소자(T)가 구성되며, 화소영역(P)의 주변으로 어레이배선이 형성된 하부기판(22)과, 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.
- <20> 상기 하부기판(22)은 어레이기판(array substrate)이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스 형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(TFT)를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.
- <21> 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P)상에는 전술한 바와 같이 투명한 화소전극(17)이 형성된다.

- <22> 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.
- <23> 상기 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성되며, 스토리지 캐패시터(C)의 제 1 전극으로 게이트 배선(13)의 일부를 사용하고, 제 2 전극으로 소스 및 드레인 전극과 동일층 동일물질로 형성된 아일랜드 형상의 소스/드레인 금속층(30)을 사용한다.
- <24> 이때, 상기 소스/드레인 금속층(30)은 화소전극(17)과 접촉되어 화소전극의 신호를 받도록 구성된다.
- <25> 전술한 바와 같이 상부 컬러필터 기관(5)과 하부 어레이기관(22)을 합착하여액정패널을 제작하는 경우에는, 컬러필터 기관(5)과 어레이기관(22)의 합착 오차에 의한 빛샘 불량 등이 발생할 확률이 매우 높다.
- <26> 이하, 도 2를 참조하여 설명한다.
- <27> 도 2는 도 1의 II-II`를 따라 절단한 단면도이다.
- <28> 앞서 설명한 바와 같이, 어레이기관인 제 1 기관(22)과 컬러필터 기관인 제 2 기관(5)이 이격되어 구성되고, 제 1 및 제 2 기관(22,5)의 사이에는 액정층(14)이 위치한다.
- <29> 어레이기관(22)의 상부에는 게이트 전극(32)과 액티브층(34)과 소스 전극(36)과 드레인 전극(38)을 포함하는 박막트랜지스터(T)와, 상기 박막트랜지스터(T)의 상부에는 이를 보호하는 보호막(40)이 구성된다.
- <30> 화소영역(P)에는 상기 박막트랜지스터(T)의 드레인 전극(38)과 접촉하는 투명 화소전극(17)이 구성되고, 화소전극(17)과 병렬로 연결된 스토리지 캐패시터(C)가 게이트 배선(13)의 상부에 구성된다.
- <31> 상기 상부 기관(5)에는 상기 게이트 배선(13)과 데이터 배선(15)과 박막트랜지스터(T)에 대응하여 블랙매트릭스(6)가 구성되고, 하부 기관(22)의 화소영역(P)에 대응하여 컬러필터(8)가 구성된다.
- <32> 이때, 일반적인 어레이기관의 구성은 수직 크로스토크(cross talk)를 방지하기 위해 데이터 배선(15)과 화소 전극(17)을 일정 간격(A) 이격 하여 구성하게 되고, 게이트 배선(13)과 화소 전극 또한 일정간격(B) 이격 하여 구성하게 된다.
- <33> 데이터 배선(15) 및 게이트 배선(13)과 화소 전극(17) 사이의 이격된 공간(A,B)은 빛샘 현상이 발생하는 영역이기 때문에, 상부 컬러필터기관(5)에 구성한 블랙 매트릭스(black matrix)(6)가 이 부분을 가려주는 역할을 하게 된다.
- <34> 또한, 상기 박막트랜지스터(T)의 상부에 구성된 블랙매트릭스(6)는 외부에서 조사된 빛이 보호막(40)을 지나 액티브층(34)에 영향을 주지 않도록 하기 위해 빛을 차단하는 역할을 하게 된다.
- <35> 그런데, 상기 상부 기관(5)과 하부 기관(22)을 합착하는 공정 중 합착 오차(misalign)가 발생하는 경우가 있는데, 이를 감안하여 상기 블랙매트릭스(6)를 설계할 때 일정한 값의 마진(margin)을 두고 설계하기 때문에 그 만큼 개구율이 저하된다.
- <36> 또한, 마진을 넘어선 합착오차가 발생할 경우, 빛샘 영역(A,B)이 블랙매트릭스(6)에 모두 가려지지 않는 빛샘 불량이 발생하는 경우가 종종 있다.
- <37> 이러한 경우에는 상기 빛샘이 외부로 나타나기 때문에 화질을 저하하는 문제가 있다.

**발명이 이루고자 하는 기술적 과제**

- <38> 본 발명은 전술한 바와 같은 문제를 해결하기 위해 제안된 것으로, 본 발명을 요약하면 컬러필터를 하부기관에 구성하고 컬러필터 사이 영역 즉, 박막트랜지스터와 게이트 배선 및 데이터배선의 상부에 블랙매트릭스를 구성하는 것이다.
- <39> 이러한 구성은 고 개구율 구현과 동시에, 공정 단순화에 의한 수율 개선을 목적으로 한다.

**발명의 구성 및 작용**

- <40> 전술한 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기관은 기관과; 기관 상에 서로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선과; 상기 게이트 배선과 데이터 배선의 교차지점에 구성되고 계

이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터와; 상기 박막트랜지스터와 데이터 배선과 게이트 배선의 상부에 구성되고, 상기 드레인 전극의 일부를 노출하는 불투명한 유기막인 블랙매트릭스와; 상기 노출된 드레인 전극과 접촉하면서 화소영역에 구성된 제 1 투명전극과; 상기 제 1 투명 전극의 상부에 구성된 컬러필터와; 상기 제 1 투명전극과 접촉하면서 상기 컬러필터의 상부에 구성된 제 2 투명전극을 포함한다.

- <41> 상기 게이트 배선의 상부에 상기 제 1 및 제 2 투명전극과 접촉하는 아일랜드 형상의 금속층이 더욱 구성된다.
- <42> 상기 박막트랜지스터와 블랙매트릭스 사이에 무기 절연층이 더욱 구성되며, 무기 절연층을 형성하는 물질은 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)을 증착하여 형성할 수 있다.
- <43> 상기 블랙매트릭스는 상기 드레인 전극의 일측을 완전히 노출하도록 패터닝된 것을 특징으로 한다.
- <44> 본 발명의 특징에 따른 액정표시장치용 어레이기판의 제조방법은 기판 상에 서로 교차하여 화소영역을 정의하는 게이트 배선과 데이터 배선을 형성하는 단계와; 상기 게이트 배선과 데이터 배선의 교차지점에 구성되고, 게이트 전극과 액티브층과 소스 전극과 드레인 전극을 포함하는 박막트랜지스터를 형성하는 단계와; 상기 박막트랜지스터와 데이터 배선 및 게이트 배선의 상부에 위치하고, 드레인 전극의 일부를 노출하는 불투명한 유기막인 블랙매트릭스를 형성하는 단계와; 상기 노출된 드레인 전극과 접촉하는 제 1 투명전극층을 기판의 전면에 형성하는 단계와; 상기 화소영역에 대응하는 제 1 투명 전극층 상부에 컬러필터를 형성하는 단계와; 상기 제 1 투명 전극층의 일부와 접촉하면서 기판의 전면에 형성된 제 2 투명전극층을 형성하는 단계와; 상기 제 1 투명전극층과 제 2 투명 전극층을 동시에 패터닝하여, 상기 화소영역 마다 독립적으로 패터닝된 투명전극(화소전극)을 형성하는 단계를 포함한다.
- <45> 상기 게이트 배선의 상부에 상기 제 1 및 제 2 금속층과 접촉하는 아일랜드 형상의 금속층을 형성하는 단계를 더욱 포함한다.
- <46> 상기 박막트랜지스터와 상부 블랙매트릭스 사이에 무기절연층을 형성하는 단계를 더욱 포함하며, 무기절연층을 형성하는 물질은 질화 실리콘(SiN<sub>x</sub>) 또는 산화 실리콘(SiO<sub>2</sub>)이다.
- <47> 이하 첨부한 도면을 참조하여, 본 발명에 따른 바람직한 실시예들을 설명한다.
- <48> -- 제 1 실시예 --
- <49> 도 3은 본 발명에 따른 액정표시장치용 어레이기판의 구성을 개략적으로 도시한 도면이다.
- <50> 도시한 바와 같이, 게이트 배선(102)과 데이터 배선(116)을 교차하여 구성하고, 두 배선(102,116)의 교차 지점에는 게이트 전극(104)과 액티브층(108)과 소스 및 드레인 전극(112,114)을 포함하는 박막트랜지스터(T)를 구성한다.
- <51> 상기 두 배선(102,116)이 교차하여 정의되는 영역(P)에는 드레인 전극(114)과 접촉하는 투명전극(126,130)과 컬러필터(128a, 128b, 128c)를 구성한다.
- <52> 상기 투명 전극(126,130)은 이중 층으로 구성되며, 이중 제 1 전극(126)은 드레인 전극(114)과 접촉하면서 컬러필터(128a,128b,128c)의 하부에 구성하고, 제 2 전극(130)은 컬러필터(128a,128b,128c)의 상부에 구성한다.
- <53> 상기 제 2 전극은 상기 제 1 전극(126)을 통해 상기 드레인 전극(114)과 간접적으로 접촉하는 형상이다.
- <54> 제 1 및 제 2 투명 전극(126,130)은 게이트배선(102)의 상부에 구성된 스토리지 캐패시터(C)와 병렬로 연결된다.
- <55> 스토리지 캐패시터(C)는 게이트 배선(102)의 일부를 제 1 전극으로 하고, 상기 제 1 및 제 2 투명전극(126,130)과 연결되는 동시에 상기 소스 및 드레인 전극과 동일층 동일물질로 형성된 소스/드레인 금속층(130)을 제 2 전극으로 한다.
- <56> COT구조는 도시한 바와 같이, 상기 박막트랜지스터(T) 어레이부의 상부에 블랙매트릭스(120)와, 적, 녹, 청색의 컬러필터(128a,128b,128c)가 구성된 형태이다.
- <57> 블랙매트릭스(120)는 빛샘영역을 가리는 역할을 하며, 게이트 배선 및 데이터 배선(102,116)과 박막트랜지스터(T)에 대응하여 구성한다.
- <58> 상기 블랙매트릭스(120)는 불투명한 유기물질을 도포하여 형성하며, 빛을 차단하는 역할과 함께 박막트랜지스터

(T)를 보호하는 보호막의 역할을 하게 된다.

- <59> 전술한 구성에서, 상기 제 1 투명 전극(126)은 컬러필터(128a, 128b, 128c)를 패터닝하는 약액으로부터 하부의 게이트 배선(102)을 보호하기 위해 구성하는 것이다.
- <60> 이하, 도 4a 내지 도 4b와 도 5a 내지 도 5d를 참조하여, 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이 기판의 제조방법을 설명한다.
- <61> 도 4a 내지 도 4b와 도 5a 내지 도 5d는 도 3의 IV-IV'를 따라 절단하여 본 발명의 제 1 실시예에 따른 공정 순서에 따라 도시한 공정 단면도이다.
- <62> 도 4a와 도 4b는 어레이부를 형성하는 공정이고, 도 5a 내지 도 5d는 어레이부의 상부에 컬러필터를 형성하는 공정이다.
- <63> 도 4a에 도시한 바와 같이, 기판(100)의 상부에 도전성 금속을 증착하고 패터닝하여, 게이트 배선(102)과 게이트 전극(104)을 형성한다.
- <64> 상기 게이트 배선(104)과 게이트 전극(102)이 형성된 기판(100)의 전면에 질화 실리콘(SiN<sub>x</sub>)과 산화 실리콘(SiO<sub>2</sub>)을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여 제 1 절연층인 게이트 절연막(106)을 형성한다.
- <65> 상기 게이트 절연막(106)상에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패터닝하여, 게이트 전극(104)상부의 게이트 절연막(106)상에 액티브층(108)과 오믹 콘택층(110)을 형성한다.
- <66> 다음으로 도4b에 도시한 바와 같이, 상기 액티브층(108)과 오믹 콘택층(110)이 형성된 기판(100)의 전면에 크롬(Cr), 몰리브덴(Mo), 구리(Cu), 텅스텐(W), 탄탈륨(Ta)등을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 오믹 콘택층(110)과 각각 접촉하는 소스 전극(112)과 드레인 전극(114)과, 소스 전극(112)과 데이터배선(116)과, 상기 게이트 배선(102)의 상부에 아일랜드 형상의 소스/드레인 금속층(118)을 형성한다.
- <67> 상기 소스 및 드레인 전극(112, 114)이 형성된 기판(100)의 전면에 질화 실리콘(SiN<sub>2</sub>)과 산화 실리콘(SiO<sub>2</sub>)을 포함한 무기절연물질 그룹 중 선택된 하나를 증착하여 제 2 절연막(119)을 형성한다.
- <68> 이때, 제 2 절연막(119)의 기능은 이후에 형성되는 유기막(미도시)과 상기 액티브층(108)사이에서 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다.
- <69> 제 2 절연막(119)은 이후 공정에서 형성되는 유기막과 액티브층(108)사이에서 접촉불량이 발생하지 않는다면 굳이 형성하지 않아도 좋다.
- <70> 전술한 바와 같은 공정을 통해 박막트랜지스터 어레이부를 형성하는 공정이 완료되면 이하, 5a 내지 도 5d의 공정을 통해 컬러필터를 형성한다.
- <71> 도 5a에 도시한 바와 같이, 상기 제 2 절연막(119)상부에 유전율이 낮은 불투명한 유기물질을 도포하여 유기층(120)을 형성하고 패터닝하여, 상기 박막트랜지스터(T)와 데이터 배선(116) 및 게이트 배선(102)의 상부에 블랙매트릭스(120)를 형성한다.
- <72> 이때, 상기 박막트랜지스터(T)를 보호하는 보호막으로 블랙매트릭스를 사용하지 않고 유전율이 낮은 투명 유기 절연물질 또는 무기절연물질을 사용할 수 있으며, 이러한 경우에는 상부 기판에 별도의 블랙매트릭스를 형성한다.
- <73> 전술한 공정에서, 상기 박막트랜지스터(T)의 드레인 전극(114)을 노출하는 드레인 콘택홀(122)이 형성되며, 화소영역(P)에 대응하는 부분은 게이트 절연막(106)까지 제거 될 수 있다.
- <74> 다음으로, 도 5b에 도시한 바와 같이, 상기 블랙매트릭스(120)가 형성된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속물질 그룹 중 선택된 하나를 증착하고 제 1 투명전극층(126)을 형성한다.
- <75> 이때, 상기 제 1 투명전극층(126)은 노출된 드레인 전극(114)과 소스/드레인금속층(118)과 접촉하면서 구성된다.

- <76> 제 1 투명전극층(126)은 이후에 형성되는 컬러필터(미도시)를 패터닝하는 약액이 하부의 게이트 절연막(106)을 침투하여, 게이트 배선 및 게이트 전극(102,104)에 닿는 것을 방지하기 위한 것으로 공정 안정성을 위해 형성하는 것이다.
- <77> 상기 약액이 게이트 배선 및 게이트 전극(102,104)으로 흘러 들어갈 수 있는 이유는 게이트 절연막(106)의 증착 불량 때문이며, 게이트 배선(102) 및 게이트 전극(104)의 단차 부분에서 게이트 절연막(106)의 증착 불량이 자주 발생하게 되는데 이 부분으로 컬러필터(미도시)를 패터닝하는 약액이 흘러들어 갈 수 있다.
- <78> 상기 제 1 투명전극층(126)을 형성한 다음 도 5c에 도시한 바와 같이, 컬러수지를 도포하여, 다수의 화소영역(P)에 적색과 녹색과 청색의 컬러필터(128a,128b,128c)를 각각 형성한다.
- <79> 다음으로, 상기 컬러필터(128a,128b,128c)가 형성된 기판(100)의 전면에 전술한 바와 같은 투명 도전성 금속물질 중 선택된 하나로 제 2 투명전극층(130)을 형성한다.
- <80> 상기 제 2 투명 전극층(130)은 컬러필터(128a,128b,128c)가 존재하지 않는 부분에서는 하부의 제 1 투명전극층(126)과 접촉하여 구성된다.
- <81> 따라서, 상기 제 2 투명 전극층(130)은 제 1 투명전극층(126)을 통해 상기 드레인 전극(114)과 소스/드레인 전극(118)과 접촉하게 된다.
- <82> 다음으로, 도 5d에 도시한 바와 같이, 상기 제 1 투명전극층(126)과 제 2 투명전극층(130)을 동시에 패터닝하여 화소영역 마다 독립적으로 구성된 화소전극(126,130)을 형성한다.
- <83> 전술한 바와 같은 공정을 통해 본 발명의 제 1 실시예에 따른 액정표시장치용 어레이기판을 제작할 수 있다.
- <84> 이하, 제 1 실시예의 변형예를 제 2 실시예를 통해 설명한다.
- <85> -- 제 2 실시예 --
- <86> 본 발명의 제 2 실시예는 전술한 제 2 실시예의 구성에서, 상기 드레인 전극과 투명전극 층의 접촉면적을 넓히기 위해(접촉 불량을 방지하기 위해)드레인 전극의 일부를 완전히 노출하는 것을 특징으로 한다.
- <87> 이하, 도 6a 내지 도 6c와 도 7a 내지 도 7d를 참조하여 설명한다.
- <88> 도 6a에 도시한 바와 같이, 기판(200)의 상부에 도전성 금속을 증착하고 패터닝하여, 게이트 배선(202)과 게이트 전극(204)을 형성한다.
- <89> 상기 게이트 배선(204)과 게이트 전극(202)이 형성된 기판(200)의 전면에 질화 실리콘( $\text{SiN}_x$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함하는 무기절연물질 그룹 중 선택된 하나를 증착하여, 제 1 절연막인 게이트 절연막(206)을 형성한다.
- <90> 상기 게이트 절연막(206)상에 순수 비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 증착하고 패터닝하여, 게이트 전극(204)상부의 게이트 절연막(206)상에 액티브층(208)과 오믹 콘택층(210)을 형성한다.
- <91> 다음으로 도 6b에 도시한 바와 같이, 상기 액티브층(208)과 오믹 콘택층(210)이 형성된 기판(200)의 전면에 크롬(Cr), 몰리브덴(Mo), 구리(Cu), 텅스텐(W), 탄탈륨-Ta)등을 포함하는 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 오믹 콘택층(210)과 각각 접촉하는 소스 전극(212)과 드레인 전극(214)과, 소스 전극(212)과 접촉하는 데이터배선(216)과 상기 게이트 배선(202)의 상부에 아일랜드 형상의 소스/드레인 금속층(218)을 형성한다.
- <92> 상기 소스 및 드레인 전극(212,214)이 형성된 기판(200)의 전면에 질화 실리콘( $\text{SiN}_2$ )과 산화 실리콘( $\text{SiO}_2$ )을 포함한 무기절연물질 그룹 중 선택된 하나를 증착하여 제 2 절연막(219)을 형성한다.
- <93> 이때, 제 2 절연막(219)의 기능은 이후에 형성되는 유기막(미도시)과 상기 액티브층(208) 사이에 발생할 수 있는 접촉불량을 방지하기 위한 기능을 한다.
- <94> 상기 제 2 절연막(219)은 유기막과 액티브층(208)과의 접촉불량이 발생하지 않는다면 굳이 형성하지 않아도 좋다.
- <95> 다음으로, 도 7a에 도시한 바와 같이, 상기 제 2 절연막(219)상부에 불투명한 유기물질을 도포하여 유기층을 형

성한 후 이를 패턴하여, 상기 박막트랜지스터(T)와 데이터 배선(216) 및 게이트 배선(202)의 상부에 블랙매트릭스(220)를 형성한다.

- <96> 이때, 상기 박막트랜지스터(T)를 보호하는 보호막으로 블랙매트릭스를 사용하지 않고 유전율인 낮은 투명 유기 절연물질 또는 무기절연물질을 사용할 수 있으며, 이러한 경우에는 상부 기판에 별도의 블랙매트릭스를 형성한다.
- <97> 상기 블랙매트릭스(220)를 패턴하여, 박막트랜지스터(T)의 드레인 전극(214)은 일부가 완전히 노출되도록 하고, 상기 소스/드레인 금속층의 일부를 노출하는 스토리지 콘택홀(224)을 형성한다.
- <98> 다음으로, 도 7b에 도시한 바와 같이, 상기 블랙매트릭스(220)가 형성된 기판(200)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 물질 그룹 중 선택된 하나를 증착하고 제 1 투명전극층(226)을 형성한다.
- <99> 이때, 상기 제 1 투명전극층(226)은 노출된 드레인 전극(214)과 소스/드레인금속층(218)과 접촉하면서 구성된다.
- <100> 상기 드레인 전극(214)은 일부가 완전히 노출된 형상이므로 제 1 실시예의 구성과 같이 일부만 노출하는 콘택홀을 형성하는 공정 보다 상기 드레인 전극(214)과 투명 전극층(226)의 접촉특성이 안정적이다.
- <101> 자세히 설명하면, 일반적으로 불투명 수지 또는 컬러필터를 패턴하는 공정 중 문제가 되는 것은 미소한 콘택홀을 형성하는데 있어서, 다른 물질과는 달리 공정상 어려움이 있다.
- <102> 따라서, 콘택홀 불량이 자주 발생하며 이를 해결하기 위해 앞서 설명한 바와 같이 드레인 전극(114)의 일측을 전부 노출하는 방법을 사용하면 콘택 불량을 방지하는 좋은 방법이 될 것이다.
- <103> 상기 제 1 투명전극층(226)은 앞서 설명한 바와 같이, 이후에 형성되는 컬러필터(미도시)를 패턴하는 약액이 하부의 게이트 절연막(206)을 침투하여 게이트 배선 및 게이트 전극(202,204)에 닿는 것을 방지하기 위한 것으로 공정 안정성을 위해 형성 하는 것이다.
- <104> 상기 제 1 투명전극층(226)을 형성한 다음 도 7c에 도시한 바와 같이, 컬러수지를 도포하여 다수의 화소영역(P)에 적색과 녹색과 청색의 컬러필터(228a,228b,228c)를 각각 형성한다.
- <105> 다음으로, 상기 컬러필터(228a,228b,228c)가 형성된 기판(200)의 전면에 전술한 바와 같은 투명 도전성 금속물질 중 선택된 하나로 제 2 투명전극층(230)을 형성한다.
- <106> 상기 제 2 투명 전극층(230)은 컬러필터(228a,228b,228c)가 존재하지 않는 부분에서는 하부의 제 1 투명전극층(226)과 접촉하여 구성된다.
- <107> 따라서, 상기 제 2 투명 전극층(230)은 제 1 투명전극층(226)을 통해 상기 드레인 전극(214)과 소스/드레인 금속층(218)과 접촉하게 된다.
- <108> 다음으로, 도 7d에 도시한 바와 같이, 상기 제 1 투명전극층(226)과 제 2 투명전극층(230)을 동시에 패턴하여 화소영역 마다 독립적으로 패턴된 화소전극을 형성한다.
- <109> 전술한 제 1 실시예와 제 2 실시예의 공정에서, 종래와는 달리 상기 박막트랜지스터의 상부에 별도의 마스크 공정을 필요로하는 보호막을 생략하는 대신 블랙매트릭스를 통해 이를 대신하도록 하기 때문에 공정이 단순화되는 장점이 있다.

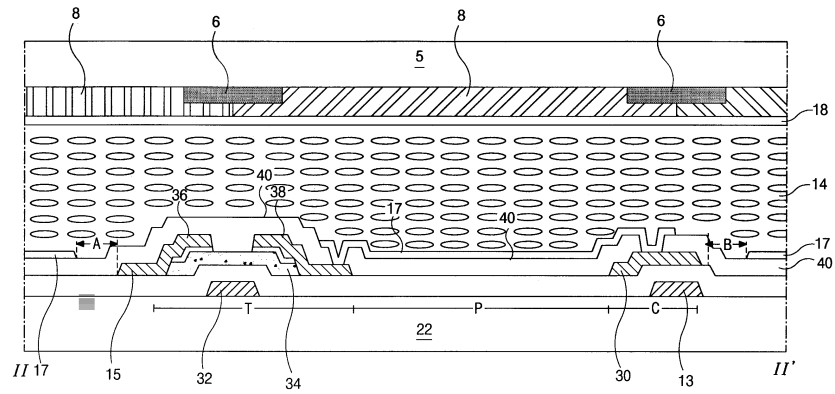
**발명의 효과**

- <110> 본 발명에 따른 COT 구조의 액정표시장치는 어레이기판에 컬러필터를 형성하되, 박막트랜지스터를 보호하는 보호막을 별도로 형성하지 않고 불투명한 유기물질을 사용하여 보호막과 블랙매트릭스를 동시에 구현하도록 하여 공정단순화와 함께 비용을 절감하는 효과가 있다.
- <111> 또한, 블랙매트릭스를 설계할 때 함착오차를 위한 공정마진을 둘 필요가 없으므로 개구율을 개선하는 효과가 있다.

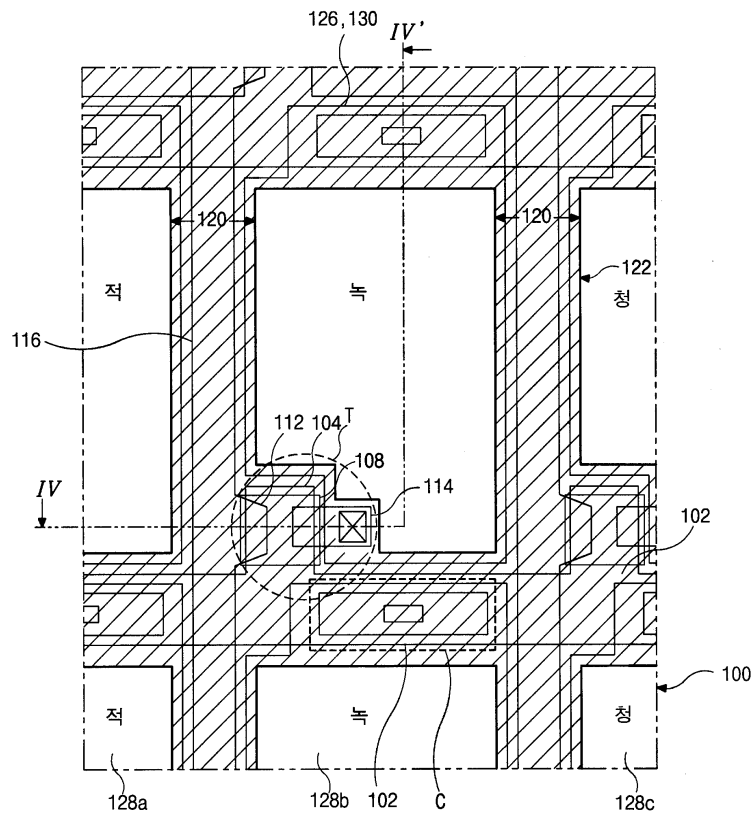
**도면의 간단한 설명**



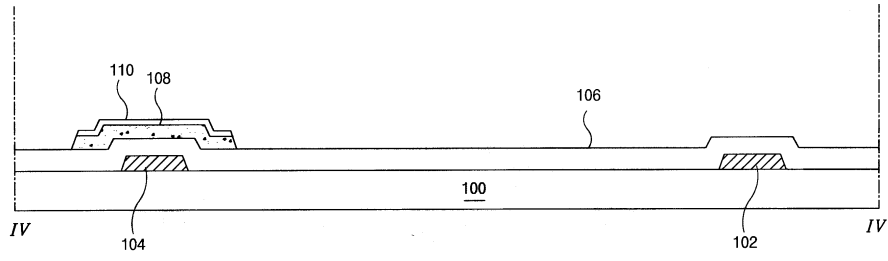
도면2



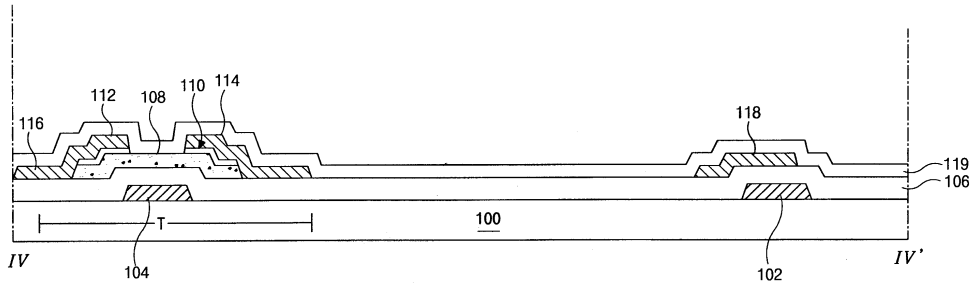
도면3



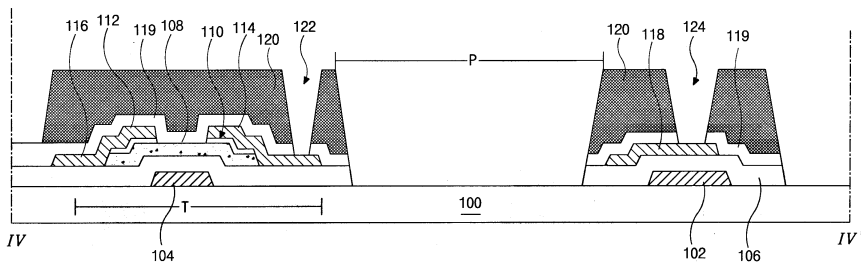
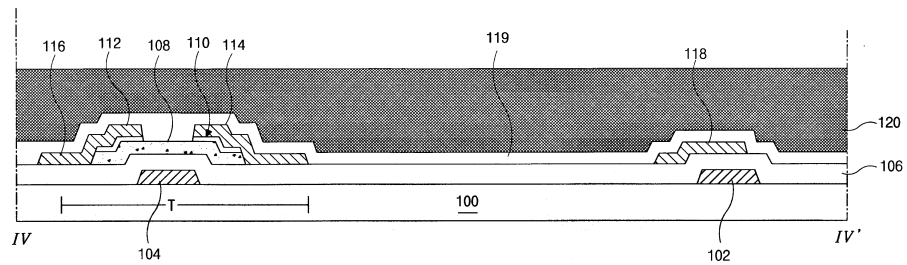
도면4a



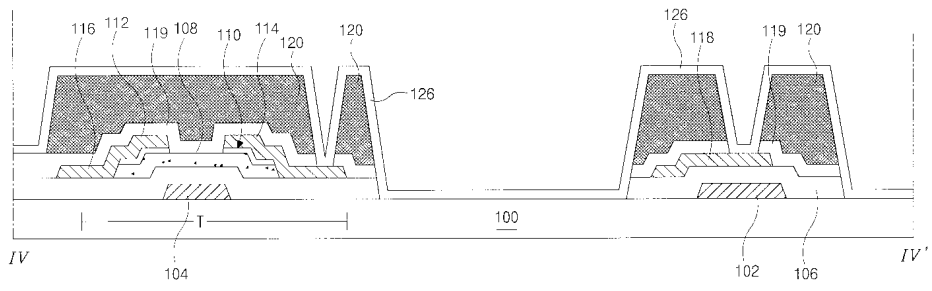
도면4b



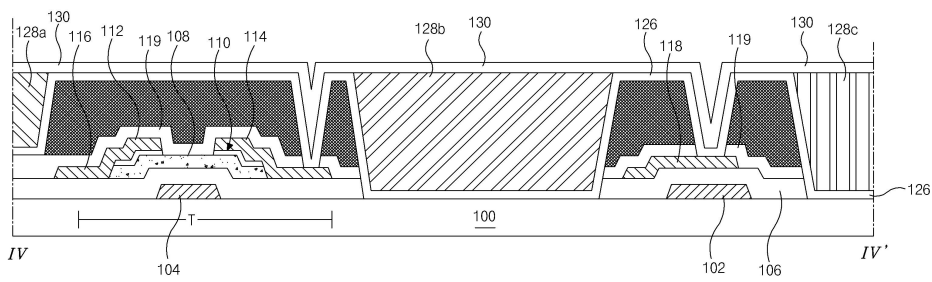
도면5a



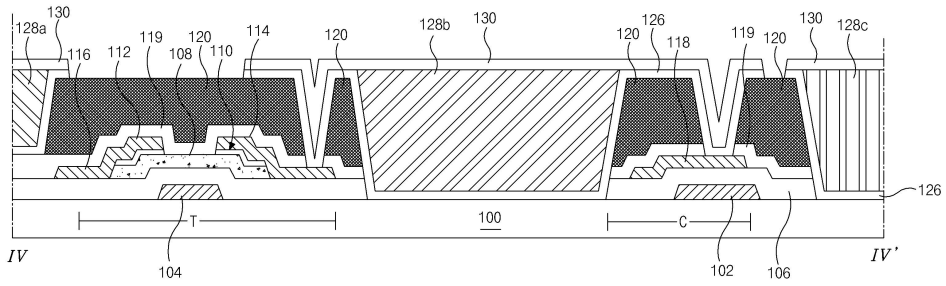
도면5b



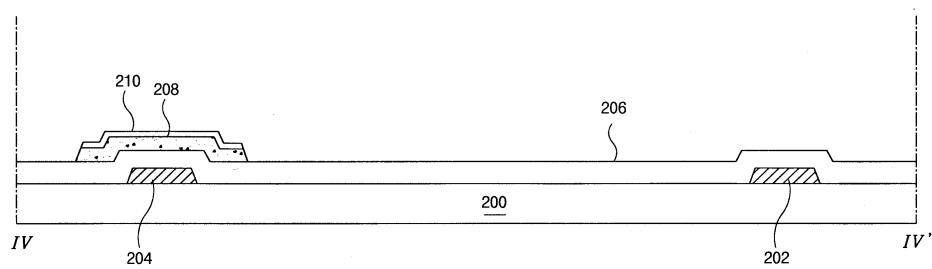
도면5c



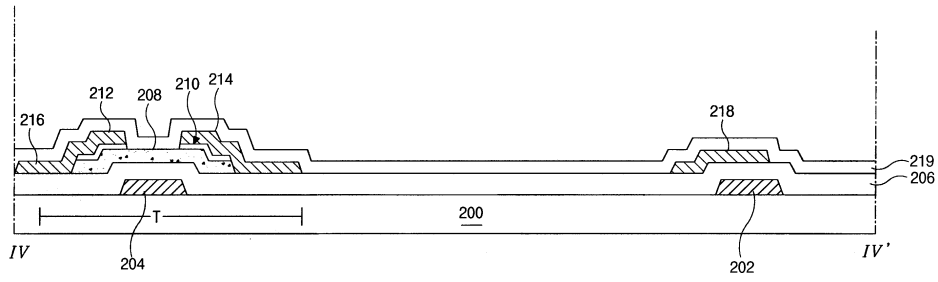
도면5d



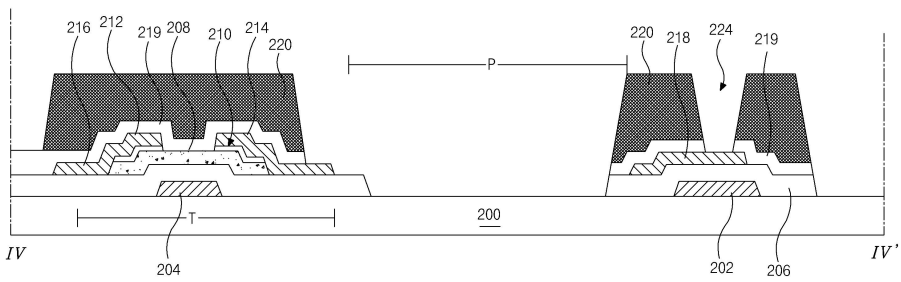
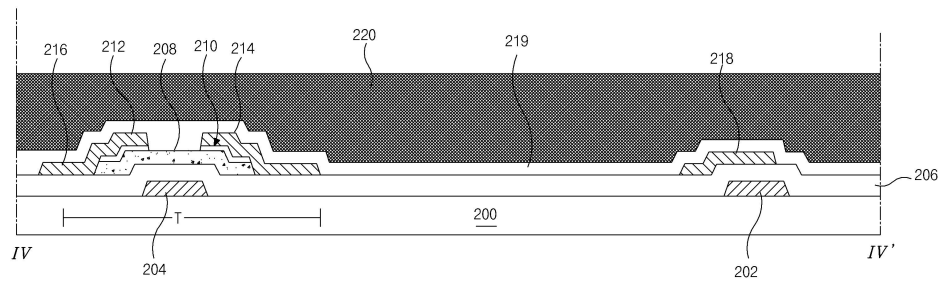
도면6a



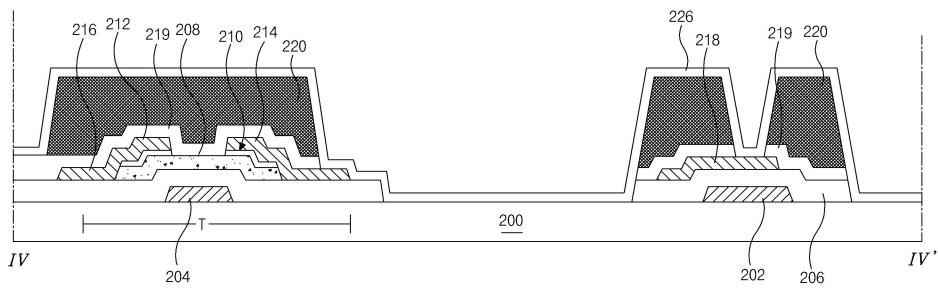
도면6b



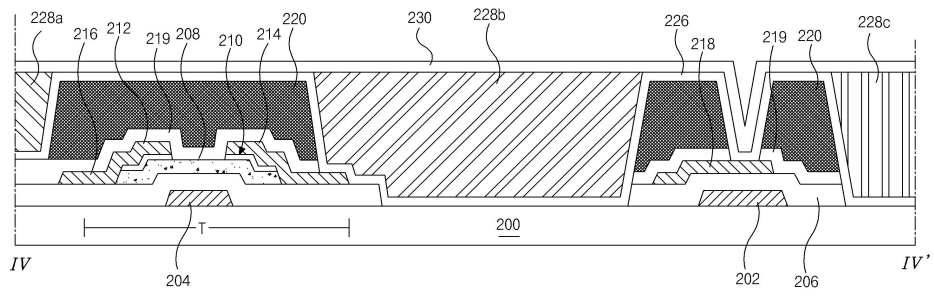
도면7a



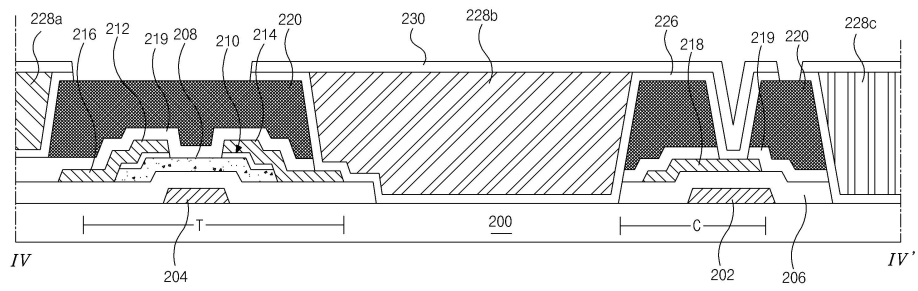
도면7b



도면7c



도면7d



专利名称(译)	用于液晶显示装置的阵列基板及其制造方法		
公开(公告)号	<a href="#">KR100857133B1</a>	公开(公告)日	2008-09-05
申请号	KR1020020036998	申请日	2002-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHANG YOUNGYOUNG 장윤경 PARK SEUNGRYUL 박승렬		
发明人	장윤경 박승렬		
IPC分类号	G02F1/1335 G02B5/20 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/136227 G02F2001/136222 G02F1/136209		
其他公开文献	KR1020040001695A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种液晶显示装置，所述COT结构的液晶显示彩色滤光片的阵列板设备上配置。根据本发明的构成上的阵列基板的顶部上的滤色器的顶部主要是在结构中，薄膜晶体管和栅极与布线，并用有机树脂不透明的黑矩阵的数据布线的上部，彩色滤光片的液晶显示装置并且第一和第二透明电极分别形成在下部和上部。以这种方式，由于在彩色滤波器被配置在阵列基板中，由于直接，而不考虑所述胶合余量时设计黑色矩阵可以只要能够确保作为胶合余量的孔径比。另外，可以防止用于图案化滤色器的化学液体通过形成在滤色器下方的第一透明电极与下面的栅极布线断开的缺陷。此外，黑矩阵，因为它们被用于保护薄膜晶体管与用于中断光的装置的保护膜，不需要以形成这需要一个掩蔽过程的附加的保护层，所以能够简化工序。

