



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

G02F 1/1335 (2006.01)

(45) 공고일자

2007년07월30일

(11) 등록번호

10-0744395

(24) 등록일자

2007년07월24일

(21) 출원번호 10-2006-0031967
 (22) 출원일자 2006년04월07일
 심사청구일자 2006년04월07일

(65) 공개번호

(43) 공개일자

(73) 특허권자 비오이 하이디스 테크놀로지 주식회사
 경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자 김귀현
 서울 동작구 사당1동 1032-37

(74) 대리인 나승택
 조영현

(56) 선행기술조사문현 KR1020050067056 A KR1020050054315 A

심사관 : 반성원

전체 청구항 수 : 총 9 항

(54) 액정표시장치

(57) 요약

본 발명은 액정표시장치를 개시한다. 개시된 본 발명의 액정표시장치는, 하부기판과, 상기 하부기판 상에 게이트절연막의 개재하에 직교하게 배열된 게이트라인 및 데이터라인과, 상기 하부기판 상에 게이트라인과 평행하게 배열된 공통전극라인과, 상기 게이트라인과 데이터라인의 교차부에 설치된 박막트랜지스터와, 상기 박막트랜지스터를 덮도록 하부기판 전면 상에 형성된 보호막과, 상기 보호막 상에 박막트랜지스터와 연결되게 형성된 화소전극과, 상기 화소전극 아래에 설치된 적어도 하나 이상의 광 흡수 소자와, 상기 하부기판과 대향 배치된 상부기판; 상기 상부기판 상에 형성된 블랙매트릭스 및 컬러필터와, 상기 블랙매트릭스 및 컬러필터를 포함한 상부기판의 전면 상에 형성된 공통전극과, 상기 하부기판과 상부기판 사이에 개재된 액정층을 포함하며, 상기 광 흡수 소자는 화이트 구현시에는 광을 투과시키고, 다크 구현시에는 광을 흡수하여 화이트 상태와 다크 상태의 대비비를 증가시키도록 기능하는 것을 특징으로 한다.

대표도

도 5

특허청구의 범위

청구항 1.

하부기판;

상기 하부기판 상에 게이트절연막의 개재하에 직교하게 배열된 게이트라인 및 데이터라인;

상기 하부기판 상에 게이트라인과 평행하게 배열된 공통전극라인;

상기 게이트라인과 데이터라인의 교차부에 설치된 박막트랜지스터;

상기 박막트랜지스터를 덮도록 하부기판 전면 상에 형성된 보호막;

상기 보호막 상에 박막트랜지스터와 연결되게 형성된 화소전극;

상기 화소전극 아래에 설치된 적어도 하나 이상의 광 흡수 소자;

상기 하부기판과 대향 배치된 상부기판;

상기 상부기판 상에 형성된 블랙매트릭스 및 컬러필터;

상기 블랙매트릭스 및 컬러필터를 포함한 상부기판의 전면 상에 형성된 공통전극; 및

상기 하부기판과 상부기판 사이에 개재된 액정층;을 포함하며,

상기 광 흡수 소자는 화이트 구현시에는 광을 투과시키고, 다크 구현시에는 광을 흡수하여 화이트 상태와 다크 상태의 대비비를 증가시키도록 기능하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서, 상기 광 흡수 소자는 광 흡수 TFT 또는 광 흡수 다이오드(diode)인 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1 항에 있어서, 상기 광 흡수 소자는 화소전극 가장자리 부분 아래에 형성된 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1 항에 있어서, 상기 광 흡수 소자는 게이트절연막 상에 형성된 것을 특징으로 하는 액정표시장치.

청구항 5.

제 2 항에 있어서, 상기 광 흡수 TFT는

반도체 패턴;

상기 반도체 패턴 상에 형성되고 게이트라인과 콘택된 소오스전극 및 상기 반도체 패턴 상에 소오스전극과 이격하여 형성되고 공통전극라인과 콘택된 드레인전극; 및

상기 소오스전극 및 드레인전극을 포함한 반도체 패턴 상에 절연막의 개재하에 배치되고 게이트전극으로 기능하는 화소전극;을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5 항에 있어서, 상기 반도체 패턴은 밴드 캡 에너지가 1~12eV인 것을 특징으로 하는 액정표시장치.

청구항 7.

제 5 항에 있어서, 상기 반도체 패턴은 그 두께가 100~3000Å인 것을 특징으로 하는 액정표시장치.

청구항 8.

제 5 항에 있어서, 상기 광 흡수 TFT의 절연막은 하부기판의 박막트랜지스터를 덮도록 형성된 보호막인 것을 특징으로 하는 액정표시장치.

청구항 9.

제 5 항에 있어서, 상기 소오스전극, 드레인전극 및 게이트전극은 투명 ITO로 이루어진 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자에 관한 것으로, 보다 상세하게는, 고개구율을 가지면서도 다크 상태 구현시 유발되는 빛의 누설에 따른 대비비 감소 문제를 방지할 수 있는 액정표시장치에 관한 것이다.

액정표시장치(Liquid Crystal Display)는 CRT(Cathode Ray Tube)를 대신해서 개발되어져 왔으며, 경박 단소하고 저전 압구동과 저전력 소모라는 장점을 바탕으로 널리 이용되고 있고, 그 발전속도가 매우 빨라 차세대 표시장치로서 인식되고 있다. 특히, 박막트랜지스터 액정표시장치(TFT-LCD)는 CRT에 필적할만한 화면의 고화질화, 대형화 및 컬러화 등을 실현하였는 바, 최근들어 노트북 PC 및 모니터 시장에서 크게 각광 받고 있다.

이와 같은 박막트랜지스터 액정표시장치는 개략적으로 박막트랜지스터 및 화소전극이 구비된 하부기판(어레이기판)과, 블랙매트릭스를 포함한 컬러필터 및 공통전극이 구비된 상부기판(컬러필터기판)이 액정층의 개재하에 합착된 구조를 갖는다.

한편, 이와 같은 박막트랜지스터 액정표시장치에 있어서, 고화질을 구현하기 위해서는 화소전극의 면적에 대한 실제 빛 투과 비율인 개구율의 향상이 매우 중요하다. 이에, 종래에는 ITO(Indium Tin Oxide)와 같은 투명 금속으로된 화소전극을 단위 화소영역 전체에 걸쳐 배치시키는 탑(Top) ITO 구조가 제안되었고, 아울러, 빛의 투과를 차단하는 블랙매트릭스의 면적을 줄이려는 노력이 기울여지고 있다.

자세하게, 도 1은 고개구율을 구현하기 위해 데이터라인 상부의 블랙매트릭스를 제거한 종래의 박막트랜지스터 액정표시장치를 개략적으로 도시한 평면도이다. 여기서, 도면부호 10은 게이트라인을, 20는 데이터라인을, 30은 공통전극라인을, 40은 화소전극을, 그리고, 50은 블랙매트릭스를 각각 나타내며, A영역은 게이트, 소오스, 드레인으로 구성된 박막트랜지스터가 형성된 영역이다.

그런데, 도 1과 같은 구조의 박막트랜지스터 액정표시장치에서는 화이트(White : L255 Gray scale) 상태의 개구율이 다크(Dark : L0 Gray scale) 상태의 개구율 보다 작으며, 다크 상태 구현시 불투명 금속(게이트라인과 데이터라인) 및 블랙매트릭스(50) 영역을 제외한 영역에서 빛의 흡수율이 낮기 때문에, 다시 말해, 불투명 금속 및 블랙매트릭스(50) 영역을 제외한 영역의 광학 밀도(Optical Density : OD)가 높지 않기 때문에 빛의 누설이 필연적으로 유발된다.

이러한 빛의 누설은 완전한 다크 구현을 불가능하게 하게 만들어 다크 상태와 화이트 상태의 대비비(contrast ratio : CR)를 감소시키고, 결과적으로는 화질을 저하시킨다. 아래의 식(1)은 대비비 관련 수식이며, 이때 CR 값은 화이트 상태 개구율과 다크 상태 개구율의 비(화이트 개구율/다크 개구율)와 유사하다.

$$CR = \frac{\text{화이트}(L255)}{\text{다크}(L0)} \quad \text{식(1)}$$

한편, 상기한 바와 같은 다크 상태 구현시의 빛의 누설에 따른 대비비의 감소 문제를 개선하기 위해 데이터라인(20) 상부를 가리도록 블랙매트릭스를 형성시키고 그 폭을 넓혀주는 방법을 생각해 볼 수 있지만, 이 경우 개구율이 전체적으로 낮아지므로 CR 증가 효과를 얻기 어렵다. 즉, 다크 상태의 개구율 뿐만 아니라 화이트 상태의 개구율도 낮아져 CR을 증가시키기 어렵고 더욱이 전체적으로 개구율이 낮아져 고화질 구현이 어려워진다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위하여 안출된 것으로서, 고개구율을 가지면서도 다크 상태 구현시 유발되는 빛의 누설에 따른 대비비 감소 문제를 방지할 수 있는 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위한 본 발명의 액정표시장치는, 하부기판; 상기 하부기판 상에 게이트절연막의 개재하에 직교하게 배열된 게이트라인 및 데이터라인; 상기 하부기판 상에 게이트라인과 평행하게 배열된 공통전극라인; 상기 게이트라인과 데이터라인의 교차부에 설치된 박막트랜지스터; 상기 박막트랜지스터를 덮도록 하부기판 전면 상에 형성된 보호막; 상기 보호막 상에 박막트랜지스터와 연결되게 형성된 화소전극; 상기 화소전극 아래에 설치된 적어도 하나 이상의 광흡수 소자; 상기 하부기판과 대향 배치된 상부기판; 상기 상부기판 상에 형성된 블랙매트릭스 및 컬러필터; 상기 블랙매트릭스 및 컬러필터를 포함한 상부기판의 전면 상에 형성된 공통전극; 및 상기 하부기판과 상부기판 사이에 개재된 액정층; 을 포함하며, 상기 광흡수 소자는 화이트 구현시에는 광을 투과시키고, 다크 구현시에는 광을 흡수하여 화이트 상태와 다크 상태의 대비비를 증가시키도록 기능하는 것을 특징으로 한다.

여기서, 상기 광흡수 소자는 광흡수 TFT 또는 광흡수 다이오드(diode)이다.

상기 광흡수 소자는 화소전극 가장자리 부문 아래에 형성된다.

상기 광흡수 소자는 게이트절연막 상에 형성된다.

상기 광흡수 TFT는 반도체 패턴; 상기 반도체 패턴 상에 형성되고 게이트라인과 콘택된 소오스전극 및 상기 반도체 패턴 상에 소오스전극과 이격하여 형성되고 공통전극라인과 콘택된 드레인전극; 및 상기 소오스전극 및 드레인전극을 포함한 반도체 패턴 상에 절연막의 개재하에 배치되고 게이트전극으로 기능하는 화소전극;을 포함하는 것을 특징으로 한다.

상기 반도체 패턴은 밴드 갭 에너지(band gap energy)가 1~12eV이다.

상기 반도체 패턴은 그 두께가 100~3000Å이다.

상기 광 흡수 TFT의 절연막은 하부기판의 박막트랜지스터를 덮도록 형성된 보호막이다.

상기 소오스전극, 드레인전극 및 게이트전극은 투명 ITO로 이루어진다.

(실시예)

이하, 첨부된 도면에 의거하여 본 발명의 바람직한 실시예를 설명하도록 한다.

먼저, 본 발명의 기술적 원리를 간략히 설명하면 다음과 같다.

본 발명에서는 빛이 투과되는 개구 영역, 즉, 화소전극 형성 영역의 하단부에 가시광선 파장의 빛을 흡수시킬 수 있는 광 흡수 소자를 형성시키고, 상기 광 흡수 소자를 다크 상태 구현시에만 동작하도록 하여 빛의 누설을 방지한다. 한편, 화이트 상태 구현시에는 상기 광 흡수 소자를 동작시키지 않는데, 이때, 상기 광 흡수 소자는 빛을 투과시키게 되고 화이트 개구율은 거의 감소되지 않는다. 이 경우 고개구율을 유지하면서도 종래 보다 어두운 다크 상태의 구현이 가능해지므로, 대비비가 증가되어 고화질 구현이 가능해진다.

여기서, 상기 본 발명의 광 흡수 소자는 광 흡수 TFT(thin film transistor) 또는 광 흡수 다이오드(diode)로 형성할 수 있는데, 이하에서는, 도 2와 도 3a 및 도 3b를 참조하여, 광 흡수 TFT의 기본 구조 및 그의 작동 원리를 설명하도록 한다.

도 2를 참조하면, 광 흡수 TFT는 채널층으로서의 반도체 패턴(1)과, 상기 반도체 패턴(1)의 양측 상부에 서로 이격하여 형성된 소오스전극(2) 및 드레인전극(3)과, 상기 반도체 패턴(1) 중앙 하부에 절연막(4)의 개재하에 형성된 게이트전극(5)으로 구성된다.

여기서, 상기 절연막(4)과 게이트전극(5)은 반도체 패턴(1)의 하부가 아닌 상부에 배치시킬 수도 있는데, 이 경우, 게이트 전극은 소오스전극(2) 및 드레인전극(3)을 포함한 반도체 패턴(1) 상에 절연막의 개재하에 배치된다. 한편, 상기 소오스전극(2), 드레인전극(3) 및 게이트전극(5)은 투명 ITO로 형성한다.

도 2와 같은 구조의 광 흡수 TFT는 전압 인가가 없는 상태에서는, 도 3a에 나타낸 바와 같이, 빛의 에너지를 흡수할 수 있는 여기된 전자(excited electron)들이 없기 때문에 빛을 투과시킨다. 그러나, 상기 광 흡수 TFT의 게이트전극(5), 소오스전극(2) 및 드레인전극(3)에 적절한 전압이 인가되어 반도체 패턴(1)의 채널 영역이 턴-온(turn-on)되면, 즉, 도 3b에 나타난 바와 같이, 전자들이 가전도대에서 전도대로 여기되면, 전자의 흐름이 유발되고 이러한 전자들이 빛의 에너지를 흡수하여 빛의 누설을 차단한다.

그러므로, 본 발명에서는 화이트 상태 구현시에는 상기 광 흡수 TFT를 동작시키지 않아 입사된 모든 빛을 순실없이 투과시켜 최대 휘도를 얻고, 다크 상태 구현시에는 광 흡수 TFT를 동작하도록 하여 빛을 흡수시켜 빛의 투과율을 감소시킨다. 따라서, 화이트 상태는 종래와 동일한 수준의 휘도를 나타내고, 다크 상태는 종래 보다 어두워지게 되어 대비비가 증가하고 고화질의 영상 구현이 가능해진다.

도 4는 본 발명의 실시예에 따른 고개구율 액정표시장치를 개략적으로 도시한 평면도이고, 도 5는 도 4의 a-a'선에 따른 단면도로서, 이를 설명하면 다음과 같다.

도 4 및 도 5를 참조하면, 본 발명의 액정표시장치는 하부기판(BS)과, 상기 하부기판(BS) 상에 게이트절연막(GI)의 개재하에 직교하게 배열된 게이트라인(100) 및 데이터라인(200)과, 상기 하부기판(BS) 상에 게이트라인(100)과 평행하게 배열된 공통전극라인(300)과, 상기 게이트라인(100)과 데이터라인(200)의 교차부에 설치된 박막트랜지스터(A영역에 설치됨)와, 상기 박막트랜지스터를 덮도록 하부기판(BS) 전면 상에 형성된 보호막(P)과, 상기 보호막(P) 상에 박막트랜지스터와 연결되게 형성된 화소전극(400)과, 상기 화소전극(400) 아래의 게이트절연막(GI) 상에 설치된 적어도 하나 이상의 광 흡수 TFT와, 상기 하부기판(BS)과 대향 배치된 상부기판(TS)과, 상기 상부기판(TS) 상에 형성된 블랙매트릭스(500) 및 컬러필터(CF)와, 상기 블랙매트릭스(500) 및 컬러필터(CF)를 포함한 상부기판(TS)의 전면 상에 형성된 공통전극(CE)과, 상기 하부기판(BS)과 상부기판(TS) 사이에 개재된 액정층(LC)을 포함하는 구조를 가지며, 여기서, 상기 광 흡수 TFT는 앞서 설명한 바와 같이 화이트 구현시에는 광을 투과시키고, 다크 구현시에는 광을 흡수하여 화이트 상태와 다크 상태의 대비비를 증가시키도록 기능한다.

여기서, 상기 광 흡수 TFT는 광 흡수 다이오드(diode)로 대체될 수 있다. 그리고, 상기 광 흡수 TFT와 같은 광 흡수 소자는 화소전극(400) 가장자리 부분 아래의 게이트절연막(GI) 상에 배치함이 바람직하나, 경우에 따라서는, 화소전극(400)과 하부기판(BS) 사이의 어디에나 위치시킬 수 있다.

보다 자세하게, 상기 광 흡수 TFT는 반도체 패턴(SP)과, 상기 반도체 패턴(SP) 상에 형성되고 게이트라인(100)과 콘택된 소오스전극(S) 및 상기 반도체 패턴(SP) 상에 소오스전극(S)과 이격하여 형성되고 공통전극라인(300)과 콘택된 드레인전극(D) 및 상기 소오스전극(S) 및 드레인전극(D)을 포함한 반도체 패턴(SP) 상에 절연막(보호막 : P)의 개재하에 배치되고 게이트전극으로 기능하는 화소전극(400)을 포함한다.

여기서, 상기 반도체 패턴(SP)은 a-Si(비정질 실리콘)과 같이 밴드 갭 에너지(band gap energy)가 1~12eV 정도인 반도체 물질로 형성되며, 투과율을 고려하여 100~3000Å의 두께로 형성함이 바람직하다. 그리고, 상기 소오스전극(S), 드레인전극(D) 및 게이트전극으로 기능하는 화소전극(400)은 투명 ITO로 형성하는데, 상기 소오스전극(S) 및 드레인전극(D)과 반도체 패턴(SP)이 접하는 부분은 반도체 패턴(SP)의 표면 처리에 의한 오미층이 형성되도록 한다.

이와 같은 구조의 광 흡수 TFT에서는 게이트라인(100)과 콘택플러그를 통해 연결된 소오스전극(S)이 반도체 패턴(SP)에 전자를 공급하고, 공통전극라인(300)과 콘택플러그를 통해 연결된 드레인전극(D)이 반도체 패턴(SP)에 정공을 공급하는데, 게이트전극인 화소전극(400)에 전압이 인가됨에 따라 채널 영역에 해당하는 반도체 패턴(SP) 부분이 턠-온(turn-on)되어 소오스전극(S)으로부터 드레인전극(D)으로 전자가 흐르게 되고, 이러한 광 흡수 TFT의 구동에 의해 도 3b에서 설명한 바와 같이 빛이 흡수된다.

도 6은 본 발명의 액정표시장치를 사용하는 경우 화이트 및 다크 구현시 개구 영역에서의 휘도를 도시한 그래프로서, 이를 참조하면, 화이트 구현시 광 흡수 소자가 형성된 영역에서 미세폭의 휘도 감소가 나타나지만, 다크 구현시에는 광 흡수 소자가 형성된 영역에서 대폭적인 휘도 감소가 나타남을 알 수 있다. 여기서, 상기 화이트 구현시 광 흡수 소자 형성 영역에서 미세폭의 휘도 감소가 나타나는 이유는 광 흡수 소자가 동작하지 않더라도 그의 반도체 패턴(SP)이 약간의 빛을 흡수하기 때문이다. 그러나, 상기 화이트 구현시의 휘도 감소 폭은 다크 구현시의 휘도 감소 폭에 비하여 상대적으로 매우 미세하기 때문에 화이트 상태와 다크 상태의 CR은 종래 보다 크게 증가된다.

한편, 이상에서 설명한 본 발명의 실시예에서는 데이터라인(200) 상부의 블랙매트릭스가 형성되지 않는 경우에 대해서 도시하고 설명하였지만, 본 발명은 그에 한정되지 않으며, 도 7에 도시된 바와 같이, 데이터라인(200) 상부에 블랙매트릭스(500)가 존재하는 경우에도 동일하게 적용될 수 있다.

이상, 여기에서는 본 발명을 특정 실시예에 관련하여 도시하고 설명하였지만, 본 발명이 그에 한정되는 것은 아니며, 이하의 특허청구의 범위는 본 발명의 정신과 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변형될 수 있다는 것을 당업계에서 통상의 지식을 가진 자가 용이하게 알 수 있다.

발명의 효과

이상에서와 같이, 본 발명은 화소전극 하부에 가시광선영역의 빛을 흡수시키는 광 흡수 소자를 형성하고, 상기 광 흡수 소자를 다크 구현시에만 동작되도록하여 다크 구현시 유발되는 빛의 누설을 차단함으로써 보다 어두운 다크를 구현할 수 있다.

그러므로, 본 발명의 원리를 따르면 고개구율을 가지면서도 화이트와 다크의 대비비가 큰 고화질의 액정표시장치를 구현할 수 있다.

도면의 간단한 설명

도 1은 종래의 액정표시장치를 개략적으로 도시한 평면도.

도 2는 본 발명의 광 흡수 TFT의 기본 구조를 도시한 단면도.

도 3a 및 도 3b는 본 발명의 광 흡수 소자의 광 투과 및 흡수 원리를 설명하기 위한 도면.

도 4는 본 발명의 실시예에 따른 액정표시장치를 개략적으로 도시한 평면도.

도 5는 도 4의 a-a'선에 따른 단면도

도 6은 본 발명의 잇점을 설명하기 위한 휘도 그래프.

도 7은 본 발명의 다른 실시예에 따른 액정표시장치를 개략적으로 도시한 평면도.

* 도면의 주요 부분에 대한 부호의 설명 *

100 : 게이트라인 200 : 데이터라인

300 : 공통전극라인 400 : 화소전극

500 : 블랙매트릭스 BS : 하부기판

GI : 게이트절연막 P : 보호막

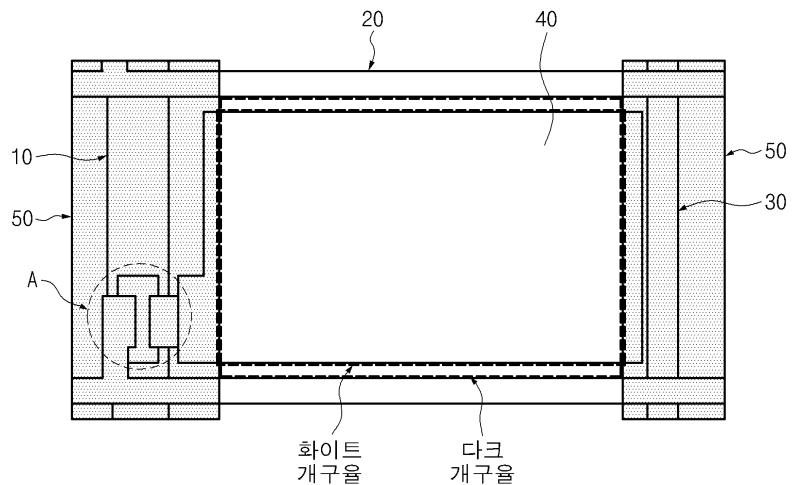
SP : 반도체 패턴 S : 소오스전극

D : 드레인전극 LC : 액정층

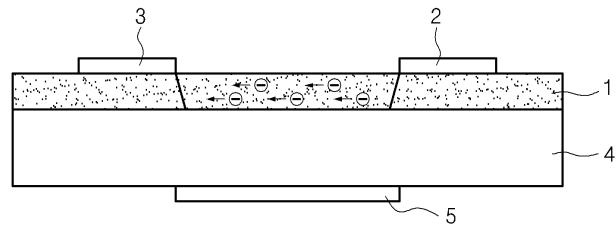
CF : 컬러필터 TS : 상부기판

도면

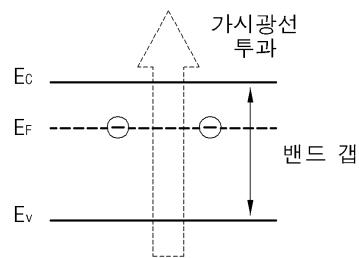
도면1



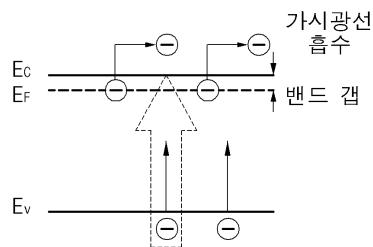
도면2



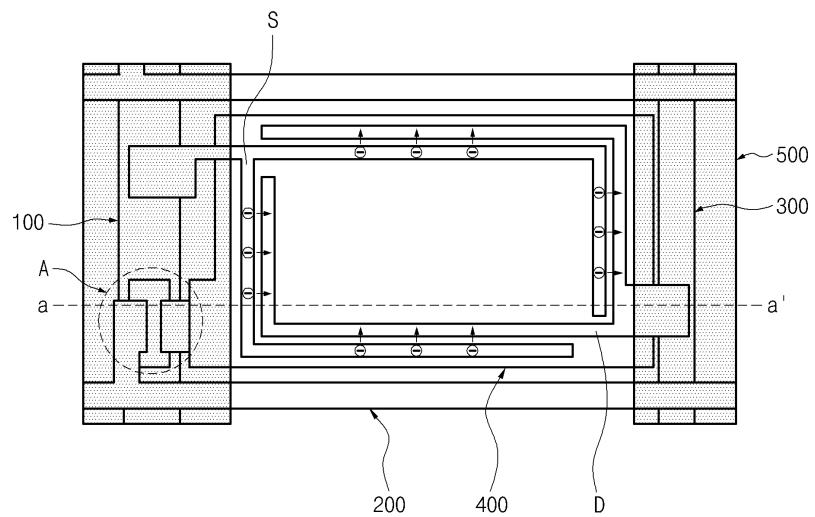
도면3a



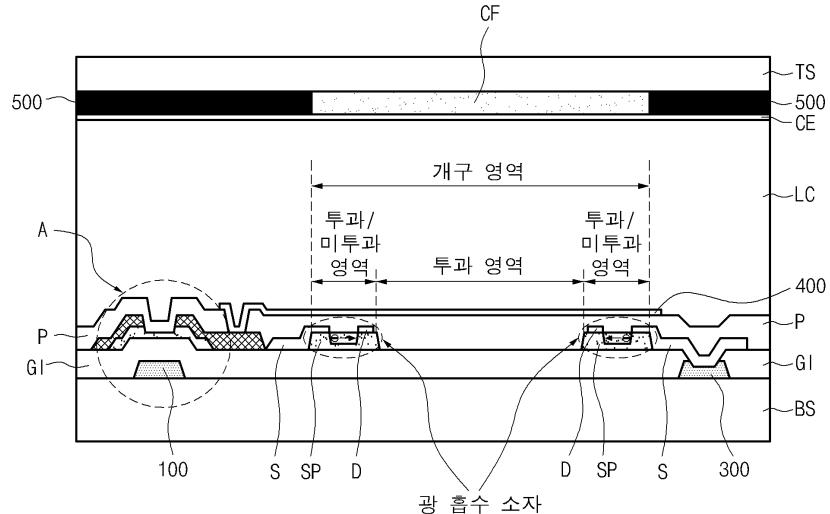
도면3b



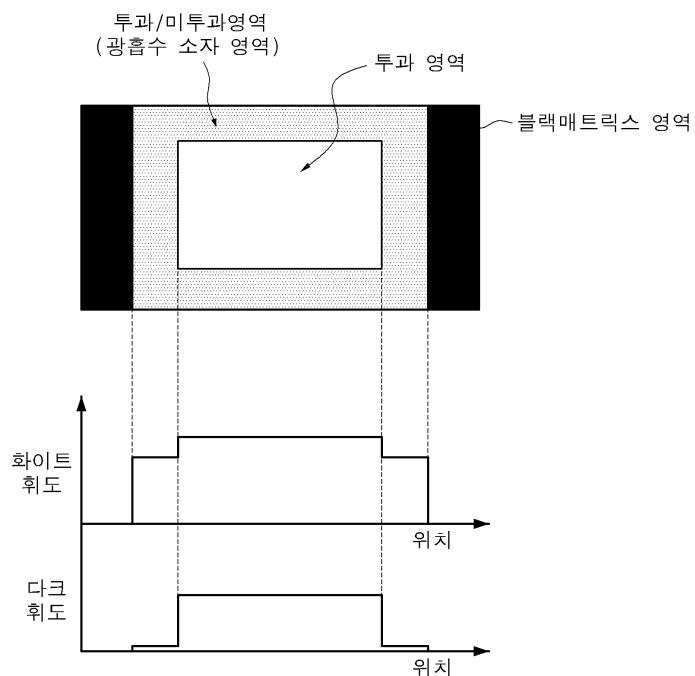
도면4



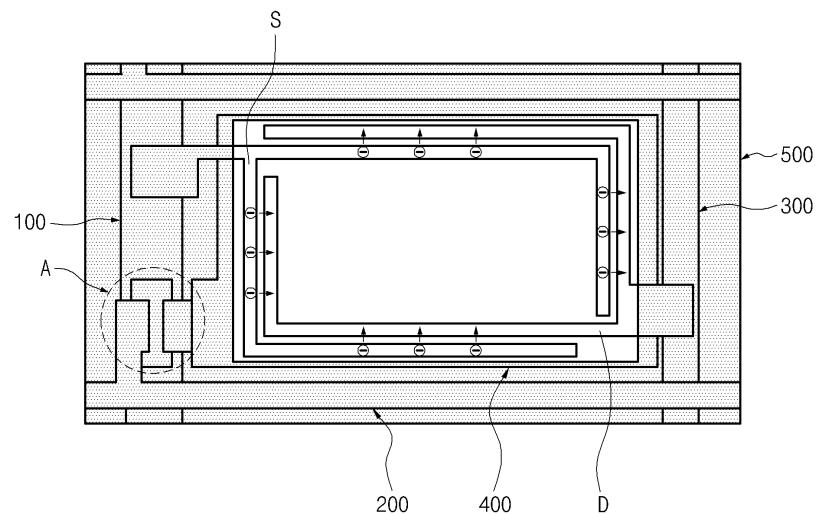
도면5



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR100744395B1	公开(公告)日	2007-07-30
申请号	KR1020060031967	申请日	2006-04-07
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	KIM KWI HYUN		
发明人	KIM KWI HYUN		
IPC分类号	G02F1/1335		
CPC分类号	G02F1/136 G02F2001/134318 G09G3/3233 H01L29/786		
代理人(译)	赵龙HYUN		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示装置。本发明中，下基板的所公开的液晶显示装置和设置在所述栅极线和所述数据线的栅极绝缘膜的干预下在下部基板正交相位和所述阵列中的下基板平行于栅极线的公共电极和在栅极线和数据线的交叉处提供的薄膜晶体管，保护膜形成在下基板的整个表面上以覆盖薄膜晶体管;像素电极连接到保护膜上的薄膜晶体管;至少一个光吸收元件设置在像素电极下方;上基板;在上基板上形成黑矩阵和滤色器，形成在上基板包括黑矩阵和滤色器的整个表面上的公共电极，并且包括在实施白色的时间下基板和上基板，以及在光吸收元件和透射光之间插入的液晶层，暗实施并吸收光线以增加白色状态和黑暗状态之间的对比度的。

