



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0038861
(43) 공개일자 2008년05월07일

(51) Int. Cl.

G02F 1/13 (2006.01)

(21) 출원번호 10-2006-0106338

(22) 출원일자 2006년10월31일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

윤주선

서울 광진구 광장동 현대5차아파트 504-101

(74) 대리인

조희원

전체 청구항 수 : 총 6 항

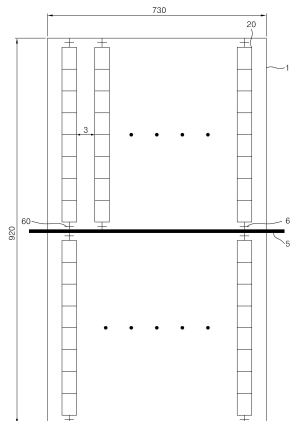
(54) 박막 트랜지스터 어레이 기판 및 이를 이용한 액정패널제조방법

(57) 요약

본 발명은 박막 트랜지스터 어레이 기판 및 이를 이용한 액정패널의 제조방법에 관한 것으로, 특히 모기관에 배치되는 서브 기관의 설계를 변경하여 서브 기관의 생산량을 늘린 박막 트랜지스터 어레이 기판 및 이를 이용한 액정패널의 제조방법에 관한 것이다.

이를 위하여, 본 발명은 모기관, 상기 모기관을 이분하는 절단선, 상기 절단선에 의해 구획된 모기관 내에 박막 트랜지스터 어레이가 형성된 서브 기관을 구비하며, 상기 서브 기관은 상기 모기관의 장변과 평행한 방향으로 그 장변이 배열된 것을 특징으로 하는 박막 트랜지스터 어레이 기판 및 이를 이용한 액정패널의 제조방법을 제공한다.

대표도 - 도1



특허청구의 범위

청구항 1

모기관;

상기 모기관을 이분하는 절단선;

상기 절단선에 의해 구획된 모기관 내에 박막 트랜지스터 어레이가 형성된 서브 기판을 구비하며,

상기 서브 기판은 상기 모기관의 장변과 평행한 방향으로 그 장변이 배열된 것을 특징으로 하는 박막 트랜지스터 어레이 기판.

청구항 2

제 1 항에 있어서,

상기 모기관의 장변방향으로 상기 다수의 서브 기판들이 서로 맞닿아 형성되고, 상기 모기관의 단변방향으로는 상기 다수의 서브 기판들이 이격되어 형성된 것을 특징으로 하는 박막 트랜지스터 어레이 기판.

청구항 3

제 2 항에 있어서,

상기 모기관의 장변방향으로 형성된 서브 기판의 첫번째 서브 기판과 마지막 서브 기판 중 적어도 어느 하나에는 기판 절단시 절단 장치의 얼라인을 위한 절단키가 더 형성된 것을 특징으로 하는 박막 트랜지스터 어레이 기판.

청구항 4

제 3 항에 있어서,

상기 서브 기판은 절연막을 사이에 두고 서로 교차되게 형성되어 화소 영역을 정의 하는 게이트 라인 및 데이터 라인;

상기 화소 영역 각각에 형성된 화소전극; 및

상기 게이트 라인 및 데이터 라인의 교차부에 상기 게이트 라인, 데이터 라인 및 화소 전극과 접속되어 형성된 박막 트랜지스터를 포함하는 박막 트랜지스터 어레이 기판.

청구항 5

모기관, 상기 모기관을 이분하는 절단선, 상기 절단선에 의해 구획된 모기관 내에 박막 트랜지스터 어레이가 형성된 서브 기판을 구비하며, 상기 서브 기판은 상기 모기관의 장변과 평행한 방향으로 그 장변이 배열된 것을 특징으로 하는 박막 트랜지스터 어레이 기판을 마련하는 단계;

상기 박막 트랜지스터 어레이 기판과 대응하여 컬러필터 어레이가 형성된 컬러필터 어레이 기판을 마련하는 단계;

상기 박막 트랜지스터 어레이 기판과 컬러필터 어레이 기판을 합착하는 단계;

상기 합착된 두 기판을 상기 절단선을 따라 이분할하여 절단하는 단계;

상기 이분할 된 합착 기판 각각을 셀별로 절단하는 단계를 포함하는 박막 트랜지스터 어레이 기판을 이용한 액정패널의 제조방법.

청구항 6

제 5 항에 있어서,

상기 박막 트랜지스터 어레이 기판을 마련하는 단계에서,

상기 모기관의 장변방향으로 형성된 서브 기판의 첫번째 서브 기판과 마지막 서브 기판 중 적어도 어느 하나에는 상기 절단시 절단 장치의 얼라인을 위한 절단키를 더 형성하는 단계를 더 포함하는 박막 트랜지스터 어레이

기관을 이용한 액정패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <8> 본 발명은 박막 트랜지스터 어레이 기관 및 이를 이용한 액정패널의 제조방법에 관한 것으로, 특히 모기관에 배치되는 서브 기관의 설계를 변경하여 서브 기관의 생산량을 늘린 박막 트랜지스터 어레이 기관 및 이를 이용한 액정패널의 제조방법에 관한 것이다.
- <9> 일반적으로, 액정패널은 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 어레이 기관과 컬러필터 어레이가 형성된 컬러필터 어레이 기관을 합착하고 이를 절단되어 형성된다.
- <10> 박막 트랜지스터 어레이 기관은 다수의 서브 기관을 포함하며, 각각의 서브 기관은 모기관에 적절히 배열되어 형성된다.
- <11> 컬러필터 어레이 기관은 박막 트랜지스터 기관의 서브 기관들에 형성된 박막 트랜지스터 어레이에 대응되게 모기관 위에 블랙 매트릭스, 컬러필터, 공통전극이 형성된다.
- <12> 그리고 두 기관 사이에 액정을 적하하고 절단하거나, 합착 및 절단 후 액정을 주입한다.
- <13> 여기서, 박막 트랜지스터 어레이 기관은 대형 모기관에 소형 서브 기관을 형성하고, 이를 각각의 서브 기관으로 절단하기 위하여 모기관을 크게 4개 이상으로 절단한다. 이는 대형 모기관에 형성된 서브 기관을 절단하기 위한 절단 공정 시 절단 장치가 수용할 수 있는 모기관의 크기가 한정된다. 그러나 대형 모기관을 4개 이상으로 절단하면 절단되는 공간이 손실이 발생되어 취득 매수가 즉, 생산량이 감소되는 문제점이 발생된다.

발명이 이루고자 하는 기술적 과제

- <14> 따라서, 본 발명이 이루고자 하는 기술적 과제는 모기관에 배치되는 서브 기관의 배열을 통해 생산량을 늘린 박막 트랜지스터 어레이 기관 및 이를 이용한 액정패널의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

- <15> 상기의 기술적 과제를 해결하기 위하여, 본 발명은 모기관; 상기 모기관을 이분하는 절단선; 상기 절단선에 의해 구획된 모기관 내에 박막 트랜지스터 어레이가 형성된 서브 기관을 구비하며, 상기 서브 기관은 상기 모기관의 장변과 평행한 방향으로 그 장변이 배열된 것을 특징으로 하는 박막 트랜지스터 어레이 기관을 제공한다.
- <16> 여기서, 상기 모기관의 장변방향으로 상기 다수의 서브 기관들이 서로 맞닿아 형성되고, 상기 모기관의 단변방향으로는 상기 다수의 서브 기관들이 이격되어 형성된다.
- <17> 또한, 상기 모기관의 장변방향으로 형성된 서브 기관의 첫 번째 서브 기관과 마지막 서브 기관 중 적어도 어느 하나에는 기관 절단시 절단 장치의 얼라인을 위한 절단기가 더 형성된다.
- <18> 그리고 상기 서브 기관은 절연막을 사이에 두고 서로 교차되게 형성되어 화소 영역을 정의하는 게이트 라인 및 데이터 라인; 상기 화소 영역 각각에 형성된 화소 전극; 및 상기 게이트 라인 및 데이터 라인의 교차부에 상기 게이트 라인, 데이터 라인 및 화소 전극과 접촉되어 형성된 박막 트랜지스터를 포함한다.
- <19> 그리고 상기의 기술적 과제를 해결하기 위하여, 본 발명은 모기관, 상기 모기관을 이분하는 절단선, 상기 절단선에 의해 구획된 모기관 내에 박막 트랜지스터 어레이가 형성된 서브 기관을 구비하며, 상기 서브 기관은 상기 모기관의 장변과 평행한 방향으로 그 장변이 배열된 것을 특징으로 하는 박막 트랜지스터 어레이 기관을 마련하는 단계; 상기 박막 트랜지스터 어레이 기관과 대응하여 컬러필터 어레이가 형성된 컬러필터 어레이 기관을 마련하는 단계; 상기 박막 트랜지스터 어레이 기관과 컬러필터 어레이 기관을 합착하는 단계; 상기 합착된 두 기관을 상기 절단선을 따라 이분할하여 절단하는 단계; 및 상기 이분할된 합착 기관 각각을 셀 별로 절단하는 단계를 포함하는 박막 트랜지스터 어레이 기관을 이용한 액정패널의 제조방법을 제공한다.
- <20> 상기 박막 트랜지스터 어레이 기관을 마련하는 단계에서, 상기 모기관의 장변방향으로 형성된 서브 기관의 첫

번째 서브 기관과 마지막 서브 기관 중 적어도 어느 하나에는 상기 절단시 절단 장치의 얼라인을 위한 절단키를 더 형성하는 단계를 더 포함한다.

- <21> 상기 기술적 과제 외에 본 발명의 기술적 과제 및 특징들은 첨부한 도면들을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- <22> 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명한다.
- <23> 도 1은 본 발명의 실시 예에 따른 박막 트랜지스터 어레이 기관을 도시한 평면도이고, 도 2는 도 1에 도시된 박막 트랜지스터 어레이 기관과 컬러필터 어레이 기관을 합착 후 절단된 액정패널을 도시한 평면도이다.
- <24> 도 1 및 도 2를 참조하면, 본 발명의 실시 예에 따른 박막 트랜지스터 어레이 기관은 모기관(10)과, 모기관(10) 위에 형성된 서브 기관(20)을 포함하며, 서브 기관(20)에 형성된 게이트 라인(GL) 및 데이터 라인(DL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 접속된 박막 트랜지스터(TFT)와 박막 트랜지스터(TFT)와 접속된 화소 전극을 포함한다.
- <25> 구체적으로, 모기관(10)은 유리 또는 플라스틱 등과 같은 투명한 절연 기관을 사용하며, 다수의 서브 기관(20)이 배치된다. 이러한 모기관(10)은 가로와 세로의 길이가 각각 다른 직사각형의 기관을 사용한다.
- <26> 서브 기관(20)은 그 장변이 모기관(10)의 장변과 평행하게 다수개가 배치된다. 그리고 서브 기관(20)은 장변방향으로 다수개가 맞닿아 형성되며 단변방향으로는 일정한 거리를 두고 분리되어 형성된다. 이때, 장변방향으로 다수가 배치된 서브 기관(20)과 단변방향으로 일정한 거리를 두고 배치된 다수의 서브 기관(20) 사이의 간격은 3mm 정도로 형성한다. 예를 들어, 장변방향으로 배치된 서브 기관(20)과 이와 인접하게 배치된 서브 기관(20)의 거리가 3mm 이하이면, 추후 기관 절단 공정 시 서브 기관(20)의 외곽에 형성된 다수의 신호라인들의 단선이 발생될 수 있다. 또한, 장변방향으로 배치된 서브 기관(20)과 이와 인접하게 배치된 서브 기관(20)의 거리가 3mm 이상이면 모기관(10)에 서브 기관(20)의 배치시 모기관(10)의 외측까지 서브 기관(20)이 형성되므로 서브 기관(20)의 취득 매수가 감소될 수 있다.
- <27> 예를 들어, 모기관(10)의 단변의 길이는 730mm이고, 장변의 길이는 920mm일 때 이러한 박막 트랜지스터 어레이 기관을 이용한 2.2인치 액정패널은 224개가 생산된다. 즉, 모기관(10)의 장변방향으로 절단선(50)을 중심으로 8개씩 총 16개의 서브 기관(20)이 배치되고 단변방향으로 14개의 서브 기관(20)이 배치되어 총 224개의 서브 기관(20)이 배치된다. 이와 동일한 모기관(10)을 4개로 구획하면, 구획된 영역 각각에 동일한 2.2인치 서브 기관은 48개가 배치되며, 총 192개의 서브 기관이 배치됨으로 32개의 서브 기관(20)을 더 취득할 수 있다. 이에 따라, 약 17%의 생산량 증가를 기대할 수 있다.
- <28> 모기관(10)에 형성된 서브 기관(20)은 도 2에 도시된 바와 같이 서로 교차되게 형성되어 화소 영역을 정의하는 게이트 라인(GL) 및 데이터 라인(DL)과, 각각의 화소 영역에 게이트 라인(GL) 및 데이터 라인(DL)과 접속되는 박막 트랜지스터(TFT)와 박막 트랜지스터(TFT)와 접속된 화소 전극이 형성된다.
- <29> 게이트 라인(GL)은 모기관(10)의 장변과 나란하게 형성되어 추후 게이트 구동회로(도시하지 않음)로부터 공급되는 게이트 온/오프 전압을 박막 트랜지스터(TFT)에 공급한다.
- <30> 데이터 라인(DL)은 모기관(10)의 단변과 나란하게 형성되며, 게이트 절연막을 사이에 두고 게이트 라인(GL)과 교차되게 형성된다. 이러한 데이터 라인(DL)은 추후 데이터 구동회로(도시하지 않음)로부터 공급되는 화소 데이터 전압을 박막 트랜지스터(TFT)에 공급하여 화소 전극을 충전시킨다.
- <31> 박막 트랜지스터(TFT)는 게이트 라인(GL)과 접속된 게이트 전극()과, 게이트 전극 위에 게이트 절연막을 사이에 두고 중첩되어 형성되어 채널을 형성하는 반도체층과, 데이터 라인(DL)과 접속된 소스 전극과, 소스 전극과 마주하며 화소 전극과 접속된 드레인 전극을 포함한다. 이때, 소스 전극 및 드레인 전극과 반도체층 사이에는 오믹 접촉을 위한 오믹 콘택층이 형성된다. 반도체층은 아몰포스 실리콘 또는 폴리 실리콘 등의 반도체 물질로 형성된다. 그리고 오믹 콘택층은 불순물 도핑된 아몰포스 실리콘 등의 반도체 물질로 형성된다.
- <32> 화소 전극은 화소 영역 각각에 형성되며 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide) 등의 투명 도전물질로 형성되며, 데이터 라인으로부터 공급된 화소 데이터 전압이 박막 트랜지스터(TFT)가 턴온 될 때마다 충전된다.
- <33> 이렇게 형성된 박막 트랜지스터 어레이 기관은 컬러 필터 어레이 기관(120)과 합착 된 후 절단된다. 이때, 합착 된 두 어레이 기관은 박막 트랜지스터 어레이 기관을 양분하는 절단선(50)에 의해 절단된다.

- <34> 절단선(50)은 모기관(10)의 단변과 나란하게 형성되며, 모기관(10)을 이분할 하도록 형성된다.
- <35> 또한, 박막 트랜지스터 어레이 기관은 각각의 서브 기관(20)의 절단을 용이하도록 하는 절단키(60)가 형성된다.
- <36> 절단키(60)는 절단선(50)을 중심으로 절단된 두 개의 기관 각각에 형성된다. 구체적으로, 절단선(50)을 중심으로 양분된 기관상에 모기관(10)의 장변방향으로 다수가 맞닿아 형성된 서브 기관(20)의 첫번째 및 마지막 번째 서브 기관(20)에 인접하여 각각 형성된다. 이에 따라, 절단키(60)가 모기관(10) 상에 형성되어 서브 기관(20) 절단시 절단키(60)를 통해 정확하게 절단할 수 있다.
- <37> 이러한 박막 트랜지스터 어레이 기관을 이용한 액정패널 제조방법을 설명하기로 한다.
- <38> 도 3은 본 발명의 실시 예에 따른 박막 트랜지스터 어레이 기관을 이용한 액정패널의 제조방법을 도시한 블록도이다.
- <39> 도 3을 참조하면, 모기관 상에 다수의 서브 기관이 형성된 박막 트랜지스터 어레이 기관을 마련하는 단계(S10), 박막 트랜지스터 어레이 기관과 마주하며 컬러필터 어레이가 형성된 컬러필터 어레이 기관을 마련하는 단계(S20), 두 기관을 합착하는 단계(S30) 및 합착 된 두 기관을 각각의 셀 별로 절단하는 단계(S40)를 포함한다.
- <40> 구체적으로, 박막 트랜지스터 어레이 기관을 마련하는 단계는 모기관(10) 상에 다수의 서브 기관(20)이 배치되어 형성된다. 이때, 서브 기관(20)은 그 장변이 모기관(10)의 장변과 평행하도록 배치된다. 그리고 서브 기관(20)은 그 장변방향으로 다수가 개가 맞게 형성된다. 그리고 서브 기관(20)은 그 단변방향으로 각각 일정한 거리만큼 이격되어 형성된다. 이때, 그 거리는 3mm가 바람직하다. 그리고 서브 기관(20)은 모기관(10)을 이분할하는 절단선(50)을 중심으로 양쪽 면에 각각 형성된다.
- <41> 이러한 모기관(10)에 서브 기관(20)이 형성되는 단계는 먼저 게이트 라인, 게이트 전극을 포함하는 게이트 패턴이 형성된다.
- <42> 구체적으로, 모기관(10) 위에 다수의 서브 기관(20) 각각에 스퍼터링 등의 증착 방법을 통해 Cu, Al, Cr, Mo 등의 금속 물질이 단일 금속 또는 이들의 합금으로 형성되며, 단일층 또는 복층으로 형성된다. 다음으로, 제1 마스크 공정을 통해 포토리소그래피 공정 및 식각 공정을 통해 게이트 라인 및 게이트 전극을 포함하는 게이트 패턴을 형성한다. 이때, 게이트 라인과 나란하게 형성되는 스토리지 라인을 더 형성할 수 있다.
- <43> 다음으로, 게이트 패턴이 형성된 각각의 서브 기관(20)에 게이트 절연막을 형성한다. 그리고, 게이트 절연막 위에 반도체층 및 오믹 콘택층을 형성한 후 제2 마스크 공정을 통해 패터닝 하여 게이트 전극과 중첩하여 아몰포스 실리콘 또는 폴리 실리콘으로 반도체층을 형성하고, 반도체층 위에 불순물 도핑된 아몰포스 실리콘 또는 폴리 실리콘으로 이루어진 오믹 콘택층을 형성한다.
- <44> 다음으로, 데이터 라인, 소스 전극 및 드레인 전극을 포함하는 데이터 패턴을 형성한다. 데이터 패턴은 오믹 콘택층 및 게이트 절연막 위에 Cu, Al, Cr, Mo 등의 단일 금속 또는 이들의 합금을 이용하여 단일층 또는 복층으로 형성한 후 제3 마스크를 이용하여 패터닝 한다.
- <45> 다음으로, 데이터 패턴이 형성된 서브 기관(20) 위에 게이트 절연막과 같은 무기 절연막 또는 유기 절연막을 이용하여 보호막을 형성한다. 이때 보호막은 드레인 전극을 노출하는 콘택홀이 형성되어 추후 화소 전극과 접속시킨다.
- <46> 다음으로, 보호막 위에 각각의 화소 영역에 화소 전극을 패터닝 하여 형성한다. 구체적으로, 보호막이 형성된 서브 기관(20) 위에 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), ITZO(Indium Tin Zinc Oxide) 등의 투명 도전 금속을 스퍼터링 등의 증착방법을 통해 증착한 후 제5 마스크를 이용하여 패터닝하여 화소전극을 형성한다.
- <47> 다음으로, 모기관(10)에 추후 절단공정에서 기관의 절단 오차를 줄이기 위한 절단키(60)를 형성한다. 절단키는 모기관(10)의 장변방향으로 배열된 서브 기관(20)들의 첫번째와 마지막 중 적어도 어느 하나에 형성된다.
- <48> 각각의 서브 기관(20)에 박막 트랜지스터 어레이가 형성된 후 액정배향을 위한 배향막이 형성된다. 배향막은 고분자 물질을 이용하여 모기관 전면에서 형성하고, 이를 러빙하여 액정이 일정한 방향으로 배향되도록 한다.
- <49> 다음으로, 컬러필터 어레이가 형성된 컬러필터 어레이 기관(120)은 모기관 위에 박막 트랜지스터 어레이 기관에 형성된 서브 기관(20)에 대향하여 각각의 서브 기관(20)과 대응되도록 블랙매트릭스, 컬러필터 및 공통전극을

차례로 형성한다.

- <50> 구체적으로, 모기관(10) 위에 불투명 금속 또는 수지 등을 통해 블랙매트릭스를 형성한다. 이러한 블랙매트릭스는 화소영역을 제외한 영역에 형성되어 빛샘을 방지한다.
- <51> 다음으로, 블랙매트릭스로 인하여 구획된 화소 영역에 적, 녹, 청의 컬러 수지를 도포하여 컬러필터를 형성한다.
- <52> 다음으로, 블랙매트릭스 및 컬러필터가 형성된 모기관 위에 공통전극을 전면에 형성한다. 공통전극은 화소전극과 같이 투명한 금속을 스퍼터링 등의 증착방법을 통해 기관 전면에 형성한다. 이때, 공통전극이 형성되기 전에 공통전극을 평탄화하기 위하여 컬러필터와 공통전극 사이에 오버코트가 형성된다.
- <53> 상술한 바와 같이 박막 트랜지스터 어레이 기관과, 컬러필터 어레이 기관 각각이 마련된 후 두 기관을 합착한다. 실란트를 이용하여 두 기관을 합착한다. 이때, 실란트는 박막 트랜지스터 어레이 기관에 형성된 각각의 서브기관의 비표시영역의 외곽을 따라 형성된다. 이러한 실란트는 컬러필터 어레이 기관에 형성될 수 있다.
- <54> 한편, 실란트가 도포된 어느 한 기관에는 액정이 형성될 수 있다. 즉, 실란트에 의해 구획된 서브 기관(20)에 액정을 적하방식으로 떨어뜨려 액정을 형성한 후 컬러필터 어레이 기관과 합착한다.
- <55> 이와 같이 합착된 두 기관은 각각의 셀별로 절단된다. 여기서, 합착된 두 기관은 절단선(50)을 중심으로 2개의 모기관으로 분리되며, 분리된 기관들은 절단 장치로 이송되어 각각의 셀별로 절단된다. 두 기관(10, 120)의 절단시 박막 트랜지스터 어레이 기관에 형성된 절단키(60)에 절단 장치를 걸라인 한 후 셀별로 절단하여 액정패널을 형성한다.

발명의 효과

- <56>** 상술한 바와 같이, 본 발명에 따른 박막 트랜지스터 어레이 기관 및 이를 이용한 액정패널의 제조방법은 동일한 모기관에 서브 기관의 배치를 변경하여 액정패널의 취득 매수를 증가할 수 있다. 즉, 모기관의 장변과 서브 기관의 장변을 평행하게 형성하고, 이를 이분할하여 소형 액정패널의 제조에 사용되는 절단 장치에서 절단함으로써 액정패널의 취득 매수를 증가할 수 있다.
- <57>** 또한, 모기관의 여유 공간에 기관 절단을 위한 절단키를 삽입함으로써 기관 절단시 절단 오차를 감소할 수 있다.
- <58>** 이상에서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

- <1> 도 1은 본 발명의 실시 예에 따른 박막 트랜지스터 어레이 기판을 도시한 평면도이다.
- <2> 도 2는 도 1에 도시된 박막 트랜지스터 어레이 기판과 컬러필터 어레이 기판을 합착 후 절단된 액정패널을 도시한 평면도이다.
- <3> 도 3은 본 발명의 실시 예에 따른 박막 트랜지스터 어레이 기판을 이용한 액정패널의 제조방법을 순차적으로 도시한 흐름도이다.
- <4> <도면부호의 간단한 설명>
- | | | |
|---------------------------|--|--------------------------------------|
| <5>

<6>

<7> |
10: 모기관

50: 절단선

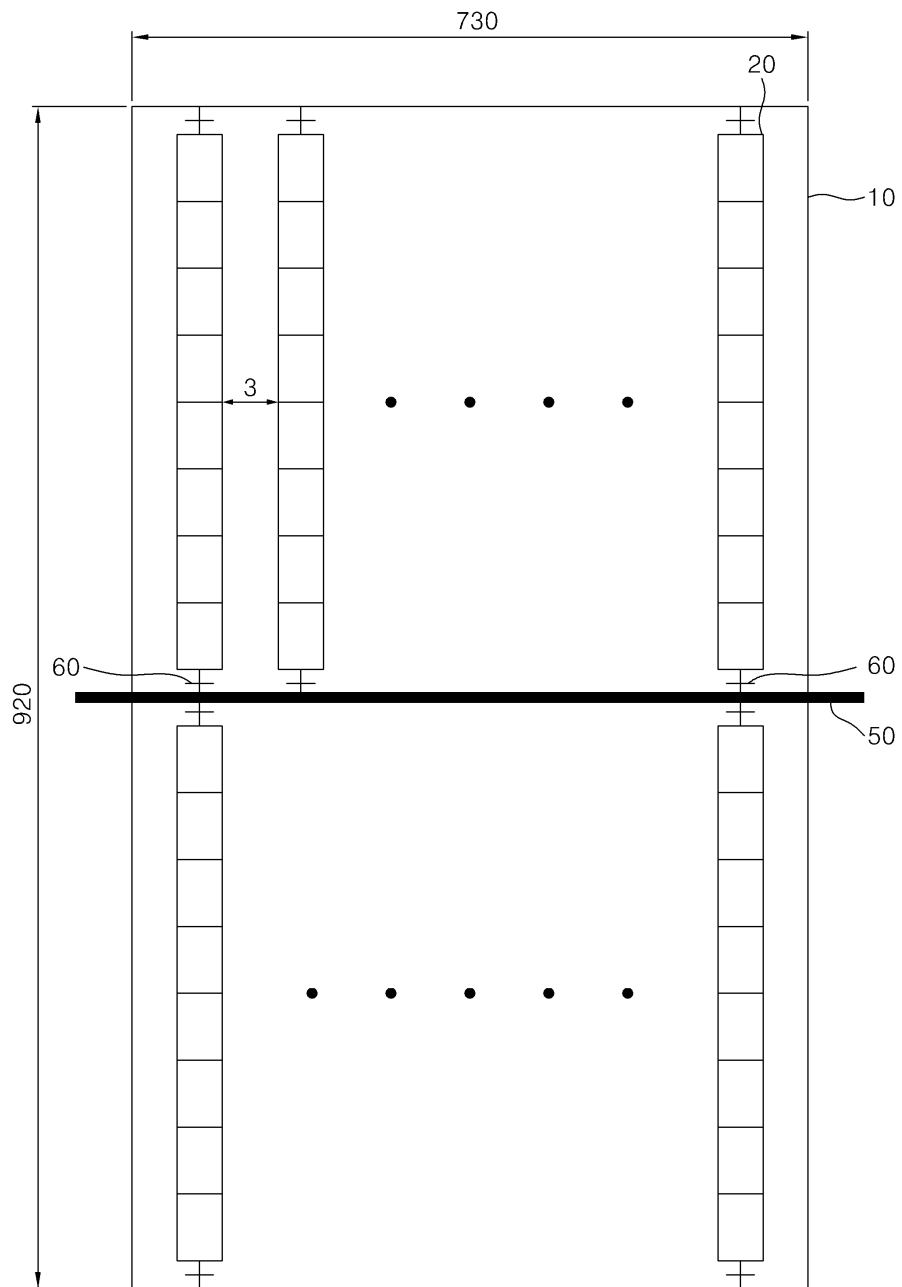
120: 컬러필터 기관 |

20: 서브 기관

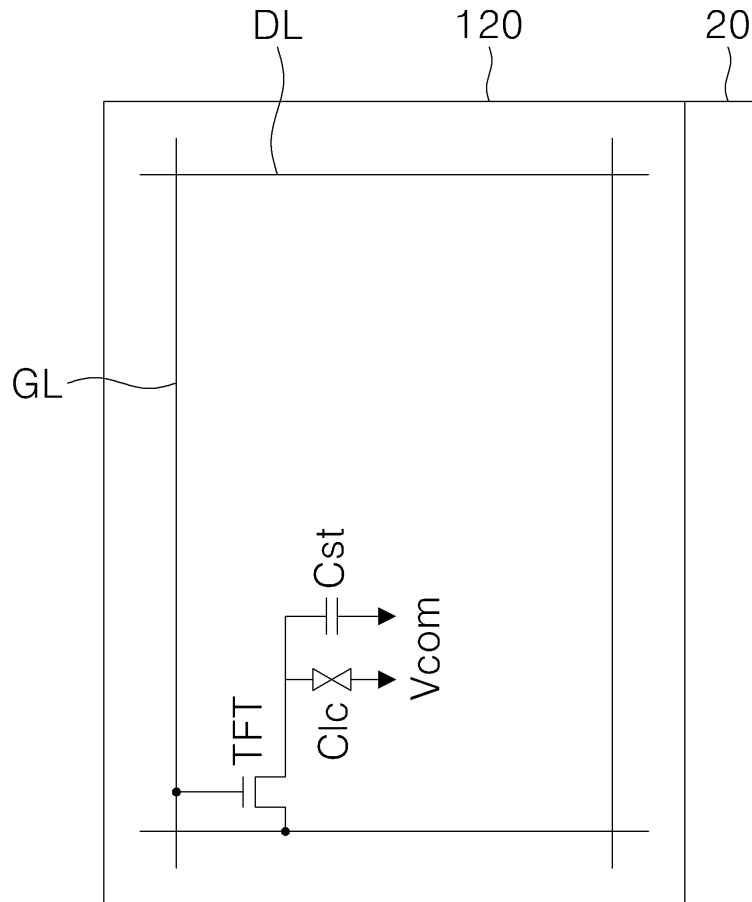
60: 절단키 |
|---------------------------|--|--------------------------------------|

도면

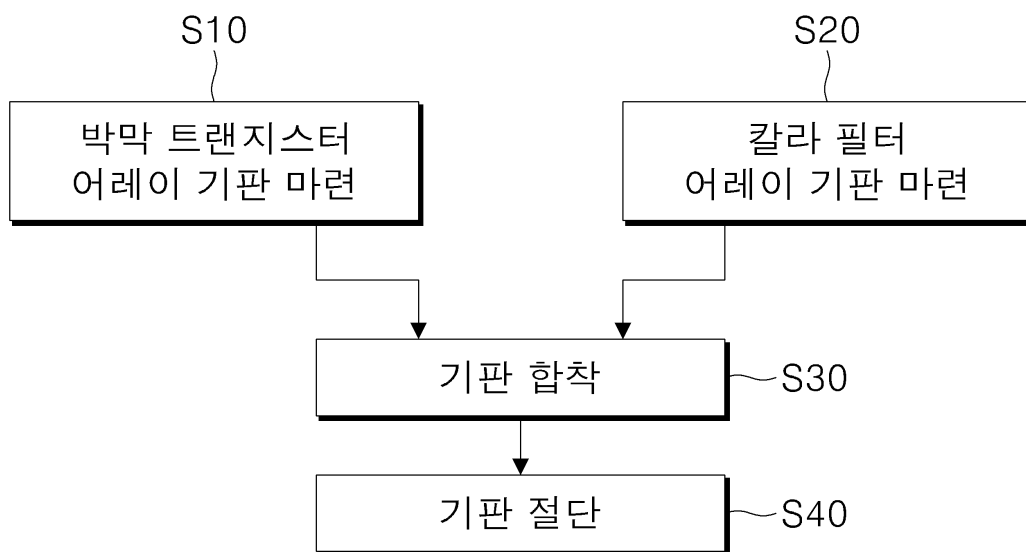
도면1



도면2



도면3



专利名称(译)	薄膜晶体管阵列基板和使用其制造液晶面板的方法		
公开(公告)号	KR1020080038861A	公开(公告)日	2008-05-07
申请号	KR1020060106338	申请日	2006-10-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YOON JOO SUN		
发明人	YOON, JOO SUN		
IPC分类号	G02F1/13		
CPC分类号	G02F1/133351 H01L21/78		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋, 云何		
外部链接	Espacenet		

摘要(译)

本发明涉及一种薄膜晶体管阵列基板，其能够提高基板的生产率，尤其是基板的设计，主板改变为薄膜晶体管阵列基板的制造方法和使用该基板的液晶面板以及使用该液晶面板的液晶面板的制造方法。为此，本发明提供了母板，基板是母板的长边，分割母板的切割线，包括基板，以及薄膜晶体管阵列基板的制造方法，其中长边布置为平行方向和使用它的液晶面板。对于基板，阵列的薄膜晶体管形成在用切割线分割的母板内。

