

【特許請求の範囲】**【請求項 1】**

第 1 基板を有し、
前記第 1 基板は、映像線と、
前記映像線と同層に設けられる第 1 の電極と、
前記第 1 の電極よりも上層に設けられる絶縁膜と、
前記絶縁膜よりも上層に設けられる第 2 の電極とを有する表示装置であって、
前記映像線は、金属膜と、
前記金属膜を覆う第 1 透明導電膜とで構成されることを特徴とする表示装置。

【請求項 2】

10

前記第 1 の電極は、第 2 透明導電膜で構成され、
前記第 2 透明導電膜は、前記第 1 透明導電膜と同層の膜で構成されることを特徴とする
請求項 1 に記載の表示装置。

【請求項 3】

前記第 2 の電極は、複数のスリットを有し、
前記第 1 の電極は、前記複数のスリットと重畳する面状の電極であることを特徴とする
請求項 1 または請求項 2 に記載の表示装置。

【請求項 4】

前記第 2 の電極は、一端が互いに連結され他端が開放された複数本の櫛歯電極を有し、
前記第 1 の電極は、前記複数本の櫛歯電極と重畳する面状の電極であることを特徴とす
る請求項 1 または請求項 2 に記載の表示装置。

20

【請求項 5】

前記表示装置は、第 2 基板と、
前記第 1 基板と前記第 2 基板との間に挟持された液晶とを有し、
前記第 1 の電極と前記第 2 の電極とによって電界を発生させて前記液晶を駆動する液晶
表示装置であることを特徴とする請求項 1 ないし請求項 4 のいずれか 1 項に記載の表示装
置。

【請求項 6】

前記第 1 の電極は、画素電極であり、
前記第 2 の電極は、対向電極であることを特徴とする請求項 5 に記載の表示装置。

30

【請求項 7】

第 1 基板を有し、
前記第 1 基板は、金属膜と、前記金属膜を覆う第 1 透明導電膜とで構成される映像線と
、
前記映像線と同層に設けられる第 1 の電極と、
前記第 1 の電極よりも上層に設けられる絶縁膜と、
前記絶縁膜よりも上層に設けられる第 2 の電極とを有する表示装置の製造方法であって
、
前記第 1 基板上に、前記映像線の前記金属膜を形成する工程 1 と、
前記映像線の前記金属膜を含む前記第 1 基板上に透明導電膜を形成する工程 2 と、
ホトリソグラフィ技術により、前記透明導電膜上に、前記映像線の前記金属膜を覆うよ
うにレジスト膜を形成する工程 3 と、
前記レジスト膜をマスクとして、前記透明導電膜をエッチングして前記映像線の前記金
属膜を覆う透明導電膜を形成する工程 4 とを有することを特徴とする表示装置の製造方法
。

40

【請求項 8】

前記工程 3 において、前記透明導電膜上に、前記第 1 の電極パターン状にレジスト膜を
形成し、
前記工程 4 において、前記レジスト膜をマスクとして、前記透明導電膜をエッチングし
て、前記第 1 の電極を、前記映像線の前記金属膜を覆う透明導電膜と一緒に形成すること

50

を特徴とする請求項 7 に記載の表示装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置、および表示装置の製造方法に係わり、特に、IPS (In Plane Switching) 方式の液晶表示装置に関する。

【背景技術】

【0002】

表示装置として、例えば IPS 方式の液晶表示装置が知られている。この IPS 方式の液晶表示装置は、画素電極 (PIX) と対向電極 (CT) とを同じ基板上に構成し、画素電極と対向電極とによって電界を発生させて液晶を基板平面内で回転させることにより、明暗のコントロールを行っている。そのため、斜めから画面を見た際の表示像の濃淡が反転しないという特徴を有する。

10

IPS 方式の液晶表示装置において、1 サブピクセルの構造として、面状の対向電極上に絶縁膜を介して複数の線状部分を有する画素電極が配置された画素構造や、この逆の構成で面状の画素電極上に絶縁膜を介して複数の線状部分を有する対向電極が配置された画素構造が知られている。

なお、本発明に関連する先行技術文献としては以下のものがある。

【先行技術文献】

【特許文献】

20

【0003】

【特許文献 1】特開 2005 - 338256 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

図 5 は、従来の液晶表示装置の製造工程を示す断面図である。同図において、(a) は、第 1 基板 (SUB1) 上のゲート絶縁膜 GI 上に映像線 DL の金属膜 12 を形成した状態を示す図、(b) は、透明導電膜 13 の成膜時に異物 dp が付着した状態を示す図、(c) は異物 dp が脱落した状態を示す図、(d) は、透明導電膜 13 のパターンニングに使用するホトレジスト・マスク RM1 の現像工程を示す図、(e) は、画素電極 (PIX) を形成した状態を示す図である。

30

【0005】

フリンジ電界を利用した IPS モードで、特に、面状の画素電極上に絶縁膜を介して複数の線状部分を有する対向電極が配置された画素構造では、映像線 DL と画素電極 (PIX) とを同一層に形成することができるので、従来は、図 5 ((a) ~ (e)) に示すように、映像線 (DL) を形成した後に、例えば ITO 膜等の透明導電膜 13 からなる画素電極 (PIX) を形成するプロセスとなっている。

ITO 膜等の透明導電膜 13 は、通常、スパッタリングにより成膜するが、その時に異物 dp が基板上に付着することがある (図 5 (b) 参照)。異物 dp は洗浄工程で容易に脱落し除去できるが、もしも異物 dp が金属膜 12 からなる映像線 (DL) 上に付着すると (図 5 (b) 参照)、異物 dp が脱落した箇所において映像線 (DL) が剥き出しの状態となる (図 5 (c) 参照)。

40

この後、図 5 (d) に示すように、一連のホトリソグラフィ工程 (レジスト塗布工程 露光工程 現像工程) を施して透明導電膜 13 をパターンニングするためのホトレジスト・マスク RM1 を形成するが、この現像工程では浸漬する現像液 DV がアルカリ性であることが多い。

そのため、映像線 (DL) の剥き出し部分が現像液 DV に浸漬された場合、映像線 (DL) の金属膜 12 と透明導電膜 13 との間で電池反応 BR が起こり (図 5 (d) 参照)、図 5 (e) に示すように映像線 (DL) が溶解し、結果として断線等の機能不良を引き起こし、製造歩留まり及び製品信頼性を著しく損なう問題があった。

50

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、表示装置の製造歩留まり及び製品信頼性の向上を図ることが可能な技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0006】

上記目的は、映像線にも画素電極の形成材料として使用する透明導電膜（例えばITO膜）が残るようにすることで達成される。

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

（１）第１基板を有し、前記第１基板は、映像線と、前記映像線と同層に設けられる第１の電極と、前記第１の電極よりも上層に設けられる絶縁膜と、前記絶縁膜よりも上層に設けられる第２の電極とを有する表示装置であって、前記映像線は、金属膜と、前記金属膜を覆う第１透明導電膜とで構成される。

（２）前記（１）において、前記第１の電極は、第２透明導電膜で構成され、前記第２透明導電膜は、前記第１透明導電膜と同層の膜で構成される。

（３）前記（１）又は（２）において、前記第２の電極は、複数のスリットを有し、前記第１の電極は、前記複数のスリットと重畳する面状の電極である。

（４）前記（１）又は（２）において、前記第２の電極は、一端が互いに連結され他端が開放された複数本の櫛歯電極を有し、前記第１の電極は、前記複数本の櫛歯電極と重畳する面状の電極である。

（５）前記（１）乃至（４）の何れかにおいて、前記表示装置は、第２基板と、前記第１基板と前記第２基板との間に挟持された液晶とを有し、前記第１の電極と前記第２の電極とによって電界を発生させて前記液晶を駆動する液晶表示装置である。

（６）前記（５）において、前記第１の電極は、画素電極であり、前記第２の電極は、対向電極である。

【0007】

（７）第１基板を有し、前記第１基板は、金属膜と、前記金属膜を覆う第１透明導電膜とで構成される映像線と、前記映像線と同層に設けられる第１の電極と、前記第１の電極よりも上層に設けられる絶縁膜と、前記絶縁膜よりも上層に設けられる第２の電極とを有する表示装置の製造方法であって、前記第１基板上に、前記映像線の前記金属膜を形成する工程１と、前記映像線の前記金属膜を含む前記第１基板上に透明導電膜を形成する工程２と、ホトリソグラフィ技術により、前記透明導電膜上に、前記映像線の前記金属膜を覆うようにレジスト膜を形成する工程３と、前記レジスト膜をマスクとして、前記透明導電膜をエッチングして前記映像線の前記金属膜を覆う透明導電膜を形成する工程４とを有する。

（８）前記（７）において、前記工程３において、前記透明導電膜上に、前記第１の電極パターン状にレジスト膜を形成し、前記構成４において、前記レジスト膜をマスクとして、前記透明導電膜をエッチングして、前記第１の電極を、前記映像線の前記金属膜を覆う透明導電膜と一緒に形成する。

【発明の効果】

【0008】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明によれば、表示装置の製造歩留まり及び製品信頼性の向上を図ることが可能となる。

【図面の簡単な説明】

【0009】

【図１】本発明の一実施例である液晶表示装置において、１サブピクセルの電極構成を示

10

20

30

40

50

す平面図である。

【図 2】図 1 の a - a ' 線に沿った断面構造を示す断面図である。

【図 3】図 1 の b - b ' 線に沿った断面構造を示す断面図である。

【図 4】本発明の一実施例である液晶表示装置の製造工程を示す断面図である。

【図 5】従来の液晶表示装置の製造工程を示す断面図である。

【発明を実施するための形態】

【0010】

以下、図面を参照して本発明の実施例を詳細に説明する。なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

10

本実施例では、表示装置の一つである IPS 方式の液晶表示装置に本発明を適用した例について説明する。

本実施例の液晶表示装置は、カラー表示で $240 \times 320 \times 3$ 程度の小型の液晶表示パネルを有する IPS 方式の液晶表示装置であり、携帯電話機などの携帯機器の表示部として使用される。

図 1 乃至図 4 は、本発明の一実施例の液晶表示装置に係る図であり、

図 1 は、1 サブピクセルの電極構成を示す平面図、

図 2 は、図 1 の a - a 線に沿った断面構造を示す断面図、

図 3 は、図 1 の b - b 線に沿った断面構造を示す断面図、

図 4 は、液晶表示装置の製造工程を示す断面図である。

20

【0011】

本実施例の液晶表示装置は、図 2 及び図 3 に示す液晶表示パネル 1 を備えている。液晶表示パネル 1 は、図 2 及び図 3 に示すように、第 1 基板 (SUB 1; TFT 基板とも言う) と第 2 基板 (SUB 2; CF 基板, カラーフィルタ基板とも言う) との間に、多数の液晶分子からなる液晶層 (LC) を挟持した構成になっており、第 2 基板 (SUB 2) の液晶層側の面とは反対側の面が観察者側となっている。第 1 及び第 2 基板 (SUB 1, SUB 2) としては、例えばガラス等の透明な絶縁性基板が用いられている。液晶層 (LC) の液晶としては、例えばポジ型液晶、或いはネガ型液晶が用いられている。

また、液晶表示パネル 1 は、図 1 に示すサブピクセル 2 がマトリクス状に複数配置された表示部と、この表示部の周囲に配置された周辺部とを有する構成になっている。複数のサブピクセル 2 の各々は、画素電極 (PIX) と、対向電極 (CTL) とを有している。

30

【0012】

また、液晶表示パネル 1 は、同一平面内において互いに直交する 2 つの方向を X 方向 (第 1 の方向) と Y 方向 (第 2 の方向) とした時、X 方向に沿って延在する走査線 (GL) 及び対向電極線 (CTL) と、Y 方向に沿って延在する映像線 (DL) とを有している。走査線 (GL) 及び対向電極線 (CTL) は、Y 方向に所定の間隔を置いて複数本配置され、映像線 (DL) は、X 方向に所定の間隔を置いて複数本配置されている。複数の走査線 (GL) は複数の映像線 (DL) と絶縁膜を介して交差しており、これらの走査線 (GL) と映像線 (DL) とが交差する各交点近傍には、サブピクセル 2 のスイッチング素子として使用される薄膜トランジスタ (TFT: Thin Film Transistor) TFT が設けられている。複数の対向電極線 (CTL) は、複数の走査線 (GL) と絶縁膜を介して平面的に重畳して配置されており、複数の走査線 (GL) と同様に複数の映像線 (DL) と交差している。

40

なお、複数のサブピクセル 2 の各々は、X 方向及び Y 方向においてマトリクス状に配置されており、X 方向に沿って 1 列に配置された複数のサブピクセルで 1 表示ラインが構成され、この 1 表示ラインは Y 方向に複数設けられている。

【0013】

図 2 及び図 3 に示すように、第 1 基板 (SUB 1) の液晶層側の面には、走査線 (GL) 及びゲート電極 (GT) が形成され、更にこの走査線 (GL) 及びゲート電極 (GT) を覆うようにしてゲート絶縁膜 (GI) が形成されている。ゲート絶縁膜 (GI) の上

50

には、薄膜トランジスタ（ＴＦＴ）の半導体層１１、ソース電極及びドレイン電極として機能する一対の電極（ＳＤ１，ＳＤ２）が形成され、更に映像線（ＤＬ）、画素電極（ＰＩＸ）が形成されている。ここで、本明細書では、便宜上ＳＤ１の方をソース電極と呼び、ＳＤ２の方をドレイン電極と呼ぶが、その逆の場合もある。

ゲート絶縁膜（ＧＩ）は、薄膜トランジスタ（ＴＦＴ）のゲート絶縁膜として機能すると共に、走査線（ＧＬ）と映像線（ＤＬ）とを絶縁分離する層間絶縁膜としての機能も有する。半導体層１１は、例えばアモルファス・シリコン（ａ－Ｓｉ）からなり、薄膜トランジスタ（ＴＦＴ）のチャネル形成領域として機能する。

ソース電極（ＳＤ１）は、一部が半導体層１１と平面的に重なるように半導体層１１の上に配置され、他の部分が半導体層１１の外側に引き出されている。ソース電極（ＳＤ１）の一部分は半導体層１１と電気的にかつ機械的に接続され、ソース電極（ＳＤ１）の他の部分は画素電極（ＰＩＸ）と電気的にかつ機械的に接続されている。

【００１４】

ドレイン電極（ＳＤ２）は、映像線（ＤＬ）から分岐して半導体層１１と平面的に重なるように半導体層１１の上に配置され、半導体層１１と電気的にかつ機械的に接続されている。ゲート電極（ＧＴ）は走査線（ＧＬ）の一部からなり、半導体層１１は下層のゲート電極（ＧＴ）と平面的に重なるように配置されている。即ち、本実施例の薄膜トランジスタ（ＴＦＴ）は、第１基板（ＳＵＢ１）の液晶層側の面に、ゲート電極（ＧＴ）、ゲート絶縁膜（ＧＩ）、半導体層１１、ソース電極（ＳＤ１）及びドレイン電極（ＳＤ２）がこの順番で積層された逆スタガ型構造になっている。

ゲート絶縁膜（ＧＩ）の上には、半導体層１１、ソース電極（ＳＤ１）、ドレイン電極（ＳＤ２）、映像線（ＤＬ）、画素電極（ＰＩＸ）等を覆うようにして層間絶縁膜（ＰＡＳ）が形成され、この層間絶縁膜（ＰＡＳ）の上には対向電極線（ＣＴＬ）及び対向電極（ＣＴ）が形成されている。

層間絶縁膜（ＰＡＳ）の上には、対向電極線（ＣＴＬ）及び対向電極（ＣＴ）等を覆うようにして配向膜（ＯＲ１）が形成されている。また、第１基板（ＳＵＢ１）の液晶層側の面とは反対側の面には、偏光板（ＰＯＬ１）が配置されている。

【００１５】

図２及び図３に示すように、第２基板（ＳＵＢ２）の液晶側の面には、第２基板（ＳＵＢ２）から液晶層（ＬＣ）に向かって順に、遮光膜（ＢＭ）、赤・緑・青のカラーフィルタ（ＦＩＲ）、保護膜（ＯＣ）、配向膜（ＯＲ２）等が形成されている。また、第２基板（ＳＵＢ２）の液晶層側の面とは反対側の面には、偏光板（ＰＯＬ２）が配置されている。

【００１６】

図１に示すように、対向電極（ＣＴ）は、対向電極線（ＣＴＬ）から分岐して一体に構成されており、対向電極線（ＣＴＬ）と電気的に接続されている。対向電極（ＣＴ）は、長尺状のスリット（ＳＬＴ）が並設して複数配置された構造になっており、スリット（ＳＬＴ）で分割された部分が対向電極（ＣＴ）の線状部分（ＣＴａ）となる。本実施例ではスリット（ＳＬＴ）の両端が閉じた構造になっているが、スリット（ＳＬＴ）の一端側が開放された構造であってもよい。この場合の対向電極（ＣＴ）は、図示していないが、一端側が互いに連結され、他端側が開放された複数の線状部分（櫛歯電極）（ＣＴａ）を有する櫛歯電極構造となる。画素電極（ＰＩＸ）は、面状で形成されている。

図２に示すように、対向電極（ＣＴ）は、第１基板（ＳＵＢ１）側において画素電極（ＰＩＸ）よりも上層に形成されている。対向電極（ＣＴ）と画素電極（ＰＩＸ）は、層間絶縁膜（ＰＡＳ）を介して重畳、具体的には対向電極（ＣＴ）のスリット（ＳＬＴ）及び線状部分（ＣＴａ）と面状の画素電極（ＰＩＸ）とが層間絶縁膜（ＰＡＳ）を介して重畳されており、対向電極（ＣＴ）と画素電極（ＰＩＸ）とによって発生する電界により、液晶層（ＬＣ）の液晶を駆動して表示を行う。即ち、本実施例のサブピクセル２は、面状の画素電極（ＰＩＸ）上に絶縁膜を介して複数の線状部分（ＣＴａ）を有する対向電極（ＣＴ）が配置された構造になっている。

10

20

30

40

50

【 0 0 1 7 】

走査線（ G L ）及びゲート電極（ G T ）は、例えばアルミニウム等の金属膜で構成されている。対向電極（ C T ）及び対向電極線（ C T L ）は、例えば I T O（ Indium Tin Oxide ）等の透明導電膜で構成されている。

画素電極（ P I X ）は、例えば I T O（ Indium Tin Oxide ）等の透明導電膜 1 3 で構成されている。薄膜トランジスタ（ T F T ）のソース電極（ S D 1 ）及びドレイン電極（ S D 2 ）は、例えばアルミニウム等の金属膜で構成されている。映像線（ D L ）は、例えばアルミニウム等の金属膜 1 2 と、この金属膜 1 2 を覆う、例えば I T O（ Indium Tin Oxide ）等の透明導電膜 1 3 とで構成されている。

映像線（ D L ）の金属膜 1 2 は、薄膜トランジスタ（ T F T ）のソース電極（ S D 1 ）及びドレイン電極（ S D 2 ）と同層の膜で構成されている。映像線（ D L ）の金属膜 1 2 とドレイン電極（ S D 2 ）とは一体に連結し、これら映像線（ D L ）及びドレイン電極（ S D 2 ）とソース電極（ S D 1 ）とは電気的にかつ構造的に分離されている。

映像線（ D L ）の透明導電膜 1 3 は、画素電極（ P I X ）と同層の膜（透明導電膜 1 3 ）で構成、換言すれば画素電極（ P I X ）と同一工程で形成され、画素電極（ P I X ）とは電気的にかつ構造的に分離されている。

【 0 0 1 8 】

ここで、本実施例の映像線（ D L ）は、前述したように、金属膜 1 2 と、この金属膜 1 2 を覆う透明導電膜 1 3 とで構成されている。このような映像線（ D L ）は、透明導電膜 1 3 をパターンニングして画素電極（ P I X ）を形成する際、映像線（ D L ）の金属膜 1 2 上にも透明導電膜 1 3 が残るようにすることで形成できる。以下、本実施例の映像線（ D L ）の形成方法について、図 4 を用いて説明する。

同図において、（ a ）は、第 1 基板（ S U B 1 ）上のゲート絶縁膜 G I 上に映像線 D L の金属膜 1 2 を形成した状態を示す図、（ b ）は、透明導電膜 1 3 の成膜時に異物 d p が付着した状態を示す図、（ c ）は異物 d p が脱落した状態を示す図、（ d ）は、透明導電膜 1 3 のパターンニングに使用するホトレジスト・マスク R M の現像工程を示す図、（ e ）は、画素電極（ P I X ）及び映像線（ D L ）を形成した状態を示す図である。

【 0 0 1 9 】

まず、第 1 基板（ S U B 1 ）の主面（液晶層側の面）上に走査線（ G L ）及びゲート電極（ G T ）を形成し、その後、走査線（ G L ）及びゲート電極（ G T ）を覆うようにして第 1 基板（ S U B 1 ）の主面上にゲート絶縁膜（ G I ）を形成する（図 4（ a ）参照）。

次に、ゲート絶縁膜（ G I ）の上に例えば a - S i からなる半導体層 1 1 を形成し、そのこの半導体層 1 1 を所定のパターンにパターンニングする。

次に、半導体層 1 1 上を含むゲート絶縁膜（ G I ）上に、映像線（ D L ）や、ソース電極（ S D 1 ）及びドレイン電極（ S D 2 ）等を形成するための金属膜 1 2 を形成し、その後、金属膜 1 2 をパターンニングして、図 4（ a ）に示すように、映像線（ D L ）の金属膜 1 2 を形成する。この工程において、金属膜 1 2 からなるソース電極（ S D 1 ）及びドレイン電極（ S D 2 ）も形成される。

次に、図 4（ b ）に示すように、映像線（ D L ）の金属膜 1 2 上を含むゲート絶縁膜（ G I ）上に例えば I T O 膜等の透明導電膜 1 3 を形成する。この工程において、 I T O 膜等の透明導電膜 1 3 は、通常、スパッタリングにより成膜するが、その時に異物 d p が映像線（ D L ）の金属膜 1 2 上に付着することがある。

次に、洗浄工程を施す。この工程において、図 4（ c ）に示すように、映像線（ D L ）の金属膜 1 2 上に付着した異物 d p は容易に脱落し除去されるが、異物が脱落した箇所において映像線（ D L ）の金属膜 1 2 が剥き出しの状態となる。

【 0 0 2 0 】

次に、透明導電膜 1 3 をパターンニングして画素電極（ P I X ）を形成するためのホトレジスト・マスク R M を一連のホトリソグラフィ工程（感光性レジスト塗布工程 露光工程 現像工程）を施して透明導電膜 1 3 上に形成する。この工程において、映像線（ D L ）の金属膜 1 2 上にも透明導電膜 1 3 が残るように、映像線（ D L ）の金属膜 1 2 上の透

10

20

30

40

50

明導電膜 13 も覆うパターンでホトレジスト・マスク RM を形成する（図 4（d）参照）。

ここで、透明導電膜 13 をパターンニングして画素電極（PIX）を形成するためのホトレジスト・マスク RM は、一連のホトリソグラフィ工程（感光性レジスト塗布工程 露光工程 現像工程）を施して形成されるが、この現像工程では、浸漬する現像液 DV がアルカリ性であることが多い。従来は、図 5（d）に示すように、映像線（DL）上の透明導電膜 13 も覆うパターンでホトレジスト・マスク RM 1 を形成していないため、映像線（DL）の剥き出し部分が現像液 DV に浸漬された場合、映像線（DL）の金属膜 12 と透明導電膜 13 との間で電池反応 BR が起こり、図 5（e）に示すように映像線 DL が溶解し、結果として断線等の機能不良を引き起こし、製造歩留まり及び製品信頼性を著しく損なう問題があった。

10

これに対し、本実施例では、図 4（d）に示すように、映像線（DL）の金属膜 12 上にも透明導電膜 13 が残るように、映像線（DL）の金属膜 12 上の透明導電膜 13 も覆うパターンでホトレジスト・マスク RM を形成しているため、仮に異物 dp の付着・脱落により映像線（DL）の剥き出し部分が発生したとしても、現像液 DV に浸漬されている期間は映像線（DL）の金属膜 12 の剥き出し部分がホトレジスト・マスク RM で覆われているため、原理的に電池反応が発生しない。

【0021】

次に、ホトレジスト・マスク RM から露出している透明導電膜 13 をエッチング、即ちホトレジスト・マスク RM のパターンに基づいて透明導電膜 13 をパターンニングして、図 4（e）に示すように、透明導電膜 13 からなる画素電極（PIX）を形成すると共に、映像線（DL）の金属膜 12 を覆う透明導電膜 13 を形成する。この工程により、金属膜 12 と、この金属膜 12 を覆う透明導電膜 13 とからなる映像線（DL）が形成される。

20

【0022】

本実施例の映像線（DL）は、金属膜 12 と、この金属膜 12 を覆う透明導電膜 13 とで構成されている。この映像線（DL）は、透明導電膜 13 をパターンニングして画素電極（PIX）を形成するためのホトレジスト・マスク RM を一連のホトリソグラフィ工程（感光性レジスト塗布工程 露光工程 現像工程）を施して透明導電膜 13 上に形成する際、映像線（DL）の金属膜 12 上にも透明導電膜 13 が残るように、映像線（DL）の金属膜 12 上の透明導電膜 13 も覆うパターンのホトレジスト・マスク RM とすることにより形成することができる。

30

このようにすることで、仮に異物 dp の付着・脱落により映像線（DL）の剥き出し部分が発生したとしても現像液 DV に浸漬されている期間は映像線（DL）の金属膜 12 の剥き出し部分がホトレジスト・マスク RM で覆われているため、原理的に電池反応が発生しない。これにより、液晶表示装置の製造歩留まり向上及び製品信頼性の向上を図ることが可能となる。

更に、ITO 膜等の透明導電膜 13 は、導電性をもつ材料であるため、別起因で映像線（DL）の金属膜 12 が断線したとしても冗長構造として働くため、断線に対するマージンが飛躍的に向上する。結果として、液晶表示装置の製造上の歩留及び製品信頼性を著しく向上することが可能になる。

40

【0023】

なお、前述の実施例では、金属膜 12 とこの金属膜 12 を覆う透明導電膜 13 とで映像線（DL）を構成し、この映像線（DL）の金属膜 12 と一体の金属膜 12 でド레인電極（SD2）を構成している。映像線（DL）と同様に、金属膜 12 とこの金属膜 12 を覆う透明導電膜 13 とでド레인電極（SD2）を構成してもよいが、ド레인電極（SD2）とソース電極（SD1）との間のマージンを考慮すると、本実施例のようにド레인電極（SD2）は金属膜 12 のみで構成することが望ましい。

また、本実施例では、映像線（DL）が半導体層 11 上を横切っている。このような場合、段差の緩和を考慮すると、映像線（DL）は、半導体層 11 と重畳する部分 14a（

50

図 1 参照)では金属膜 1 2 のみの構成とし、半導体層 1 1 と重畳しない部分 1 4 b (図 1 参照)では金属膜 1 2 とこの金属膜 1 2 を覆う透明導電膜 1 3 との構成となるように透明導電膜 1 3 を選択的に成形することが望ましい。

なお、前述の実施例では、表示装置として液晶表示装置に本発明を適用した例について説明したが、本発明はこれに限定されるものではなく、有機 E L 表示装置や無機 E L 表示装置等の他の表示装置に適用することができる。

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【符号の説明】

【 0 0 2 4 】

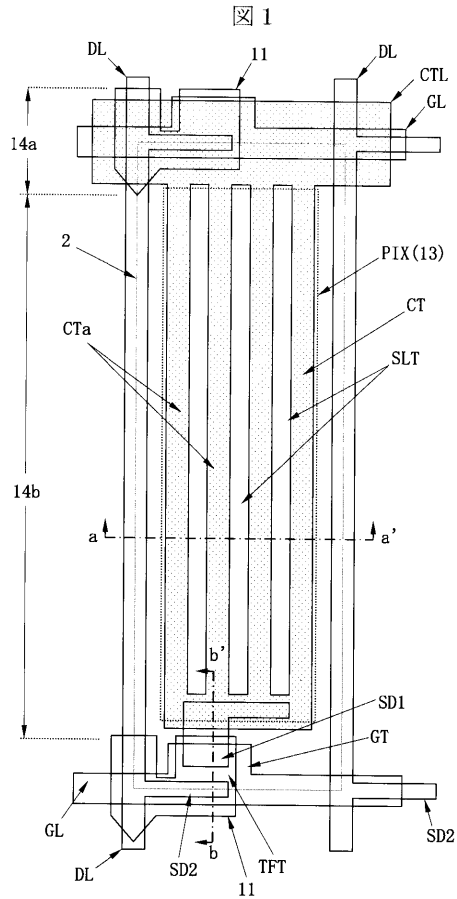
- 1 液晶表示パネル
- 2 サブピクセル
- 1 1 半導体層
- 1 2 金属膜
- 1 3 透明導電膜
- B M 遮光膜
- C T 対向電極
- D L 映像線 (ドレイン線、ソース線)
- F I R カラーフィルタ層
- G I ゲート絶縁膜
- G L 走査線 (ゲート線)
- G T ゲート電極
- L C 液晶層
- O C オーバーコート層
- O R 1 , O R 2 配向膜
- P A S 層間絶縁膜
- P I X 画素電極
- P O L 1 , P O L 2 偏光板
- R M , R M 1 ホトレジスト・マスク
- S L T スリット
- S U B 1 第 1 基板 (T F T 基板)
- S U B 2 第 2 基板 (C F 基板)
- T F T 薄膜トランジスタ
- S D 1 ソース電極
- S D 2 ドレイン電極

10

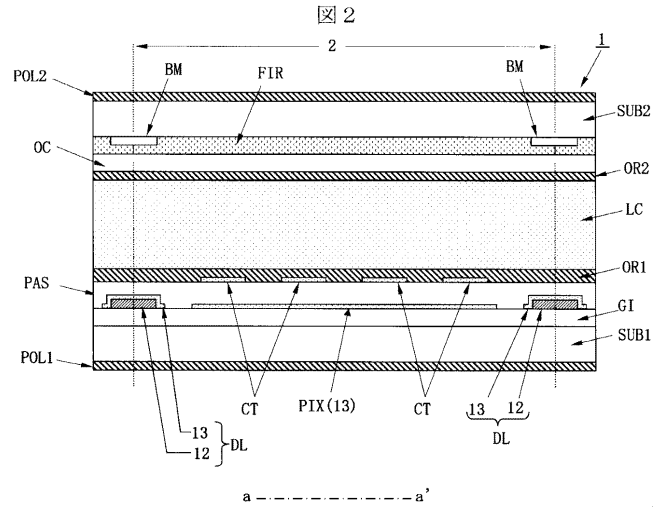
20

30

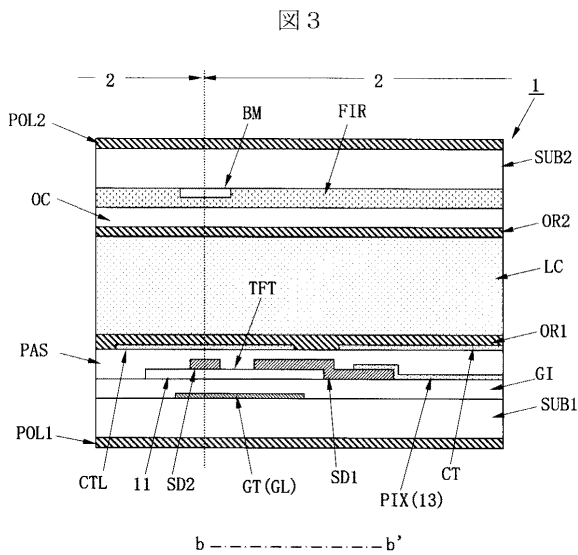
【図 1】



【図 2】



【図 3】



【図 4】

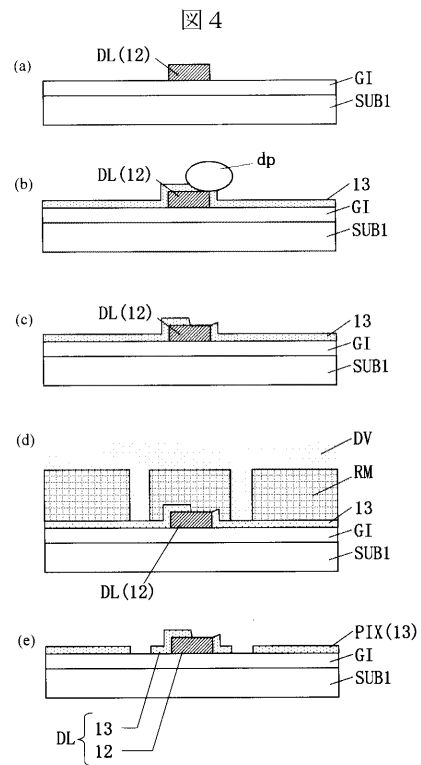
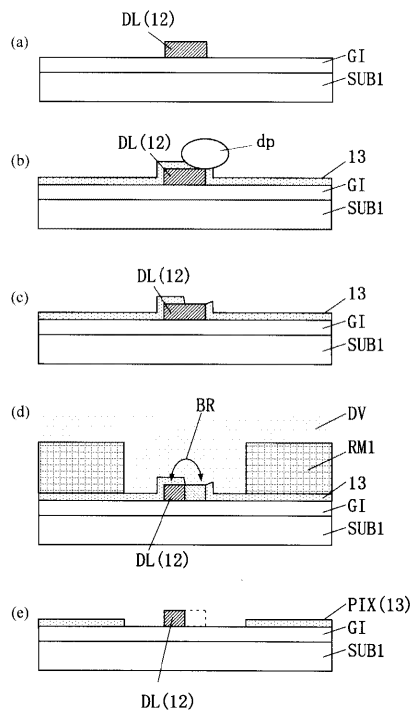


図 5



フロントページの続き

(74)代理人 110000154

特許業務法人はるか国際特許事務所

(72)発明者 佐藤 努

千葉県茂原市早野 3 3 0 0 番地 株式会社日立ディスプレイズ内

F ターム(参考) 2H092 GA14 HA04 JA24 JA44 JB16 JB56 KA05 KA07 KA18 KB14
KB25 MA13 NA17 NA29

专利名称(译)	显示装置和显示装置的制造方法		
公开(公告)号	JP2011133554A	公开(公告)日	2011-07-07
申请号	JP2009290814	申请日	2009-12-22
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司 松下液晶显示器有限公司		
[标]发明人	佐藤 努		
发明人	佐藤 努		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/HA04 2H092/JA24 2H092/JA44 2H092/JB16 2H092/JB56 2H092/KA05 2H092/KA07 2H092/KA18 2H092/KB14 2H092/KB25 2H092/MA13 2H092/NA17 2H092/NA29 2H192/AA24 2H192/BB12 2H192/BB73 2H192/CB05 2H192/CC72 2H192/CC75 2H192/EA22 2H192/EA43 2H192/GA41		
外部链接	Espacenet		

摘要(译)

要解决的问题提高显示设备的制造产量和产品可靠性。第一基板包括视频线，设置在与视频线相同的层中的第一电极，设置在比第一电极高的上层的绝缘膜，并且，第二电极设置在绝缘膜上方，其中视频线包括金属膜和覆盖金属膜的第一透明导电膜。显示装置具有第二基板和夹在第一基板和第二基板之间的液晶，并且由第一电极和第二电极产生电场一种用于驱动液晶的液晶显示装置。第一电极是像素电极，第二电极是对电极。The

