

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2019-204019
(P2019-204019A)

(43) 公開日 令和1年11月28日(2019. 11. 28)

(51) Int.Cl.			F I			テーマコード (参考)		
GO9G	3/36	(2006.01)	GO9G	3/36		2H193		
GO9G	3/20	(2006.01)	GO9G	3/20	631U	5C006		
GO2F	1/133	(2006.01)	GO9G	3/20	631V	5C058		
HO4N	5/66	(2006.01)	GO9G	3/20	641P	5C080		
			GO9G	3/20	642A			
審査請求 未請求 請求項の数 8 O L						(全 19 頁)	最終頁に続く	

(21) 出願番号	特願2018-99768 (P2018-99768)	(71) 出願人	000005049					
(22) 出願日	平成30年5月24日 (2018. 5. 24)		シャープ株式会社					
			大阪府堺市堺区匠町 1 番地					
		(74) 代理人	110001036					
			特許業務法人暁合同特許事務所					
		(72) 発明者	大橋 衛					
			大阪府堺市堺区匠町 1 番地 シャープ株式					
			会社内					
		F ターム (参考)	2H193	ZA04	ZC01	ZC24	ZD12	ZD23
					ZE01	ZF13	ZF16	ZF17
						ZF42		
			5C006	AA22	AC21	AC26	AF13	AF45
					AF46	AF50	AF53	AF64
					BB16			
					BC11	EA01	FA12	FA14
					FA18			
					FA22	FA25	FA26	FA37
					FA52			
					FA55			
			最終頁に続く					

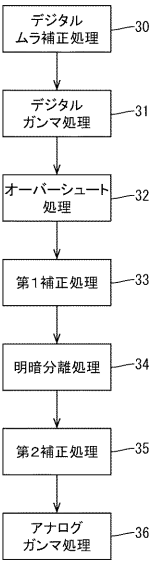
(54) 【発明の名称】 表示装置及びテレビ受信装置

(57) 【要約】

【課題】 専用設計の部品を要することなく、表示品位の向上を図る。

【解決手段】 液晶表示装置 1 0 は、液晶パネル 1 1 と、表示駆動部 2 4 と、画素部 P X の列方向についての位置情報と、列方向について隣り合う 2 つの画素部 P X の階調値と、を記憶する記憶部 2 5 と、を備え、表示駆動部 2 4 は、2 つの画素部 P X の階調値に基づいて第 1 補正階調値を得る第 1 補正処理 3 3 と、2 つの画素部 P X の階調値に基づいて 2 つの画素部 P X を明画素部 H P X と暗画素部 L P X とに分離して得た目的階調値を記憶部 2 5 に記憶させる明暗分離処理 3 4 と、明画素部 H P X 及び暗画素部 L P X の目的階調値と、後ろの明画素部 H P X または暗画素部 L P X の列方向についての位置情報と、を参照して後ろの明画素部 H P X または暗画素部 L P X の目的階調値を補正して得た実行階調値を記憶部 2 5 に記憶させる第 2 補正処理 3 5 と、を行う。

【選択図】 図 6



【特許請求の範囲】**【請求項 1】**

複数の画素部が行列状に配列される表示面を有する表示部品と、

複数の前記画素部を列方向について順次に表示駆動する表示駆動部と、

複数の前記画素部における前記表示面の面内における前記列方向についての位置情報と、前記列方向についての駆動順が n 番目及び $(n + 1)$ 番目の各前記画素部の階調値と、を少なくとも記憶する記憶部と、を備え、

前記表示駆動部は、

前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部の前記階調値を前記記憶部から参照して前記 $(n + 1)$ 番目の前記画素部の前記階調値を補正して得た第 1 補正階調値を前記記憶部に記憶させる第 1 補正処理と、

前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部の前記階調値を前記記憶部から参照してこれに基づいて前記 n 番目の前記画素部と前記 $(n + 1)$ 番目の前記画素部とを相対的に高輝度な明画素部と相対的に低輝度な暗画素部とに分離して得た前記明画素部及び前記暗画素部の目的階調値を前記記憶部に記憶させる明暗分離処理と、

前記明暗分離処理の後に行われて前記 n 番目及び前記 $(n + 1)$ 番目の前記明画素部及び前記暗画素部の前記目的階調値と、前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記表示面の面内での前記列方向についての前記位置情報と、を前記記憶部から参照して前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部の前記目的階調値を補正して得た前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部の実行階調値を前記記憶部に記憶させる第 2 補正処理と、を少なくとも行う表示装置。

【請求項 2】

前記記憶部は、前記 n 番目及び前記 $(n + 1)$ 番目の前記明画素部及び前記暗画素部の前記目的階調値と、前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記実行階調値の基準となる基準実行階調値と、の関係を記した補正データテーブルを記憶しており、

前記表示駆動部は、前記第 2 補正処理では、前記記憶部に記憶された前記補正データテーブルを参照して前記基準実行階調値を取得し、前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記列方向についての前記位置情報に基づいて前記基準実行階調値を前記実行階調値に補正する請求項 1 記載の表示装置。

【請求項 3】

前記記憶部は、前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記列方向についての位置に応じた補正係数を記憶しており、

前記表示駆動部は、前記第 2 補正処理では、前記記憶部から前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記補正係数を参照し、前記基準実行階調値と前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記目的階調値との差分に前記補正係数を掛け合わせて得た第 2 補正階調値を前記 $(n + 1)$ 番目の前記明画素部または前記暗画素部における前記目的階調値に足し合わせることで前記実行階調値を得る請求項 2 記載の表示装置。

【請求項 4】

前記記憶部は、前記補正データテーブルに記される前記基準実行階調値及び前記補正係数が、複数の前記画素部のうちの前記表示駆動部の駆動終了端位置にある前記画素部を基準としている請求項 3 記載の表示装置。

【請求項 5】

前記表示駆動部は、前記明暗分離処理を前記第 1 補正処理の後に行う請求項 1 から請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 6】

前記表示駆動部は、前記明暗分離処理を前記第 1 補正処理の前に行う請求項 1 から請求項 4 のいずれか 1 項に記載の表示装置。

【請求項 7】

前記表示駆動部は、前記明暗分離処理では前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部の前記階調値を比較し、その差分が閾値より高い場合は前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部を前記明画素部及び前記暗画素部に分離せず、前記差分が前記閾値より低い場合は前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部を前記明画素部及び前記暗画素部に分離して前記目的階調値を前記記憶部に記憶させ、前記第 1 補正処理では前記明暗分離処理にて前記明画素部及び前記暗画素部に分離されなかった前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部の前記階調値を補正して前記第 1 補正階調値を前記記憶部に記憶させるのに対し、前記第 2 補正処理では前記明暗分離処理にて分離された前記明画素部及び前記暗画素部の前記目的階調値に基づいて前記明画素部または前記暗画素部の実行階調値を前記記憶部に記憶させる請求項 6 記載の表示装置。

10

【請求項 8】

請求項 1 から請求項 7 のいずれか 1 項に記載の表示装置を備えるテレビ受信装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置及びテレビ受信装置に関する。

【背景技術】

【0002】

従来の液晶表示装置の一例として下記特許文献 1 に記載されたものが知られている。特許文献 1 に記載された液晶表示装置は、液晶表示パネルの周縁部に、駆動用 IC を備えたソース駆動回路が複数個接続され、外部からの電源電圧が特定のソース駆動回路から隣接するソース駆動回路に順次供給されるものであり、電圧供給方向上流側に位置する駆動用 IC に対して、駆動用 IC から電圧供給方向下流側に隣接する駆動用 IC までの信号配線とほぼ等価な配線抵抗算出用配線を形成する。駆動用 IC は、配線抵抗算出用配線の一端に算出用電圧を出力して他端の電圧を検出することによって配線抵抗値を算出し、算出した配線抵抗値に基づいて電圧降下値を算出し、算出した電圧降下値分だけ電圧値を引き上げた電源電圧を下流側の駆動用 IC に出力する。

20

【先行技術文献】

【特許文献】

【0003】

30

【特許文献 1】特開 2005 - 284026 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記した特許文献 1 に記載された液晶表示装置によれば、順次伝送される電源電圧の電圧降下が防止されて駆動用 IC の誤動作が防止されるので、表示品位の向上が図られる。しかしながら、配線抵抗値を算出するために専用の配線抵抗算出用配線を要するため、専用設計の FPC が必要になり、コストが高くなりがちとなり、また高精細化が進行した場合に配線抵抗算出用配線の配置スペースを確保するのが困難になるおそれがある。

【0005】

40

本発明は上記のような事情に基づいて完成されたものであって、専用設計の部品を要することなく、表示品位の向上を図ることを目的とする。

【課題を解決するための手段】

【0006】

本発明の表示装置は、複数の画素部が行列状に配列される表示面を有する表示部品と、複数の前記画素部を列方向について順次に表示駆動する表示駆動部と、複数の前記画素部における前記表示面の面内における前記列方向についての位置情報と、前記列方向についての駆動順が n 番目及び $(n + 1)$ 番目の各前記画素部の階調値と、を少なくとも記憶する記憶部と、を備え、前記表示駆動部は、前記 n 番目及び前記 $(n + 1)$ 番目の各前記画素部の前記階調値を前記記憶部から参照して前記 $(n + 1)$ 番目の前記画素部の前記階調

50

値を補正して得た第1補正階調値を前記記憶部に記憶させる第1補正処理と、前記n番目及び前記(n+1)番目の各前記画素部の前記階調値を前記記憶部から参照してこれに基づいて前記n番目の前記画素部と前記(n+1)番目の前記画素部とを相対的に高輝度な明画素部と相対的に低輝度な暗画素部とに分離して得た前記明画素部及び前記暗画素部の目的階調値を前記記憶部に記憶させる明暗分離処理と、前記明暗分離処理の後に行われて前記n番目及び前記(n+1)番目の前記明画素部及び前記暗画素部の前記目的階調値と、前記(n+1)番目の前記明画素部または前記暗画素部における前記表示面の面内での前記列方向についての前記位置情報と、を前記記憶部から参照して前記(n+1)番目の前記明画素部または前記暗画素部の前記目的階調値を補正して得た前記(n+1)番目の前記明画素部または前記暗画素部の実行階調値を前記記憶部に記憶させる第2補正処理と、を少なくとも行う。

10

【0007】

このようにすれば、表示部品の表示面の面内において行列状に並ぶ複数の画素部が表示駆動部により列方向について順次に表示駆動されることで、表示面には所定の画像が表示される。詳しくは、表示駆動部により第1補正処理が行われると、列方向についてn番目及び(n+1)番目の各画素部の階調値に基づいて(n+1)番目の画素部の階調値が補正されて第1補正階調値が得られる。得られた第1補正階調値は記憶部に記憶される。ここで、例えば表示面に黒色(最小階調値)または白色(最大階調値)の文字と、文字に隣接する中間階調値の背景と、が表示される場合、文字を表示する画素部と、背景を表示する画素部と、の階調差が大きくなるため、文字を表示する画素部に隣接して背景を表示する画素部の表示階調が目的の値からずれる可能性がある。これに対し、上記した第1補正処理が行われれば、文字を表示する画素部に隣接して背景を表示する画素部の表示階調が補正されることで目的の値に近くなり、それにより優れた表示品位が得られる。

20

【0008】

一方、表示駆動部により明暗分離処理が行われると、記憶部に記憶されたn番目及び(n+1)番目の各画素部の階調値に基づいてn番目の画素部と(n+1)番目の画素部とが相対的に高輝度な明画素部と相対的に低輝度な暗画素部とに分離される。明画素部及び暗画素部は、それぞれの目的階調値の平均階調がn番目及び(n+1)番目の各画素部の階調値を平均した値となるよう設定される。明画素部及び暗画素部の目的階調値は、記憶部に記憶される。これにより、列方向について隣り合う明画素部と暗画素部との平均階調を利用した表示を行うことができるので、視野角特性に優れる。

30

【0009】

ところで、上記した明暗分離処理にて列方向について隣り合うn番目の画素部と(n+1)番目の画素部とを明画素部と暗画素部とに分離すると、その明暗の差に起因して実際の表示階調が目的階調値からずれる可能性がある。それに加えて、列方向について表示駆動部から遠い画素部では、列方向について表示駆動部に近い画素部に比べると、電圧降下が生じ易く、それに起因して実際の表示階調が目的階調値からずれる可能性がある。その点、明暗分離処理の後で表示駆動部により第2補正処理が行われると、列方向についてn番目及び(n+1)番目の明画素部及び暗画素部の目的階調値と、(n+1)番目の明画素部または暗画素部における表示面の面内での列方向についての位置情報と、に基づいて(n+1)番目の明画素部または暗画素部の目的階調値が補正されて実行階調値が得られる。(n+1)番目の明画素部または暗画素部が記憶部に記憶された実行階調値に基づいて駆動されることで、n番目の暗画素部または明画素部との間に明暗の差が生じていても、(n+1)番目の明画素部または暗画素部の実際の表示階調を目的階調値に近くすることができ、優れた表示品位が得られる。しかも、(n+1)番目の明画素部または暗画素部の実行階調値は、列方向についての位置に応じたものに補正されているので、電圧降下に起因して実際の表示階調が目的階調値からずれる事態が生じ難くなる。以上により、従来のような専用設計の部品を要することなく、表示品位の向上が図られる。なお、上記した「n」は、自然数である。

40

【発明の効果】

50

【 0 0 1 0 】

本発明によれば、専用設計の部品を要することなく、表示品位の向上を図ることができる。

【 図面の簡単な説明 】

【 0 0 1 1 】

【 図 1 】 本発明の実施形態 1 に係るテレビ受信装置の概略構成を示す分解斜視図

【 図 2 】 テレビ受信装置が備える液晶表示装置を構成する液晶パネル、フレキシブル基板及びコントロール基板の平面図

【 図 3 】 液晶パネルの概略的な断面図

【 図 4 】 液晶パネルを構成するアレイ基板の表示領域における配線構成を示す平面図

10

【 図 5 】 液晶パネルの表示駆動に関する構成の関係を表すブロック図

【 図 6 】 液晶パネルの表示駆動に関する処理手順を表す図

【 図 7 】 記憶部に記憶された第 2 補正データテーブルを示す図

【 図 8 】 記憶部に記憶された第 3 補正データテーブルを示す図

【 図 9 】 ソース配線に伝送される画像信号に係る電位の時間変化を表す図

【 図 1 0 】 本発明の実施形態 2 に係る液晶パネルの表示駆動に関する処理手順を表す図

【 図 1 1 】 本発明の実施形態 3 に係る液晶パネルの表示駆動に関する処理手順を表す図

【 図 1 2 】 本発明の実施形態 4 に係る液晶パネルの表示駆動に関する処理手順を表す図

【 発明を実施するための形態 】

【 0 0 1 2 】

20

< 実施形態 1 >

本発明の実施形態 1 を図 1 から図 9 によって説明する。本実施形態では、液晶表示装置 1 0 について例示する。なお、各図面の一部には X 軸、Y 軸及び Z 軸を示しており、各軸方向が各図面で示した方向となるように描かれている。また、図 3 などに示す上側を表側とし、同図下側を裏側とする。

【 0 0 1 3 】

本実施形態に係るテレビ受信装置 1 0 T V は、図 1 に示すように、全体として横長の略方形状をなす液晶表示装置 1 0 と、当該液晶表示装置 1 0 を挟むようにして収容する表裏両キャビネット 1 0 C 1 , 1 0 C 2 と、電源 1 0 P と、テレビ信号を受信するチューナー（受信部）1 0 T と、スタンド 1 0 S と、を備えて構成される。液晶表示装置 1 0 は、図 2 に示すように、画像を表示する表示面 1 1 D S を有する液晶パネル（表示パネル）1 1 と、液晶パネル 1 1 に表示のための光を供給するバックライト装置（照明装置）と、を備え、これらが枠状のベゼル（バックライト装置共々図示せず）などにより一体的に保持される。なお、バックライト装置は、液晶パネル 1 1 に対して裏側（背面側）に配置され、白色の光（白色光）を発する光源（例えば L E D など）や光源からの光に光学作用を付与することで面状の光に変換する光学部材などを有する。

30

【 0 0 1 4 】

次に、液晶パネル 1 1 について説明する。液晶パネル 1 1 は、図 2 に示すように、表示面 1 1 D S の中央側部分により構成されて画像が表示される表示領域（アクティブエリア）A A と、表示面 1 1 D S の外周側部分により構成されて表示領域 A A を取り囲む額縁状（枠状）をなすとともに画像が表示されない非表示領域（ノンアクティブエリア）N A A と、に区分されている。なお、図 2 において一点鎖線により囲った範囲が表示領域 A A である。液晶パネル 1 1 は、一对のほぼ透明な（透光性を有する）ガラス製の基板 1 1 A , 1 1 B を貼り合わせてなる。一对の基板 1 1 A , 1 1 B のうち表側（正面側）が C F 基板（対向基板）1 1 A とされ、裏側（背面側）がアレイ基板（アクティブマトリクス基板）1 1 B とされる。C F 基板 1 1 A は、短辺寸法がアレイ基板 1 1 B の同寸法よりも小さくされるときともに、アレイ基板 1 1 B に対して Y 軸方向について的一方（図 2 に示す上側）の短辺側端部を揃えた状態で貼り合わせられている。従って、アレイ基板 1 1 B のうち Y 軸方向についての他方（図 2 に示す下側）の短辺側端部は、C F 基板 1 1 A が重なり合うことがない C F 基板非重畳部 1 1 B 1 とされる。C F 基板非重畳部 1 1 B 1 には、一端側

40

50

が信号供給源であるコントロール基板 22 に接続されたフレキシブル基板 21 の他端側が実装されている。フレキシブル基板 21 は、合成樹脂材料（例えばポリイミド系樹脂等）からなるフィルム状の基材を備えることで可撓性を有しており、その基材上にドライバ 23 が表面実装されるとともに多数本の配線パターン（図示せず）が配線形成されている。図 2 に示す状態からフレキシブル基板 21 が折り返し状に屈曲されることで、コントロール基板 22 は、バックライト装置の背面側に配される。ドライバ 23 は、フレキシブル基板 21 に対して C O F（Chip On Film）実装されている。ドライバ 23 は、内部に駆動回路を有する L S I チップからなり、コントロール基板 22 から伝送される各種信号を処理し、液晶パネル 11 へ出力する。

【0015】

液晶パネル 11 は、図 3 に示すように、一对の基板 11A, 11B に加えて、両基板 11A, 11B 間に介在し、電界印加に伴って光学特性が変化する物質である液晶分子（液晶材料）を含む液晶層 11C と、液晶層 11C の周りを封止するよう周方向に沿って延在するとともに両基板 11A, 11B を液晶層 11C の厚さ分のギャップを維持した状態で貼り合わせるシール部（図示せず）と、を少なくとも備える。液晶パネル 11 は、バックライト装置から供給される光を利用して表示領域 AA に画像を表示することができ、その表側が出光側とされている。なお、両基板 11A, 11B の外面側には、それぞれ偏光板 12 が貼り付けられている。

【0016】

液晶パネル 11 を構成する両基板 11A, 11B のうち表側（正面側）が CF 基板 11A とされ、裏側（背面側）がアレイ基板 11B とされる。アレイ基板 11B のうちの表示領域 AA の内面側（液晶層 11C 側、CF 基板 11A との対向面側）には、図 3 及び図 4 に示すように、スイッチング素子である TFT（Thin Film Transistor：表示素子）13 及び画素電極 14 が X 軸方向（行方向）及び Y 軸方向（列方向）に沿って多数個ずつマトリクス状（行列状）に並んで設けられるとともに、これら TFT 13 及び画素電極 14 の周りには、格子状をなすゲート配線（走査配線）15 及びソース配線（信号配線、データ配線）16 が取り囲むようにして配設されている。ゲート配線 15 は、X 軸方向に沿って概ね直線状に延在していて走査信号を伝送するのに対し、ソース配線 16 は、Y 軸方向に沿って概ね直線状に延在していて画像信号を伝送する。ゲート配線 15 は、TFT 13 のゲート電極に、ソース配線 16 は、TFT 13 のソース電極に、それぞれ接続されているのに対し、画素電極 14 は、TFT 13 のドレイン電極に接続されている。そして、TFT 13 は、ゲート配線 15 から走査信号が供給されることで駆動され、ソース配線 16 に供給される画像信号を画素電極 14 に供給することで、画素電極 14 を画像信号に基づく電位に充電する。画素電極 14 は、ゲート配線 15 及びソース配線 16 により囲まれた略方形の領域に配されており、ITO（Indium Tin Oxide：酸化インジウム錫）或いは ZnO（Zinc Oxide：酸化亜鉛）といった透明電極膜からなる。既述した通り、画素電極 14 は、X 軸方向及び Y 軸方向に沿って多数個ずつ並んで配されているが、このうち Y 軸方向に沿って直線状に並ぶ多数個の画素電極 14 には、共通のソース配線 16 が TFT 13 を介して接続されている。従って、Y 軸方向に沿って並んで列をなす画素電極 14 群は、共通のソース配線 16 から画像信号の供給を受けることになる。

【0017】

一方、CF 基板 11A のうちの表示領域 AA の内面側には、図 3 に示すように、アレイ基板 11B 側の各画素電極 14 と対向状をなす位置に多数個のカラーフィルタ 17 がマトリクス状に並んで設けられている。カラーフィルタ 17 は、赤色、緑色及び青色（R, G, B）の三色を呈するものが所定の順で繰り返し並んで配置される。各色のカラーフィルタ 17 は、各色に係る特定の波長範囲の光を選択的に透過する。つまり、赤色のカラーフィルタ（赤色カラーフィルタ）17 は、赤色の波長領域の光を、緑色のカラーフィルタ（緑色カラーフィルタ）17 は、緑色の波長領域の光を、青色のカラーフィルタ（青色カラーフィルタ）17 は、青色の波長領域の光を、それぞれ選択的に透過する。各カラーフィルタ 17 間には、混色を防ぐための格子状の遮光層（ブラックマトリクス）18 が形成さ

10

20

30

40

50

れている。遮光層 18 は、上記したゲート配線 15 及びソース配線 16 と平面に視て重畳する配置とされる。カラーフィルタ 17 及び遮光層 18 の表面には、アレイ基板 11B 側の画素電極 14 と対向するベタ状の対向電極 19 が設けられている。対向電極 19 は、常に一定の基準電位に保たれている。また、両基板 11A, 11B の内面側には、液晶層 11C に含まれる液晶分子を配向させるための配向膜 20 がそれぞれ形成されている。

【0018】

この液晶パネル 11 においては、図 3 に示すように、カラーフィルタ 17 と、カラーフィルタ 17 と対向する画素電極 14 と、が画素部 PX を構成している。画素部 PX は、カラーフィルタ 17 が呈する色に応じた表示色を呈する。具体的には、赤色のカラーフィルタ 17 を有するものが赤色の表示色となる赤色の画素部（赤色画素部）PX であり、緑色のカラーフィルタ 17 を有するものが緑色の表示色となる緑色の画素部（緑色画素部）PX であり、青色のカラーフィルタ 17 を有するものが青色の表示色となる青色の画素部（青色画素部）PX である。なお、図 2 では、赤色のカラーフィルタ 17 及び画素部 PX を「R」にて、緑色のカラーフィルタ 17 及び画素部 PX を「G」にて、青色のカラーフィルタ 17 及び画素部 PX を「B」にて、それぞれ示している。これら赤色、緑色及び青色の各画素部 PX は、X 軸方向（行方向）に沿って繰り返し並んで配されるとともに、Y 軸方向（列方向）に沿って同色のものがそれぞれ連続して並んで配されている。これにより、液晶パネル 11 には、異なる色を呈する多数の画素部 PX が行列状に配列されている。そして、この液晶パネル 11 においては、Y 軸方向に沿って隣り合う赤色、緑色及び青色の 3 色の画素部 PX によって所定の階調のカラー表示を可能な表示画素が構成されている。各色の画素部 PX を構成する各画素電極 14 は、接続された TFT 13 の駆動によってソース配線 16 から供給される画像信号に基づく電位に充電され、その電位と対向電極 19 の基準電位との電位差に基づいて各色の画素部 PX における液晶層 11C の配向状態が変化し、もって各色の画素部 PX 毎に液晶パネル 11 の透過光量、つまり表示階調が個別に制御されるようになっている。各 TFT 13 に接続された各ゲート配線 15 及び各ソース配線 16 には、アレイ基板 11B の端部に接続されたフレキシブル基板 21 を介してコントロール基板 22（図 2 を参照）に備わる表示駆動部 24（図 5 を参照）から走査信号及び画像信号がそれぞれ供給されるようになっている。表示駆動部 24 は、各ゲート配線 15 に対して図 4 に示される上側から順次に走査信号を供給することで各 TFT 13 を順次に駆動するとともに、各画素部 PX の表示階調に応じて例えば 0 ~ 255 の階調値をとる 256 階調の画像信号を各ソース配線 16 に供給する。

【0019】

ここで、液晶パネル 11 における具体的な表示駆動について説明する。コントロール基板 22 に備わる表示駆動部 24 は、図 4 に示すように、複数の画素部 PX に、相対的に高輝度な（明るい）明画素部 HPX と、相対的に低輝度な（暗い）暗画素部 LPX と、が含まれるように表示駆動している。具体的には、表示駆動部 24 は、Y 軸方向について隣り合う画素部 PX が明画素部 HPX 及び暗画素部 LPX となり、X 軸方向について隣り合う画素部 PX が明画素部 HPX 及び暗画素部 LPX となるよう表示駆動を行っている。そして、表示駆動部 24 は、Y 軸方向について隣り合う明画素部 HPX の表示階調と暗画素部 LPX の表示階調との平均階調が目的の表示階調となるように表示駆動を行っている。これにより、使用者が液晶パネル 11 の表示面 11DS をどのような角度から視認した場合でも使用者に知覚される輝度（明るさ）が均等化されるようになっており、もって視野角補正を図ることができる。また、表示駆動部 24 は、各画素部 PX に対して画像信号に係る極性を周期的に反転させる反転駆動を行っており、それにより液晶層 11C の劣化を防ぐようにしている。

【0020】

ところで、上記したように Y 軸方向について隣り合う画素部 PX を明画素部 HPX 及び暗画素部 LPX とした表示駆動を行う場合には、明画素部 HPX 及び暗画素部 LPX の階調差に起因して実際の表示階調が目的階調値からずれる可能性がある。例えば、ソース配線 16 により明画素部 HPX に高階調の画像信号を供給した直後に、暗画素部 LPX に低

階調の画像信号を供給すると、暗画素部 L P X における実際の表示階調が目的階調値よりも高くなり易い傾向にある。逆に、ソース配線 1 6 により暗画素部 L P X に低階調の画像信号を供給した直後に、明画素部 H P X に高階調の画像信号を供給すると、明画素部 H P X における実際の表示階調が目的階調値よりも低くなり易い傾向にある。それに加えて、ソース配線 1 6 は、フレキシブル基板 2 1 に実装されたドライバ 2 3 から出力された画像信号を伝送しており、ドライバ 2 3 に近い配置の画素部 P X に比べると、ドライバ 2 3 から遠い配置の画素部 P X では配線抵抗に起因する電圧降下が生じるおそれがある。つまり、ドライバ 2 3 から画素部 P X に至るまでのソース配線 1 6 の配線長が長くなるほど生じる電圧降下の影響が大きくなり、それに起因して画素部 P X における実際の表示階調が目的階調値よりも低くなる傾向にある。なお、図 4 に示す下側の画素部 P X は、ドライバ 2 3 に近い配置となり、同図上側の画素部 P X は、ドライバ 2 3 から遠い配置となっている。

10

【 0 0 2 1 】

そこで、本実施形態に係る液晶表示装置 1 0 は、図 5 に示すように、コントロール基板 2 2 に設けられた表示駆動部 2 4 及び記憶部 2 5 により図 6 に示される処理を順次に行うことで、各画素部 P X の表示駆動を行っている。表示駆動部 2 4 は、記憶部 2 5 に記憶された情報を用いることで、図 6 に示すように、デジタルムラ補正処理 3 0 と、デジタルガンマ処理 3 1 と、オーバーシュート処理 3 2 と、第 1 補正処理 3 3 と、明暗分離処理 3 4 と、第 2 補正処理 3 5 と、アナログガンマ処理 3 6 と、を順次に行う。このうち、デジタルムラ補正処理 3 0 では、例えばテレビ放送波に含まれる輝度分布情報に基づいて階調値（輝度）が極度に低い箇所に関しては階調値を高くし、階調値が極度に高い箇所に関しては階調値を低くする補正が行われる。デジタルガンマ処理 3 1 では、例えばテレビ放送波に係るデジタルデータを液晶パネル 1 1 の表示特性に適合したガンマカーブを用いて変換している。オーバーシュート処理 3 2 では、画素部 P X に供給される画像信号における立ち上がり時の電圧がパルス的に過大にかかるようなオーバーシュート特性を持たせるよう補正している。これにより、液晶層 1 1 C に含まれる液晶分子の応答速度が特に中間調表示時に早くなり、動画表示性能が優れたものとなる。第 1 補正処理 3 3 では、詳細は後述するが、表示面 1 1 D S に表示される画像に文字が含まれる場合、文字を表示する画素部 P X に隣接して背景を表示する画素部 P X の表示階調を補正している。これにより、文字の周りに滲みが生じるのを防ぐことができる。明暗分離処理 3 4 では、詳細は後述するが、Y 軸方向について隣り合う 2 つの画素部 P X を明画素部 H P X と暗画素部 L P X とに分離している。第 2 補正処理 3 5 では、詳細は後述するが、Y 軸方向について隣り合う明画素部 H P X 及び暗画素部 L P X における目的階調値を、Y 軸方向についての位置情報などに基づいて補正して実行階調値を得ている。アナログガンマ処理 3 6 では、第 2 補正処理 3 5 を経て得られた各画素部 P X の実行階調値をアナログデータである電圧値、つまり実際にソース配線 1 6 に供給する画像信号に変換している。

20

30

【 0 0 2 2 】

続いて、第 1 補正処理 3 3、明暗分離処理 3 4 及び第 2 補正処理 3 5 について詳しく説明する。まず、図 5 に示される記憶部 2 5 には、表示領域 A A において Y 軸方向に沿って並ぶ多数の画素部 P X における Y 軸方向についての位置情報と、Y 軸方向について隣り合う 2 つずつの画素部 P X の組による階調値と、が少なくとも記憶されており、これらの情報に基づいて表示駆動部 2 4 は、画素部 P X を Y 軸方向について順次に表示駆動することになる。第 1 補正処理 3 3 では、表示駆動部 2 4 は、Y 軸方向について図 4 に示される上側（表示駆動部 2 4 による駆動開始側）から数えて n 番目及び $(n + 1)$ 番目の 2 つの画素部 P X の階調値と、これら 2 つの画素部 P X に関する表示面 1 1 D S の面内における X 軸方向及び Y 軸方向についての位置情報と、を記憶部 2 5 から参照する。第 1 補正処理 3 3 では、表示駆動部は、 n 番目及び $(n + 1)$ 番目の 2 つの画素部 P X の階調値と、上記した位置情報と、に基づいて $(n + 1)$ 番目の画素部 P X の階調値を第 1 補正階調値に変換し、変換された第 1 補正階調値を記憶部 2 5 に記憶させる。これを繰り返し行うことで、全ての画素部 P X の第 1 補正階調値が記憶部 2 5 に記憶される。このようにすれば、例

40

50

えば表示面 1 1 D S に黒色（最小階調値）または白色（最大階調値）の文字と、文字に隣接する中間階調値の背景と、が表示される場合、文字を表示する画素部 P X と、背景を表示する画素部 P X と、の階調差が大きくなっているとしても、文字を表示する画素部 P X に隣接して背景を表示する画素部 P X の表示階調を適切に補正することができる。これにより、画素部 P X に隣接して背景を表示する画素部 P X を目的の階調に近い階調でもって表示駆動することができ、優れた表示品位が得られる。

【 0 0 2 3 】

明暗分離処理 3 4 では、記憶部 2 5 に記憶された第 1 補正階調値（第 1 補正処理 3 3 を経た階調値）が参照され、この第 1 補正階調値に基づいて n 番目の画素部 P X と（n + 1）番目の画素部 P X とが、相対的に高輝度な明画素部 H P X と相対的に低輝度な暗画素部 L P X とに分離される。n 番目の画素部 P X が明画素部 H P X となる場合は、（n + 1）番目の画素部 P X が暗画素部 L P X となり、逆に n 番目の画素部 P X が暗画素部 L P X となる場合は、（n + 1）番目の画素部 P X が明画素部 H P X となる。具体的には、例えば、記憶部 2 5 に記憶された第 1 補正階調値が 1 2 8 階調の場合は、明画素部 H P X の目的階調値が 1 4 0 階調となり、暗画素部 L P X の目的階調値が 1 1 6 階調となるよう、明暗の分離処理がなされる。つまり、明画素部 H P X 及び暗画素部 L P X は、それぞれの目的階調値の平均階調が n 番目及び（n + 1）番目の 2 つの画素部 P X の第 1 補正階調値を平均した値となるよう設定される。明暗分離処理 3 4 にて得られた明画素部 H P X 及び暗画素部 L P X の目的階調値は記憶部 2 5 に記憶される。これにより、Y 軸方向について隣り合う明画素部 H P X と暗画素部 L P X との平均階調を利用した表示を行うことができるので、視野角特性に優れる。

【 0 0 2 4 】

第 2 補正処理 3 5 は、n 番目及び（n + 1）番目の各画素部 P X（明画素部 H P X 及び暗画素部 L P X）の目的階調値と、（n + 1）番目の画素部 P X（明画素部 H P X または暗画素部 L P X）における表示面 1 1 D S の面内での Y 軸方向についての位置情報と、第 2 補正データテーブル（補正データテーブル）と、を記憶部 2 5 から参照して行われる。第 2 補正データテーブルは、図 7 に示すように、n 番目及び（n + 1）番目の各画素部 P X の目的階調値と、（n + 1）番目の画素部 P X における実行階調値の基準となる基準実行階調値と、の関係を記したものである。第 2 補正データテーブルに記された基準実行階調値は、表示面 1 1 D S の面内において Y 軸方向について表示駆動部 2 4 の駆動終了端位置にある画素部 P X を基準として設定されている。表示駆動部 2 4 は、記憶部 2 5 に記憶された第 2 補正データテーブルを参照して基準実行階調値を取得する。例えば、n 番目の画素部 P X（暗画素部 L P X）の目的階調値が 1 1 6 階調であり、（n + 1）番目の画素部 P X（明画素部 H P X）の目的階調値が 1 4 0 階調である場合には、第 2 補正データテーブルにおける上記した 2 つの目的階調値の交点に記された 1 5 0 階調が基準実行階調値として抽出される。

【 0 0 2 5 】

続いて、表示駆動部 2 4 は、上記のようにして得られた基準実行階調値を、記憶部 2 5 に記憶された第 3 補正データテーブルと、（n + 1）番目の画素部 P X における Y 軸方向についての位置情報と、に基づいて実行階調値に補正する。第 3 補正データテーブルには、図 8 に示すように、（n + 1）番目の画素部 P X における Y 軸方向についての位置情報に応じた補正係数が記されている。補正係数は、表示面 1 1 D S を Y 軸方向について分割した第 1 領域から第 1 0 領域までの 1 0 の領域に対して個別に設定されている。第 1 領域は、表示駆動部 2 4 による駆動開始端側に存するのに対し、第 1 0 領域は、表示駆動部 2 4 による駆動終了端側に存する。補正係数は、第 1 領域にて最小値の「0 . 1」とされ、第 1 0 領域にて最大値の「1 . 0」とされる。つまり、第 3 補正データテーブルに記された補正係数は、第 1 0 領域（表示駆動部 2 4 の駆動終了端位置）にある画素部 P X を基準として設定されている。そして、表示駆動部 2 4 は、第 2 補正データテーブルから抽出した基準実行階調値と、（n + 1）番目の画素部 P X における目的階調値と、の差分を演算し、その差分に対して第 3 補正データテーブルから抽出した補正係数を掛け合わせるこ

で第2補正階調値を取得する。

【0026】

その上で、表示駆動部24は、得られた第2補正階調値を、 $(n+1)$ 番目の画素部PXにおける目的階調値に足し合わせることで実行階調値を取得する。例えば、基準実行階調値が150階調とされ、 $(n+1)$ 番目の画素部PXにおける目的階調値が140階調とされる場合は、差分として10階調が得られる。 $(n+1)$ 番目の画素部PXが第10領域に配されていた場合には、差分の10階調に補正係数1.0を掛け合わせることで、第2補正階調値として10階調が得られる。従って、第2補正階調値である10階調を、 $(n+1)$ 番目の画素部PXにおける目的階調値である140階調に足し合わせることで、実行階調値として150階調が得られる。これに対し、 $(n+1)$ 番目の画素部PXが第1領域に配されていた場合には、差分の10階調に補正係数0.1を掛け合わせることで、第2補正階調値として1階調が得られる。従って、第2補正階調値である1階調を、 $(n+1)$ 番目の画素部PXにおける目的階調値である140階調に足し合わせることで、実行階調値として141階調が得られる。このように $(n+1)$ 番目の画素部PXの目的階調値を補正して得られた実行階調値は、記憶部25に記憶される。その後、アナログガンマ処理36では、記憶部25に記憶された各画素部PXの実行階調値が実際にソース配線16に供給する画像信号に変換される。このようにすれば、ソース配線16からTFT13に供給される画像信号は、図9の実線に示されるように、立ち上がり形状及び立ち下がり形状が急峻な矩形波となる。図9の二点鎖線は、第2補正処理35を行わない場合の画像信号の波形を表しており、この波形に比べると、第2補正処理35を行うことで得られる画像信号の波形は、鈍りが少なくなっており、画素電極14を適切な電圧(階調値)に充電することができる。これにより、優れた表示品位を得ることができる。

10

20

【0027】

以上説明したように本実施形態の液晶表示装置(表示装置)10は、複数の画素部PXが行列状に配列される表示面11DSを有する液晶パネル(表示部品)11と、複数の画素部PXを列方向について順次に表示駆動する表示駆動部24と、複数の画素部PXにおける表示面11DSの面内における列方向についての位置情報と、列方向についての駆動順が n 番目及び $(n+1)$ 番目の各画素部PXの階調値と、を少なくとも記憶する記憶部25と、を備え、表示駆動部24は、 n 番目及び $(n+1)$ 番目の各画素部PXの階調値を記憶部25から参照して $(n+1)$ 番目の画素部PXの階調値を補正して得た第1補正階調値を記憶部25に記憶させる第1補正処理33と、 n 番目及び $(n+1)$ 番目の各画素部PXの階調値を記憶部25から参照してこれに基づいて n 番目の画素部PXと $(n+1)$ 番目の画素部PXとを相対的に高輝度な明画素部HPXと相対的に低輝度な暗画素部LPXとに分離して得た明画素部HPX及び暗画素部LPXの目的階調値を記憶部25に記憶させる明暗分離処理34と、明暗分離処理34の後に行われて n 番目及び $(n+1)$ 番目の明画素部HPX及び暗画素部LPXの目的階調値と、 $(n+1)$ 番目の明画素部HPXまたは暗画素部LPXにおける表示面11DSの面内での列方向についての位置情報と、を記憶部25から参照して $(n+1)$ 番目の明画素部HPXまたは暗画素部LPXの目的階調値を補正して得た $(n+1)$ 番目の明画素部HPXまたは暗画素部LPXの実行階調値を記憶部25に記憶させる第2補正処理35と、を少なくとも行う。

30

40

【0028】

このようにすれば、液晶パネル11の表示面11DSの面内において行列状に並ぶ複数の画素部PXが表示駆動部24により列方向について順次に表示駆動されることで、表示面11DSには所定の画像が表示される。詳しくは、表示駆動部24により第1補正処理33が行われると、列方向について n 番目及び $(n+1)$ 番目の各画素部PXの階調値に基づいて $(n+1)$ 番目の画素部PXの階調値が補正されて第1補正階調値が得られる。得られた第1補正階調値は記憶部25に記憶される。ここで、例えば表示面11DSに黒色(最小階調値)または白色(最大階調値)の文字と、文字に隣接する中間階調値の背景と、が表示される場合、文字を表示する画素部PXと、背景を表示する画素部PXと、の階調差が大きくなるため、文字を表示する画素部PXに隣接して背景を表示する画素

50

部 P X の表示階調が目的の値からずれる可能性がある。これに対し、上記した第 1 補正処理 3 3 が行われれば、文字を表示する画素部 P X に隣接して背景を表示する画素部 P X の表示階調が補正されることで目的の値に近くなり、それにより優れた表示品位が得られる。

【 0 0 2 9 】

一方、表示駆動部 2 4 により明暗分離処理 3 4 が行われると、記憶部 2 5 に記憶された n 番目及び (n + 1) 番目の各画素部 P X の階調値に基づいて n 番目の画素部 P X と (n + 1) 番目の画素部 P X とが相対的に高輝度な明画素部 H P X と相対的に低輝度な暗画素部 L P X とに分離される。明画素部 H P X 及び暗画素部 L P X は、それぞれの目的階調値の平均階調が n 番目及び (n + 1) 番目の各画素部 P X の階調値を平均した値となるよう設定される。明画素部 H P X 及び暗画素部 L P X の目的階調値は、記憶部 2 5 に記憶される。これにより、列方向について隣り合う明画素部 H P X と暗画素部 L P X との平均階調を利用した表示を行うことができるので、視野角特性に優れる。

10

【 0 0 3 0 】

ところで、上記した明暗分離処理 3 4 にて列方向について隣り合う n 番目の画素部 P X と (n + 1) 番目の画素部 P X とを明画素部 H P X と暗画素部 L P X とに分離すると、その明暗の差に起因して実際の表示階調が目的階調値からずれる可能性がある。それに加えて、列方向について表示駆動部 2 4 から遠い画素部 P X では、列方向について表示駆動部 2 4 に近い画素部 P X に比べると、電圧降下が生じ易く、それに起因して実際の表示階調が目的階調値からずれる可能性がある。その点、明暗分離処理 3 4 の後で表示駆動部 2 4 により第 2 補正処理 3 5 が行われると、列方向について n 番目及び (n + 1) 番目の明画素部 H P X 及び暗画素部 L P X の目的階調値と、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X における表示面 1 1 D S の面内での列方向についての位置情報と、に基づいて (n + 1) 番目の明画素部 H P X または暗画素部 L P X の目的階調値が補正されて実行階調値が得られる。 (n + 1) 番目の明画素部 H P X または暗画素部 L P X が記憶部 2 5 に記憶された実行階調値に基づいて駆動されることで、 n 番目の暗画素部 L P X または明画素部 H P X との間に明暗の差が生じていても、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X の実際の表示階調を目的階調値に近くすることができ、優れた表示品位が得られる。しかも、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X の実行階調値は、列方向についての位置に応じたものに補正されているので、電圧降下に起因して実際の表示階調が目的階調値からずれる事態が生じ難くなる。以上により、従来のような専用設計の部品を要することなく、表示品位の向上が図られる。なお、上記した「 n 」は、自然数である。

20

30

【 0 0 3 1 】

また、記憶部 2 5 は、 n 番目及び (n + 1) 番目の明画素部 H P X 及び暗画素部 L P X の目的階調値と、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X における実行階調値の基準となる基準実行階調値と、の関係を記した第 2 補正データテーブル (補正データテーブル) を記憶しており、表示駆動部 2 4 は、第 2 補正処理 3 5 では、記憶部 2 5 に記憶された第 2 補正データテーブルを参照して基準実行階調値を取得し、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X における列方向についての位置情報に基づいて基準実行階調値を実行階調値に補正する。このようにすれば、第 2 補正処理 3 5 が行われると、表示駆動部 2 4 は、記憶部 2 5 に記憶された第 2 補正データテーブルを参照し、列方向について n 番目及び (n + 1) 番目の明画素部 H P X 及び暗画素部 L P X の目的階調値に基づいて (n + 1) 番目の明画素部 H P X または暗画素部 L P X の基準実行階調値を取得する。この基準実行階調値は、列方向について所定の位置に配された画素部 P X における実行階調値であり、次述する列方向についての位置情報に基づく補正の基準となる値である。そして、表示駆動部 2 4 は、 (n + 1) 番目の明画素部 H P X または暗画素部 L P X における列方向についての位置情報に基づいて基準実行階調値を実行階調値に補正する。以上のように第 2 補正データテーブルを参照して得た基準実行階調値を用いるようにしているので、処理が簡単で済む。

40

50

【 0 0 3 2 】

また、記憶部 2 5 は、 $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における列方向についての位置に応じた補正係数を記憶しており、表示駆動部 2 4 は、第 2 補正処理 3 5 では、記憶部 2 5 から $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における補正係数を参照し、基準実行階調値と $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における目的階調値との差分に補正係数を掛け合わせて得た第 2 補正階調値を $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における目的階調値に足し合わせることで実行階調値を得る。このようにすれば、第 2 補正処理 3 5 が行われると、表示駆動部 2 4 は、第 2 補正データテーブルを参照して得た基準実行階調値と $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における目的階調値との差分に、 $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における列方向についての位置情報に応じた補正係数を掛け合わせることで、第 2 補正階調値を得る。そして、表示駆動部 2 4 は、得られた第 2 補正階調値と、 $(n + 1)$ 番目の明画素部 H P X または暗画素部 L P X における目的階調値と、を足し合わせることで、実行階調値を得ている。

10

【 0 0 3 3 】

また、記憶部 2 5 は、第 2 補正データテーブルに記される基準実行階調値及び補正係数が、複数の画素部 P X のうちの表示駆動部 2 4 の駆動終了端位置にある画素部 P X を基準としている。表示駆動部 2 4 の駆動終了端位置にある画素部 P X は、生じる電圧降下が最大となるので、それに起因する実際の表示階調と目的階調値とのずれも最大となる。第 2 補正データテーブルに記される基準実行階調値及び補正係数は、目的階調値からのずれが最大となる画素部 P X を基準としたものであるから、実行階調値を高い精度で補正することができる。

20

【 0 0 3 4 】

また、表示駆動部 2 4 は、明暗分離処理 3 4 を第 1 補正処理 3 3 の後に行う。このようにすれば、明暗分離処理 3 4 に先行して第 1 補正処理 3 3 を行うことができる。

【 0 0 3 5 】

また、本実施形態に係るテレビ受信装置 1 0 T V は、上記記載の液晶表示装置 1 0 を備える。このようなテレビ受信装置 1 0 T V によれば、液晶表示装置 1 0 の表示品位が優れているから、表示品位に優れたテレビ画像の表示を実現することができる。

【 0 0 3 6 】

< 実施形態 2 >

本発明の実施形態 2 を図 1 0 によって説明する。この実施形態 2 では、表示駆動部による処理手順を変更したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

【 0 0 3 7 】

本実施形態では、表示駆動部（図示せず）は、図 1 0 に示すように、デジタルムラ補正処理 1 3 0 の前、つまり第 1 補正処理 1 3 3 の前に明暗分離処理 1 3 4 を行う。その後、表示駆動部は、デジタルムラ補正処理 1 3 0、デジタルガンマ処理 1 3 1 及びオーバーシュート処理 1 3 2 を順次に行った後に第 1 補正処理 1 3 3 を行い、その後第 2 補正処理 1 3 5 及びアナログガンマ処理 1 3 6 を行う。

40

【 0 0 3 8 】

以上説明したように本実施形態によれば、表示駆動部は、明暗分離処理 1 3 4 を第 1 補正処理 1 3 3 の前に行う。このようにすれば、明暗分離処理 1 3 4 を行った後に第 1 補正処理 1 3 3 を行うことができる。

【 0 0 3 9 】

< 実施形態 3 >

本発明の実施形態 3 を図 1 1 によって説明する。この実施形態 3 では、上記した実施形態 1 から表示駆動部による処理手順を変更したものを示す。なお、上記した実施形態 1 と同様の構造、作用及び効果について重複する説明は省略する。

【 0 0 4 0 】

50

本実施形態に係る表示駆動部（図示せず）は、図 1 1 に示すように、明暗分離処理 2 3 4 をオーバーシュート処理 2 3 2 の後で且つ第 1 補正処理 2 3 3 及び第 2 補正処理 2 3 5 の前に行う。具体的には、明暗分離処理 2 3 4 では、表示駆動部は、記憶部（図示せず）を参照して n 番目及び $(n + 1)$ 番目の各画素部（図示せず）の階調値を比較して差分を算出する。算出された差分が予め設定された閾値より高い場合は、表示駆動部は、それらの各画素部に関しては明暗分離処理 2 3 4 を行わない。つまり、階調値の差分が閾値を超えた n 番目及び $(n + 1)$ 番目の各画素部を明画素部及び暗画素部（図示せず）に分離しない。これに対し、算出された差分が閾値より低い場合は、表示駆動部は、それらの各画素部に関しては明暗分離処理 2 3 4 を行う。つまり、階調値の差分が閾値を超えた n 番目及び $(n + 1)$ 番目の各画素部を明画素部及び暗画素部に分離して目的階調値を記憶部に記憶させる。その後、表示駆動部は、明暗分離処理 2 3 4 が行われない画素部に関しては第 1 補正処理 2 3 3 を、明暗分離処理 2 3 4 が行われた画素部に関しては第 2 補正処理 2 3 5 を、それぞれ行う。詳しくは、表示駆動部は、 n 番目及び $(n + 1)$ 番目の各画素部のうち、先の明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離されなかった各画素部に関しては第 1 補正処理 2 3 3 を行い、それらの階調値を補正して第 1 補正階調値を記憶部に記憶させる。これにより、画像の中に黒色または白色の文字が含まれていた場合には、その文字と中間階調値の背景との間に生じる大きな階調差を適切に補正することができる。これに対し、表示駆動部は、 n 番目及び $(n + 1)$ 番目の各画素部のうち、先の明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離された各画素部に関しては、第 1 補正処理 2 3 3 を行わない。これにより、画像の中に文字が存在しない部分（背景のみの部分）が含まれていた場合には、中間階調値の背景（第 2 補正処理 2 3 5 が行われる部分）に対して第 1 補正処理 2 3 3 が行われるのを避けることができる。

【0041】

一方、表示駆動部は、 n 番目及び $(n + 1)$ 番目の各画素部のうち、先の明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離されず、第 1 補正処理 2 3 3 が行われる各画素部に関しては、第 2 補正処理 2 3 5 を行わない。これにより、画像において文字が含まれる部分（第 1 補正処理 2 3 3 が行われる部分）に対して第 2 補正処理 2 3 5 が行われるのを避けることができる。これに対し、表示駆動部は、 n 番目及び $(n + 1)$ 番目の各画素部のうち、先の明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離されて、第 1 補正処理 2 3 3 が行われない各画素部に関しては、第 2 補正処理 2 3 5 を行い、明画素部及び暗画素部の目的階調値に基づいて明画素部または暗画素部の実行階調値を記憶部に記憶させる。これら第 1 補正処理 2 3 3 及び第 2 補正処理 2 3 5 を経た後、表示駆動部は、アナログガンマ処理 2 3 6 を行う。

【0042】

以上説明したように本実施形態によれば、表示駆動部は、明暗分離処理 2 3 4 では n 番目及び $(n + 1)$ 番目の各画素部の階調値を比較し、その差分が閾値より高い場合は n 番目及び $(n + 1)$ 番目の各画素部を明画素部及び暗画素部に分離せず、差分が閾値より低い場合は n 番目及び $(n + 1)$ 番目の各画素部を明画素部及び暗画素部に分離して目的階調値を記憶部に記憶させ、第 1 補正処理 2 3 3 では明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離されなかった n 番目及び $(n + 1)$ 番目の各画素部の階調値を補正して第 1 補正階調値を記憶部に記憶させるのに対し、第 2 補正処理 2 3 5 では明暗分離処理 2 3 4 にて分離された明画素部及び暗画素部の目的階調値に基づいて明画素部または暗画素部の実行階調値を記憶部に記憶させる。このようにすれば、第 1 補正処理 2 3 3 の前に行われる明暗分離処理 2 3 4 では、表示駆動部は、 n 番目及び $(n + 1)$ 番目の各画素部の階調値を比較して差分を算出する。算出される差分が閾値より高い場合は、それらの n 番目及び $(n + 1)$ 番目の各画素部について明暗分離処理 2 3 4 を行わず、明画素部及び暗画素部に分離することがない。これに対し、算出される差分が閾値より低い場合は、 n 番目及び $(n + 1)$ 番目の各画素部について明暗分離処理 2 3 4 を行い、明画素部及び暗画素部に分離して目的階調値を記憶部に記憶させる。第 1 補正処理 2 3 3 では明暗分離処理 2 3 4 にて明画素部及び暗画素部に分離されなかった n 番目及び $(n + 1)$ 番目の各画素部

の階調値を補正して第 1 補正階調値を記憶部に記憶させるのに対し、第 2 補正処理 2 3 5 では明暗分離処理 2 3 4 にて分離された明画素部及び暗画素部の目的階調値に基づいて明画素部または暗画素部の実行階調値を記憶部に記憶させる。

【 0 0 4 3 】

< 実施形態 4 >

本発明の実施形態 4 を図 1 2 によって説明する。この実施形態 4 では、上記した実施形態 3 から表示駆動部による処理手順を変更したものを示す。なお、上記した実施形態 3 と同様の構造、作用及び効果について重複する説明は省略する。

【 0 0 4 4 】

本実施形態に係る表示駆動部（図示せず）は、図 1 2 に示すように、上記した実施形態 2 と同様に、明暗分離処理 3 3 4 をデジタルムラ補正処理 3 3 0 の前に行う。明暗分離処理 3 3 4 は、上記した実施形態 3 と同様に行われる。すなわち、明暗分離処理 3 3 4 では、表示駆動部は、記憶部（図示せず）を参照して n 番目及び $(n + 1)$ 番目の各画素部（図示せず）の階調値を比較して差分を算出する。表示駆動部は、算出された差分が予め設定された閾値より高い場合は、それらの各画素部に関しては明暗分離処理 3 3 4 を行わないものの、同差分が閾値より低い場合は、それらの各画素部に関しては明暗分離処理 3 3 4 を行う。その後、表示駆動部は、デジタルムラ補正処理 3 3 0、デジタルガンマ処理 3 3 1 及びオーバーシュート処理 3 3 2 を順次に行った後に、明暗分離処理 3 3 4 が行われない画素部に関しては第 1 補正処理 3 3 3 を、明暗分離処理 3 3 4 が行われた画素部に関しては第 2 補正処理 3 3 5 を、それぞれ行う。これら第 1 補正処理 3 3 3 及び第 2 補正処理 3 3 5 は、上記した実施形態 3 と同様である。その後、表示駆動部は、アナログガンマ処理 3 3 6 を行う。

【 0 0 4 5 】

< 他の実施形態 >

本発明は上記記述及び図面によって説明した実施形態に限定されるものではなく、例えば次のような実施形態も本発明の技術的範囲に含まれる。

（ 1 ）上記した各実施形態以外にも、第 2 補正データテーブルに記された基準実行階調値の具体的な数値や、第 3 補正データテーブルに記された補正係数の具体的な数値などは適宜に変更可能である。

（ 2 ）上記した各実施形態では、第 2 補正データテーブルの基準実行階調値と、第 3 補正データテーブルの補正係数と、が第 1 0 領域（表示駆動部の駆動終了端位置）にある画素部を基準として設定された場合を示したが、例えば第 2 補正データテーブルの基準実行階調値と、第 3 補正データテーブルの補正係数と、が第 1 領域（表示駆動部の駆動開始端位置）にある画素部を基準として設定されていても構わない。これ以外にも、第 2 領域から第 9 領域のいずれかの領域にある画素部を基準とした設定も採り得る。

（ 3 ）上記した各実施形態では、表示面を Y 軸方向について 1 0 の領域に分割して各領域に補正係数を設定した場合を示したが、表示面の具体的な分割数及び補正係数の設定数は 1 0 以外にも適宜に変更可能である。

（ 4 ）上記した各実施形態では、ドライバがフレキシブル基板に C O F 実装される場合を示したが、ドライバが液晶パネルを構成するアレイ基板の C F 基板非重畳部に対して C O G（Chip On Glass）実装されていても構わない。

（ 5 ）上記した各実施形態以外にも、液晶パネルにおける画素電極（画素部）に対するソース配線の具体的な接続態様は適宜に変更可能である。

（ 6 ）上記した各実施形態では、表示駆動部及び記憶部がいずれもコントロール基板に設けられた場合を示したが、これらのいずれかまたは全てがコントロール基板以外の部品に設けられていても構わない。

（ 7 ）上記した各実施形態では、液晶パネル及びシャーシがその短辺方向を鉛直方向と一致させた縦置き状態とされるものを例示したが、液晶パネル及びシャーシがその長辺方向を鉛直方向と一致させた縦置き状態とされるものも本発明に含まれる。

（ 8 ）上記した各実施形態では、液晶表示装置のスイッチング素子として T F T を用い

10

20

30

40

50

たが、TFT以外のスイッチング素子（例えば薄膜ダイオード（TFD））を用いた液晶表示装置にも適用可能であり、カラー表示する液晶表示装置以外にも、白黒表示する液晶表示装置にも適用可能である。

（９）上記した各実施形態では、透過型の液晶表示装置を例示したが、それ以外にも反射型の液晶表示装置や半透過型の液晶表示装置にも本発明は適用可能である。

（１０）上記した各実施形態では、表示パネルとして液晶パネルを用いた液晶表示装置を例示したが、他の種類の表示パネルを用いた表示装置にも本発明は適用可能である。

（１１）上記した各実施形態では、チューナーを備えたテレビ受信装置を例示したが、チューナーを備えない表示装置にも本発明は適用可能である。具体的には、電子看板（デジタルサイネージ）や電子黒板として使用される液晶表示装置にも本発明は適用することができる。

10

（１２）上記した実施形態１，２では、全ての画素部に対して第１補正処理及び第２補正処理を行う場合を示したが、実施形態３，４のように、明暗補正処理を行わない画素部には第１補正処理を行うものの第２補正処理を行わず、明暗補正処理を行う画素部には第２補正処理を行うものの第１補正処理を行わないようにすることも可能である。

（１３）上記した各実施形態以外にも、明暗分離処理を行うタイミングは適宜に変更可能である。

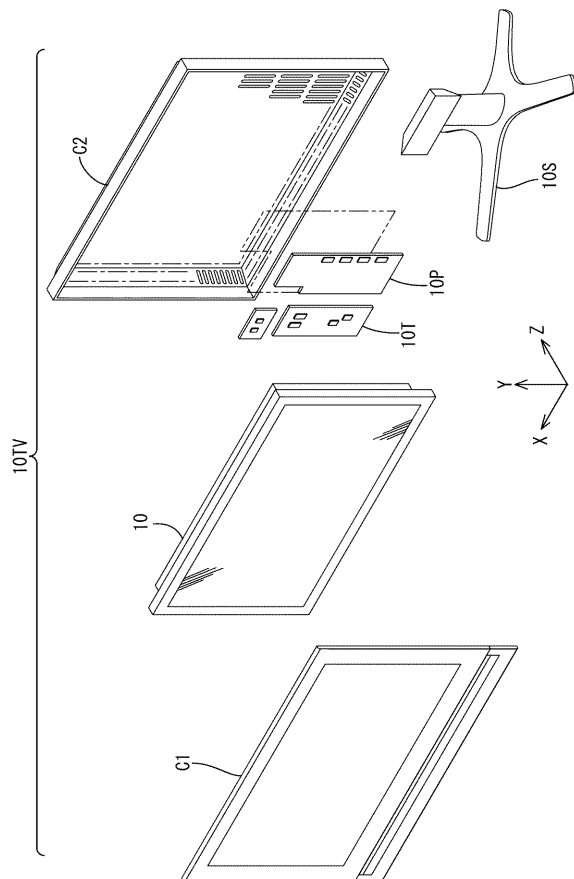
【符号の説明】

【００４６】

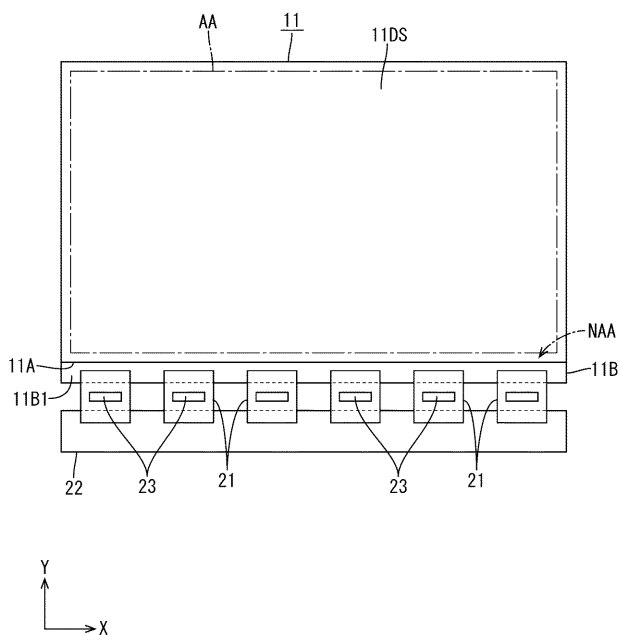
１０ 液晶表示装置（表示装置）、１０ＴＶ テレビ受信装置、１１ 液晶パネル（表示部品）、１１ＤＳ 表示面、２４ 表示駆動部、２５ 記憶部、３３，１３３，２３３，３３３ 第１補正処理、３４，１３４，２３４，３３４ 明暗分離処理、３５，１３５，２３５，３３５ 第２補正処理、ＨＰＸ 明画素部、ＬＰＸ 暗画素部、ＰＸ 画素部

20

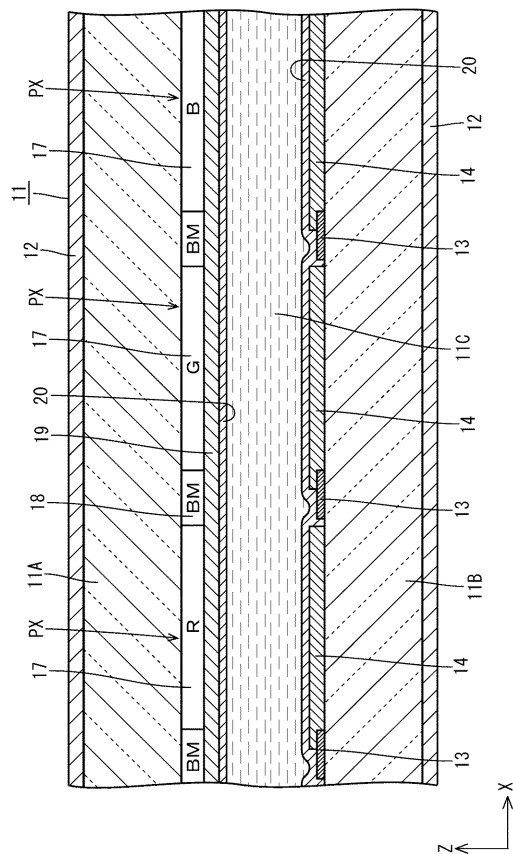
【図１】



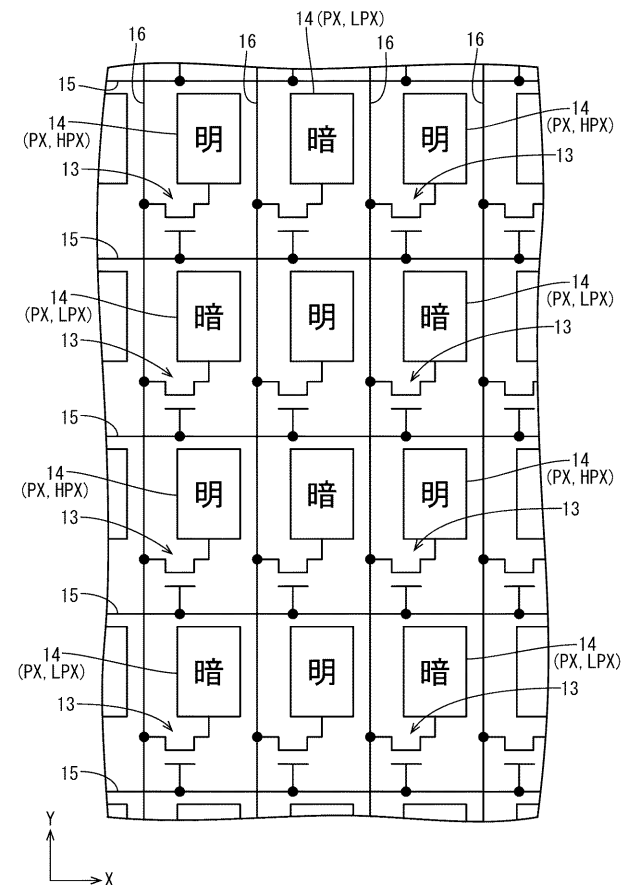
【図２】



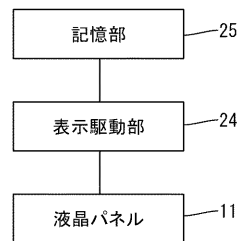
【図 3】



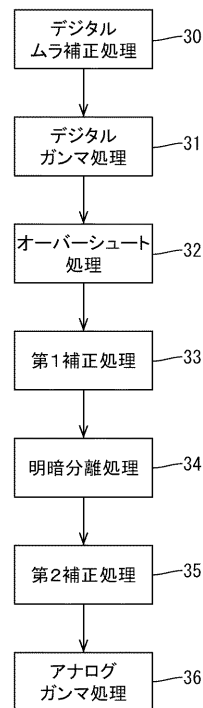
【図 4】



【図 5】



【図 6】



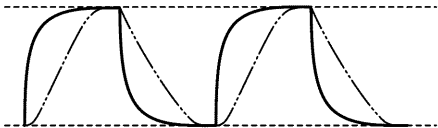
【図 7】

		(n+1) 番目の画素部の目的階調値								
		0	...	128	...	140	...	160	...	255
c 番目の画素部の目的階調値	0	0	...	135	...	...	...	165	...	255
	...	...	...	...	...	...	...	...	...	...
	48	0	...	130	...	...	...	163	...	255
	64	0	...	129	...	...	...	161	...	255
	...	...	...	...	...	...	...	...	...	...
	116	...	...	...	...	150	...	...	...	...
	...	...	...	...	...	...	...	...	...	...
	128	0	...	130	...	...	...	...	...	255
	...	...	...	...	...	...	...	...	...	...
	255	0	...	124	...	155	...	155	...	255

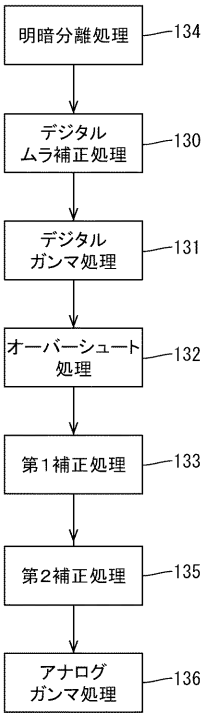
【図 8】

	補正係数
第1領域	0.1
第2領域	0.2
第3領域	0.3
第4領域	0.4
第5領域	0.5
第6領域	0.6
第7領域	0.7
第8領域	0.8
第9領域	0.9
第10領域	1.0

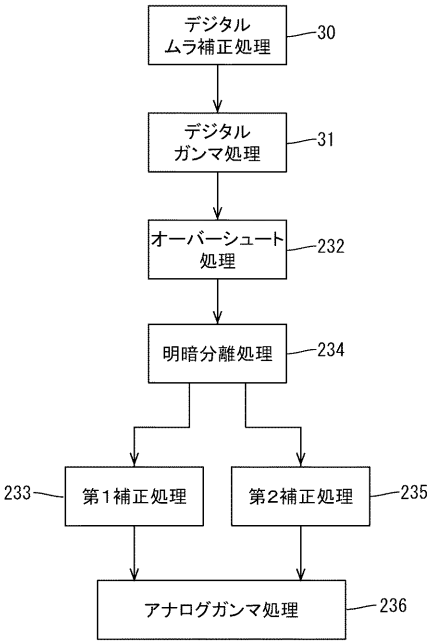
【図 9】



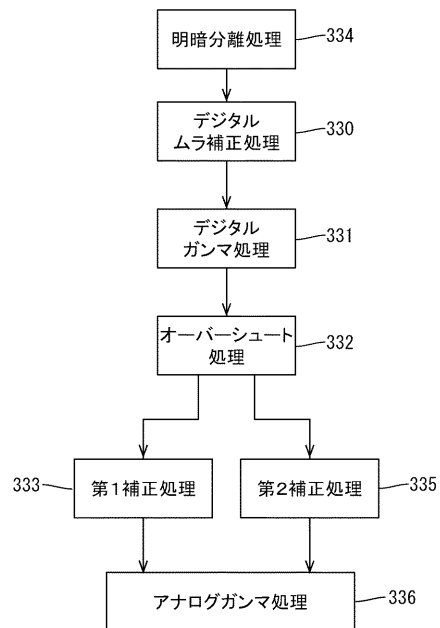
【図 10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)	
		G 0 9 G	3/20
		G 0 9 G	3/20
		G 0 2 F	1/133
		G 0 2 F	1/133
		H 0 4 N	5/66
		6 1 1 J	
		6 1 2 U	
		5 5 0	
		5 7 0	
		1 0 2 B	

F ターム(参考) 5C058 AA06 AB06 BA06 BA07 BA13 BB14
5C080 AA10 BB05 CC03 DD05 DD08 DD09 EE01 FF12 JJ02 JJ04
JJ06 JJ07 KK05 KK43

专利名称(译)	显示装置和电视接收机		
公开(公告)号	JP2019204019A	公开(公告)日	2019-11-28
申请号	JP2018099768	申请日	2018-05-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	大橋衛		
发明人	大橋 衛		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H04N5/66		
FI分类号	G09G3/36 G09G3/20.631.U G09G3/20.631.V G09G3/20.641.P G09G3/20.642.A G09G3/20.611.J G09G3/20.612.U G02F1/133.550 G02F1/133.570 H04N5/66.102.B		
F-TERM分类号	2H193/ZA04 2H193/ZC01 2H193/ZC24 2H193/ZD12 2H193/ZD23 2H193/ZE01 2H193/ZF13 2H193/ZF16 2H193/ZF17 2H193/ZF42 5C006/AA22 5C006/AC21 5C006/AC26 5C006/AF13 5C006/AF45 5C006/AF46 5C006/AF50 5C006/AF53 5C006/AF64 5C006/BB16 5C006/BC11 5C006/EA01 5C006/FA12 5C006/FA14 5C006/FA18 5C006/FA22 5C006/FA25 5C006/FA26 5C006/FA37 5C006/FA52 5C006/FA55 5C058/AA06 5C058/AB06 5C058/BA06 5C058/BA07 5C058/BA13 5C058/BB14 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD05 5C080/DD08 5C080/DD09 5C080/EE01 5C080/FF12 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/JJ07 5C080/KK05 5C080/KK43		
外部链接	Espacenet		

摘要(译)

解决方案：在不需要专门设计的组件的情况下提高显示质量。解决方案：液晶显示装置10包括液晶面板11，显示驱动单元24和用于存储与像素单元的列方向有关的位置信息的存储单元25。PX和在列方向上相邻的两个像素单元PX的灰度值。显示驱动单元24执行：第一校正处理33，其基于两个像素单元PX的灰度值来获得第一校正灰度值；以及亮/暗分离处理34，其将目标灰度值存储在存储单元25中，该目标灰度值是通过基于灰度值将两个像素单元PX分为亮像素单元HPX和暗像素单元LPX而获得的两个像素单元PX中的一个；第二校正处理35，其使得执行灰度值被存储在存储单元25中，该执行灰度值是通过参考亮像素单元和暗像素单元HPX，LPX的目标灰度值以及与像素的列方向有关的位置信息而获得的。后像素单元HPX或暗像素单元LPX，并校正后像素像素HPX或暗像素单元LPX的目标灰度值。图6

